

Indicare quale fra le seguenti affermazioni è vera:

1. La memoria di massa è di tipo volatile;
2. La memoria ROM può essere scritta una sola volta;
3. La memoria RAM è ad accesso sequenziale;
4. La memoria RAM è anche detta memoria di massa;
5. La cache di secondo livello è normalmente più lenta della RAM.

La tabella ASCII standard:

1. Contiene 127 caratteri
2. Nessuna delle altre risposte è corretta
3. Utilizza 8 bit per ogni carattere più un bit di parità
4. Utilizza 6 bit per ogni carattere
5. Contiene 128 caratteri

Nel modello di Von Neumann esteso:

1. I dati su cui il programma opera sono presi dai dispositivi di output
2. I dispositivi di input consentono di trasferire dati tra la memoria e la CPU
3. Ha bisogno di un programma nei circuiti nella macchina
4. Usa la fase di fetch per assemblare l'istruzione prelevata dalla memoria
5. Si introduce la memoria di massa

Il meccanismo delle interruzioni serve per:

1. Attivare il bus parallelo per velocizzare il trasferimento tra CPU e memoria
2. Attivare il processore centrale in modo che la CPU possa disinteressarsi delle sue attività
3. Velocizzare il computer consentendogli di svolgere più compiti contemporaneamente
4. Utilizzare il bus seriale

Quale unità della macchina di Von Neumann esegue le istruzioni?

1. Memoria centrale
2. Processore
3. Memoria secondaria
4. Interfacce di I/O
5. Bus
6. Nessuna delle altre

Come si chiama il registro del processore che contiene l'istruzione che deve essere eseguita?

1. MAR
2. PC
3. IR
4. MDR
5. PSW

Che cosa è la Central Processing Unit o CPU?

1. L'unità specializzata per le operazioni di input/output
2. L'unità specializzata ad eseguire operazioni logiche
3. L'unità specializzata per il controllo dell'esecuzione di un programma
4. L'unità specializzata per la gestione della memoria centrale
5. L'unità preposta alla gestione della memoria cache

# Che cos'è la memoria cache?

1. La memoria di massa adibita a contenere il file system
2. La parte di memoria centrale adibita alle istruzioni
3. Una memoria veloce per l'esecuzione dei programmi
4. La parte di memoria centrale che contiene il programma
5. La memoria costituita dai registri interni del processore



Come si chiama il canale dove transitano i dati dalla CPU alla Memoria Centrale?

1. Bus Cache
2. Bus Indirizzi
3. Bus Controlli
4. Bus di I/O
5. Bus Dati

Nella fase di fetch il processore:

1. Interroga l'ALU
2. Esegue l'istruzione
3. Legge l'istruzione da eseguire dall'interfaccia I/O
4. Legge dalla memoria centrale la prossima istruzione da eseguire

In quali dei seguenti casi si può ottenere overflow?

1. somma di due numeri con segno concorde
2. somma di due numeri con segno discorde
3. sottrazione di due numeri con segno concorde
4. sottrazione di due numeri con segno discorde

A cosa corrisponde la sequenza di bit 010010000110100100100001 interpretandola come caratteri ASCII?

- "Hi!"
- "Hello"
- "AB"
- "Bye"

Binary	Oct	Dec	Hex	Glyph
010 0000	040	32	20	
010 0001	041	33	21	!
010 0010	042	34	22	"
010 0011	043	35	23	#
010 0100	044	36	24	\$
010 0101	045	37	25	%
010 0110	046	38	26	&
010 0111	047	39	27	'
010 1000	050	40	28	(
010 1001	051	41	29	)
010 1010	052	42	2A	*
010 1011	053	43	2B	+
010 1100	054	44	2C	,
010 1101	055	45	2D	-
010 1110	056	46	2E	.
010 1111	057	47	2F	/
011 0000	060	48	30	0
011 0001	061	49	31	1
011 0010	062	50	32	2
011 0011	063	51	33	3
011 0100	064	52	34	4
011 0101	065	53	35	5
011 0110	066	54	36	6
011 0111	067	55	37	7
011 1000	070	56	38	8
011 1001	071	57	39	9
011 1010	072	58	3A	:
011 1011	073	59	3B	;
011 1100	074	60	3C	<
011 1101	075	61	3D	=
011 1110	076	62	3E	>
011 1111	077	63	3F	?

Binary	Oct	Dec	Hex	Glyph
100 0000	100	64	40	@
100 0001	101	65	41	A
100 0010	102	66	42	B
100 0011	103	67	43	C
100 0100	104	68	44	D
100 0101	105	69	45	E
100 0110	106	70	46	F
100 0111	107	71	47	G
100 1000	110	72	48	H
100 1001	111	73	49	I
100 1010	112	74	4A	J
100 1011	113	75	4B	K
100 1100	114	76	4C	L
100 1101	115	77	4D	M
100 1110	116	78	4E	N
100 1111	117	79	4F	O
101 0000	120	80	50	P
101 0001	121	81	51	Q
101 0010	122	82	52	R
101 0011	123	83	53	S
101 0100	124	84	54	T
101 0101	125	85	55	U
101 0110	126	86	56	V
101 0111	127	87	57	W
101 1000	130	88	58	X
101 1001	131	89	59	Y
101 1010	132	90	5A	Z
101 1011	133	91	5B	[
101 1100	134	92	5C	\
101 1101	135	93	5D	]
101 1110	136	94	5E	^
101 1111	137	95	5F	_

Binary	Oct	Dec	Hex	Glyph
110 0000	140	96	60	`
110 0001	141	97	61	a
110 0010	142	98	62	b
110 0011	143	99	63	c
110 0100	144	100	64	d
110 0101	145	101	65	e
110 0110	146	102	66	f
110 0111	147	103	67	g
110 1000	150	104	68	h
110 1001	151	105	69	i
110 1010	152	106	6A	j
110 1011	153	107	6B	k
110 1100	154	108	6C	l
110 1101	155	109	6D	m
110 1110	156	110	6E	n
110 1111	157	111	6F	o
111 0000	160	112	70	p
111 0001	161	113	71	q
111 0010	162	114	72	r
111 0011	163	115	73	s
111 0100	164	116	74	t
111 0101	165	117	75	u
111 0110	166	118	76	v
111 0111	167	119	77	w
111 1000	170	120	78	x
111 1001	171	121	79	y
111 1010	172	122	7A	z
111 1011	173	123	7B	{
111 1100	174	124	7C	
111 1101	175	125	7D	}
111 1110	176	126	7E	~

- Convertire in formato decimale i seguenti numeri binari:
  - 10101010
  - 111111
- Convertire in binario i seguenti numeri decimali:
  - 45
  - 83

Il numero decimale -12 è rappresentato in rappresentazione in segno e modulo dal codice:

1. 10001100
2. 11011100
3. Nessuna delle altre risposte è corretta
4. 00001100
5. 01001100
6. 00011011

In rappresentazione in segno e modulo, il codice 11110100 rappresenta il numero:

1. 244
2. 116
3. - 116
4. - 244
5. Nessuna delle risposte è corretta
6. 168

- Il numero decimale -50 è rappresentato in rappresentazione in complemento a due su 8 bit dal codice:

1. 01001110
2. Non è rappresentabile
3. 11001110
4. 10110010
5. 10001110
6. 00001110

- Rappresentare -35 in complemento a 2 su 8 bit



Il numero decimale -100 è rappresentato in rappresentazione in eccesso 128 su 8 bit dal codice:

1. 00011100
2. 01100011
3. Non è rappresentabile
4. 01100100
5. 11100100
6. 10011100

Ottenere la rappresentazione floating point in precisione singola (IEEE 754 a 32 bit) dei valori -13,75 e 8,5