

Lesson 7

Memory Hierarchy

ICS Seminar #9

张龄心

Nov 1, 2023

各种存储器类型

- RAM: SRAM / DRAM
- DRAM的后续发展(按时间)
 - FPM DRAM / EDO DRAM / SDRAM / VRAM
 - *SDRAM \neq SRAM + DRAM
- ROM 非易失性存储器 / 只读存储器
 - PROM / EPROM / EEPROM
 - 闪存: 基于EEPROM的一种ROM
 - SSD: 固态硬盘, 基于闪存的一种磁盘驱动器 (HHD: 机械硬盘)

RAM

RAM = random access memory (随机访问, 指的是能访问任意位置)

- SRAM: 静态RAM. 贵, 晶体管多, 稳定, 快
- DRAM: 动态RAM, 各种性质完全相反

	Transistors per bit	Relative access time	Persistent?	Sensitive?	Relative cost	Applications
SRAM	6	1×	Yes	No	1,000×	Cache memory
DRAM	1	10×	No	Yes	1×	Main memory, frame buffers

Figure 6.2 Characteristics of DRAM and SRAM memory.

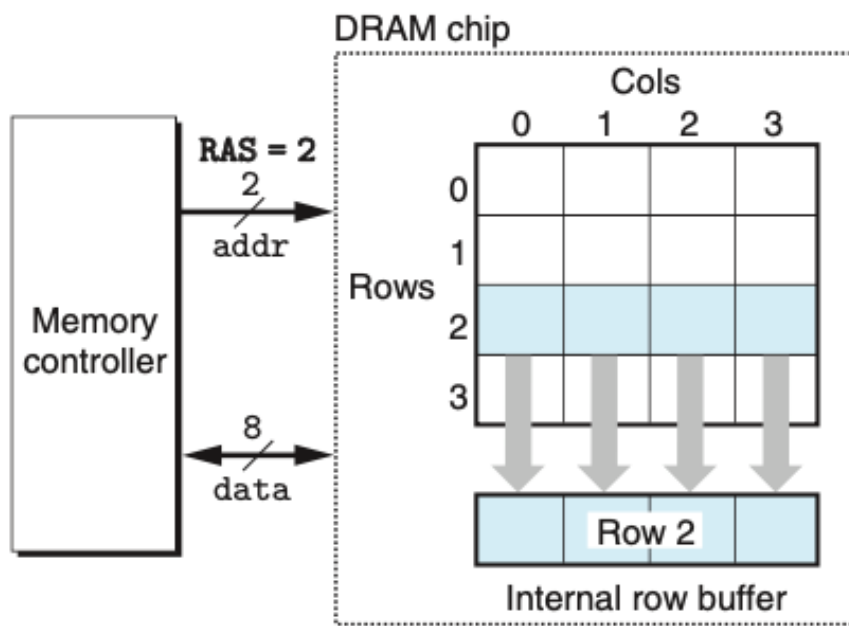
应用

- SRAM: L1, L2, L3 Cache
- DRAM: Memory

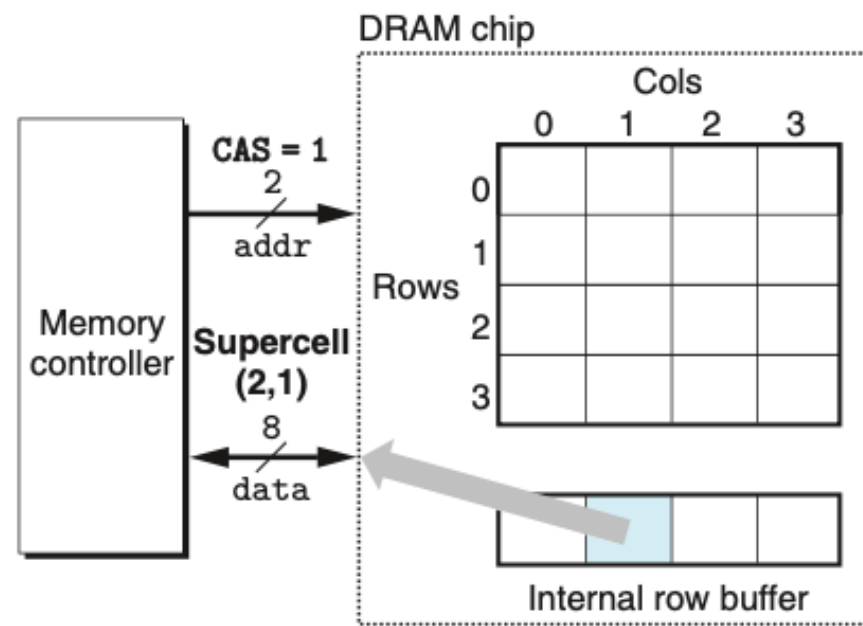
RAM

DRAM的读取

- RAS请求 / CAS请求 (R=row, 行地址 / C=column, 列地址)
- 行地址 → 内部行缓冲区 → 列地址 → supercell

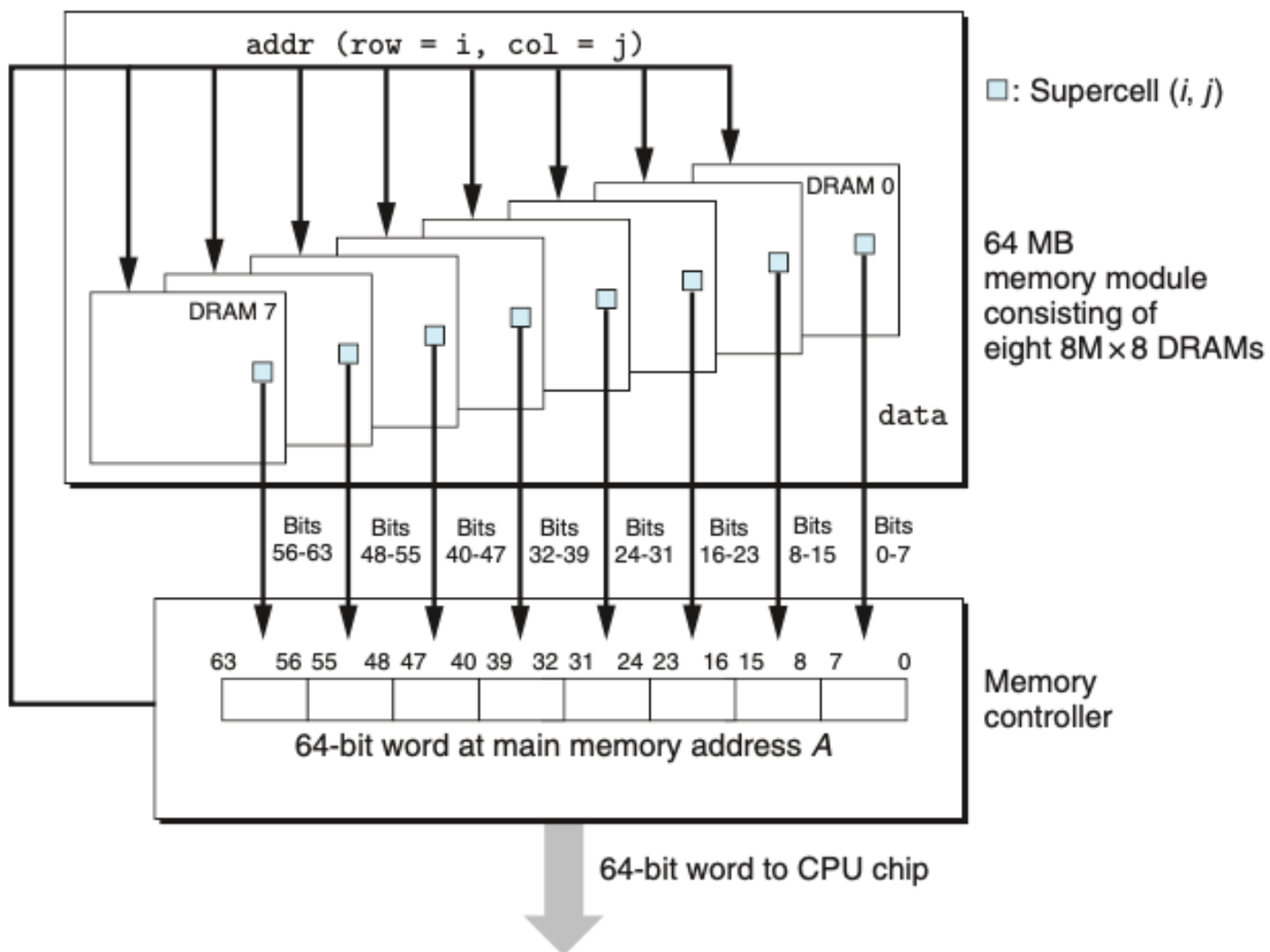


(a) Select row 2 (RAS request).



(b) Select column 1 (CAS request).

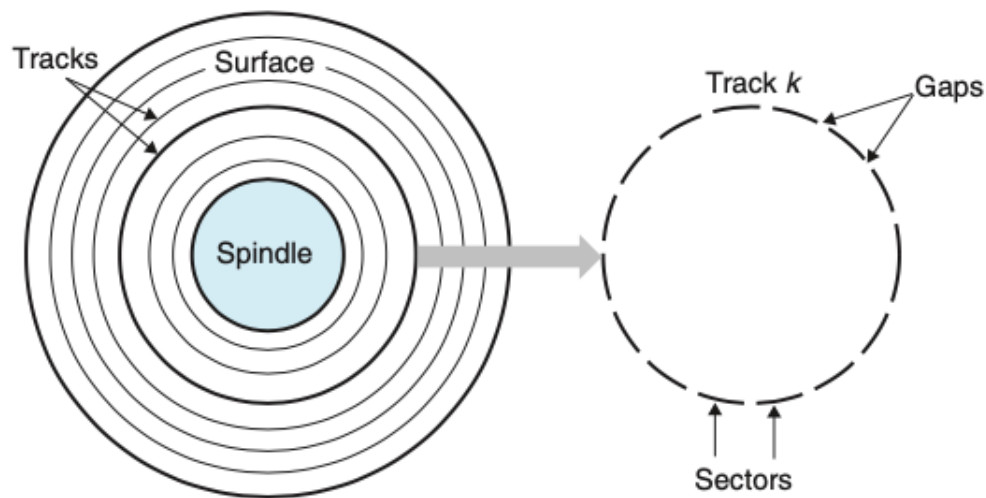
Memory Module



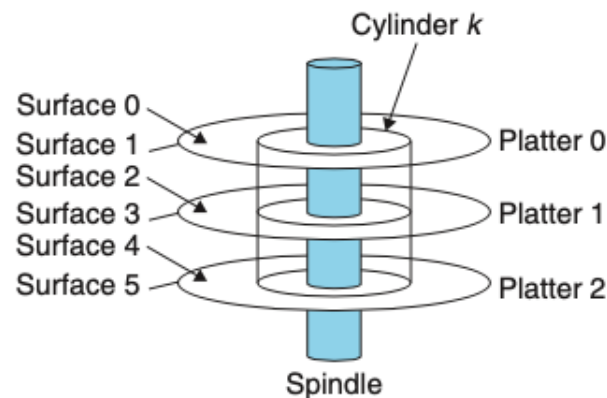
磁盘(机械硬盘)

- 盘片 / 表面 / 主轴 / 柱面
- 磁道 / 扇区 / 间隙

磁盘容量计算: **注意盘片有2面, 通常要 $\times 2$**



(a) Single-platter view



(b) Multiple-platter view

Figure 6.9 Disk geometry.

HHD (机械硬盘)

单位

- K(kilo) / M(mega) / G(giga) / T(tera)
- DRAM / SRAM: $K=2^{10}$, $M=2^{20}$, $G=2^{30}$, $T=2^{40}$
- 磁盘 / 网络相关: $K=10^3$, $M=10^6$, $G=10^9$, $T=10^{12}$

访问时间相关计算

- 访问时间 = 寻道时间 + 旋转时间 + 传送时间
- 平均访问时间 / 最大访问时间 / 最小访问时间?
- 还可能问: 寻道时间 / 旋转时间 / 传送时间



SSD(固态硬盘)

- 基于闪存(注: 闪存基于EEPROM)
- 速度:
 - 读>写
 - 顺序访问>随机访问
- 与HHD相比
 - 优点: 快; 耗能低
 - 缺点: 相对贵; 会磨损(解决: 平均磨损)

局部性

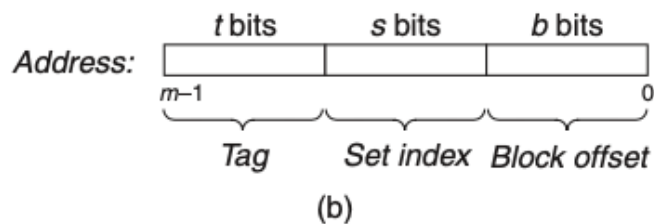
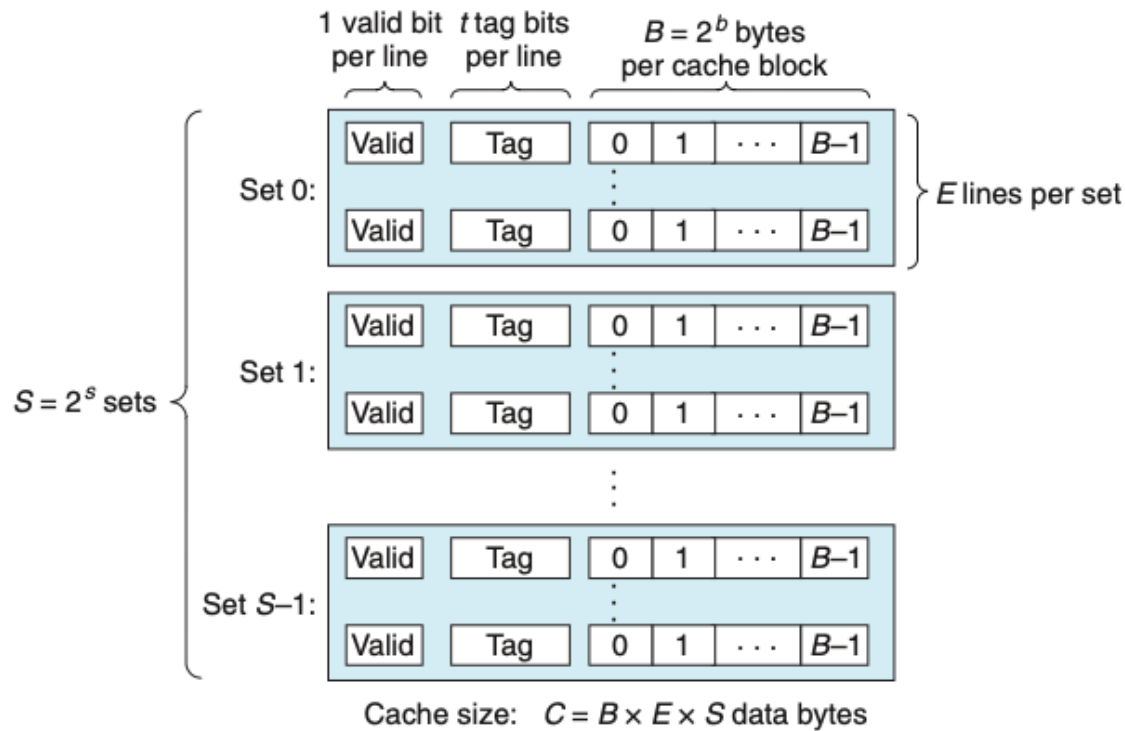
- 时间局部性
 - 刚刚用过的东西, 接下来可能再次使用
 - 例: 重复引用相同变量; 刚刚执行过的指令可能还会执行(循环体)
- 空间局部性
 - 刚刚用过的东西, 它附近的其他东西也可能被用到
 - 例: 数组; 刚刚执行完一条指令, 接下来很可能执行该指令后面的指令
- 循环: 同时体现时间局部性和空间局部性
 - 循环次数越多越好, 循环体越小越好

Cache(高速缓存)

- 缓存不命中
 - 冷不命中（强制不命中）：空的缓存
 - 冲突不命中：多个对象被映到同一个缓存块
 - “抖动” thrashing
 - 容量不命中：工作集大小超过缓存集大小
- Cache策略: random / LRU / FIFO, 等等

Cache(高速缓存)

- 容量 $C = S * E * B$
- 细分
 - 直接映射高速缓存: 每组1行
 - 组相联高速缓存: 每组 > 1行, 组数
 - 全相联高速缓存: 只有1组
- 问题: 为什么用中间的bits作为index?



Cache(高速缓存)

- 写命中：写回 / 直写
 - 写回：写在cache, 被替换的时候再写到内存(需要 dirty bit)
 - 直写：写 cache 的同时直接写到内存
- 高速缓存层次中, 下层一般采用写回
- 写不命中：写分配 / 非写分配
 - 写分配：写内存的同时加载到 cache
 - 非写分配：只写到内存, 不改变 cache
- 常见搭配：**写回 写分配**, (直写 非写分配)

Cache(高速缓存)

- 命中率 / 不命中率
- 命中时间 / 不命中处罚
- cache size: 大 □ 命中率高、命中时间高
- block size: 大 □ 提升空间局部性、降低时间局部性, 不命中处罚大
- 相联度: 高 □ 降低冲突不命中, 增加成本、命中时间、不命中处罚
 - Hierarchy 下层的相联度往往更高
- 写策略的优劣
 - 直写(+非写分配): write buffer; 读不命中处罚低
 - 写回(+写分配): 减少访存次数

存储器山

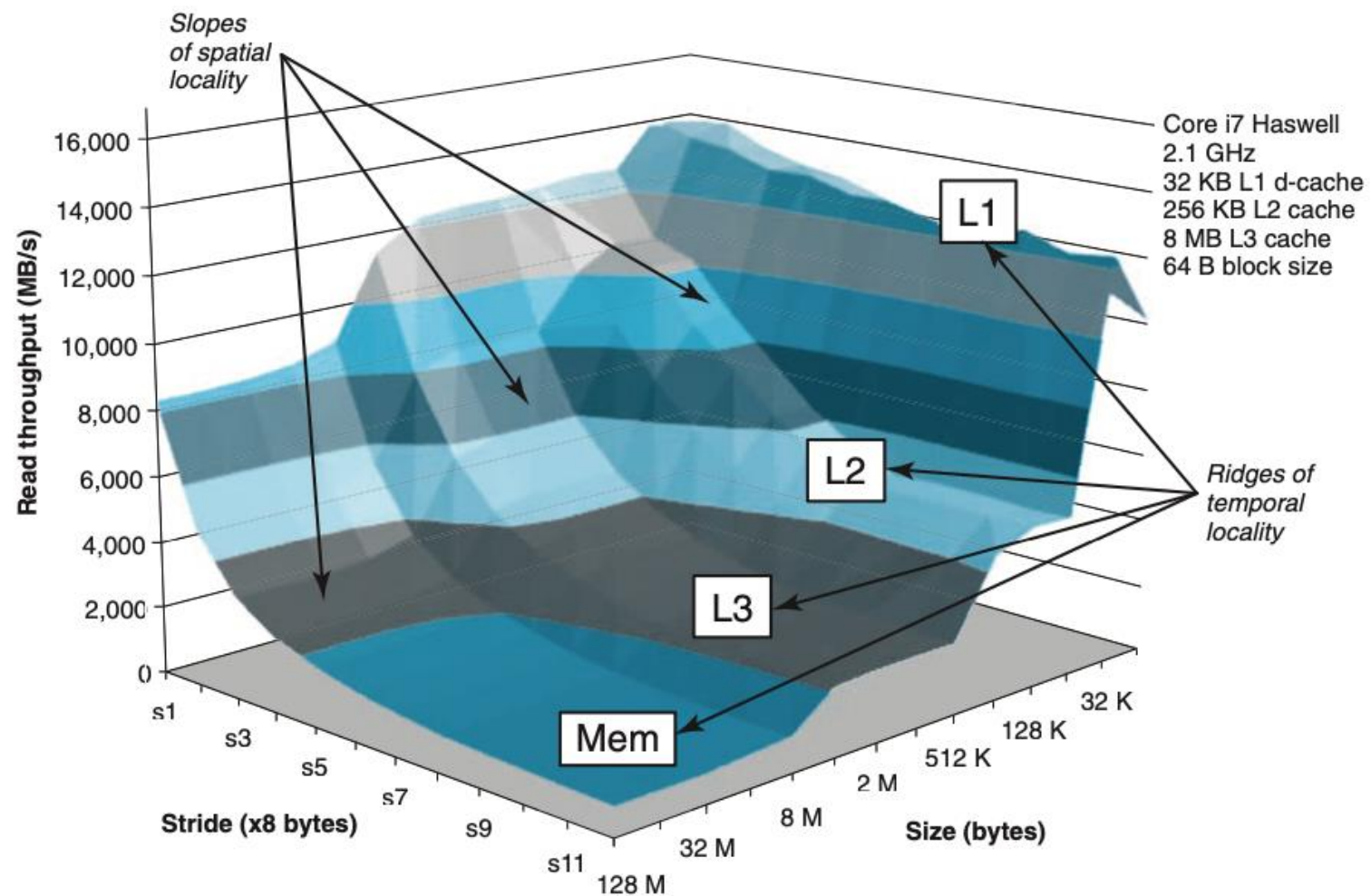


Figure 6.41 A memory mountain. Shows read throughput as a function of temporal and spatial locality.

例

16. 某磁盘的旋转速率为 7200 RPM, 每条磁道平均有 400 扇区, 则一个扇区的平均传送时间为_____

A. 0.02 ms

B. 0.01 ms

C. 0.03 ms

D. 0.04 ms

例

16. 某磁盘的旋转速率为 7200 RPM, 每条磁道平均有 400 扇区, 则一个扇区的平均传送时间为_____

A. 0.02 ms

B. 0.01 ms

C. 0.03 ms

D. 0.04 ms

答案: A

说明: $60 / 7200 \text{ RPM} \times 1 / 400 \text{ sectors/track} \times 1000 \text{ ms/sec}$
 $\approx 0.02 \text{ ms}$

14. 以下关于存储的描述中, 正确的是 ()

- A) 由于基于 SRAM 的内存性能与 CPU 的性能有很大差距, 因此现代计算机使用更快的基于 DRAM 的高速缓存, 试图弥补 CPU 和内存间性能的差距。
- B) SSD 相对于旋转磁盘而言具有更好的读性能, 但是 SSD 写的速度通常比读的速度慢得多, 而且 SSD 比旋转磁盘单位容量的价格更贵, 此外 SSD 底层基于 EEPROM 的闪存会磨损。
- C) 一个有 2 个盘片、10000 个柱面、每条磁道平均有 400 个扇区, 每个扇区有 512 个字节的双面磁盘的容量为 8GB。
- D) 访问一个磁盘扇区的平均时间主要取决于寻道时间和旋转延迟, 因此一个旋转速率为 6000RPM、平均寻道时间为 9ms 的磁盘的平均访问时间大约为 19ms。

例

14. 以下关于存储的描述中，正确的是 ()

- A) 由于基于 SRAM 的内存性能与 CPU 的性能有很大差距，因此现代计算机使用更快的基于 DRAM 的高速缓存，试图弥补 CPU 和内存间性能的差距。
- B) SSD 相对于旋转磁盘而言具有更好的读性能，但是 SSD 写的速度通常比读的速度慢得多，而且 SSD 比旋转磁盘单位容量的价格更贵，此外 SSD 底层基于 EEPROM 的闪存会磨损。
- C) 一个有 2 个盘片、10000 个柱面、每条磁道平均有 400 个扇区，每个扇区有 512 个字节的双面磁盘的容量为 8GB。
- D) 访问一个磁盘扇区的平均时间主要取决于寻道时间和旋转延迟，因此一个旋转速率为 6000RPM、平均寻道时间为 9ms 的磁盘的平均访问时间大约为 19ms。

答案:B

A 选项中 SRAM 和 DRAM 位置反了

C 选项中，硬盘容量 $1\text{GB}=10^9 \text{ Byte}$ ，因此容量应该为 8.192GB

D 选项中，平均旋转延迟为 $0.5 * (60\text{s}/6000\text{RPM}) = 5\text{ms}$ ，平均访问时间为 14ms

例

3. (2 分) 现在考虑另外一个计算机系统。在该系统中，存储器地址为 32 位，并采用如下的 cache:

Cache datasize	Cache block size	Cache mode
32 KiB	8 Bytes	直接映射

此 cache 至少要占用_____Bytes. ($\text{datasize} + (\text{valid bit size} + \text{tag size}) * \text{blocks}$)

例

3. (2 分) 现在考虑另外一个计算机系统。在该系统中，存储器地址为 32 位，并采用如下的 cache:

Cache datasize	Cache block size	Cache mode
32 KiB	8 Bytes	直接映射

此 cache 至少要占用_____Bytes. (datasize + (valid bit size + tag size) * blocks)

答案:

cache block 为 8 bytes, 所以 $b=3$;

cache block 一共 $32 * 1024 / 8 = 4096$ 个, 又因为是直接映射, 所以 $s=12$; 于是 tag 位一共 $t = 32 - s - 1 = 17$ 。所以总大小为:

$$\begin{aligned} \text{totalsize} &= \text{datasize} + (\text{valid bit size} + \text{tag size}) * \text{blocks} \\ &= 32 * 1024 + (1 + 17) * 4096 / 8 = 41984 \text{ (bytes)} \end{aligned}$$

例

15. 在高速缓存存储器中，关于全相联和直接映射结构，以下论述正确的是：

- A. 如果配备同样容量、技术的高速缓存，配备全相联高速缓存的计算机总是比配备直接映射高速缓存的计算机性能低
- B. 如果配备同样容量、技术的高速缓存，配备全相联高速缓存的计算机总是比配备直接映射高速缓存的计算机性能高
- C. 如果配备同样容量、技术的高速缓存，当数据在缓存中时，配备全相联高速缓存的计算机总是比配备直接映射高速缓存的计算机读数据慢
- D. 如果配备同样容量、技术的高速缓存，当数据在缓存中时，配备全相联高速缓存的计算机总是比配备直接映射高速缓存的计算机读数据快

例

15. 在高速缓存存储器中，关于全相联和直接映射结构，以下论述正确的是：

- A. 如果配备同样容量、技术的高速缓存，配备全相联高速缓存的计算机总是比配备直接映射高速缓存的计算机性能低
- B. 如果配备同样容量、技术的高速缓存，配备全相联高速缓存的计算机总是比配备直接映射高速缓存的计算机性能高
- C. 如果配备同样容量、技术的高速缓存，当数据在缓存中时，配备全相联高速缓存的计算机总是比配备直接映射高速缓存的计算机读数据慢
- D. 如果配备同样容量、技术的高速缓存，当数据在缓存中时，配备全相联高速缓存的计算机总是比配备直接映射高速缓存的计算机读数据快

答案：C

Thank you!