

**Proje:**

Bir SPI VIP (Serial Peripheral Protocol Verification IP) gerçekleyiniz

- Dil olarak SystemVerilog kullanınız.
- UVM sınıf hiyerarşisinden yararlananınız.

**Kullanılabilecek Kaynaklar:**Online kaynaklar:

[www.testbench.in](http://www.testbench.in) : SystemVerilog ve UVM öğrenmek için yararlı bir kaynak.

[www.sutherland-hdl.com](http://www.sutherland-hdl.com), [www.sunburst-design.com](http://www.sunburst-design.com) : Buradaki makaleler sizin için faydalı olabilir.

<http://www.project-veripage.com/> : Özellikle SystemVerilog Assertions konusunda iyi bir kaynak.

<http://www.asic-world.com/systemverilog/index.html> : SystemVerilog' u low level öğrenebileceğiniz bir kaynak.

<https://www.edaplayground.com/> üzerinden de yazılan kodları test edebilirsiniz.