ΠΑΝΕΠΙΣΤΗΜΙΟ ΘΕΣΣΑΛΙΑΣ ΤΜΗΜΑ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ Η/Υ

ΜΑΘΗΜΑ: ΕΡΓΑΣΤΗΡΙΟ ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ ΕΡΓΑΣΤΗΡΙΑΚΗ ΑΝΑΦΟΡΑ

Τίτλος: Παπαναστασίου Στέφανος 1608,16 Ιανουαρίου 2016

<u>Περίληψη</u>: Υλοποίηση ενός Οδηγού Ένδειξης LCD και εμφάνιση μια εικόνας (που έχει αποθηκευτεί στην DDRAM) στην LCD οθόνη

Εισαγωγή: Οι στόχοι της εργασίας αρχικά ήταν 3:

- 1. Αρχικοποίηση του Οδηγού(Σταθερά Βήματα
- 2. Αποστολή δεδομένων(εντολές ή εγγραφή δεδομένων) στο σύστημα

Λεπτομέρειες:

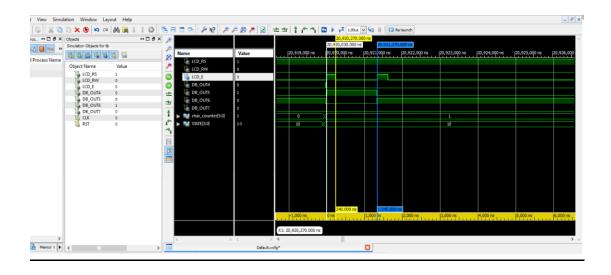
Για την υλοποίηση χρησιμοποιήθηκαν τρία βασικά always blocks.

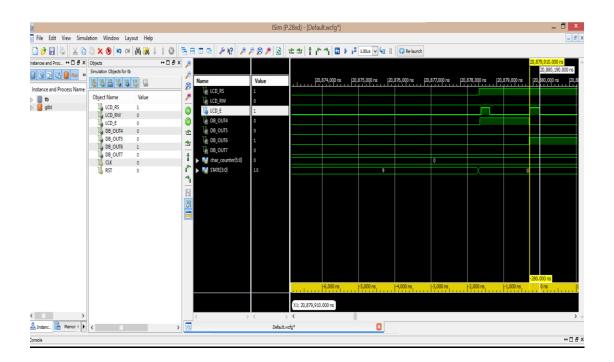
- 1. Ουσιαστικά ήταν ένας μετρητής 19bit που μετρούσε συνεχώς και ενεργοποιούσε κάποια σήματα flags που σηματοδοτούσαν το πέρασμα χρόνου(πχ μήκος παλμού)
- 2. Το δεύτερο block ήταν ουσιαστικά η μνήμη. Δεν χρησιμοποίησα την bram της fpga όπως ζητήθηκε γιατί δεν πρόλαβα(το είχα αφίσει στο τέλος). Κι εδώ χρησιμοποίησα μετρητή ο οποίος ανανέωνε τα δεδομένα που έστελνε το βασικό state machine. Επίσης καθόριζε και την λειτουργία του state machine(τύπος της εντολής)
- 3. Το βασικό state machine περιλαμβάνει 13 καταστάσεις:
 - a. 5 για την αρχικοποιήση
 - b. 5 για την διαμόρφωση
 - c. 1 για την εγγραφή δεδομένων
 - d. 1 για την αλλαγή της διεύθυνσης μνήμης
 - e. 1 idle κατάσταση που γυρνάει σε:
 - i. Εγγραφή δεδομένων
 - ii. Αλλαγή διεύθυνση μνήμης
 - iii. Reset
 - iv. Idle

Μέτρημα Χρόνων

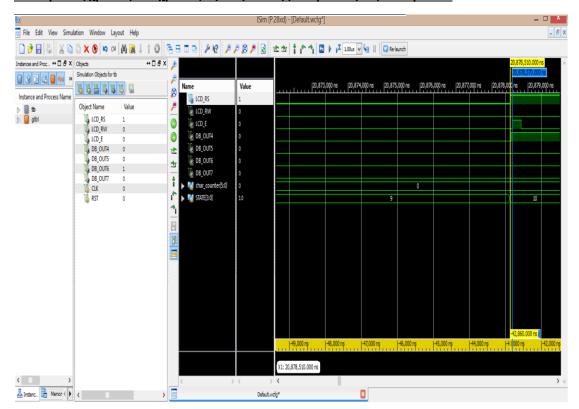
Παρακάτω παρατίθενται εικόνες από την προσομοίωση που δείχνουν την ακεραιότητα των απαιτούμενων χρόνων σύμφωνα με το σχήμα της εκφώνησης:

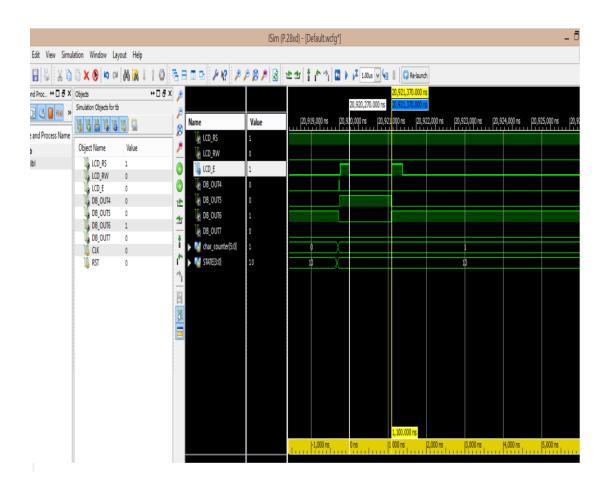
Μήκος 1^{ου} και 2^{ου} παλμού





Ενδιαμέσος χρόνος και χρόνος εφασφάλισης ακεραιότητας δεδομένων



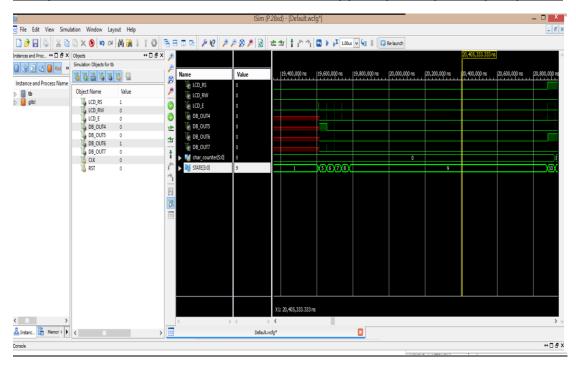


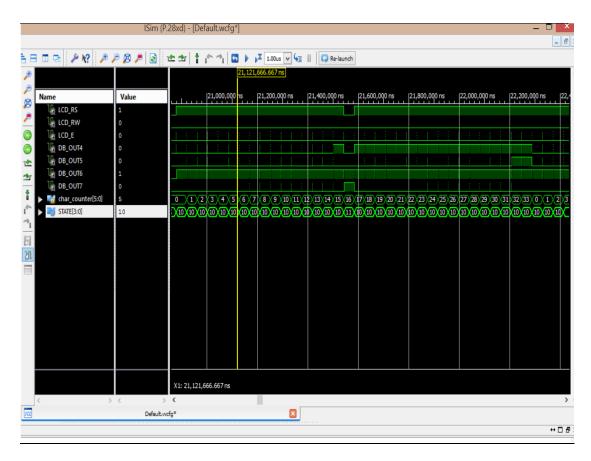
Λειτουργία Ελεγκτή

Παρακάτω παρουσιάζεται αναλυτικά το σενάριο λειτουργίας του ελεγκτή(αντιστοίχιση με καταστάσεις του βασικού state machine)

Κατάσταση	Λειτουργία
0	Αναμένουμε 15 ms μετά την αρχικοποίηση του κυκλώματος.
1	Γράφουμε SF_D<11:8> = 0x03, και δίνουμε θετικό παλμό στο LCD_Ε πλάτους 12 κύκλων. Αναμένουμε 4,1 ms ή περισσότερο (205.000 κύκλοι των 50 MHz).
2	Γράφουμε SF_D<11:8> = 0×03, και δίνουμε θετικό παλμό στο LCD_Ε πλάτους 12 κύκλων.Αναμένουμε 100μ s ή περισσότερο (5.000 κύκλοι των 50 MHz).
3	Γράφουμε SF_D<11:8> = 0×03, και δίνουμε θετικό παλμό στο LCD_Ε πλάτους 12 κύκλων. Αναμένουμε 40μ s ή περισσότερο (5.000 κύκλοι των 50 MHz).
4	Γράφουμε SF_D<11:8> = 0×02, και δίνουμε θετικό παλμό στο LCD_Ε πλάτους 12 κύκλων. Αναμένουμε 40μ s ή περισσότερο (5.000 κύκλοι των 50 MHz). Αναμένουμε 40μ s ή περισσότερο (2.000 κύκλοι των 50 MHz)
5	Function Set
6	Entry Set Mode
7	Display On/Off
8	Clear Display
9	WAIT 1,64ms
10	WRITE DATA
11	WRITE INSTRUCTION
13(default)	<u>idle κατάσταση</u>
	ν. Εγγραφή
	δεδομένων
	vi. Αλλαγή
	διεύθυνση
	μνήμης
	vii. Reset
	viii. Idle

Οι παρακάτω εικόνες δείχνουν συνοπτικά την λειτουργία σύμφωνα με την προσομοίωση





DB_OUT4, DB_OUT5, DB_OUT6, DB_OUT7 : τα σήματα εξόδου

Char_counter : ο μετρητής του 2^{ου} always blocks,κάθε φορά ανανεώνει τα δεδομένα

STATE: Η κατάσταση του βασικόυ state machine

Σύνοψη

Δυστυχώς δεν πρόλαβα να τρέξω το κύκλωμα πάνω στην πλακέτα γιατί στο εργαστήριο δεν πρόλαβα να διορθώσω του χρόνους ,τους οποίους διόρθωσα όταν γύρισα σπίτι. Πλέον μέτρησα τους απαραίτητους χρόνους και εκτιμώ ότι θα δούλευε σωστά το κύκλωμα με μικρές μόνο αλλαγές(ενδεχομένως)