Обзор информационных шин встроенных вычислительных систем

к.т.н. Никаноров А.В.

Структура лекции

- Параллельные и дифференциальные линии
- |2C
- · SPI
- USB
- PCI
- PCle
- Serial RapidIO

- JTAG
- IPMI

Параллельный и последовательный интерфейсы

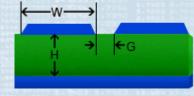
Для того чтобы передавать группу битов, используются два основных подхода к организации интерфейса:

- параллельный интерфейс для каждого бита передаваемой группы используется своя сигнальная линия (обычно с двоичным представлением), и все биты группы передаются одновременно за один квант времени.
 - Примеры: SCSI (8 или 16 бит), шина PCI (32 или 64 бита);
- последовательный интерфейс используется лишь одна сигнальная линия, и биты группы передаются друг за другом по очереди; на каждый из них отводится свой квант времени (битовый интервал).
 - Примеры: последовательный коммуникационный порт (СОМ-порт), последовательные шины <u>USB</u> и FireWire, <u>PCI Express</u>, интерфейсы локальных и глобальных сетей.

Однопроводная схема

- ← w →
- Преимуществом однопроводной (несимметричной) схемы передачи сигналов является то, что для каждого сигнала достаточно только одного проводника.
- Для передачи электроэнергии нужны два проводника. Роль второго проводника выполняет опорный слой, общий для нескольких сигнальных проводников.
- Однопроводная схема передачи сигналов крайне чувствительна к нарушениям опорного напряжения.
- Однопроводная схема передачи сигналов восприимчива к дребезгу земли.
- Для однопроводной передачи сигналов требуется, чтобы соединение на общую опорную шину (опорный слой) было низкоимпедансным.

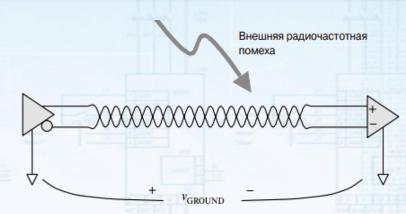
Дифференциальная схема



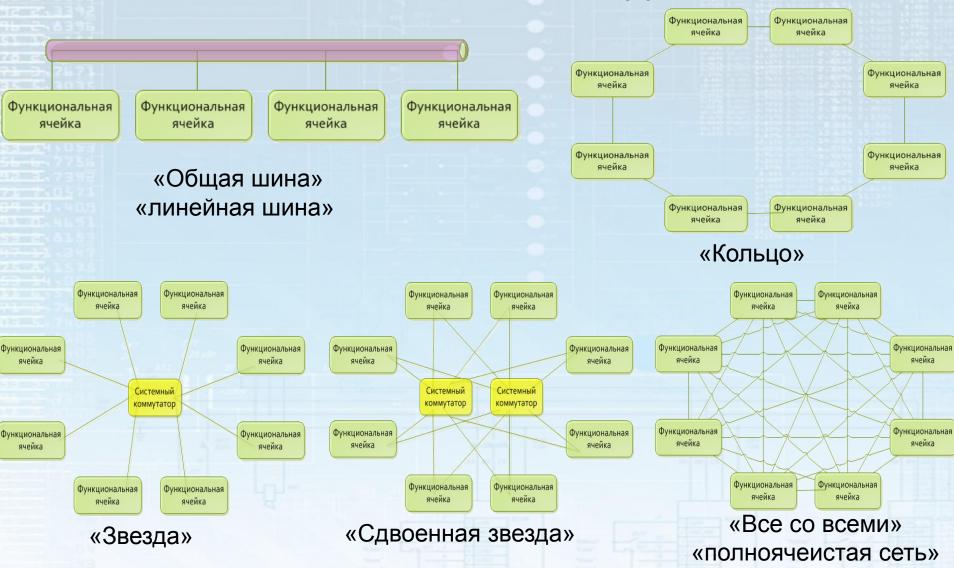
- Дифференциальная (двухпроводная, симметричная) схема передачи сигнала делает систему невосприимчивой к флуктуациям распределения общих опорных напряжений.
- Нейтрализуется
 - любой вид помех, поражающий в равной степени оба проводника.
 - дребезг земли (комбинационные коммутационные помехи) в приемнике.
 - сдвиги земли, возникающие в высокочастотных разъемах.
- Дифференциальная схема передачи эффективно работает при условии ограничения паразитного возвратного тока сигнала.

Переход от однопроводным параллельным шинам к дифференциальным каналам связи

- Дифференциальные схемы передачи отличаются лучшими по сравнению с параллельными шинами характеристиками:
 - более высокой производительностью выполнения транзакций,
 - более высокой совокупной пропускной способностью,
 - меньшими задержками передачи данных по линии связи,
 - поддержкой разнотипных шинных систем,
 - более высокой степенью масштабируемости,
 - меньшей потребностью в площадях печатной платы для трассировки проводников.



Топологии сетевых соединений



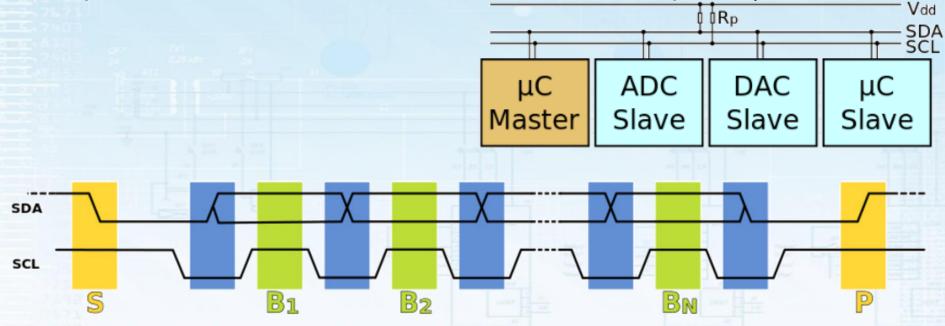
Звездообразные топологии уступают полноячеистой в пропускной способности, но дешевле и удобней в реализации.

I²C

- Двухпроводный последовательный интерфейс
- Скорость до 100 Кбит/с (до 400 Кбит/с и 1Мбит/с)
- На одной шине могут работать устройства, рассчитанные на разные скорости (работать будут на низшей скорости).
- Надежный, качественный прием/передачу данных
- «Ведущий» инициирует передачу данных и формирует сигналы синхронизации
- «Ведомый может передавать данные только по команде «Ведущего».
- Каждое устройство имеет уникальный адрес

I²C

 Последовательная асимметричная шина для связи между интегральными схемами внутри электронных приборов.
 Использует две двунаправленные линии связи (SDA и SCL), применяется для соединения низкоскоростных периферийных компонентов с процессорами и микроконтроллерами (например, на материнских платах, во встраиваемых системах, в мобильных телефонах).



I²C

Преимущества:

- необходим всего один микроконтроллер для управления набором устройств;
- используется всего два проводника для подключения многих устройств;
- возможна одновременная работа нескольких ведущих (master) устройств, подключенных к одной шине I²C;
- стандарт предусматривает «горячее» подключение и отключение устройств в процессе работы системы;
- встроенный в микросхемы фильтр подавляет всплески, обеспечивая целостность данных.

Недостатки

- ограничение на ёмкость линии 400 пФ;
- программирование затруднено из-за нештатных ситуаций на шине (в основном используют I²C с единственным ведущим устройством,
- трудность локализации неисправности, если одно из подключенных устройств ошибочно устанавливает на шине состояние низкого уровня.

SMBus

(http://smbus.org, http://www.powersig.org)

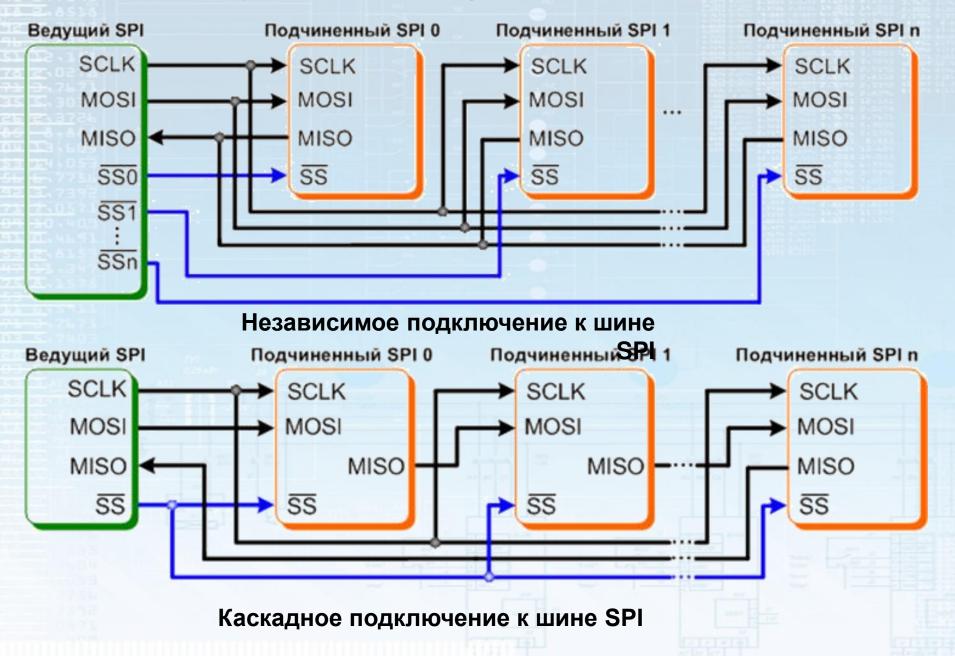


- Последовательный протокол обмена данными для устройств питания. Основан на шине 1°C (3,3B)
- SMBus двухпроводный интерфейс, по которому простые устройства могут обмениваться информацией с остальной системой. Сообщения идут к устройствам и от них, вместо прохождения по отдельным управляющим линиям.

Преимущества:

- уменьшается количество проводов (не требуются отдельные линии управления),
- гарантируется дальнейшая расширяемость путём приема сообщений по протоколу I²C (только на низких скоростях).

SPI (Serial Peripheral Interface)



Сравнение SPI и I²C

Интерфейс	SPI	I ² C
+	 Скорость. Не требуются нагрузочные резисторы. Полнодуплексный режим работы. Устойчивость к шумам 	 Меньше подключений к линиям шины. Множество устройств делят между собой одну шину. Прием данных подтверждается. Возможность мультимастерной работы Протокол более стандартизован
	 Большее число подключений к линиям шины. Для одновременного обмена данными более чем с одним ведомым устройством необходимы отдельные линии выбора кристалла. Отсутствует подтверждение приема данных. 	 Скорость: для I2 С — не выше 3,4 Мбит/с (для SMBus — не выше 100 кбит/с). Полудуплексный режим работы. Для линий с открытым стоком требуются нагрузочные резисторы. Сниженная устойчивость к шумам.



- USB (Universal Serial Bus универсальная последовательная шина).
- Standard A + 1
 D+ D- + 1
 4 3 2 1
- Структура древовидная (от корневого хоста до периферии)
- Скорости (1,5 Мбит/с; 12 Мбит/с; 480 Мбит/с)
- Подключение до 127 устройств
- 4 провода
 - 2 питание
 - 2 данные (D+, D-)
- Полудуплекс
- «Горячее» подключение
- Динамическое конфигурирование
- Централизованный планируемый обмен обеспечивает гарантии качества обслуживания





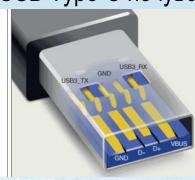




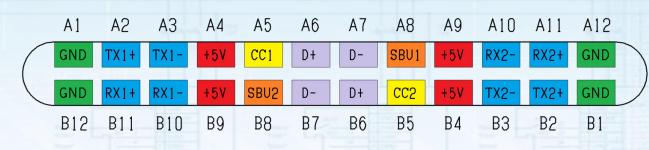


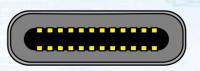


- Возможности передачи данных на скорости до 5 Гбит/с (10 Гбит/с для USB 3.1).
- Сила тока до 900 мА (USB 2.0 до 500 мА).
- USB 3.0 совместим со старыми стандартами. Имеется возможность подключать старые устройства в новые порты.
- USB Туре-С нечувствителен к ориентации

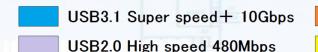


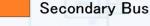




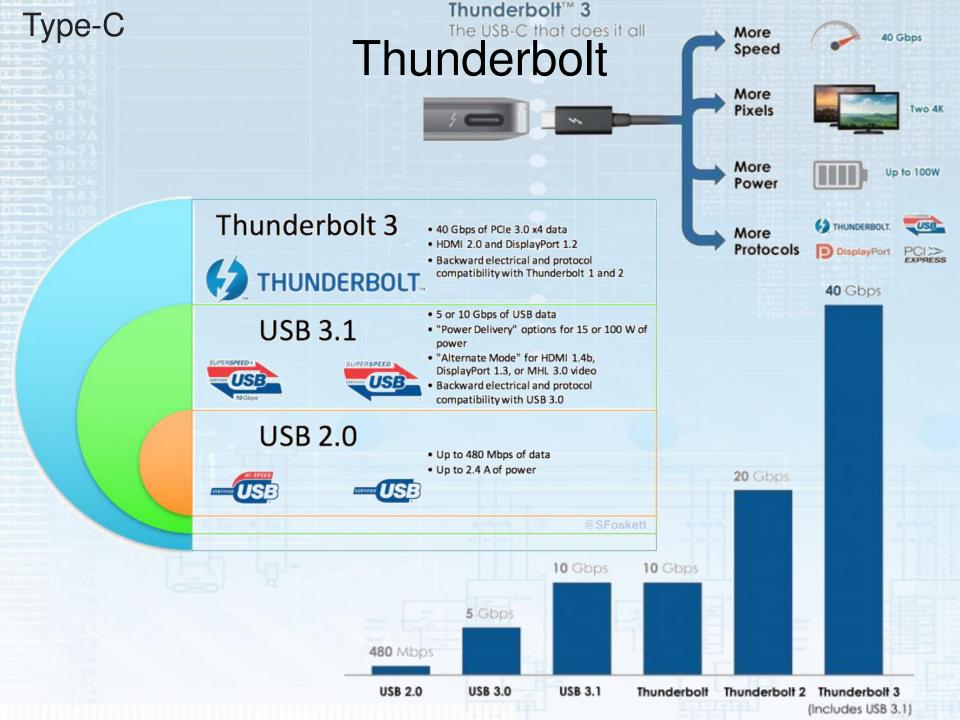


Type-C





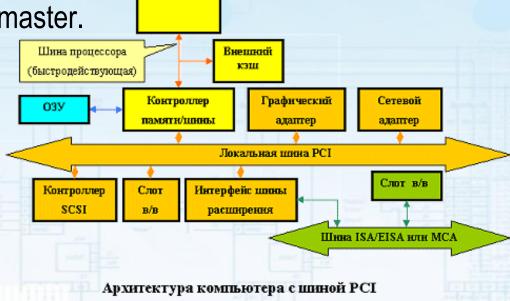
USB Power Delivery Communication



PCI

Основные возможности шины:

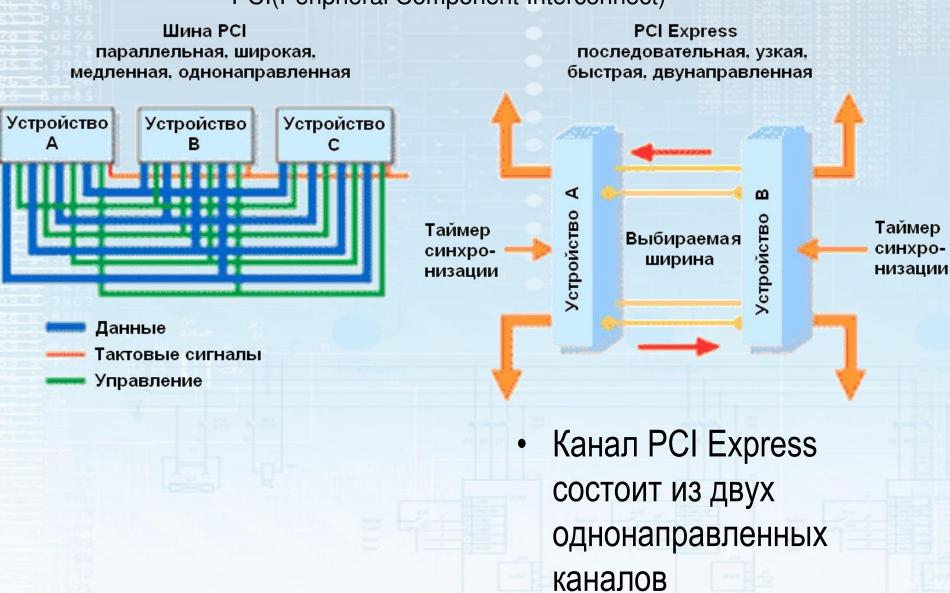
- Синхронный 32-х или 64-х разрядный обмен данными. При этом для уменьшения числа контактов (и стоимости) используется мультиплексирование, то есть адрес и данные передаются по одним и тем же линиям.
- Частота работы шины 33МНz или 66МНz.
- Автоматическое конфигурирование карт расширения при включении питания.
- Полная поддержка multiply bus master.
- Поддержка 5V и 3.3V логики.
- Пропускная способность
 - 132 MB/сек при 32-bit/33MHz;
 - 264 MB/сек при 32-bit/66MHz;
 - 264 MB/сек при 64-bit/33MHz;
 - 528 MB/сек при 64-bit/66MHz.



Процессор

PCI и PCIe

PCI(Peripheral Component Interconnect)

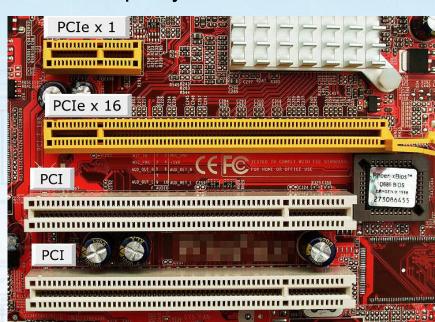


PCle

- PCI Express, или PCIe, или PCI-E компьютерный интерфейс, соединение типа «точка-точка»), использующая программную модель шины PCI и высокопроизводительный физический протокол, основанный на последовательной передаче данных по диф. каналам.
- Является пакетной сетью с топологией типа звезда. Устройства PCI Express взаимодействуют между собой через среду, образованную коммутаторами, при этом каждое устройство напрямую связано

соединением типа точка-точка с коммутатором.

 Шина PCI Express нацелена на использование в качестве локальной шины.



PCle



- Шиной PCI Express поддерживается:
 - горячая замена карт;
 - гарантированная полоса пропускания (QoS);
 - управление энергопотреблением;
 - контроль целостности передаваемых данных.
- Соединение (англ. link связь, соединение) между двумя устройствами PCI Express состоит из одной (х1) или нескольких (х2, х4, х8, х12, х16 и х32) двунаправленных последовательных линий. Каждое устройство должно поддерживать соединение, по крайней мере, с одной линией (х1).
- На электрическом уровне каждое соединение использует низковольтную дифференциальную передачу сигнала (LVDS), приём и передача информации производится каждым устройством PCI Express по отдельным двум проводникам,

PCI Express Пропускная способность

В одну/обе стороны в Гбит/с									
.7392 .0571		Количество линий							
.4153 .8153 1-347	x1	x2	x4	x8	x12	x16	x32		
PCle 1.0	2/4	4/8	8/16	16/32	24/48	32/64	64/128		
PCIe 2.0	4/8	8/16	16/32	32/64	48/96	64/128	128/256		
PCle 3.0	8/16	16/32	32/64	64/128	96/192	128/256	256/512		
PCIe 4.0	16/32	32/64	64/128	128/256	192/384	256/512	512/1024		

Высокоскоростные дифференциальные интерфейсы

- HyperTransport (межкристальный интерфейс)
- PCle
- SerialRapidIO
- InfiniBand
- StarFabric
- Ethernet

Баланс требований

Гибкость. Расширяемость Низкое время задержки. Низкие накладные расходы

Serial RapidIO

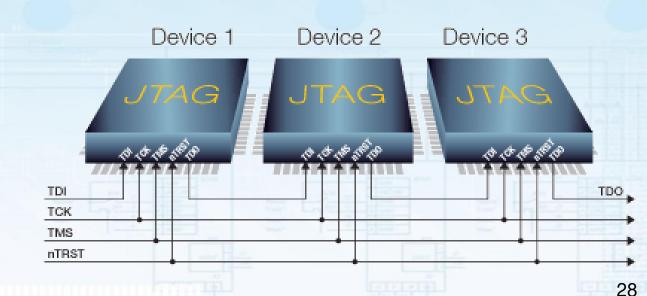
- Разработчик стандарта The RapidIO Trade Association (Xilinx, Freescale, Tundra, Mercury, Altera, Ericcson, Curtiss-Wright, etc.)
- Высокопроизводительная технология соединения точка-точка (Point-to-point) с коммутацией пакетов.
- Гарантированная доставка пакетов с низкой задержкой.
- Механизмы управления потоком.
- Эффективная реализация протокола в аппаратном обеспечении.
- Низкое потребление энергии.
- Масштабирование сети от двух узлов до тысяч. Поддержка разных сетевых архитектур. Поддержка медных и оптических соединений.
- Спецификация RapidIO ревизии 4.0 была выпущена в 2016-м году (скорость передачи до 25 Гбод/сек и др.)

JTAG (Joint Test Action Group)

- Выходной контроль микросхем при производстве
- Тестирование собранных печатных плат
- Прошивка микросхем с памятью
- Отладочные работы при проектировании аппаратуры и программного обеспечения

Разработка > Изготовление > Сопровождение

TCK (Test Clock)
TMS (Test Mode Select)
TDI (Test Data In)
TDO (Test Data Out)
TRST (Test Reset)



JTAG 1149.1 Standard Test Access Port and Boundary-Scan Architecture

Design for Test (DFT)

Назначение:

- Отладка процессоров
- Программирование ПЛИС/СРLD
- Функциональное тестирование
- Заводское тестирование
- Диагностика неисправностей
- Тестирование целостности электроцепей











PMI

Интеллектуальный интерфейс

управления платформой

Intelligent Platform Management Interface

- 1. Мониторинг состояния оборудования
- 2. Восстановление работоспособности сервера
- 3. Управление периферийными устройствами
- 4. Ведение журнала событий
- 5. Хранение информации об используемом оборудовании

1998 IPMI v1.0 (RS-232)

2001 IPMI v1.5 (RS-232, LAN)

2004 IPMI v2.0 (LAN, Blade-системы)

Обзор IPMI

Управление питанием power control

recovery



Восстановление



Сигнал тревоги alert

Ведение журнала, Протоколирование logging



Инвентаризация (опись в наличии) inventory

Единая платформа управления

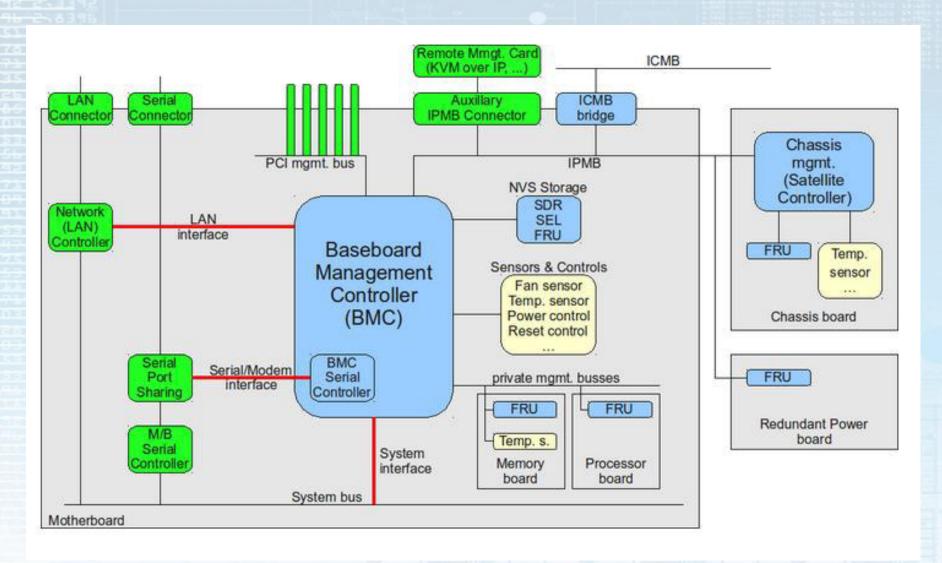
Различные **платформы**

Всегда доступна

Основные компоненты ІРМІ

- MC: (Management Controller) контроллер управления, расположен в центре системы IMPI. МС включается первым.
- BMC: (Baseboard Management Controller) контроллер управления платой, обычно это недорогой микроконтроллер,
- IPMB: (Intelligent Platform Management Bus) шина управления интеллектуальной платформы, I²C
- FRU (Field replaceable unit) сменный/заменяемый блок, например эл. карта, интегральная схема.
- SSIF (SMBus System Interface)
- SDR (Sensor Data Repository) хранилище данных датчика.
- SEL журнал событий

Компоненты структуры IPMI v2.0



IPMI аппаратный модуль - BMC

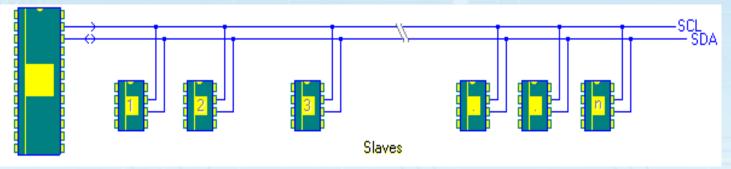
- Контроллер управления платой (Baseboard Management Controller)
- Микроконтроллер, обеспечивающий интеллект для IPMI
- Управляет интерфейсом между системой управления программным обеспечением и управления платформой аппаратными средствами
- Автономный мониторинг
- Ведения журнала событий
- Контроль восстановления
- Служит в качестве шлюза между программным обеспечением для управления системой и IPMB и МБР
- Доступно даже если система выключена и ОС не загружена

IPMB/ICMB - аппаратная часть IPMI

• Intelligent Platform Management Bus – интеллектуальная шина управления платформой

Стандартизированная шина и протокол для расширенного управления, мониторинг и доставки событий внутри шасси.

На основе шины I2C, со множеством мастер-устройств



• Intelligent Chassis Management Bus - Интеллектуальная шина управления корпусом (шасси),

Эта шина расширяется ІРМІ до множество хостов (узлов) и периферийных шасси. Поддерживает до 64 шасси.

Элементы функционирования IPMI

- Power Control Контроль питания
 - состояние, питание вкл./выкл., повтор, сброс, NMI диагностика
- Monitoring мониторинг
 - значения датчиков
- Inventory инвентаризация (опись)
 - заменяемые блоки/детали
- Logging ведение журнала
 - Ведение журнала событий системы
- Recovery восстановление
- Контроллер ВМС принимает меры на сообщения событий, которые он получает
- Alert предупреждения
 - SNMP сообщения через соединения LAN и PPP
 - Выполнять пейджинг через последовательный / модемного соединения
- Serial Console Redirection перенаправление последовательной консоли

