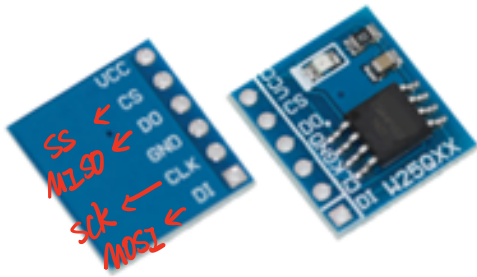


# 第十一章 SPI 通信

1. 与I2C协议目的一样,都是实现主控芯片和各种外挂芯片之间的数据交流



利用软件模拟的SPI,实现读写W25Q64 Flash存储器

2. I2C的缺点: 由于I2C开漏外加上拉电阻的电路结构,使得通信线高电平的驱动能力比较弱,导致通信线由低电平到高电平时上升沿耗时长,限制I2C的最大通信速度,所以I2C的标准模式,只有100 KHz的时钟频率,相比于SPI小了许多。

SPI的优点: SPI传输速度更快,设计简单粗暴

## 3. SPI通信

SPI是一种通用数据总线,有4根通信线 SCK (Serial Clock), MOSI, MISO, SS

同步, 全双工, 支持总线挂载多设备 (一主多从, 不支持多主多从)

SPI无应答机制设计

SCK 提供时钟信号, 数据位的输出输入都限在SCK的上升沿或下降沿进行的, 此时数据位的收发时刻就可以明确确定。

专门用来指定从机的通信线

↑ 信线

主机输出, 从机输入

↑ 从机选择

↓ 主机输入, 从机输出

## 4. 硬件电路

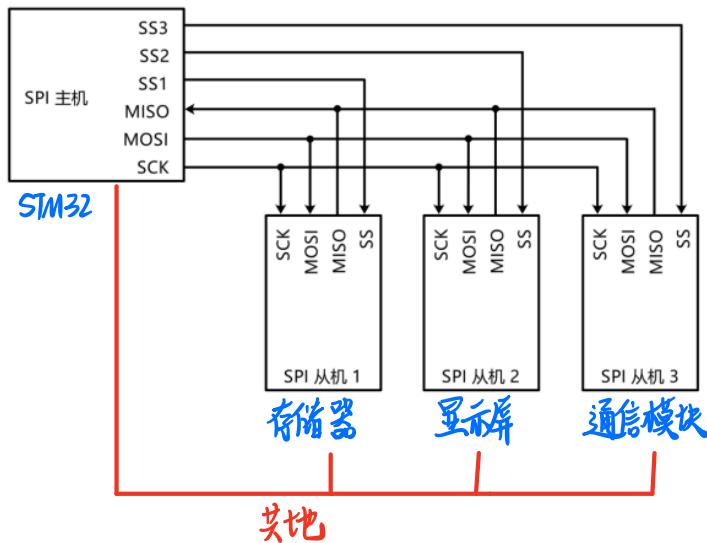
所有SPI设备的SCK, MOSI, MISO 分别连在一起

主机另外引出多条SS控制线, 分别接到各从机的SS引脚, 主机的SS线都限输出, 从机的SS线都是输入, SS线低电平有效, 从而进行通信。

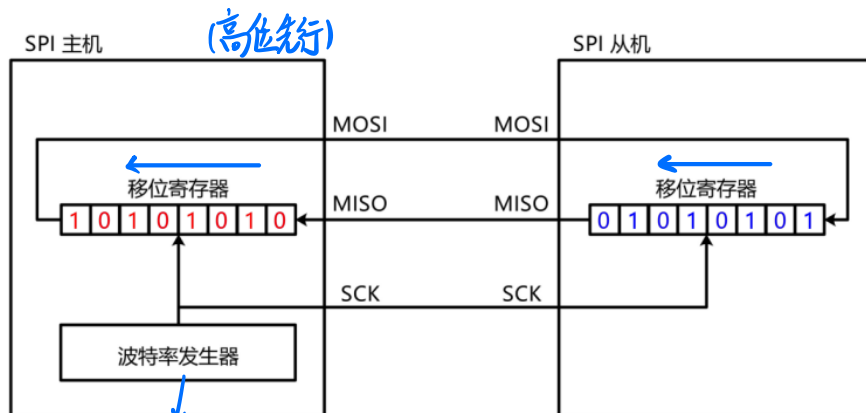
输出引脚配置为推挽输出, 输入引脚配置为浮空或上拉输入

↓  
在SS为低电平时, MISO才允许变为推挽输出

# SPI 典型的应用电路



## 5. 移位示意图



它产生的时钟驱动主机的移位寄存器进行移位

发生器的上升沿, 所有移位寄存器向左移动一位, 移出去的位放在引脚上. 发生器的下降沿引脚上的位, 采样输入到移位寄存器最低位.

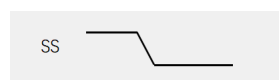
## 6. SPI的时序基本单元

交换一个字节(模式1)

时钟极性 CPOL=0: 空闲状态时, SCK为低电平

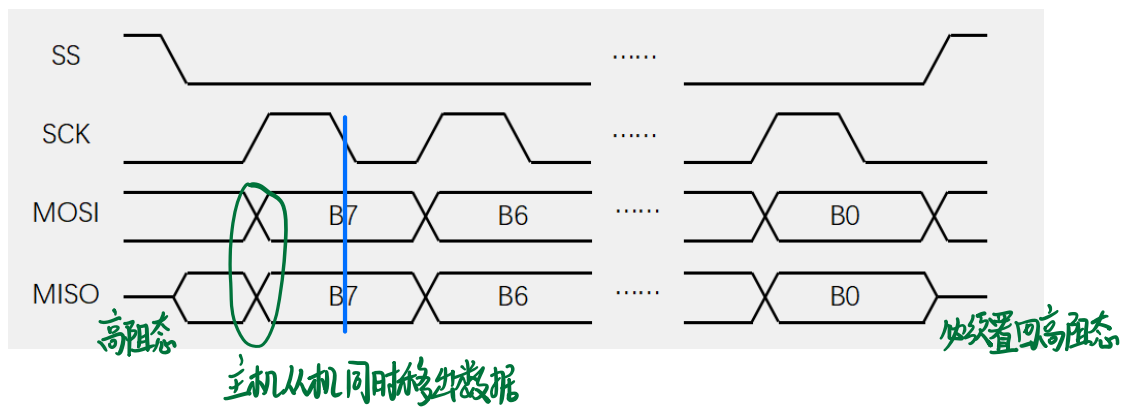
时钟相位 CPHA=1: SCK 第一个边沿移出数据, 第二个边沿移入数据

起始条件: SS从高电平切换到低电平



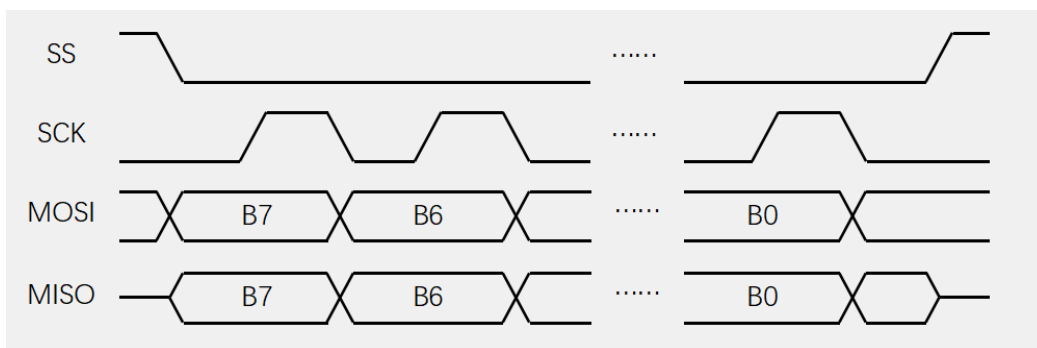
终止条件: SS从低电平切换到高电平





模式0和模式1的区别：模式0把数据变化的时机给提前了

### 模式0示意图

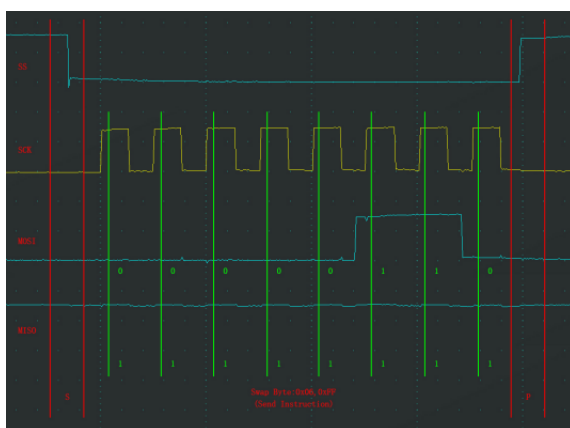


### 7. SPI 时序 (以 W25Q64 的时序为例)

在 SPI 中, 通常采用的是指令码 + 读写数据的模型

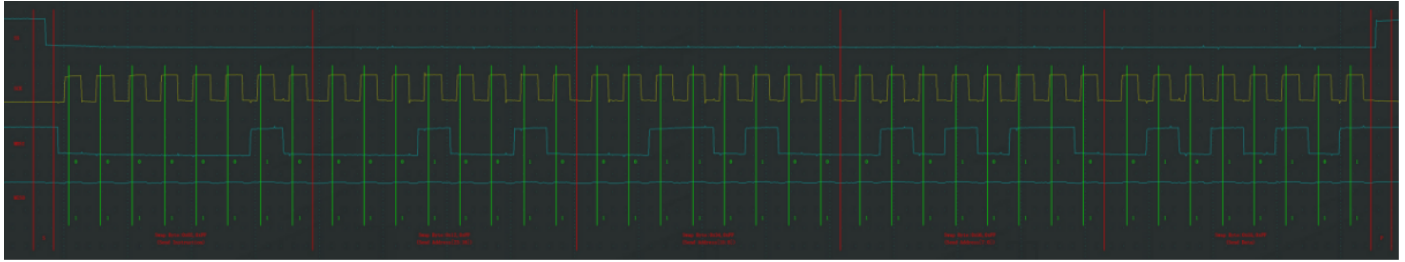
发送指令, 向 SS 指定的设备, 发送指令 (0x06) 写使能

模式0



指定地址写

向SS指定的设备,发送写指令(0x02),随后在指定地址(address[23:0])下,写入指定数据



在0x123456地址下写入  
0x5数据