



UNIVERSIDAD DE LA REPÚBLICA
FACULTAD DE INGENIERÍA



Diseño, Fabricación y Medida de Rectenas para Recolección de Energía en 2,45 GHz

MEMORIA DE PROYECTO PRESENTADA A LA FACULTAD DE
INGENIERÍA DE LA UNIVERSIDAD DE LA REPÚBLICA POR

Héctor Garrido, Santiago Avila

EN CUMPLIMIENTO PARCIAL DE LOS REQUERIMIENTOS
PARA LA FINALIZACIÓN DE LA CARRERA DE
INGENIERÍA ELÉCTRICA.

TUTOR

Benigno Rodríguez..... Universidad de la República
Leonardo Barboni..... Universidad de la República

TRIBUNAL

Benigno Rodríguez..... Universidad de la República
Leonardo Barboni..... Universidad de la República
Juan Pablo González..... Universidad de la República
Raúl Hartmam..... Universidad de la República

Montevideo
lunes 2 junio, 2025

Diseño, Fabricación y Medida de Rectenas para Recolección de Energía en 2,45 GHz,
Héctor Garrido, Santiago Avila.

Esta tesis fue preparada en L^AT_EX usando la clase iietesis (v1.2).

Contiene un total de 137 páginas.

Compilada el lunes 2 junio, 2025.

<http://iie.fing.edu.uy/>

Agradecimientos

Se agradece profundamente a nuestro tutor Benigno Rodríguez por su apoyo a lo largo de todo el proyecto, sus consejos, y su optimismo. Sin él no se habría podido alcanzar los resultados obtenidos.

Una mención especial a la profesora Mariana Siniscalchi, y al grupo del proyecto *Circuitos para Cosecha de Energía a Ultra Baja Tensión* (Romina, Sofía y María) por aportar su experiencia en el análisis del integrado utilizado y su configuración electrónica, además de aportar la placa de desarrollo utilizada como referencia en este proyecto.

A la *Universidad de la República* y al *Instituto de Ingeniería Eléctrica* por brindar los medios y la oportunidad de desarrollar este trabajo.

A todos los profesores del instituto que brindaron sus consejos y apoyo a lo largo de todo el proceso y a Leonardo Barboni por formar parte del proceso.

Finalmente, a nuestra familia y amigos, por su apoyo incondicional.

Esta página ha sido intencionalmente dejada en blanco.

Resumen

Se plantea continuar el trabajo del diseño de una rectena presentado en [13] y [14] para colectar energía a partir de redes *Wi-Fi 2.4 GHz* con el objetivo de alimentar redes *IOT*. El trabajo realizado plantea retomar el diseño y los resultados de referencia, luego fabricarlos y realizar las correcciones necesarias para obtener una versión funcional.

La línea de trabajo puede dividirse en dos partes claras, el trabajo en antenas y el trabajo en electrónica, para luego unir los resultados obtenidos en cada parte en el sistema *Rectena* que se evalúa para dar los resultados finales.

A lo largo del trabajo en antenas se presentan las simulaciones que predicen el comportamiento de las antenas y el método de fabricación. Se mejoran los parámetros del modelo del material utilizado para obtener simulaciones más exactas. A partir de esto, se obtiene un modelo optimizado a la frecuencia de interés en *CST Studio*, y se prueba un método de optimización de adaptación de impedancias para antenas de parche en *FR-4* con buenos resultados. Se presentan también los métodos de medidas de S_{11} y de *Ganancia*.

Por el lado de la electrónica se realizó el diseño, fabricación y medida de distintas placas que buscaron conseguir el correcto funcionamiento de los integrados LTC3105 y LTC3108 cuya función se basaba en aumentar la tensión de entrada a una tensión estable de 3,3 V. Se realizaron en total seis diseños, alcanzando finalmente un diseño funcional para el integrado LTC3108 y se determinó la causa del no funcionamiento de los diseños que involucraron el integrado LTC3105. A su vez, se realizó la fabricación del diseño de un rectificador del tipo doblador de tensión diseñado por Contreras en las publicaciones de referencia.

En ambos casos, se realizó la fabricación tanto con materiales de laboratorio, como utilizando los servicios de fabricación de compañías en China.

Para el módulo antena se obtienen resultados de ganancia y S_{11} considerablemente satisfactorios y para el módulo de electrónica se obtiene un rectificador y un *Step-Up Converter* funcionales. Debido a dificultades encontradas en las etapas de fabricación, medida y rediseño, el tiempo no fue suficiente para lograr una integración plenamente funcional al formar la rectena. Se entiende que esto se podrá lograr en trabajos futuros con relativa facilidad una vez alcanzada la etapa actual.

Esta página ha sido intencionalmente dejada en blanco.

Tabla de contenidos

Agradecimientos	I
Resumen	III
1. Introducción	1
1.1. Propósito	1
1.2. Línea de Trabajo de Esta Tesis	2
2. Estado del Arte	3
2.1. Antecedentes	3
2.2. Antenas y Propagación	7
2.2.1. Parámetros de una Antena en Transmisión	7
Patrón de Radiación	9
2.2.2. Adaptación de Impedancias	10
Coeficiente de Reflexión S_{11}	10
VSWR (Voltage Standing Wave Ratio)	10
Relación entre S11 y VSWR	10
Coeficiente de Reflexión S_{22}	10
2.2.3. Ecuación de Transmisión Friis	11
2.2.4. Efecto Pelicular (o <i>Skin Effect</i>)	11
Profundidad de Penetración (Skin Depth)	12
2.3. Redes Wi-Fi	12
2.3.1. Uso de Canales de WiFi	12
2.4. Diodos	12
2.4.1. Diodos Schottky	13
2.5. Configuraciones de los Rectificadores	15
2.5.1. Tipos de Rectificadores	15
3. Metodología	17
3.1. Simulaciones de Antenas	17
3.1.1. Modelado	17
3.1.2. Configuración del Simulador	17
3.1.3. Resultados de Simulaciones y Visualización de Datos	19
3.2. Fabricación en FR-4	19
3.2.1. Proceso de Impresión	19
3.2.2. Corte de PCBs	20

Tabla de contenidos

3.2.3. Transferencia a <i>FR-4 Epoxy</i>	20
3.2.4. Corrección del Diseño Transferido	21
3.2.5. Corrosión con Percloruro de Hierro ($FeCl_3$)	21
Elementos de Seguridad	21
Proceso de Corrosión	22
3.2.6. Correcciones en la Placa Fabricada	23
3.2.7. Soldadura del Conector SMA	23
3.3. Medidas de Antenas	24
3.3.1. Medidas de S_{11}	24
Herramientas	24
Calibración	24
Medidas	25
3.3.2. Medidas de Ganancia	25
Montaje	25
Modelado	25
<i>Ecuación de Transmisión de Friis Completa</i>	26
3.4. Optimización de Antenas	28
3.4.1. Optimización del Diseño	28
3.4.2. Optimización de S_{11} en Taller	28
Herramientas	28
Método de Optimización	29
4. Antena de Parche y Filtro Pasa Bajos	31
4.1. Descripción General	31
4.2. Diseño de Referencia	32
4.2.1. Diseño	33
4.2.2. Simulaciones	33
4.2.3. Fabricación	34
4.2.4. Medidas S_{11}	34
Diferencias con Diseño de Referencia	36
4.3. Estudio de Parámetros	39
4.3.1. Introducción	39
4.3.2. Fabricaciones y Mediciones Previas	40
4.3.3. Búsqueda de Parámetros Adecuados	41
4.3.4. Parámetros Finales	42
4.4. Antena de Parche, Segunda Versión	46
4.4.1. Optimización en CST	46
4.4.2. Fabricación	49
4.4.3. Medidas y Optimización	50
Antena de Parche, 2 ^{da} Versión	50
Antena de Parche con <i>Filtro Pasa Bajos</i> , 2 ^{da} Versión	50
4.5. Antena de Parche, Tercera Versión	52
4.5.1. Fabricación	52
4.5.2. Medidas	52
4.6. Resultados Finales y Comparación con Diseño de Referencia.	56

Tabla de contenidos

4.6.1.	Dimensiones	56
4.6.2.	Adaptación de Impedancias	58
Antena de Parche	58	
Antena de Parche y <i>LPF</i>	60	
4.6.3.	Ganancia	60
Cálculo para Antena de Parche	60	
Antena de Parche con LPF	60	
5. Electrónica		65
5.1.	Descripción General	65
5.2.	Proceso de Diseño	65
5.2.1.	Proceso de Diseño Rectificador	65
Diseño de Referencia	65	
Primera Versión	66	
Segunda Versión	67	
5.2.2.	Proceso de Diseño DC-DC Booster LTC3105	67
Diseño de Referencia	67	
Diseño Utilizado en Este Proyecto	68	
Primer Diseño Realizado	68	
Segundo Diseño Realizado	69	
Tercer Diseño Realizado	70	
Simulaciones Realizadas	71	
5.2.3.	Proceso de Diseño DC-DC Booster LTC3108	74
Justificación de su Utilización	74	
Primera Versión	75	
Segunda Versión	77	
Tercera Versión	78	
Simulaciones Realizadas	78	
5.3.	Proceso de Fabricación	80
5.3.1.	Proceso de Fabricación DC-DC Booster LTC3105	81
Primer Diseño	81	
Segundo Diseño	82	
Tercer Diseño	83	
5.3.2.	Proceso de Fabricación DC-DC Booster LTC3108	84
Primer Diseño	84	
Segundo Diseño	86	
Tercer Diseño	86	
5.4.	Medidas y Tests	89
5.4.1.	Rectificador	89
Pruebas de Funcionamiento Como Rectificador	91	
Pruebas de su Capacidad Para Hacer Funcionar un DC-DC		
Booster	91	
5.4.2.	Electrónica Integrado LTC3105	92
Primer Diseño	92	
Segundo Diseño	94	

Tabla de contenidos

Tercer Diseño	97
5.4.3. Electrónica Integrado LTC3108	98
Primer Diseño	98
Segundo Diseño	98
Tercer Diseño	99
5.4.4. Rectificador Junto a Electrónica con DC-DC Booster Fabricado	101
5.5. Resumen de Resultados	104
6. Integración de Antenas y Electrónica	105
6.1. Características de Transmisores	105
6.1.1. Ecuación de Transmisión de <i>Friis</i>	105
6.1.2. Access Point Alcatel AP1361	107
6.1.3. Antena Direccional TL-ANT2406A	107
6.2. Medidas y Tests	108
7. Conclusiones y Trabajos a Futuro	113
7.1. Conclusiones	113
7.2. Trabajos a Futuro	114
7.2.1. Simulaciones y Parametros de <i>FR-4</i>	114
7.2.2. Optimización de Ganancia	115
7.2.3. Integración con Cargas Reales	115
7.2.4. Optimización de la electrónica	115
Referencias	117
Índice de Tablas	123
Índice de Figuras	124

Capítulo 1

Introducción

1.1. Propósito

El objetivo principal de este proyecto es continuar con el trabajo realizado por Andry Contreras en dos publicaciones realizadas en 2020 [13] [14] en donde se plantea el diseño de una rectena que permita obtener energía de forma específica para señales en $2,45\text{ GHz}$. Siguiendo con el trabajo, se busca realizar la fabricación de dicha rectena y comprobar su eficiencia.

En Fig. 1.1 se muestran los componentes que forman una rectena. Esta es la estructura utilizada en general. La característica principal de estas es su capacidad de captar señales en una frecuencia determinada, realizar un filtrado, rectificación e incremento de dicha señal y utilizarla para alimentar una carga de bajo consumo. Principalmente, en este caso, la rectena está pensada para alimentar nodos de IoT de bajo consumo.

El porqué del interés en este tipo de tecnologías es esencialmente el de encontrar una fuente de energía limpia que pueda ser aprovechada en varios entornos. En particular, se pueden utilizar como una forma compacta de obtener carga inalámbrica de baterías.

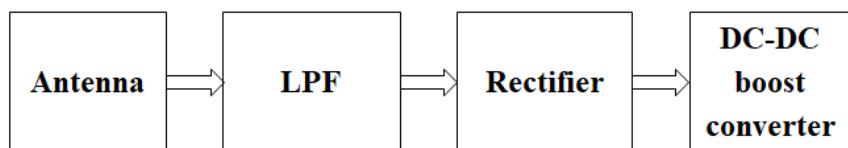


Figura 1.1: Estructura basica de una rectena [13].

Capítulo 1. Introducción

1.2. Línea de Trabajo de Esta Tesis

En un principio, este proyecto buscaba también continuar otro trabajo de Andry Contreras, el cual se trata de una tesis realizada en 2024 [16] en donde se diseñó una rectena de parche ranurada de UWB, la cual abarca el rango de frecuencias entre 1,7 y 3,7 GHz, de tal forma que capta los servicios GSM, UMTS, LTE, 5G, WLAN/ISM y WiMAX. Al igual que con la rectena de las publicaciones [13, 14], la idea era fabricarla y ver su eficiencia. Debido a la complejidad para realizar estos diseños, se optó por dejarlos fuera del alcance, de forma que puedan ser investigados en más profundidad en un trabajo posterior.

Para este proyecto, originalmente se plantearon ocho etapas:

1. Diseño, fabricación y medida de antena de parche.
2. Diseño, fabricación y medida de la electrónica asociada a la rectena.
3. Medida de rectena completa uniendo cada módulo con conectores y cables.
4. Diseño, fabricación y medida de la rectena completa de antena de parche unificada en un mismo PCB.
5. Diseño, fabricación y medida de antena de parche ranurado.
6. Diseño, fabricación y medida de la electrónica asociada a la rectena.
7. Medida de rectena completa uniendo cada módulo con conectores y cables.
8. Diseño, fabricación y medida de la rectena completa de antena de parche ranurado unificada en un mismo PCB.

Luego de los problemas encontrados, se redujo el número de etapas a tres, siendo éstas las siguientes:

1. Diseño, optimización, fabricación y medida de antena de parche.
2. Diseño, fabricación y medida de la electrónica asociada a la rectena.
3. Medida de rectena completa uniendo cada módulo con conectores y cables.

Debido a las características de cada etapa, se realizó una división en dos equipos: uno que trabajará con el diseño de lo vinculado con las antenas y otro que se encargará de fabricar y testear la parte de la electrónica.

En los siguientes capítulos se explicará en detalle cómo fue el proceso de diseño, fabricación y medida realizado, resaltando los resultados obtenidos y las posibilidades de mejora.

Capítulo 2

Estado del Arte

2.1. Antecedentes

La transmisión de potencia de forma inalámbrica ha recibido una atención significativa en el pasado, principalmente vinculada con aplicaciones de alta potencia [9]. En los años recientes se ha comenzado a desarrollar un considerable interés en redes de sensores de baja potencia, con alta eficiencia energética y autosustentables [26, 50]. La posibilidad de reciclar energía electromagnética del ambiente, especialmente en zonas urbanas densamente pobladas, está siendo activamente explorada, esto principalmente por el hecho de que la utilización de baterías convencionales tiene las desventajas de poseer un tiempo de vida limitado, requiriendo que sean cambiadas periódicamente; estos cambios, a su vez, generan un mayor grado de polución en el ambiente [30].

Esta necesidad de aprovechar en mayor medida la energía electromagnética ha llevado a que se desarrolle distintos métodos de conversión, dependiendo de la distancia a la que se encuentre el transmisor y el receptor. En el caso de distancias del orden de los centímetros, los métodos más utilizados son el acople inductivo y el acople capacitivo; estos operan a frecuencias del orden de kHz y MHz [17, 34]. Cuando el interés se encuentra en distancias largas, del orden de los metros, el método que más se está investigando es la utilización de rectenas, también denominadas antenas rectificadoras; éstas abarcan rangos de ondas electromagnéticas con frecuencias del orden de MHz y GHz [35, 47].

En el caso de la utilización de rectenas como forma de conversión de energía, se ha comprobado que logra resolver los problemas presentes con el uso de las baterías. El tiempo de vida de las rectenas es casi ilimitado, por lo que no requiere reemplazo; a su vez, son elementos que no dañan el ambiente al no contener elementos químicos como las baterías [62].

En la Tabla 2.1 se presenta un conjunto de investigaciones realizadas anteriormente en donde se exploraba la utilización y optimización de rectenas como forma alter-

Capítulo 2. Estado del Arte

nativa de optimización de energía. Si bien estos son unos pocos ejemplos, se puede observar que no se presenta ninguna estructura definida aún, sino que se continúa experimentando con diferentes clases tanto de rectificadores como de antenas. A su vez, en la Tabla 2.2 se observan los resultados numéricos obtenidos en cada uno de los estudios mencionados anteriormente. Es posible comprobar que los valores de eficiencia obtenidos varían de forma considerable entre distintos estudios para una misma frecuencia objetivo. Dado que dicha frecuencia es la que se pretende utilizar en este trabajo, al finalizar se podrá comparar qué tanto se acerca este trabajo a los realizados previamente.

Tabla 2.1: Resumen de la revisión de literatura de diferentes tipos de diseños de rectena [1].

Ref	Año	Autor	Tipo de antena	Elemento rectificador	Observaciones
[21]	2012	Erez Falkenstein	Antena de parche polarizada linealmente dual	Diodo Schottky SMS7630-79	Se aplica la configuración Source-Pull RF a DC para obtener la mejor impedancia del diodo.
[46]	2014	Mohamed Adel Sennouni	Antena de arreglo 3×3 con polarización circular	Diodo Schottky HSMS-2820	Se diseña una rectena polarizada circular y de alta eficiencia. Sin embargo, el arreglo de antena 3×3 resultó en una rectena de mayor tamaño al usual.
[43]	2011	Ugur Olgun	Arreglo de antenas fractales planar 2×2	Rectificador de Greinacher	Integración de arreglo de antena con un diodo sin polarización. Este diseño resultó en un gran tamaño.
[61]	2006	Jamal Zbitou	Antena de parche polarizada linealmente con arreglo de cuatro elementos	Diodo Schottky sin polarización HSMS2820	Se utiliza un transistor de alta movilidad de electrones para reducir el tamaño general de la rectena, pero, debido a la utilización del arreglo de antenas, el tamaño se mantiene grande.
[28]	2013	Yong Huang	NA	MOSFET, Diodo Schottky	Se analiza la utilización de un convertidor Buck-Boost para obtener una alta eficiencia de conversión en el circuito rectificador.
[42]	2015	Mei-Juan Nie	Antena de ranura de banda ancha alimentada por guía de onda coplanar aterrada	Diodo Schottky HSMS-2862	Guía de onda coplanar aterrada integrada con un rectificador doblador de tensión es utilizada para alcanzar una mayor eficiencia.

Continúa en la siguiente página

2.1. Antecedentes

Ref	Año	Autor	Tipo de antena	Elemento rectificador	Observaciones
[31]	2012	Onur Kazzanc	Antena miniaturizada de etiqueta	Rectificador de puente NMOS	Uso de rectificador NMOS para máxima transferencia de potencia (modelo BSIM de transistores de voltaje umbral cero).
[11]	2014	Chou, J. H., Lin	Antena de parche polarizada circularmente dual	Diodo Schottky HSMS-282c	Técnica de ranurado en T y U para rechazo de armónicos y obtención de polarización circular.
[60]	2008	Tzong-Chee Yo	Antena de parche polarizada circularmente	Dos pares de diodos Schottky HSMS-282c	Reducción del tamaño en un 12 % mediante ranuras circulares y estructura de doble capa.
[59]	2010	Gianfranco Andia Vera	Parche cuadrado acoplado con ranura en forma de cruz	Diodo Schottky SMS7630	El tamaño del parche es reducido un 32.5 % debido a la adaptación de la ranura con forma de cruz.
[54]	2010	H. Takhedmit	Antena de parche polarizada linealmente	Dos diodos Schottky HSMS2860 (paquete SOT23)	Diseño adecuado para aplicaciones de sensores inalámbricos sin necesidad de filtro pasa bajos.
[27]	2012	Fu-Jhuan Huang	Antena microstrip con cortes y ranuras	NA	Mayor voltaje de salida con polarización lineal (PL) que con circular (PC); rotación afecta PL.
[10]	2012	Jui-Hung	Antena de parche polarizada circularmente dual con ranura en T	Diodo detector Schottky HSMS-282c	Uso de ranura en T para polarización circular y captación de más señales.
[32]	2012	S. Vinoth Kumar	Antena de parche microstrip	Diodo Schottky HSMS-282c	Baja eficiencia de conversión; sugerida mejora mediante doblador de voltaje.
[38]	2012	Vlad Marian	Antena integrada con switch SP4T	Diodo Schottky HSMS2860	Se consideran las configuraciones de rectena con diodo montado en serie, configuración de puente y con diodo en derivación para voltajes de entrada muy bajos, altos y medios respectivamente.

Continúa en la siguiente página

Capítulo 2. Estado del Arte

Ref	Año	Autor	Tipo de antena	Elemento rectificador	Observaciones
[53]	2012	H. Takhed-mit, L. Cirio	Antena con ranura de anillo anular cortocircuitado	Diodo Schottky HSMS2850 sin polarización	Diseño compacto de rectena con rectificador en la parte trasera de la antena.
[28]	2013	Wen Huang	Antena dipolo microstrip	Diodo Schottky HSMS-282	La estructura de diseño a 2.45 GHz limita la compatibilidad de la rectena con algunas aplicaciones de sensores inalámbricos.
[55]	2010	H. Takhed-mit, Merabet	Antena de parche microstrip polarizada linealmente	Rectificador en puente (4 diodos Schottky)	Diseño de rectena de bajo costo, buen desempeño, pero bajo voltaje de salida DC.
[23]	2010	A. Georgiadis	Antena de parche acoplado por apertura cuadrada	Diodo Schottky SMS7630	El equivalente de Thevenin de la antena es usado para recibir las señales. Sin embargo, la eficiencia total de conversión es baja.
[19]	2008	Douyere, A, Lan Sun Luk	Antena de parche modelo cuadrado	Diodo Schottky HSMS2860	En este diseño, el modelo de circuito equivalente formado de la antena y el rectificador es estudiado. Este diseño alcanza una eficiencia de 75 % sin necesidad de un software de simulación electromagnética.

Tabla 2.2: Comparación de resultados de diferentes tipos de rectenas [1].

Ref	Autor/Año	Frecuencia (GHz)	Ganancia de antena	Potencia de entrada	Potencia de salida	Eficiencia (%)
[21]	Erez Falkenstein, 2012	2.45	6 dB	25–200 $\mu\text{W}/\text{cm}^2$	0.1 W	54 %
[46]	Mohamed Adel SEN-NOUNI, 2014	2.45	9.14 dBi	20 dBm	7.02 V	65.8 %
[43]	Ugur Olgun, 2011	2.45	4.5 dBi	-5 dBm	NA	68 %
[61]	Jamal Zbitou, 2006	2.45	6.8 dBi	25 dBm	11 V	65 %
[28]	Yong Huang, 2013	2.45	NA	82 mW	NA	60 %
[42]	Mei-Juan Nie, 2015	2.45	10 dBi	13 dBm	4.2 V	72.5 %

Continúa en la siguiente página

2.2. Antenas y Propagación

Ref	Author/year	Frequency (GHz)	Antenna Gain	Input Power	Output Power	Efficiency (%)
[31]	Onur Kazanc, 2012	2.45	6.5 dB	0 dBm / -6 to 6 dBm	560 μ W	75 %
[11]	Chou, J. H., Lin, 2014	2.45	7.9 dBi	0.158 W	11.42 V	82.3 %
[60]	Tzong-Chee Yo, 2008	2.45	3.36 dBi	20 dBm	15.8 V	70.6 %
[59]	Gianfranco Andía Vera, 2010	2.45	7.5 dB	-10 dBm	NA	42.1 %
[54]	H. Takhedmit, 2010	2.45	6.2 dB	10 dBm / 0.01 W	3.1 V	83 %
[27]	Fu-Jhuan Huang, 2012	2.45	3.6 dBi	25 dBm	2.76 V	37.8 %
[10]	Jui-Hung, 2012	2.45	8 dBi	24 dBm	NA	78.45 %
[32]	S. Vinod Kumar, 2012	2.45	NA	2 dBm	1 V	NA
[38]	Vlad Marian, 2012	2.45	NA	0 dBm	2.1 V	50 %
[53]	H. Takhedmit, L. Cirio, 2012	2.45	5.25 dB	10 μ W/cm ²	1.1 V	50 %
[28]	Wen Huang, 2013	2.45	5.2 dBi	20 dBm	7.1 V	67.6 %
[55]	H. Takhedmit, Merabet, 2012	2.45	4.7 dB	10 dBm / 0.15 mW/cm ²	3.64 V / 12.6 mW	52 %
[23]	A. Georgiadis, 2010	2.45	8.25 dB	1.5 W/cm ²	NA	38.2 %
[19]	Douyere, A., Lan Sun Luk, 2008	2.45	NA	32 mW	NA	75 %

2.2. Antenas y Propagación

2.2.1. Parámetros de una Antena en Transmisión

Se toman las definiciones del [5] nombradas en la Tabla 2.3.

Capítulo 2. Estado del Arte

Tabla 2.3: Referencias Teóricas del Libro Balanis [5].

Concepto	Definición (Resumen)	Cap.	Páginas
Fundamentos	Principios básicos de antenas: campos, parámetros de rendimiento.	1	1-30
Patrón de Radiación	Distribución angular de la energía radiada.	2	31-80
Intensidad de Radiación	Potencia radiada por unidad de ángulo sólido (en campo lejano).	2	45-50
Ancho de Haz (Beamwidth)	Ancho angular del lóbulo principal.	2	50-55
Directividad	Razón entre la intensidad máxima y la de una antena isotrópica.	2	55-65
Eficiencia de Antena	Relación entre potencia radiada y potencia entregada (incluye pérdidas).	2	65-70
Ganancia	Directividad incluyendo pérdidas ($G = \eta \cdot D$).	2	70-75
Ancho de Banda (Bandwidth)	Rango de frecuencias donde el rendimiento cumple especificaciones.	2, 14	75, 811-815
Polarización	Orientación del campo eléctrico (lineal, circular, elíptica).	2	80-90
Impedancia de Entrada	Resistencia y reactancia en los terminales de alimentación.	2, 14	90, 817-820
Long. Efectiva y Área Equivalente	Relaciona campo incidente con voltaje inducido.	2	95-100
Ecuación de Transmisión de Friis	Relación entre potencia recibida/transmitida en espacio libre.	2	100-105
Mediciones de Antenas	Técnicas para caracterizar patrones, ganancia, impedancia, etc.	15	903-950
Rangos de Medición	Tipos de instalaciones (cámaras anecóicas, rangos compactos).	15	905-910
Medición de Patrones	Protocolos para obtener cortes E-plane y H-plane.	15	910-920
Medición de Ganancia	Métodos de comparación con antena patrón (ganancia absoluta/relativa).	15	920-930

Continúa en la siguiente página

2.2. Antenas y Propagación

Concepto	Definición (Resumen)	Cap.	Páginas
Medición de Directividad	Cálculo a partir de patrones de radiación integrados.	15	930-935
Eficiencia de Radiación	Medición mediante métodos de Wheeler Cap o Q-factor.	15	935-940
Medición de Impedancia	Uso de analizadores de redes (VNA) y técnicas de ajuste.	15	940-945
Medición de Polarización	Técnicas para determinar axial ratio y pureza de polarización.	15	945-950
Antenas Microstrip (Parche Regular)	Antenas planares resonantes en sustratos dieléctricos.	14	811-850
Impedancia de Entrada en Parches	Depende del método de alimentación (edge-fed, inset-fed, probe-fed).	14	817-825

Patrón de Radiación

Se define como una función matemática o representación gráfica de las propiedades de radiación de una antena en función de coordenadas espaciales. En la mayoría de los casos, el patrón de radiación es determinado en la región de campo lejano como una función de coordenadas direccionales. Las propiedades en cuestión pueden especificar densidad de flujo de potencia, intensidad de radiación, intensidad de campo, directividad, fase o polarización. En este trabajo, se hará foco en directividad e intensidad de radiación.

En este trabajo, los diagramas presentados serán bidimensionales, trazando la variación de la potencia normalizada respecto a la dirección de máxima directividad en 360, en decibelios.

Generalmente, estos diagramas muestran formas de lóbulos, éstos son una porción del patrón de radiación delimitada por regiones de intensidad de radiación relativamente débil. Se definen:

- Lóbulo Principal (o haz principal): Es el lóbulo de radiación que contiene la dirección de máxima radiación.
- Lóbulos secundarios: Son los siguientes lóbulos de mayor intensidad.
- Lóbulo Posterior: Ubicado en la dirección contraria al Lóbulo Principal.

Se define también *Ancho de Haz*, los cuales describen la amplitud de los lóbulos de radiación, estos pueden verse también como:

- Ancho de haz de media potencia: El ancho angular entre los dos puntos en el patrón de radiación donde la potencia radiada es la mitad de la potencia

Capítulo 2. Estado del Arte

máxima del lóbulo principal, es decir, -3 dB por debajo del máximo de este lóbulo.

2.2.2. Adaptación de Impedancias

Coeficiente de Reflexión S_{11}

El coeficiente de reflexión cuantifica la fracción de potencia reflejada entre la antena y su línea de transmisión debido a una desadaptación de impedancias [5]. Se define como:

$$S_{11} = \frac{V_{\text{reflejada}}}{V_{\text{incidente}}} = \Gamma = \frac{Z_L - Z_0}{Z_L + Z_0} \quad (2.1)$$

donde Γ es el coeficiente de reflexión en el voltaje, Z_L es la impedancia vista y Z_0 es la impedancia de referencia, en este caso, $Z_0 = 50 \Omega$. En decibelios (dB), se expresa como:

$$S_{11} (\text{dB}) = 20 \log_{10}(|\Gamma|) \quad (2.2)$$

Para una rectena, un $|S_{11}| < -10 \text{ dB}$ (es decir, $|\Gamma| < 0,316$) garantiza que al menos el 90 % de la potencia incidente sea transferida correctamente.

VSWR (Voltage Standing Wave Ratio)

Este parámetro mide la desadaptación de impedancias entre la antena y la línea de transmisión. Está definido como:

$$\text{VSWR} = \frac{1 + |\Gamma|}{1 - |\Gamma|} \quad (2.3)$$

Un valor de VSWR cercano a 1 indica adaptación perfecta (e.g., $\text{VSWR} = 1.0$ implica $|\Gamma| = 0$), mientras que valores superiores a 2.0 ($|\Gamma| > 0.33$) se consideran inaceptables en aplicaciones prácticas. Para una rectena, un VSWR bajo minimiza las pérdidas por desadaptación, mejorando la eficiencia global del sistema.

Relación entre S_{11} y VSWR

Combinando las ecuaciones (2.2) y (2.3), se establece la relación directa entre S_{11} y VSWR:

$$\text{VSWR} = \frac{1 + 10^{S_{11}/20}}{1 - 10^{S_{11}/20}}. \quad (2.4)$$

Coeficiente de Reflexión S_{22}

En sistemas de antenas con múltiples puertos, el parámetro S_{22} representa el coeficiente de reflexión en el puerto 2. Se define de manera análoga a S_{11} :

$$S_{22} = \frac{V_{\text{reflejada, puerto 2}}}{V_{\text{incidente, puerto 2}}} \quad (2.5)$$

2.2. Antenas y Propagación

y en decibelios:

$$S_{22} (\text{dB}) = 20 \log_{10}(|S_{22}|). \quad (2.6)$$

Los criterios de aceptación (por ejemplo, $S_{22} < -10 \text{ dB}$) y la relación con el VSWR son idénticos a los establecidos para S_{11} . En el contexto de rectenas, un S_{22} bajo asegura una adaptación de impedancias óptima en el puerto de salida hacia la etapa de rectificación.

2.2.3. Ecuación de Transmisión Friis

La ecuación básica de transmisión de *Friis* se presenta como sigue:

$$\frac{P_r}{P_t} = G_t G_r \left(\frac{\lambda}{4\pi R} \right)^2, \quad (2.7)$$

donde:

- G_t y G_r : Ganancia de las antenas transmisora y receptora,
- λ : Longitud de onda ($\lambda = c/f$, con $c = 3 \times 10^8 \text{ m/s}$),
- R : Distancia entre las antenas.

En este trabajo se deben tomar las pérdidas prácticas de cables y conectores. Puede ser reescrita de esta forma:

$$\frac{P_r}{P_t} = G_t G_r \left(\frac{\lambda}{4\pi R} \right)^2 \prod_i L_i, \quad (2.8)$$

donde L_i representa las pérdidas individuales (cables, conectores, desadaptación, etc.). En dB:

$$P_r (\text{dBm}) = P_t (\text{dBm}) + G_t + G_r - 20 \log_{10} \left(\frac{4\pi R}{\lambda} \right) - \sum_i L_i. \quad (2.9)$$

Estas pérdidas son especificadas en la Subsección 3.3.2.

2.2.4. Efecto Pelicular (o *Skin Effect*)

El efecto pelicular es un fenómeno electromagnético que describe cómo la corriente alterna (AC) se distribuye de manera no uniforme en un conductor, concentrándose cerca de su superficie a medida que aumenta la frecuencia de operación [6]. Este comportamiento es crítico en el diseño de rectenas, donde las frecuencias de microondas (e.g., 2,4 GHz o 5 GHz) hacen sensible la selección de materiales y geometrías para minimizar pérdidas óhmicas.

Capítulo 2. Estado del Arte

Profundidad de Penetración (Skin Depth)

La profundidad de penetración (δ_s), o skin depth, define la distancia desde la superficie del conductor donde la densidad de corriente se reduce a $1/e$ ($\approx 36,8\%$) de su valor superficial. Se calcula como:

$$\delta_s = \sqrt{\frac{2}{\omega\mu\sigma}} = \sqrt{\frac{1}{\pi f\mu\sigma}}$$

donde: - $\omega = 2\pi f$ es la frecuencia angular, - $\mu = \mu_0\mu_r$ es la permeabilidad magnética del material, - σ es la conductividad eléctrica (en S/m).

En una rectena, el efecto pelicular debe tenerse en cuenta para el diseño del parche y microstrip. Donde el espesor del metal debe ser mayor que δ_s para evitar pérdidas excesivas. Para cobre ($\sigma = 5,8 \times 10^7 \text{ S/m}$) a $2,4 \text{ GHz}$:

$$\delta_s = \sqrt{\frac{1}{\pi \cdot 2,4 \times 10^9 \cdot 4\pi \times 10^{-7} \cdot 5,8 \times 10^7}} \approx 1,32 \text{ } \mu\text{m}$$

Por lo tanto, una capa de cobre mayor a $1,32 \text{ } \mu\text{m}$ es adecuada.

2.3. Redes WiFi

2.3.1. Uso de Canales de WiFi

Los canales más utilizados son 1, 6 y 11, como puede verse en estudios como [49] y [36], debido a que son canales que no tienen interferencia entre ellos. Su rango de frecuencia está especificado en Tabla 2.4, adaptada de Cap. 1 de [33].

2.4. Diodos

El diodo es un dispositivo semiconductor cuya función principal consiste en permitir el paso de corriente eléctrica en una única dirección, actuando de manera similar a un interruptor unidireccional. Está conformado por dos terminales denominados ánodo y cátodo, como se observa en la Fig. 2.1. Debido a la relación no lineal existente entre la tensión aplicada y la corriente resultante, se clasifica como un componente no lineal. Su comportamiento eléctrico varía significativamente según la polarización: presenta una resistencia muy baja, del orden de los mili-ohmios, cuando se encuentra en conducción directa, mientras que, en polarización inversa, su resistencia es extremadamente alta, alcanzando valores del orden de los giga-ohmios [37]. En este proyecto se utilizará en particular el tipo de diodo conocido como diodo Schottky debido a sus ventajas al tratar con señales de radiofrecuencia.

2.4. Diodos

Tabla 2.4: Tabla de canales Wi-Fi 2,4 GHz del standard IEEE 802.11.

Channel	Start Freq. (GHz)	End Freq. (GHz)
1	2.401	2.423
2	2.406	2.428
3	2.411	2.433
4	2.416	2.438
5	2.421	2.443
6	2.426	2.448
7	2.431	2.453
8	2.436	2.458
9	2.441	2.463
10	2.446	2.468
11	2.451	2.473
12	2.456	2.478
13	2.461	2.483
14	2.473	2.495

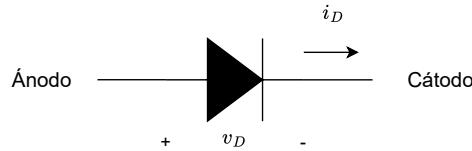


Figura 2.1: Estructura de un diodo.

2.4.1. Diodos Schottky

Es un tipo de diodo de unión metal-semiconductor cuya ventaja radica en ser capaz de funcionar eficazmente en aplicaciones que requieren altas frecuencias de operación y rápidas commutaciones, su estructura se presenta en la Fig. 2.3. Su característica principal es su reducida tensión de ruptura, entre 0,15 y 0,4 V, lo cual genera una menor pérdida de potencia [39]. En la Fig. 2.3 se puede observar de forma gráfica las características antes mencionadas comparadas con un diodo estándar.

En la Tabla 2.5 se presenta un conjunto de ejemplos de características de este tipo de diodos. En particular, vale la pena observar las similitudes de características de los diodos HSMS2820 y 1PS66SB82,115 dado que el primero es el utilizado por Contreras en los papers de referencia, mientras que el segundo es el utilizado a lo largo de este proyecto.

Capítulo 2. Estado del Arte

Tabla 2.5: Características de los diodos [7].

Parámetros	Símbolo	Unidad	Características de diodos			
			HSMS2820	HSMS2850	SMS7630	1PS66SB82,115
Voltaje inverso pico máximo repetitivo	V_{RRM}	V	15	2	2	15
Temperatura de almacenamiento	T_S	°C	-65 a +150	-65 a +150	-65 a +150	-65 a +150
Temperatura de unión	T_J	°C	150	150	175	125
Rango de temperatura ambiente de funcionamiento	T_{amb}	°C	-65 a +125	-65 a +150	-65 a +150	-65 a +125
Tensión directa	V_F	V	0.5 $I_F = 10 \text{ mA}$	0.15 $I_F = 0,1 \text{ mA}$	0.6 $I_F = 0,1 \text{ mA}$	0.34 $I_F = 1 \text{ mA}$
Corriente de fuga	I_R	uA	100 $V_R = 1 \text{ V}$		100 $V_R = 1 \text{ V}$	0.2 $V_R = 1 \text{ V}$
Capacitancia	C_{TOT}	pF	1 $V_R = 1 \text{ V}$ $F = 1 \text{ MHz}$	0.3 $V_R = 0,15 \text{ V}$ $F = 1 \text{ MHz}$	0.3 $V_R = 0,15 \text{ V}$ $F = 1 \text{ MHz}$	1 $V_R = 0 \text{ V}$ $F = 1 \text{ MHz}$

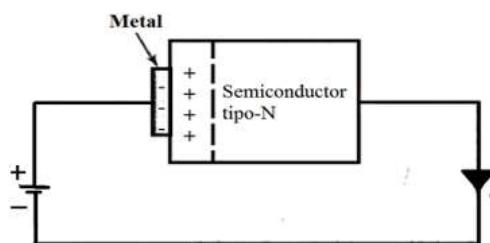


Figura 2.2: Estructura de un diodo Schottky [24].

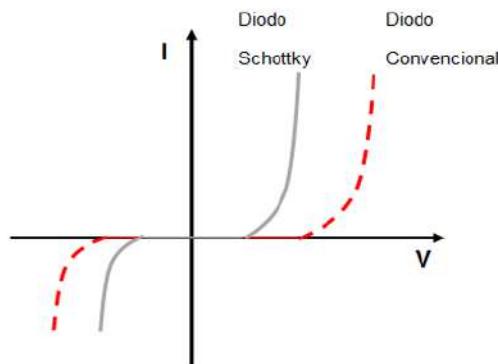


Figura 2.3: Comparación entre la curva característica IV para un diodo Schottky y un diodo convencional [24].

2.5. Configuraciones de los Rectificadores

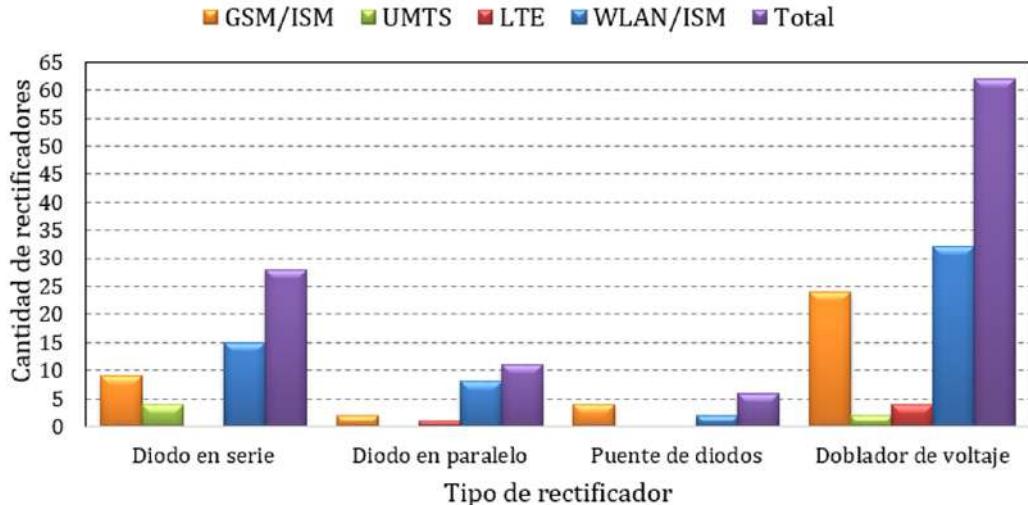


Figura 2.4: Tipos de rectificadores usados por aplicación [15].

2.5. Configuraciones de los Rectificadores

Los rectificadores son elementos no lineales que se utilizan principalmente en aplicaciones que requieran conversión de energía, al pasar de una señal alterna a una continua. Debido a sus características no ideales, contienen un cierto grado de pérdidas que dependen de la configuración y los componentes utilizados.

2.5.1. Tipos de Rectificadores

Si bien existe una gran cantidad de configuraciones distintas para la utilización de rectificadores, en lo que respecta a su utilización en sistemas de recolección de energía se identifican cuatro tipos que suelen ser utilizados: diodo en serie, diodo en paralelo, puente de diodos y doblador de voltaje. Para exemplificar su utilización, en la Fig. 2.4 se puede ver una comparación de rectificadores utilizados para recolección de energía en distintas bandas de frecuencia; en particular, notar que el rectificador doblador de voltaje es el que tiene una mayor tendencia a ser utilizado, lo cual lo hizo el mejor candidato para la etapa de rectificación de este trabajo.

En lo referente a la utilización del circuito rectificador con doblador de tensión aplicado a las frecuencias particulares de este trabajo, se han realizado trabajos en donde se compara este tipo con la arquitectura del diodo en serie [13, 22, 41]. En dichos estudios se logra comprobar que el doblador de tensión posee mayor eficiencia para potencias de entrada mayores a 0 dBm. En particular, se utiliza usualmente la topología de doblador de tensión de una única etapa para poder rectificar una o varias bandas de frecuencia.

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 3

Metodología

3.1. Simulaciones de Antenas

Se utiliza el software *CST Studio* para el diseño, análisis y comparación de modelados de las antenas fabricadas. De este software se utiliza el modelado del objeto físico, simulador, la visualización y chequeo de los resultados obtenidos, y se exportan los datos a archivos *.csv ASCII* utilizados para el análisis en conjunto con las medidas realizadas. A continuación se describe cada uno de estos ítems, cuya utilización necesita de cierto cuidado.

3.1.1. Modelado

Se realizan los modelos creando bloques de ciertas dimensiones, se utilizan los materiales *FR-4 (Lossy)* para el sustrato, y *Copper (Annealed) (Lossy Metal)* para el cobre del *FR-4*. Además, se modela el conector *SMA*, el cual puede verificarse que presenta poco efecto en las simulaciones posteriores.

3.1.2. Configuración del Simulador

Para las simulaciones, se utiliza *Time Domain Solver*, configurado como se ve en Fig. 3.3 con una sensibilidad de -60 dB . Esto genera simulaciones con gran precisión, utilizando mas tiempo para procesarlas.

CST Studio utiliza un *Mesh* para definir las celdas a procesar del modelo, cuantas más celdas, más procesamiento será necesario y por lo tanto más tiempo necesitará cada simulación, por lo que es un parámetro a controlar. En este trabajo, se configura como se puede ver en Fig. 3.4. A lo largo de todas las simulaciones se mantuvo una cantidad de celdas entre 150,000 y 400,000. Es necesario verificar que la celda más chica cubra las secciones más pequeñas del modelo, para evitar errores.

Capítulo 3. Metodología

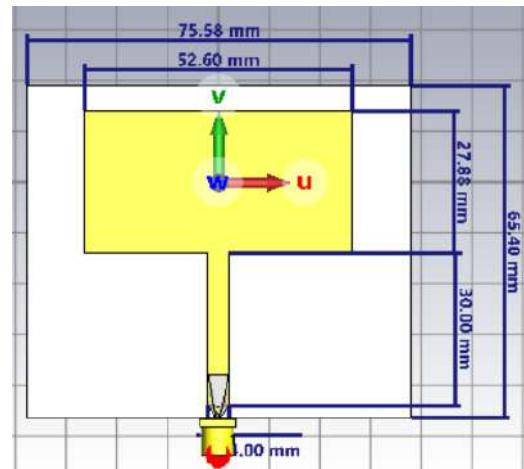


Figura 3.1: Modelo de una antena de parche en CST Studio.

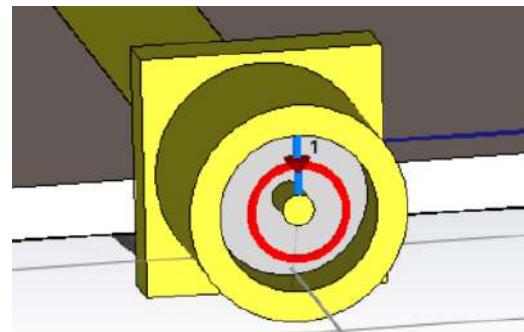


Figura 3.2: Modelo de un conector SMA en CST Studio.

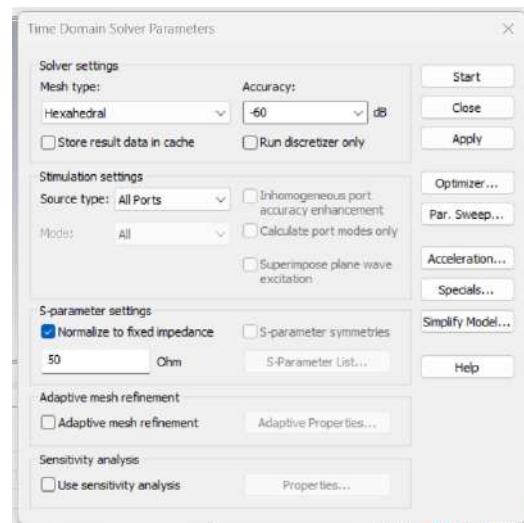


Figura 3.3: Configuración del simulador de CST Studio.

3.2. Fabricación en FR-4

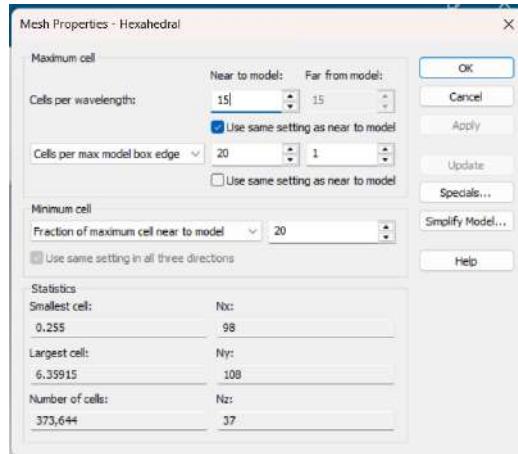


Figura 3.4: Configuración de *Mesh* de *CST Studio*.

3.1.3. Resultados de Simulaciones y Visualización de Datos

CST Studio presenta por defecto múltiples resultados, en este trabajo se tienen en cuenta:

- Patrón de Radiación: Este se configura utilizando *Field Monitors* de tipo *Farfield* en la frecuencia de interés.
- *1D Results, S1,1*: Aquí se presentan las gráficas de S_{11} .
- *1D Results, Energy*: Una primera verificación de que la simulación no tuvo errores es ver que ésta gráfica no presente una curva con cambios mayores a $3 - 5 \text{ dB}$ por segundo, esto es una verificación empírica que se realiza.

Todos estos resultados pueden exportarse en formato *.txt* para luego ser procesado con diferentes *scripts* que ayuden a visualizar los datos obtenidos y comparar medidas.

Se utiliza un *script* en *Python 3* utilizando varias de sus bibliotecas que permiten la visualización de las medidas y las simulaciones obtenidas, facilitando el análisis de lo obtenido. Estas comparaciones se pueden ver a lo largo del Capítulo 4.

3.2. Fabricación en FR-4

Para lograr la impresión de los circuitos o antenas en FR-4, se describe la técnica de impresión con *Papel Azul* o *Press-n-Peel Blue*.

3.2.1. Proceso de Impresión

Los diseños realizados en *Altium* se imprimen previo a hacer el pasaje a *FR-4*.

1. Imprimir el diseño del circuito utilizando una impresora láser o de tóner seco en el lado opaco del *papel azul*. Se busca maximizar la calidad de impresión y evitar modos de ahorro de tinta.

Capítulo 3. Metodología

2. Recortar el diseño impreso dejando un margen de aproximadamente 5 mm alrededor del circuito.

Se puede ver un ejemplo en Fig. 3.5a.

3.2.2. Corte de PCBs

El FR-4 epoxy se obtiene en formato de placas de gran tamaño, las cuales deben ser cortadas según el diseño. Esto puede ser usando una sierra o discos en el caso de utilizar una fresadora.

- Con regla de metal y cíter hacer una primera marca del tamaño deseado, asegurando ángulos rectos. El disco de corte estándar para fresadora consume aproximadamente 2 mm de placa, por lo que conviene hacer un corte en paralelo a 2 mm del lado exterior para usar de guía para obtener resultados precisos
- Se utiliza una lija para quitar irregularidades en los bordes. Se recomienda utilizar lijas de 180 granos o más para asegurar la correcta eliminación de las irregularidades.

3.2.3. Transferencia a *FR-4 Epoxy*

1. Limpiar la placa de FR-4 recortada con esponja de aluminio y alcohol.
2. Fijar la placa de FR-4 sobre una superficie resistente al calor.
3. Colocar el recorte del diseño impreso sobre la placa y fijarlo con cinta térmica.
4. Aplicar calor mediante una plancha doméstica (sin vapor) a una temperatura estimada entre 180 y 190 °C. En este caso, se utilizó la plancha a su máxima temperatura sin medición directa con termómetro.
5. Presionar la plancha sobre el *papel azul* realizando movimientos circulares durante aproximadamente 1 minuto y 50 segundos (un mayor tiempo no es perjudicial), asegurando una transferencia homogénea.
6. Introducir la placa en agua fría y dejarla en remojo durante 2 minutos.
7. Retirar cuidadosamente el *papel azul*.
8. En los casos donde se utiliza un plano de tierra, éste puede protegerse utilizando una cinta adhesiva que evite el contacto con el *percloruro de hierro* posterior, como se ve en Fig. 3.5d.

3.2. Fabricación en FR-4

3.2.4. Corrección del Diseño Transferido

El proceso de transferencia normalmente presenta imperfecciones, como se puede ver en Fig. 3.5b. En este caso, se continúa con la corrección de las mismas.

1. Utilizando un marcador de tinta permanente se rellenan los errores de lo impreso.
2. En caso de aplicar tinta en una zona no deseada, esta puede ser removida utilizando trincheta o cíuter, una regla puede ser útil.

En Fig. 3.5c puede verse una impresión luego de correcciones.

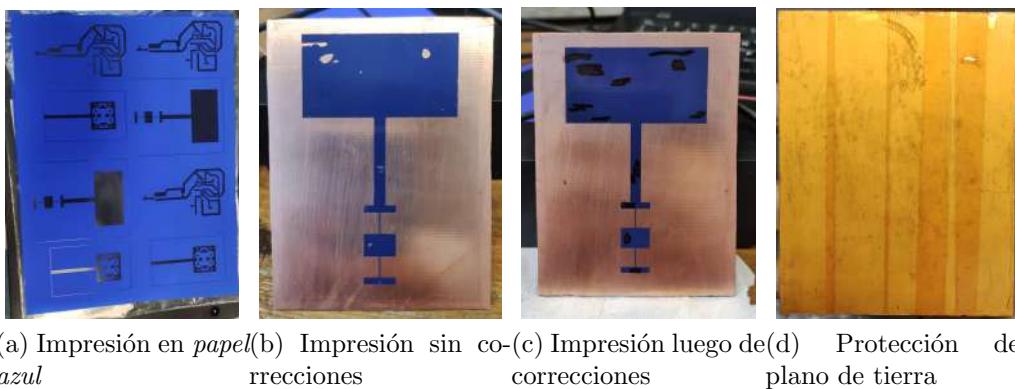


Figura 3.5: Proceso de corrección del diseño transferido.

3.2.5. Corrosión con Percloruro de Hierro ($FeCl_3$)

Se sigue el proceso definido por el *IIE* (Instituto de Ingeniería Eléctrica) para el uso de este ácido corrosivo, como se comenta a continuación.

Elementos de Seguridad

Para garantizar la seguridad en la manipulación del percloruro de hierro, se deben utilizar los siguientes elementos de protección:

- Mascarilla.
- Lentes de seguridad.
- Guantes de nitrilo o quirúrgicos,
- Recipientes plásticos (mínimo dos): uno para el percloruro y otro con agua para el enjuague inicial de las placas.
- Utensilios plásticos para manipular las placas dentro de la solución.

Capítulo 3. Metodología



(a) Antena minutos luego de empezar el proceso.
(b) Antena luego del percloruro.

(c) Antena final.

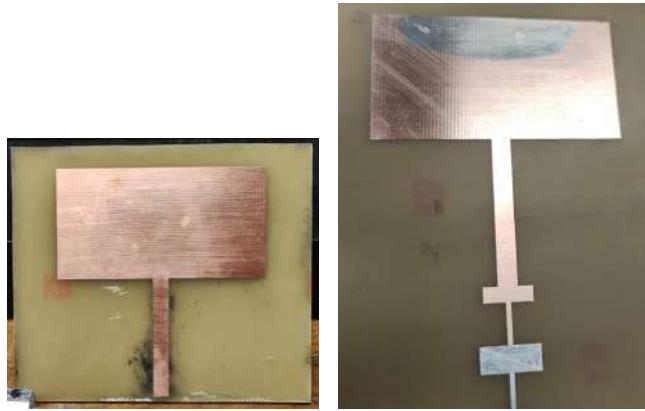
Figura 3.6: Proceso de Corrosión.

- Papel absorbente para la limpieza y secado.
- Vestimenta de protección.
- Embudo plástico para verter al recipiente de almacenamiento hermético.

Proceso de Corrosión

1. Verter una cantidad suficiente de percloruro de hierro en un recipiente plástico.
2. Sumergir la placa en la solución y realizar movimientos lentos de inclinación alternando lados cada 1 o 2 minutos. Este movimiento evita que el reactivo se filtre bajo el tóner y previene cortes en las pistas.
3. Mantener la placa en la solución entre 20 y 40 minutos, verificando periódicamente el progreso hasta que las áreas sin tinta hayan sido completamente corroídas.
4. Retirar la placa y enjuagar abundantemente con agua corriente.
5. Devolver el percloruro a su envase original y limpiar posibles derrames en la zona de trabajo.
6. Eliminar la tinta protectora con acetona y un algodón hasta obtener el diseño final del circuito.

3.2. Fabricación en FR-4



(a) Correcciones a sobrantes de cobre.
(b) Correcciones con estaño.

Figura 3.7: Correcciones en *FR-4* fabricado.

3.2.6. Correcciones en la Placa Fabricada

En algunos casos, pueden quedar sobrantes de cobre no eliminados completamente en la corrosión. Estos pueden ser removidos manualmente con un cíter o trincheta, como se ve en Fig. 3.7a. También pueden quedar zonas no deseadas donde el cobre fue afectado por el percloruro. Para esto se utiliza pasta de soldar, estaño y soldador en una temperatura entre 300 °C y 400 °C para hacer correcciones, como se ve en Fig. 3.7b

3.2.7. Soldadura del Conector SMA

Se utilizan conectores SMA, aprovechando el tamaño de las placas de FR-4:

1. Cortar dos de las cuatro patas de tierra del conector con pinza o fresadora.
2. Colocar la PCB entre las dos patas de tierra restantes y la pata central del conector.
3. Centrar la pata central y soldarla con estaño.
4. Soldar las patas de tierra al plano de tierra de la PCB.

Luego de seguir con este procedimiento, es importante testear conductividad entre la salida del conector y las correspondientes partes de cobre de la antena.

Capítulo 3. Metodología

3.3. Medidas de Antenas

Con el objetivo de caracterizar las antenas fabricadas, se utiliza el conector *SMA* utilizado en la fabricación de cada una para realizar las medidas de S_{11} y de *Ganancia* de cada fabricación.

3.3.1. Medidas de S_{11}

Se describe el procedimiento para medir el parámetro S_{11} , descrito en Subsección 2.2.2. Este proceso sigue la línea de trabajo de [48], un procedimiento realizado en el contexto de medidas de diferentes configuraciones de antenas.

Herramientas

Se utilizan los siguientes elementos:

- *Vector Network Analyzer Rohde Schwarz ZVB8 (VNA)*, en Fig. 3.8, de cuatro puertos con ancho de banda desde 300 kHz a 8 GHz.
- Kit de calibración 85033E.
- Adaptadores *Type-N Male to SMA - Female* y *SMA - Male to SMA - Male* para la conexión del VNA con las antenas (no se utilizan cables como en el procedimiento de referencia, ya que en este caso se puede trabajar sin ellos cómodamente, evitando posibles errores).



Figura 3.8: Vector Network Analyzer Rohde Schwarz ZVB8 (VNA).

Calibración

Con el objetivo de eliminar incertidumbres sistemáticas en la mediación, el equipo utilizado incluye un *Sistema de Pruebas* y este necesita calibrarse para funcionar correctamente. Se realiza el procedimiento de la Sección 4 de [48], utilizando el Kit de calibración 85033E. Con la diferencia de que en lugar de utilizar cables, se utiliza un adaptador "*SMA - Male to SMA - Male*".

3.3. Medidas de Antenas



Figura 3.9: Diagrama del setup para medidas de ganancia.

Medidas

Se configura el *VNA* con un *Frequency Sweep* en el rango de 2 *GHz* a 3 *GHz*, con 401 puntos medidos. Luego se utilizan las visualizaciones de *dB - Mag* (Visualización lineal) y *Smith* (Diagrama de Smith) para ver únicamente el parámetro S_{11} con referencia 50Ω . Las medidas se guardan como archivo *.csv ASCII*, este archivo tiene un encabezado y una lista de puntos con *Frecuencia*, S_{11} (*P. Real*), S_{11} (*P. Imaginaria*), esto es utilizado para analizarse utilizando *scripts* de *Python* para la visualización y comparación con archivos del software *CST Studio*.

3.3.2. Medidas de Ganancia

Se mide la ganancia de una antena con el montaje descrito en esta sección. Éste permite obtener una potencia recibida a partir de una potencia transmitida y, aprovechando la ecuación de cálculo de link de *Friis*, despejar la ganancia de la antena. Aquí es importante el modelado del sistema de medidas, ya que son las pérdidas o ganancias de cada elemento las que determinan cuánto es la ganancia de la antena medida.

Montaje

Puede verse en Fig. 3.9 el link planteado. En Fig. 3.10 puede verse el montaje físico. El equipamiento, modelado, y referencia de *Datasheet* es especificado en la Sección 3.3.2.

Modelado

Utilizando la *Ecuación de Transmisión de Friis* (3.2) se define:

- P_{Rx} , P_{Tx} : Potencia recibida y potencia transmitida, respectivamente.

Capítulo 3. Metodología



Figura 3.10: Setup de medidas, se resalta la ubicación de la antena medida y la de la antena de transmisión, y los equipos transmisor y receptor.

- $\Gamma_{TL_{Tx}}, \Gamma_{LA_{Tx}}, \Gamma_{LR_{Rx}}, \Gamma_{TL_{Rx}}$: Coeficientes de reflexión en transmisión y recepción.
- $C_{l_{Tx}}, C_{l_A}, C_{l_{Rx}}$: Pérdidas en conectores (transmisión, antena, recepción).
- l_{Tx}, l_{Rx} : Pérdidas en líneas de transmisión.
- e_{cd} : Eficiencia de radiación (considerada 90 % para ambas antenas).
- λ, d : Longitud de onda (0,122 m) y distancia (3 m).
- G_{Tx}, G_{Rx} : Ganancia de antenas transmisora (6 dB_i) y receptora.

Ecuación de Transmisión de Friis Completa

Se considera la ecuación de *Friis* completa, para modelar el link generado para medir la potencia en recepción y luego despejar la ganancia de la antena.

$$\begin{aligned}
 P_{R_x} = & P_{T_x} + 10 \log(1 - |\Gamma_{TL_{Tx}}|^2) + C_{l_{Tx}} + l_{Tx} + 10 \log(1 - |\Gamma_{LA_{Tx}}|^2) \\
 & + G_{T_x} + 20 \log\left(\frac{\lambda}{4\pi d}\right) + G_{R_x} \\
 & + 10 \log(1 - |\Gamma_{LA_{Rx}}|^2) + l_{Rx} + C_{l_{Rx}} + 10 \log(1 - |\Gamma_{TL_{Rx}}|^2) \\
 & + 10 \log(e_{cd_{Tx}}) + 10 \log(e_{cd_{Rx}})
 \end{aligned} \tag{3.1}$$

Se utiliza en transmisión el *Generador Vectorial de Señales E4438C* (*Datasheet* [56]) configurado con una señal de potencia 7 dB, centrada en 2,45 GHz. Se utiliza el conector *MCL – N – SMA* (*Datasheet* [40]). Se utiliza el cable *LMR195* de largo 1,5 m, de 50 Ω de impedancia, especificado en [52]. Se utiliza en recepción el

3.3. Medidas de Antenas

Analizador de Señales EXA N9010A de *Agilent Technologies* (*Datasheet* [57]). Se utiliza la antena *TP-Link-TL-ANT2406A* (*Datasheet* [58]).

Se toma cada valor según *Datasheets* y valores generales.

- P_{R_x} : Valor medido en recepción con un *Analizador de Señales EXA N9010A* de *Agilent Technologies*.
- P_{T_x} : 7 dB @ 2,45 GHz, generado en transmisión con un *Generador Vectorial de Señales E4438C* de *Agilent Technologies*.
- $\Gamma_{TL_{T_x}}$: 0 dB. El transmisor tiene 50 Ω de impedancia ([56]) y la línea de transmisión también ([52]).
- $C_{l_{T_x}}$: 1,5 dB, en [40] se muestra entre 2 GHz y 3 GHz el conector tiene 0,5 dB *Insertion Loss* y se agregan 2 × 0,5 dB que parten del conector *SMA* y de un adaptador que fue necesario.
- l_{T_x} : 0,93 dB, [52] especifica una atenuación de 19 dB cada 100 ft en 2500MHz, se puede calcular la pérdida en 1,5 m como $\frac{19 \text{ dB}}{100 \text{ ft}} \times \frac{1 \text{ ft}}{0,3048 \text{ m}} = 0,623 \text{ dB/m}$, $0,623 \text{ dB/m} \times 1,5 \text{ m} = 0,93 \text{ dB}$.
- $\Gamma_{LA_{T_x}}$: 0 dB. En [58] se tiene 50 Ω de impedancia, así como en la línea de transmisión.
- G_{T_x} : 6 dBi, especificado en *Datasheet* [58].
- λ : $\lambda = \frac{c}{f} = 0,12 \text{ m}$, con $f = 2,45 \text{ GHz}$.
- d : 3 m.
- G_{R_x} : Valor a despejar.
- C_{l_A} : $0,5 + 0,05 \text{ dB} = 0,55 \text{ dB+}$, se toma un valor general para el conector *SMA Female* de la antena fabricada y el conector *TC-195-SM-SS-X3190-2878* del cable utilizado [51].
- $\Gamma_{LA_{R_x}}$: Se tiene $20\log(|\Gamma|) = S_{11}$ de la antena a medir, para este caso se tiene $S_{11_{patch}} = -38,2 \text{ dB}$ y $S_{11_{patchLPF}} = -24,6 \text{ dB}$ en frecuencia 2,45 GHz, para las antenas de interés.
- l_{R_x} : 0,93 dB, se utiliza el mismo modelo de cable en recepción.
- $C_{l_{R_x}}$: $0,5 + 0,05 \text{ dB} = 0,55 \text{ dB}$, conector utilizado en transmisión y conector *TC-195-SM-SS-X3190-2878* del cable utilizado [51].
- $\Gamma_{LR_{R_x}}$: 0 dB. El receptor tiene 50 Ω de impedancia (*Datasheet* [57]) y la línea de transmisión también (*Datasheet* [52]).

Capítulo 3. Metodología

$$\begin{aligned} P_{Rx} = & P_{Tx} + 10\log(1 - |\Gamma_{Tx}|^2) + C_{l_{Tx}} + l_{Tx} + 10\log(1 - |\Gamma_{L_{Tx}}|^2) + G_{Tx} + \\ & 10\log\left(\left(\frac{\lambda}{4\pi d}\right)^2\right) + G_{Rx} + 10\log(1 - |\Gamma_{LA_{Rx}}|^2) + l_{Rx} + C_{l_{Rx}} + \\ & 10\log(1 - |\Gamma_{R_x}|^2) + 10\log(e_{cd_{Rx}}) \quad (3.2) \end{aligned}$$

Resumiendo, pueden verse las pérdidas totales:

$$\begin{aligned} \text{Pérdidas} = & -1,5 \text{ dB (conector Tx)} - 0,93 \text{ dB (cable Tx)} \\ & - 0,55 \text{ dB (conector ant.)} - 0,93 \text{ dB (cable Rx)} \\ & - 0,55 \text{ dB (conector Rx)} + 10\log(|1 - \Gamma_{antenna medida}|^2) \\ & + 10\log(0,9) \approx -4,46 \text{ dB} \end{aligned}$$

Donde $\Gamma_{antenna medida}$ será tomado según la antena a la que se le mide la ganancia.

3.4. Optimización de Antenas

La optimización de una antena lleva dos pasos, primero un predictivo con el modelado realizado en *CST* y su simulador, y luego de fabricar y medir, una optimización en el laboratorio, realizando cambios físicos (en la geometría de la antena), midiendo e iterando hasta llegar a una antena con buena adaptación de impedancias, la cual será medida y fabricada nuevamente con la nueva geometría obtenida.

3.4.1. Optimización del Diseño

El software *CST* cuenta con la herramienta *Parameter Sweep*, que permite realizar cambios sistemáticos en ciertos parámetros y obtener simulaciones para varios valores, esto permite visualizar la evolución de resultados como S_{11} o *Ganancia* según el valor de cada parámetro. Cuenta también con otras herramientas de optimización directa, pero en este trabajo se utilizará el *Parameter Sweep* para visualizar y ayudar a entender el comportamiento de una antena de parche respecto a su geometría.

3.4.2. Optimización de S_{11} en Taller

Luego de obtener un diseño con buena adaptación y ganancia simuladas, éste es fabricado y luego medido. Las propiedades de los materiales utilizados afectará la adaptación S_{11} de la antena fabricada respecto a su simulación. En este caso, la optimización en laboratorio resulta necesaria para tener una antena funcional.

Herramientas

Se utilizarán las siguientes herramientas:

3.4. Optimización de Antenas

- *Regla de Metal*, para guiar cortes.
- *Hoja de Metal*, para realizar cortes de precisión.
- *Calibre*, para medir las dimensiones con precisión de $0,02\text{ mm}$.
- *Fresadora* y sus accesorios, para realizar cortes y modificaciones que una *Hoja de Metal* no permite.

Método de Optimización

Para realizar modificaciones físicas en la geometría de la antena, hay varias dimensiones a tener en cuenta, como:

1. Ancho de la placa y su plano de tierra.
2. Largo de la placa y su plano de tierra.
3. Ancho del *Parche*.
4. Largo del *Parche*.
5. Ancho del *feeder*.
6. Largo del *feeder*.
7. Geometría del filtro pasa bajos.

No se realizan cambios en el ancho ni largo de la placa en la optimización, ya que estos necesitan de una placa nueva cada vez que se necesite agregar material, lo cual va en contra de la iteración y el flujo de trabajo. No se realizarán cambios en el filtro pasa bajos, ya que el estudio del mismo no es parte del objetivo de este trabajo.

Sí se realizarán cambios en las dimensiones 3, 4, 5, y 6. Los cambios posibles son:

1. Aumento en la dimensión: Este cambio se realiza agregando *Cinta de Cobre* sobre la antena. De manera que parte del material agregado esté en contacto con la antena y el resto haga la modificación necesaria en la dimensión. Ésta cinta consta de una lámina de cobre de espesor de $0,08\text{ mm}$ y un adhesivo conductor, lo cual permite asumir, debido al *Efecto Pelicular o Skin Effect* (Subsección 2.2.4), que los cambios realizados pueden reflejarse como un cambio en el tamaño del cobre de la antena como un elemento homogéneo.
2. Reducción en la dimensión: Este cambio se realiza haciendo cortes para quitar cobre del *FR-4* (ya sea cinta de cobre o del cobre perteneciente al material *FR-4*). Se utiliza *Regla de Metal*, *Hojas de Metal* o *Fresadora*. El último caso es ayudado con guías realizadas con cortes de poca profundidad con una *Hoja de Metal* y una *Regla de Metal* para mejor precisión, se utilizan discos de corte o puntas diamantadas.

Capítulo 3. Metodología

La optimización consta de la siguiente iteración:

1. Medir el parámetro S_{11} (Subsección 3.3.1), y anotar el valor de la impedancia en frecuencia $2,4 \text{ GHz}$, utilizando los marcadores del VNA.
2. Identificar los cambios a realizar. Estos cambios pueden ser los siguientes:
 - Cambios para obtener una impedancia *mas/menos inductiva*.
 - Cambios para obtener una impedancia *mas/menos capacitiva*.
 - Cambios para obtener una impedancia *mas/menos resistiva*.

Estos cambios son estudiados experimentalmente en Fig. 4.22a.

3. Realizar cambios en las dimensiones. Debe tenerse en cuenta que un cambio muy chico puede ser insignificante pero uno muy grande puede tener un efecto no deseado, ya que deberá volverse a agregar/quitar material.
4. Iterar. Empezar en 1. hasta llegar a una impedancia cercana a 50Ω y un S_{11} mínimo.

Ver la curva S_{11} es útil para tener una noción de lo obtenido hasta ese punto y del comportamiento de la antena en cuanto a máximos y mínimos (esto refleja necesidades de cambios en el tamaño eléctrico de la antena). Vale tener en cuenta que un S_{11} menor a -10 dB es aceptable, pero se busca una adaptación entre -20 y -40 dB . En este trabajo, los cambios de dimensiones específicos serán realizados enfocándose en los resultados de la impedancia lineal en frecuencia $2,4 \text{ GHz}$, ya que lo que se busca es que en esta frecuencia la impedancia sea de $50 + j0 \Omega$.

Capítulo 4

Antena de Parche y Filtro Pasa Bajos

4.1. Descripción General

Se realiza el diseño y fabricación de una antena de parche optimizada para trabajar en la frecuencia $2,45\text{ GHz}$, incluyendo también un *Filtro Pasa Bajos* para luego ser integrada con la electrónica en la *Rectena* final.

El desarrollo del trabajo consta de la siguiente estructura:

1. Diseño de Referencia
2. Estudio de Parámetros
3. Optimización de S_{11} :
 - I. Primera Versión: Fabricación a partir del diseño de referencia, medido y comparado con simulaciones.
 - II. Segunda Versión: Optimización en *CST Studio*, fabricación, y optimización física de antena de parche y antena de parche con *LPF*.
 - III. Tercer Versión: Se fabrica el modelo optimizado de la segunda versión, y se mide su S_{11} para evaluar su generalización.
4. Elección y caracterización de la versión a utilizar para integrar en el sistema *Antena de Parche - LPF - Rectificador - 'DC-DC Booster'*.

Este desarrollo muestra la evolución de la optimización realizada. Donde se comienza desde el diseño de referencia, se simula, fabrica y se mide. Para luego optimizarlo y encontrar un diseño con una buena adaptación de impedancias. Este diseño luego es fabricado en *FR-4* para verificar la generalización del diseño sin necesidad de optimizarse. Las dimensiones que conforman la geometría de las antenas se pueden ver en Fig. 4.1, en este trabajo se menciona la antena de parche o el filtro *LPF* individualmente cuando es necesario.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

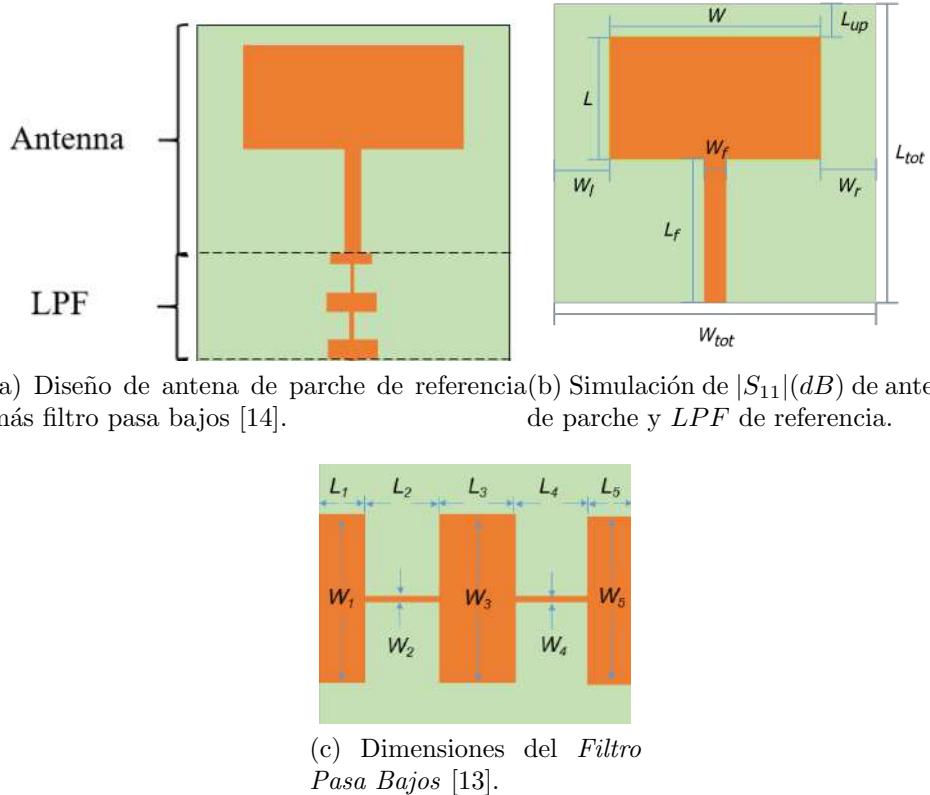


Figura 4.1: Dimensiones generales del diseño, L_1 continúa el *feeder* de la antena.

4.2. Diseño de Referencia

En las publicaciones [13] y [14] Andry Contreras realiza un diseño de antena de parche capaz de obtener de forma eficiente señales a una frecuencia de $2,45\text{ GHz}$. En la Fig. 4.1a se puede ver la antena de parche con *LPF* diseñada. La publicación presenta un resultado de $|S_{11}| = -24,12\text{ dB}$ @ $2,45\text{ GHz}$, lo que puede verse como una buena adaptación de impedancias a 50Ω , en términos de impedancia se tiene un resultado del diseño de $50,853 - j6,072\Omega$. El diseño presenta una ganancia máxima de $3,38\text{ dBi}$.

Para este diseño se parte del trabajo de las publicaciones mencionadas, se simula en *CST Studio*, se fabrica y se mide su S_{11} en las frecuencias de interés. Luego se trabaja en optimizar los resultados para llegar a una antena de parche con filtro de buena adaptación y ganancia, el *Filtro Pasa Bajos* se mantiene, ya que no es parte de este trabajo el estudio del mismo.

En esta sección se hace foco en el estudio de adaptación de impedancias, en los resultados finales (Sección 4.6) se presentan resultados y comparaciones de ganancia de la antena.

4.2. Diseño de Referencia

4.2.1. Diseño

El diseño consta de una antena de parche continuada con un filtro pasa bajos, en una placa de material *FR-4*. La antena en el cobre se imprime en una cara, mientras que la cara posterior se mantiene entera, como plano de tierra. Se ve en la fila *Referencia* de Tabla 4.1 el diseño del parche, y en la misma fila de Tabla 4.2 se ven las dimensiones del *LPF* diseñado en [13] y [14]. Debido a que el comportamiento de la antena con y sin filtro son diferentes, se realizaron dos diseños que permitieran medir cada una de sus características.

4.2.2. Simulaciones

Luego de tomar los datos del diseño, se procede a llevarlo a *CST Studio* para simular la caracterización de la antena. El método es descrito en Sección 3.1.

En la Fig. 4.2a se puede ver el diseño de la antena con el filtro, mientras que en la Fig. 4.2b se tiene el diseño de la antena individual. En ambos modelos se consideraron las propiedades del *FR-4* mencionadas en [13] y [14], siendo estas tan $\delta = 0,025$, $\epsilon_r = 4,4$, espesor del sustrato de 1,6 mm y espesor del cobre de 0,35 mm.

En amarillo se ve el cobre que forma el parche, y en blanco se ve la representación del sustrato, debajo del sustrato hay un plano de cobre que cubre toda la superficie. En rojo, se ve el símbolo del puerto desde donde se simulan las medidas.

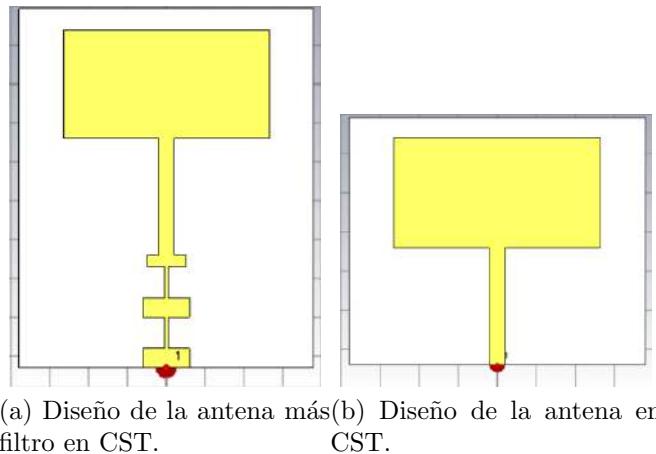


Figura 4.2: Diseño de Referencia en CST.

En Fig. 4.9a y Fig. 4.9b se ven las simulaciones realizadas para el diseño de referencia, mientras que en Fig. 4.3c se ven los resultados obtenidos en [13]. Para estas simulaciones se utilizaron los parámetros de permitividad $\epsilon = 4,4$ y constante

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

Tabla 4.1: Dimensiones obtenidas de antena de parche, versión 1.

Antena	L (mm)	W (mm)	Lf (mm)	Wf (mm)	Wl (mm)	Wr (mm)	Lup (mm)
Referencia	28.00	53.00	30.00	4.00	11.30	11.30	5.50
1ra Version_1	28.00	52.74	30.50	4.00	11.46	11.58	5.00
Diferencias	0.00	0.26	0.50	0.00	0.16	0.28	0.50
1ra Version_2	27.88	52.60	29.94	3.80	11.58	11.14	5.64
Diferencias	0.12	0.40	0.06	0.20	0.28	0.16	0.14
1ra Version_LPF_1	28.00	53.00	29.92	3.82	11.28	11.70	5.00
Diferencias	0.00	0.00	0.08	0.18	0.02	0.40	0.50
1ra Version_LPF_2	27.68	52.80	29.80	3.94	11.58	11.60	5.40
Diferencias	0.32	0.20	0.20	0.06	0.28	0.30	0.10

Tabla 4.2: Dimensiones obtenidas del *LPF*, versión 1.

LPF	L1	W1	L2	W2	L3	W3	L4	W4	L5	W5
Referencia	3.00	10.00	8.00	1.00	5.00	12.00	8.00	1.00	5.00	12.00
1ra Versión_LPF_1	2.44	10.00	7.50	0.96	4.10	11.70	7.90	0.41	4.74	11.11
Diferencias	0.56	0.00	0.50	0.04	0.90	0.30	0.10	0.59	0.26	0.89
1ra Versión_LPF_2	2.80	9.80	7.88	0.90	4.98	11.80	7.98	0.80	4.60	11.78
Diferencias	0.20	0.20	0.12	0.10	0.02	0.20	0.02	0.20	0.40	0.22
Error Relativo (%) (Fabricaciones)	14.75	2.00	5.07	6.25	21.46	0.85	1.01	95.12	5.20	6.03

dieléctrica $\mu = 0,02$, como en [13].

Se puede ver el mínimo del parámetro $|S_{11}|(dB)$ ubicado en $2,45\text{ GHz}$ con una magnitud de -36 dB para el caso de la antena de parche, y de $-36,9\text{ dB}$ para la antena de parche y LPF. Las simulaciones fueron realizadas con distintos programas, pero ambas presentan buenos mínimos en la frecuencia de interés.

4.2.3. Fabricación

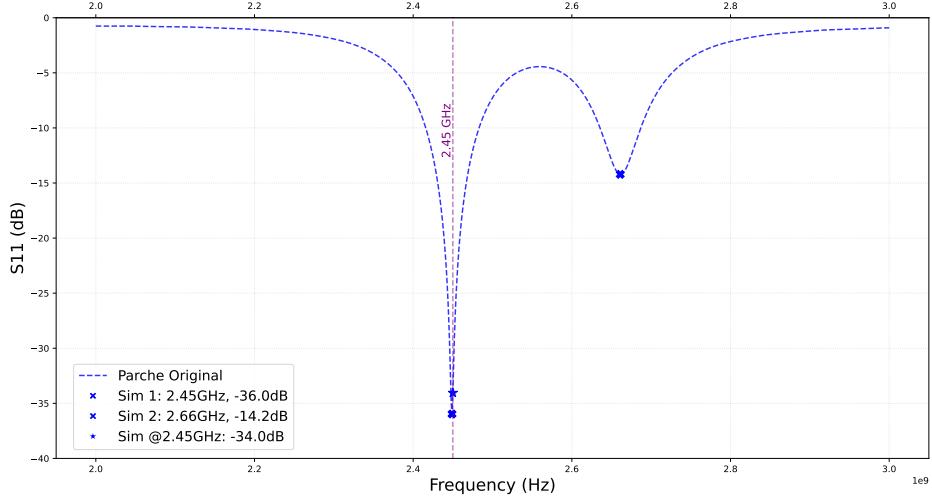
Se fabrica la antena de la forma mencionada en Sección 3.2. Se fabrican dos antenas de parche y dos antenas de parche y *LPF*, se miden para identificar las diferencias geométricas con la antena de referencia e identificar si pequeñas diferencias afectan de gran forma en las medidas finales. En Tabla 4.1 se ven las geometrías obtenidas al fabricar y sus diferencias con el diseño de referencia. En Tabla 4.2 se ve la geometría obtenida para el LPF de esta versión. Estas medidas se realizan con *Calibre*, con una apreciación de $0,02\text{ mm}$.

Puede verse el resultado obtenido en Fig. 4.4.

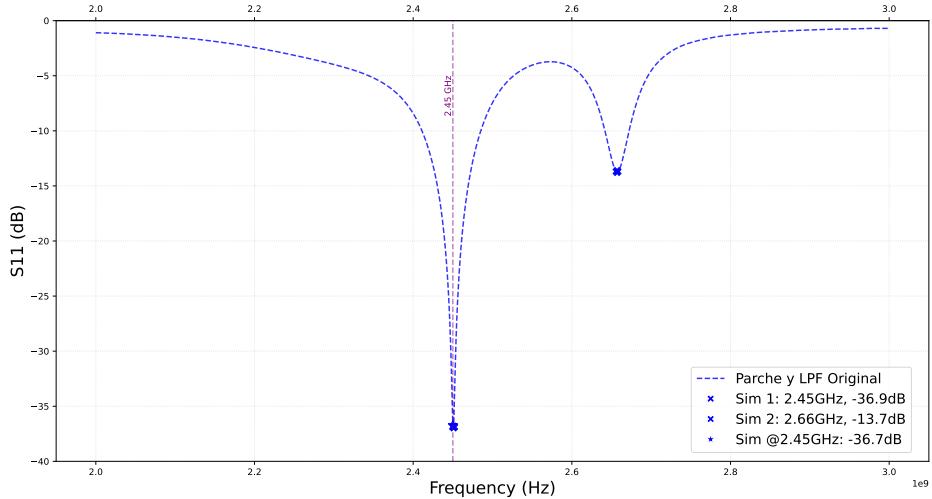
4.2.4. Medidas S11

Utilizando el Analizador Vectorial de Señales *Rohde Schwarz ZVB8*, se mide la adaptación de impedancias de la antena a la referencia de 50Ω . El procedimiento de calibración es descrito en [48] y resumido en Subsección 3.3.1. En este trabajo se analizan las frecuencias entre 2 y 3 GHz, tomando medidas de la impedancia compleja y el parámetro $S11$ del objeto medido.

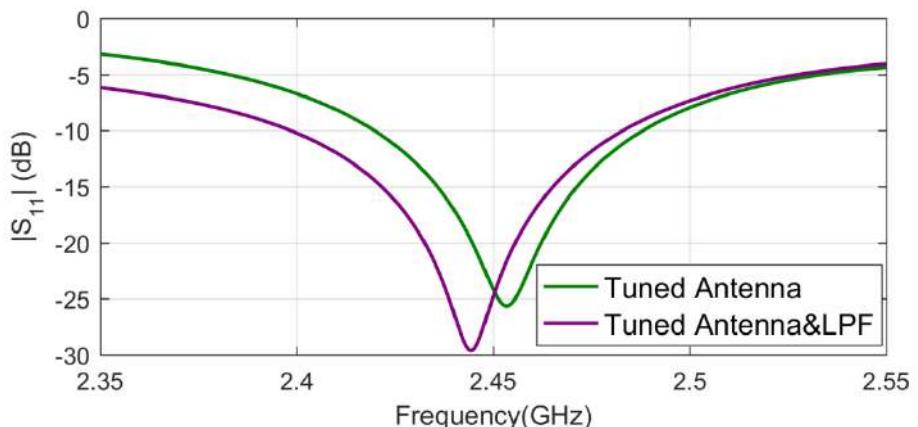
4.2. Diseño de Referencia



(a) Simulación de $|S_{11}|(dB)$ de antena de parche de referencia.



(b) Simulación de $|S_{11}|(dB)$ de antena de parche y LPF de referencia.



(c) Gráfica de $|S_{11}|(dB)$ realizada por Contreras para ambos casos [13].

Figura 4.3: Simulaciones del diseño de referencia.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

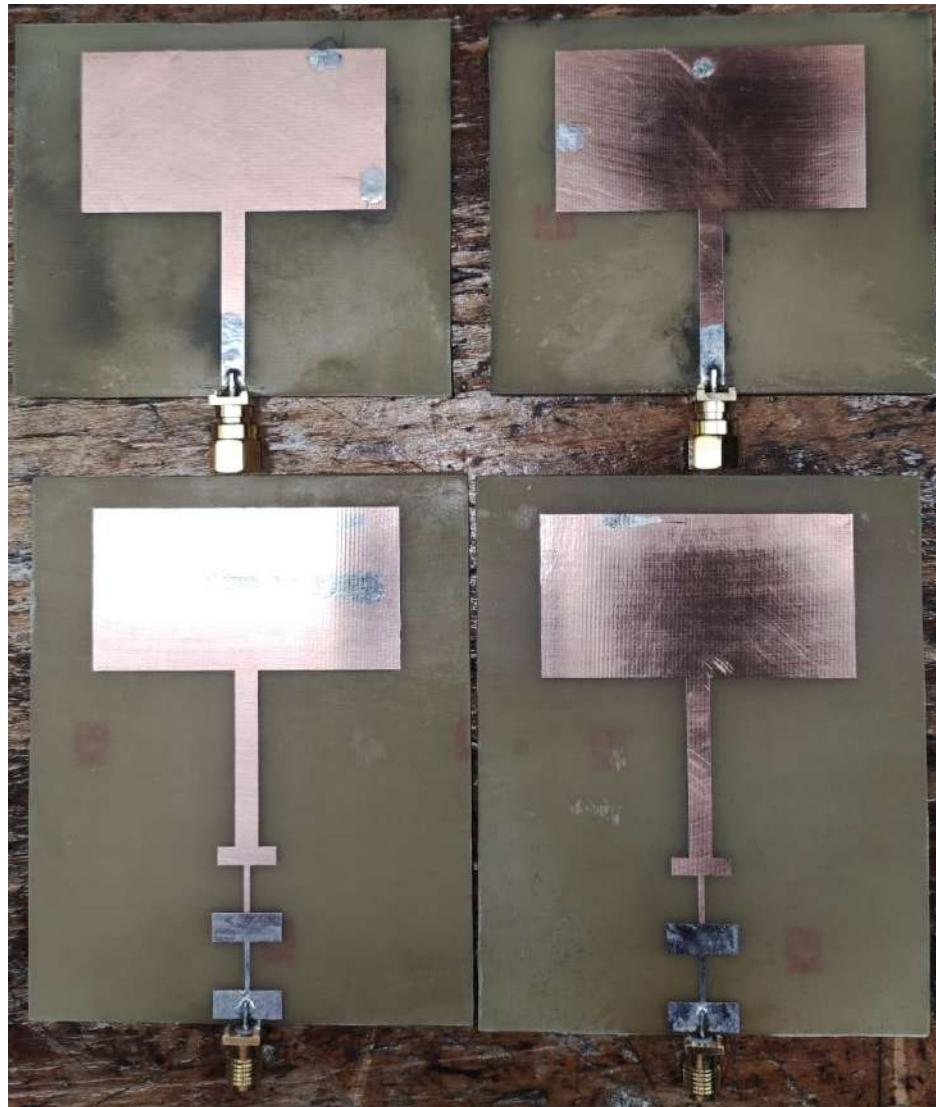


Figura 4.4: Fabricaciones de antena de referencia.

Las medidas obtenidas se ven en formato dB/mag en Fig. 4.5, y en Fig. 4.6. En Fig. 4.7 y Fig. 4.8 se ve Z/Z_0 en *Diagrama de Smith* para cada frecuencia medida.

Diferencias con Diseño de Referencia

En Fig. 4.5 se ven los mínimos obtenidos para las medidas de antena de parche. Estas dos fabricaciones presentan una forma similar, tienen dos mínimos; en el primero difieren en su $|S_{11}|$ en $0,3 \text{ dB}$ y está centrado en $2,53 \text{ GHz}$. El segundo mínimo tiene una diferencia de $|S_{11}|$ de $0,7 \text{ dB}$ y su frecuencia central difiere en $0,01 \text{ GHz}$.

4.2. Diseño de Referencia

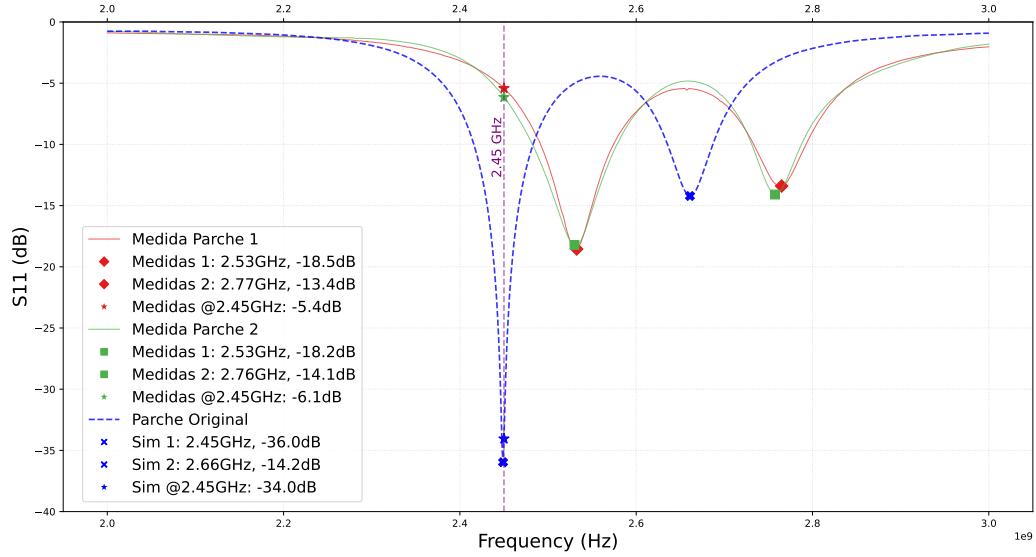


Figura 4.5: Medidas de $|S_{11}|$ obtenidas de las dos antenas de parche fabricadas, y simulaciones de parche de referencia.

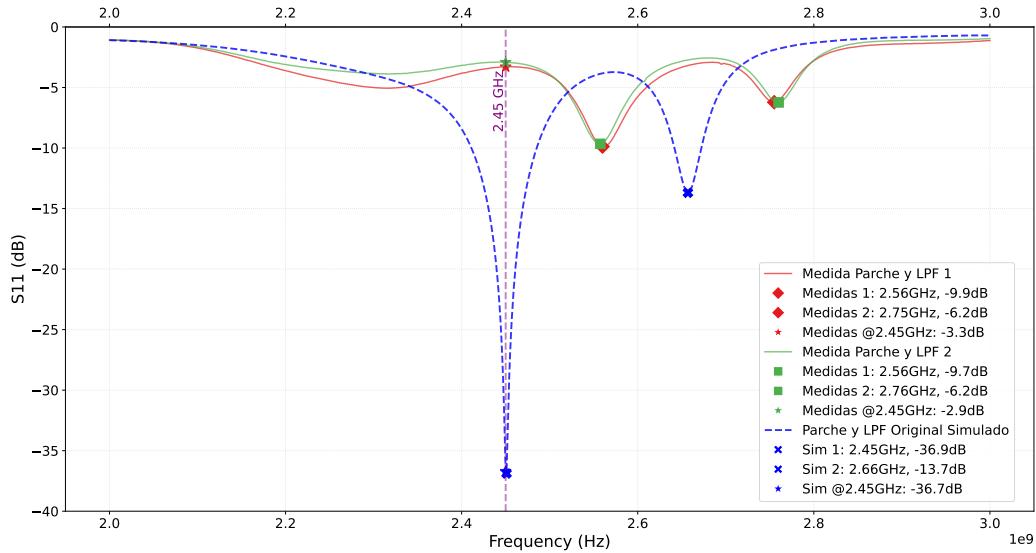


Figura 4.6: Medidas de $|S_{11}|$ obtenidas de las dos antenas de parche y *LPF* fabricadas, y simulaciones del parche de referencia.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

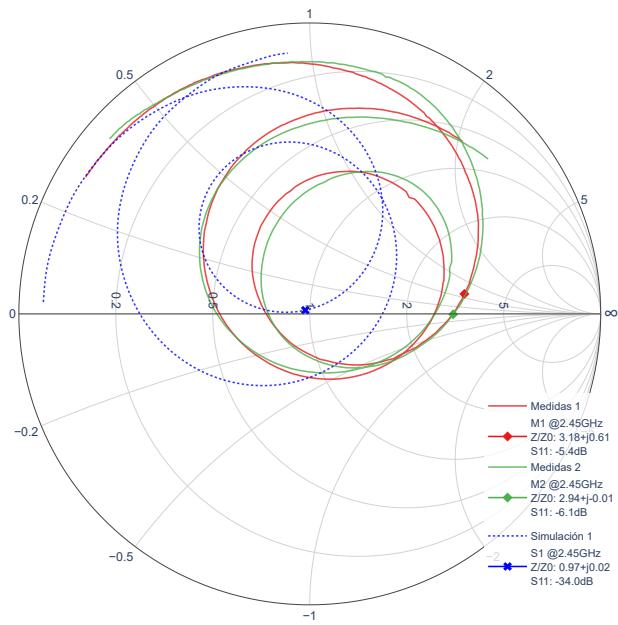


Figura 4.7: Z/Z_0 de parche 1 y 2 fabricados, y simulación de referencia en diagrama de *Smith*.

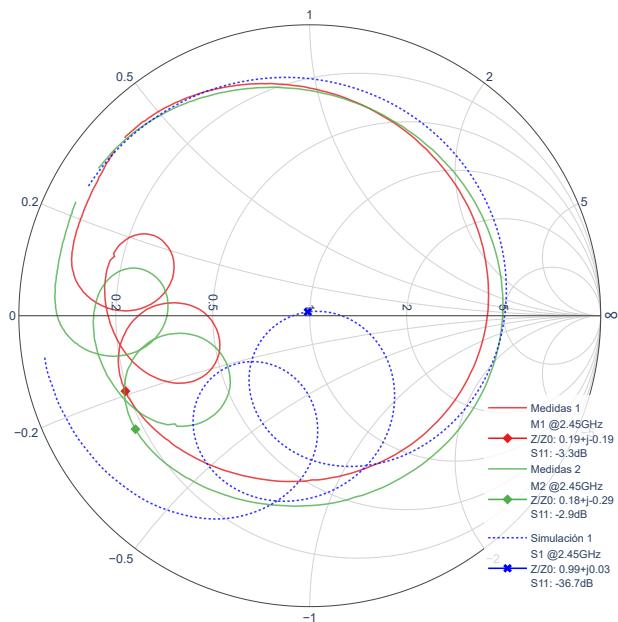


Figura 4.8: Z/Z_0 de parche 1 y 2 fabricados, y simulación de referencia en diagrama de *Smith*.

4.3. Estudio de Parámetros

Las medidas son presentadas junto con la simulación para identificar la diferencia debida al error en fabricación y la diferencia entre un modelo fabricado y uno simulado. Las formas son similares también, el primer mínimo tiene una diferencia en frecuencia de $0,8 \text{ GHz}$ y de $17,65 \text{ dB}$ en $|S_{11}|$ con el promedio de las magnitudes de los mínimos anteriores. El segundo mínimo tiene una diferencia en frecuencia de $0,1 \text{ GHz}$ y de $0,45 \text{ dB}$ en $|S_{11}|$.

En Fig. 4.6 se ven los mínimos obtenidos para las medidas de antena de parche con *LPF*. Ésta presenta también dos mínimos principales, en el primero difieren en su $|S_{11}|$ en $0,2 \text{ dB}$ y está centrado en $2,56 \text{ GHz}$, el segundo mínimo tiene una diferencia de $|S_{11}|$ de menos de $0,001 \text{ dB}$ y su frecuencia central difiere en $0,01 \text{ GHz}$. Al igual que con la antena de parche, se compara esto con las simulaciones realizadas obteniendo una diferencia en frecuencia de $1,1 \text{ GHz}$ y de $27,1 \text{ dB}$ en $|S_{11}|$ según el promedio del primer mínimo de las antenas fabricadas. En cuanto al segundo mínimo, se ve una diferencia en frecuencia de $1,05 \text{ GHz}$ y de $7,5 \text{ dB}$ en $|S_{11}|$.

4.3. Estudio de Parámetros

4.3.1. Introducción

Se puede ver en Subsección 4.2.4 que las simulaciones realizadas no representan la realidad medida.

Se puede verificar en Tabla 4.1 y Tabla 4.2 que las diferencias geométricas entre dos versiones de la misma antena fabricada son comparables con las diferencias entre ellas y el diseño de referencia, mientras que la comparación realizada en Sección 4.2.4 muestra que las diferencias entre las antenas fabricadas son mayores que las diferencias con las simulaciones realizadas con los diseños de referencia. Visto esto, se asume que la precisión de las fabricaciones tiene un efecto despreciable cuando se consideran las diferencias entre lo simulado y lo medido.

Las publicaciones [13] y [14] utilizan el material *FR-4* para fabricar las antenas. Las simulaciones realizadas hacen dos suposiciones sobre las características de este material: el dieléctrico tiene una permitividad eléctrica de $\epsilon = 4,4$ y una tangente dieléctrica de $\tan\delta = 0,02$.

En este trabajo, se utiliza una placa de *FR-4* (*datasheet*: [20]) con dieléctrico de permitividad eléctrica de $\epsilon = 4,3$ y una tangente dieléctrica de $\tan\delta = 0,025$.

Una vez se tienen fabricaciones realizadas y medidas, se pueden tomar estos datos para mejorar el modelo utilizado para las simulaciones, en esta sección se ve que las simulaciones con estos parámetros dados por la *datasheet* tampoco dan un modelo que predice lo fabricado, pero muestran que un cambio en los parámetros hace que las simulaciones difieran de forma considerable.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

Con esto en mente, se procede a trabajar sobre el modelo y sus características con el objetivo de mejorar la precisión de las simulaciones.

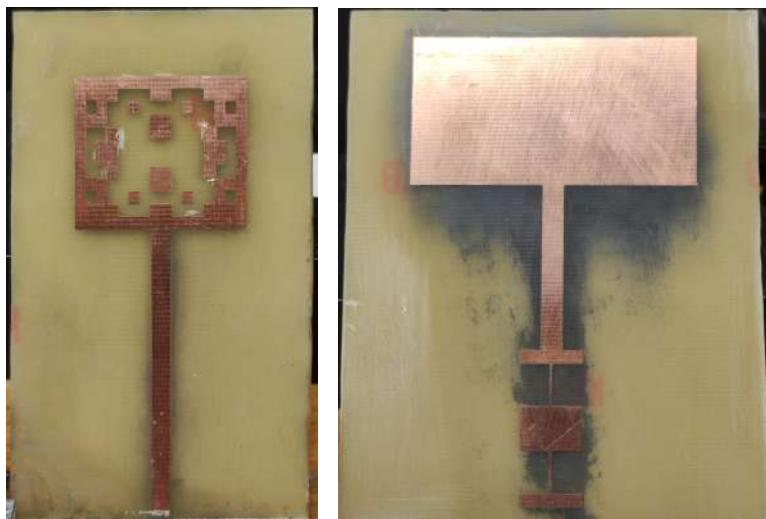
4.3.2. Fabricaciones y Mediciones Previas

A lo largo de la planificación de este trabajo, se evaluaron varias antenas, las cuales se fabricaron desde la misma placa de *FR-4* (de esta se hacen los recortes para luego fabricar las antenas en ella), se simularon y se midieron. Esto deja un conjunto de datos que puede ser utilizado para adaptar el modelo de forma de encontrar un conjunto de parámetros que describan el *FR-4* y generalicen mejor.

Se tienen en cuenta:

- Antena de Parche V1, fabricación 1 y 2, cubiertas en Sección 4.2.
- Antena de Parche con *LPF* V1, fabricación 1 y 2, cubiertas en Sección 4.2.
- Antena de Parche V1, pero con el *LPF Calculado* en [13] (no optimizado), ya que presenta diferencias con el parche optimizado en la misma publicación.
- Antena de Parche *UWB*, presentada en otra publicación de Andry Contreras [16], que utiliza los mismos parámetros de *FR-4* para el diseño de una *Rectena* con un *Ancho de Banda* mayor.

Pueden verse las últimas mencionadas en Fig. 4.9b



(a) Antena de parche di-
señada en [16]. (b) Antena de parche y LPF teórico.

Figura 4.9: Antenas fabricadas utilizadas en estudio de parámetros.

4.3. Estudio de Parámetros

4.3.3. Búsqueda de Parámetros Adecuados

Se identifican los parámetros electromagnéticos o físicos influyentes para el modelo de la placa de *FR-4* en [20]:

- Ancho del Dieléctrico: $1,5 - 1,7 \text{ mm}$, este se mide y da $1,56 \text{ mm}$.
- Constante Dieléctrica ϵ : 4,61.
- Tangente de pérdidas dieléctricas $\tan\delta$: 0,018.

Las propiedades del cobre (*Ancho* y *Conductividad*) son simuladas en los valores típicos y no muestran diferencia. Esto tiene sentido ya que los valores típicos de conductividad del cobre son altos, y los cambios en el ancho son despreciables por el *Efecto Pelicular* estudiado en Subsección 2.2.4.

Utilizando las medidas realizadas sobre las fabricaciones mencionadas en Subsección 4.3.2, de las cuales se miden sus dimensiones con una precisión de $0,02 \text{ mm}$, se crea el respectivo modelo en *CST Studio*. Con este modelo, se utilizan variables para definir el *Ancho del Dieléctrico*, la *Constante Dieléctrica* y la *Tangente de pérdidas dieléctricas*.

Se realiza *Parameter Sweep*, para encontrar una terna de parámetros que genere una simulación con la curva de S_{11} más cercana a las medidas para cada modelo. Se toma el modelo del parche fabricado, creado en *CST Studio* a partir de las dimensiones medidas con una apreciación de $0,02 \text{ mm}$. Esto es un aspecto a mejorar en próximos trabajos, como se menciona en Capítulo 7.

Se plantea la siguiente iteración, como parámetros iniciales se toman los de la *Datasheet*, $\epsilon = 4,61$, $\tan\delta = 0,018$, y el *Ancho de la Placa* $h = 1,56 \text{ mm}$, el mínimo del rango.

1. Tomar los parámetros actuales e insertarlos en el modelo.
2. *Parameter Sweep* de un parámetro en un rango amplio con saltos grandes, para encontrar una simulación cercana a las medidas de la antena de parche con filtro, versión 1.
3. *Parameter Sweep* en un rango de valores centrado en el previamente encontrado, con saltos mas pequeños.
4. Comparar gráficas de simulaciones y medidas para elegir el mejor parámetro representante.
5. Fijar este parámetro y seguir con otro. Si se tiene un *par* de parámetros que da un error aceptable, seleccionarla como *par final de parámetros*.

En el punto 4, solo se trabaja con la gráfica en *Frecuencia/Magnitud*. Esto es un punto a mejorar mencionado en Capítulo 7.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

En el punto 5, cuando se menciona un error aceptable, se considera que probablemente estas simulaciones no serán exactas, pero permitirán realizar una optimización del modelo que puede ser optimizado en laboratorio. Esta iteración podría continuarse para lograr un set de parámetros mejor. En este trabajo se prosigue de la forma mencionada ya que este proceso lleva un tiempo considerable, más del que se dispone.

Es fácil hacerse la idea de que la '*Forma*' de la gráfica de S_{11} es muy similar en la mayoría de las simulaciones, presentando dos mínimos más pronunciados con *defasaje* en frecuencia, o con *atenuaciones* en su magnitud.

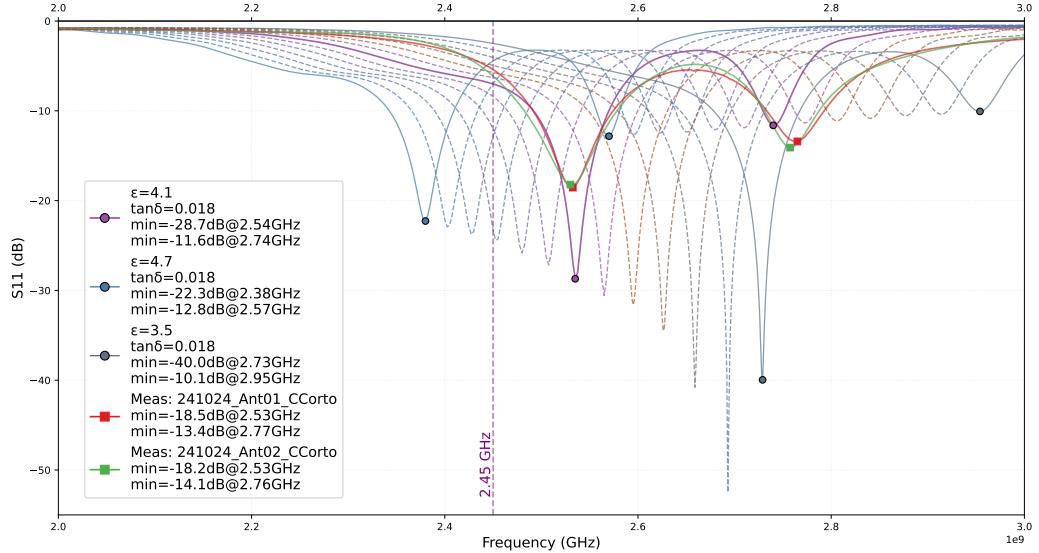
La Fig. 4.10a muestra la evolución de las simulaciones con sus cambios en ϵ , aquí puede verse que el valor de la *Datasheet*, $\epsilon = 4,61$, da una diferencia de $0,14\text{ GHz}$ en el mínimo buscado, mientras que el valor que asemeja mejor con las simulaciones es $\epsilon = 4,1$, ya que coincide en frecuencia con este mínimo se toma este valor como definitivo.

En Fig. 4.10b muestra la evolución de las simulaciones con sus cambios en $\tan\delta$. Aquí se ve poca influencia en términos de dónde se centra el mínimo más pronunciado en frecuencia, se puede ver que $\tan\delta = 0,015$ es la simulación más cercana a las medidas, esta muestra una diferencia de $0,1\text{ GHz}$ en frecuencia en el primer mínimo más pronunciado y menor a $0,1\text{ GHz}$ con el segundo. Con el valor especificado en *Datasheet*, $\tan\delta = 0,018$ la simulación muestra diferencias muy similares. Se prefiere no hacer cambios sobre el valor sugerido en la documentación de la placa, manteniendo $\tan\delta = 0,018$.

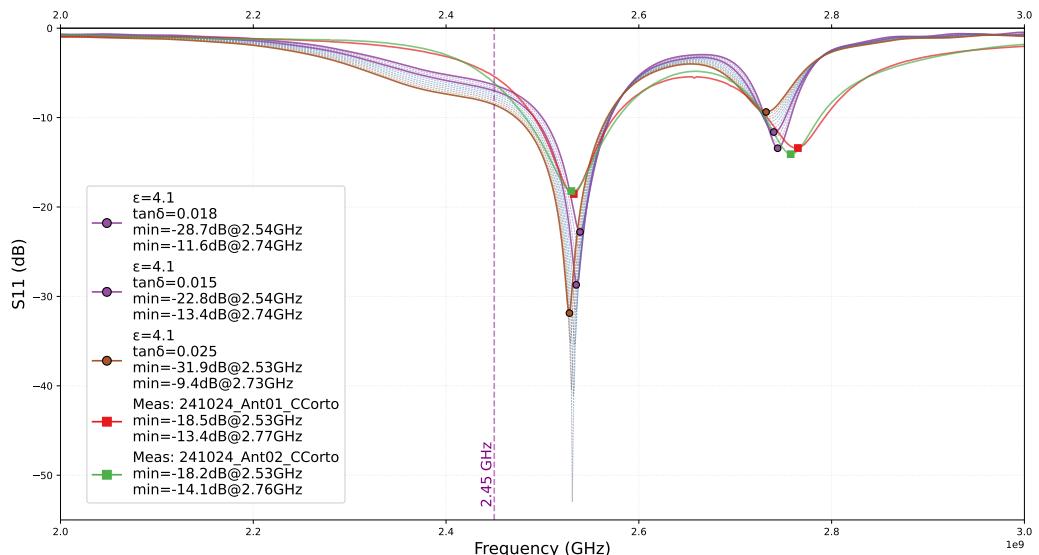
4.3.4. Parámetros Finales

Se eligen los parámetros finales $\epsilon = 4,1$ y $\tan\delta = 0,018$, y se simulan las antenas mencionadas. Puede verse en Fig. 4.11 una mejoría respecto a las simulaciones realizadas en Sección 4.2 y en Fig. 4.12 como las simulaciones se acercan mejor a las medidas con otras antenas, generalizando mejor, aunque manteniendo un error considerable. Teniendo en cuenta que la diferencia no es disruptiva y esperando que pequeñas diferencias pueden ser corregidas manualmente, este error se considera aceptable para diseñar, fabricar y optimizar en laboratorio una próxima versión.

4.3. Estudio de Parámetros



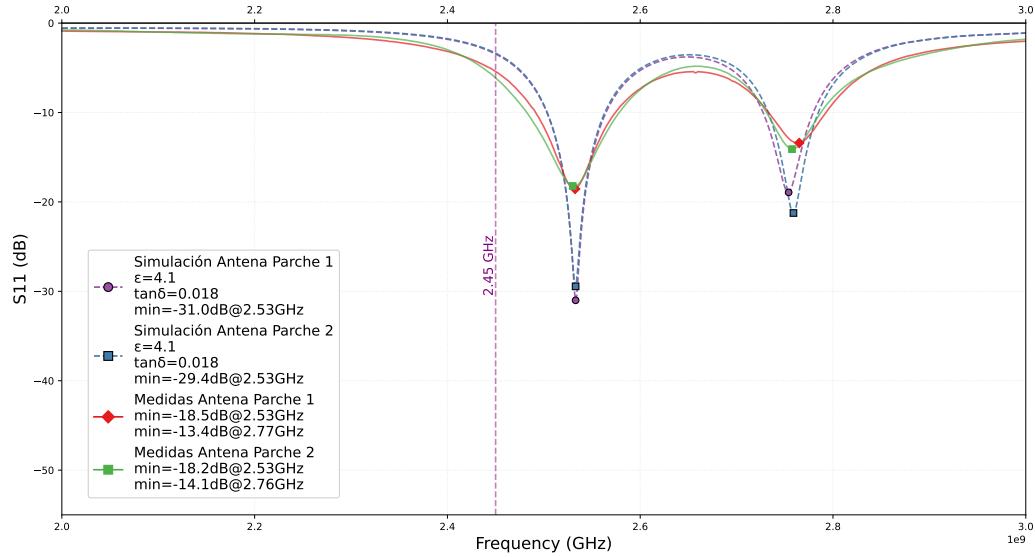
(a) *Parameter Sweep en ϵ , y medidas de antena de parche versión 1.*



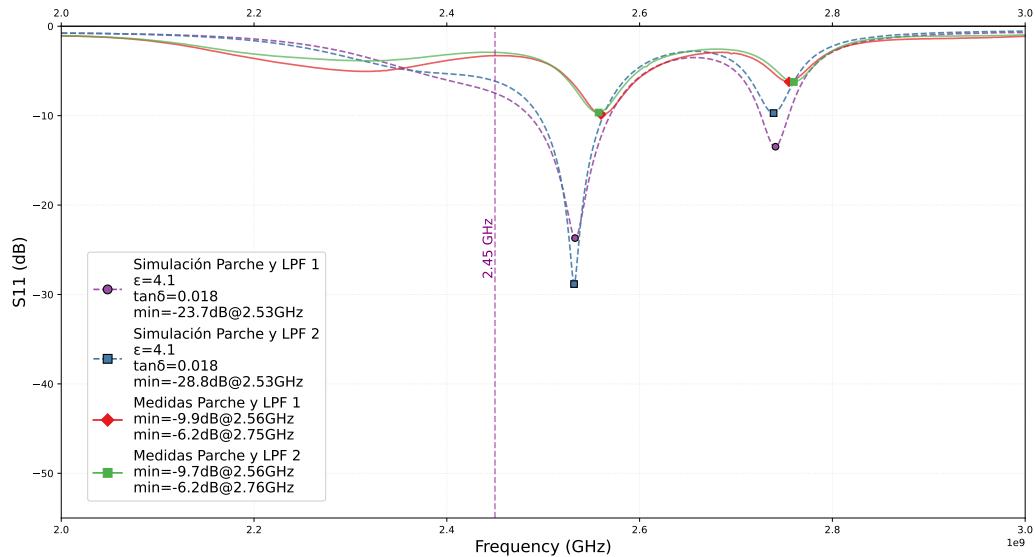
(b) *Parameter Sweep en $\tan\delta$, y medidas de antena de parche versión 1.*

Figura 4.10: Optimización del diseño en *CST Studio* para Versión 2.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos



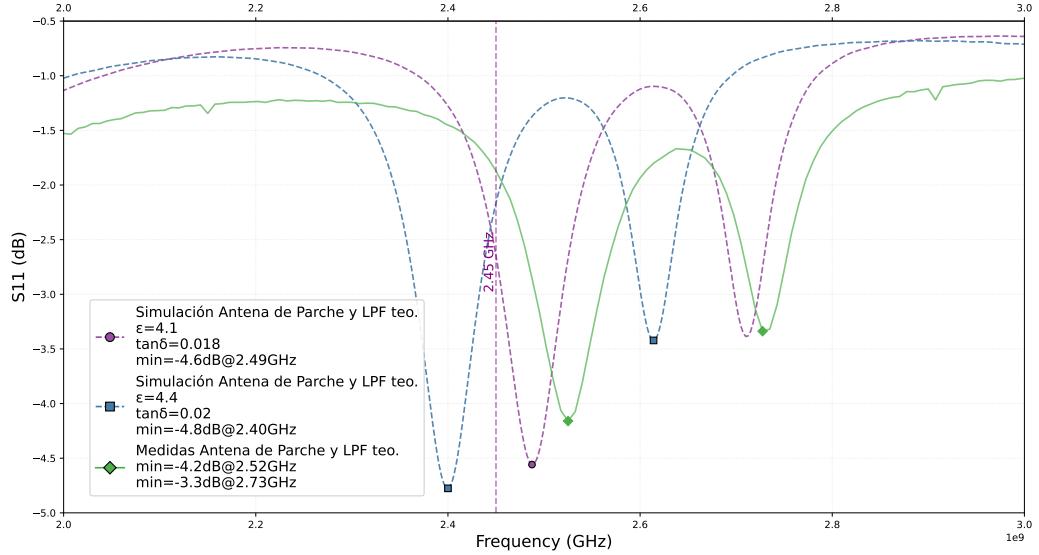
(a) Antena de Parche de Referencia.



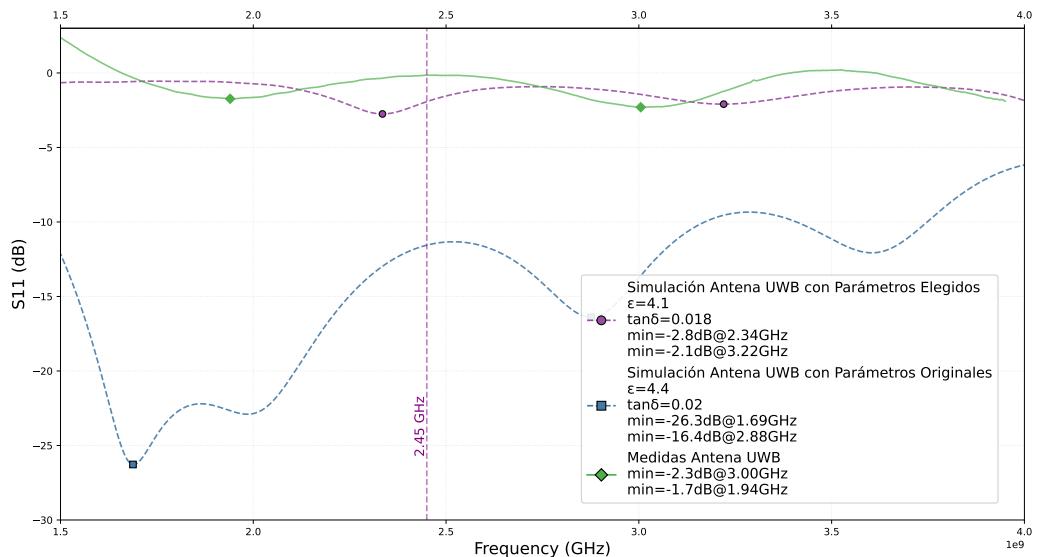
(b) Antena de Parche y LPF de Referencia.

Figura 4.11: Medidas tomadas de versión 1 y simulaciones correspondientes con nuevos parámetros $\epsilon = 4.1$ y $\tan\delta = 0.018$.

4.3. Estudio de Parámetros



(a) Antena de Parche y LPF teórico.



(b) Antena de Parche UWB.

Figura 4.12: Medidas tomadas de otras fabricaciones y simulaciones correspondientes con nuevos parámetros $\epsilon = 4,1$ y $\tan\delta = 0,018$.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

Tabla 4.3: Dimensiones de antena de parche, versión 2.

Antena	L	W	Lf	Wf	Wl	Wr	Lup
2da Version	28.84	54.59	31.83	4.53	11.30	11.30	5.00
2da Version fabricada_1	28.36	54.80	32.08	4.53	11.10	11.12	5.20
2da Version fabricada_2	28.20	54.20	31.83	4.80	11.10	11.12	5.00
2da Version_Optimizada	29.20	55.32	29.30	4.35	10.04	10.09	4.00

4.4. Antena de Parche, Segunda Versión

Como se ve en Subsección 4.3.4, se definen los nuevos parámetros del dieléctrico $\epsilon = 4,1$ y $\tan\delta = 0,018$. Con esto, se realiza una optimización del diseño de antena de parche en *CST Studio*, como se define en Subsección 3.4.2. Luego, se fabrica y se miden diferencias. Aprovechando que la cercanía con las simulaciones mejora, se procede a optimizar la antena en laboratorio como se menciona en Sección 3.4.2. Esto será el proceso de la segunda versión de antena de parche.

Para la antena de parche y LPF, se utiliza el parche optimizado y se une con el filtro pasa bajos diseñado en [14], este trabajo no cubre el diseño del filtro. Esta antena es optimizada para mejorar su adaptación a la impedancia de referencia, haciendo modificaciones en el parche, manteniendo el filtro pasa bajos original.

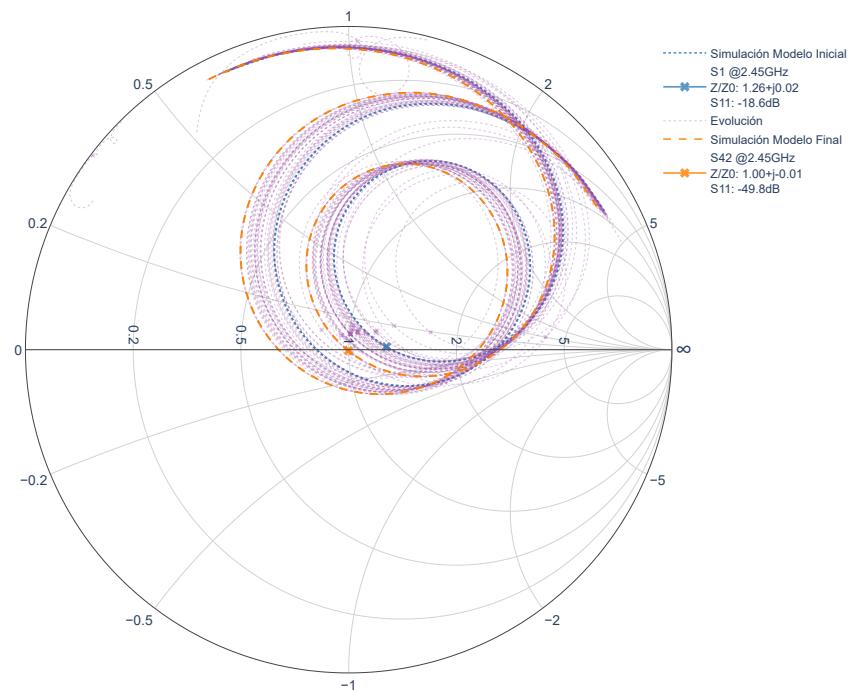
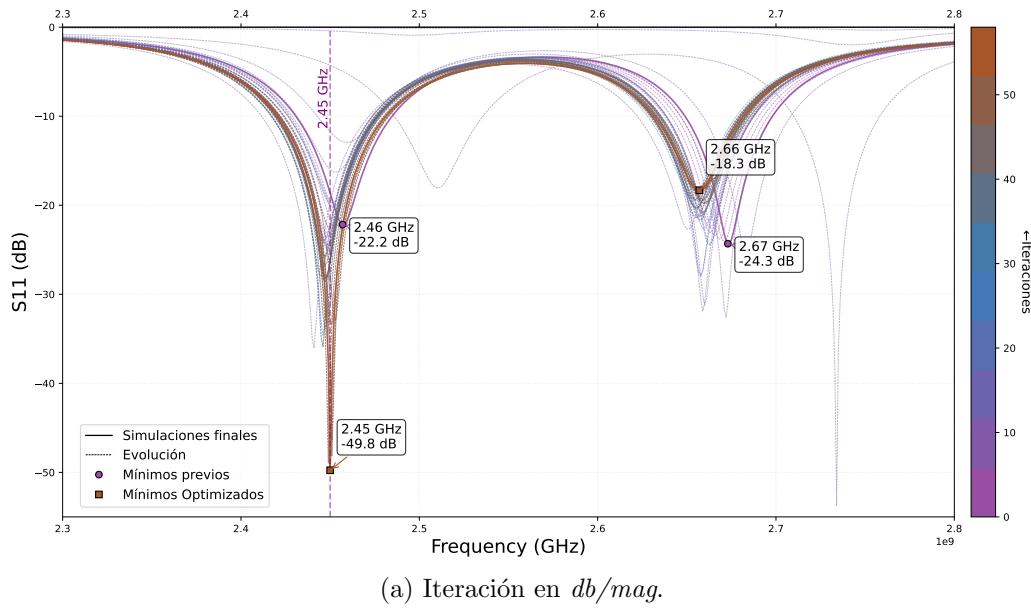
4.4.1. Optimización en CST

Primero, se optimiza la antena de parche sin *LPF*. Esta tiene varias dimensiones importantes. Se utilizan cinco parámetros para realizar cambios en la antena:

- s : Multiplica W y L , manteniendo las proporciones del parche.
- s_{Wf} : Multiplica W_f , el ancho del *feeder*.
- s_{Lf} : Multiplica L_f , el largo del *feeder*.
- L_{up} : Modifica el margen superior de la antena según el parche.
- W_r : Modifica el margen lateral de la antena según el parche ($W_r = W_l$).

Se puede ver la evolución de la optimización en Fig. 4.13, las dimensiones del modelo obtenido se especifican en Tabla 4.3.

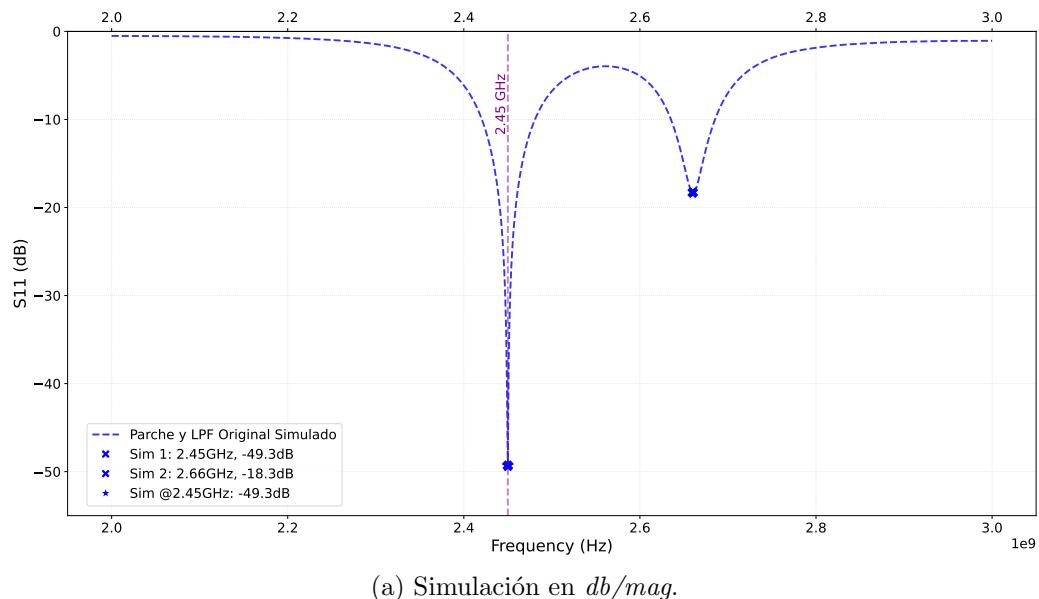
4.4. Antena de Parche, Segunda Versión



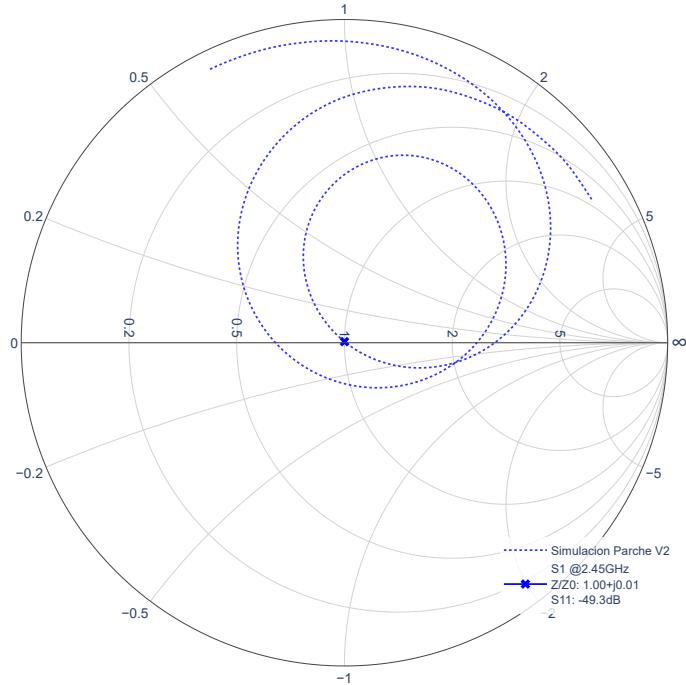
(b) Iteración en diagrama de *Smith*.

Figura 4.13: Optimización del diseño en *CST Studio* para Versión 2.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos



(a) Simulación en $db/mag.$



(b) Simulación en diagrama de *Smith*.

Figura 4.14: Simulación del modelo de antena de parche optimizado versión 2.

4.4. Antena de Parche, Segunda Versión

Tabla 4.4: Dimensiones obtenidas de antenas de parche con filtro, versión 2.

LPF	L1	W1	L2	W2	L3	W3	L4	W4	L5	W5
Referencia	3.00	10.00	8.00	1.00	5.00	12.00	8.00	1.00	5.00	12.00
2da Versión_LPF	3.00	10.30	8.00	1.01	5.00	12.20	8.00	1.00	4.72	12.20
Diferencias	0.00	0.30	0.00	0.01	0.00	0.20	0.00	0.00	0.28	0.20
2da Versión_LPF_cinta	3.00	10.30	8.00	1.30	4.70	12.40	8.00	1.20	5.40	12.20
Diferencias	0.00	0.30	0.00	0.01	0.00	0.20	0.00	0.00	0.28	0.20
2da Versión_LPF_optimizada	2.92	9.88	7.96	0.92	4.86	11.88	7.84	0.94	5	11.9
Diferencias	0.08	0.12	0.04	0.08	0.14	0.12	0.16	0.06	0.00	0.10

4.4.2. Fabricación

Siguiendo el método mencionado en Sección 3.2 se obtiene una antena de parche con las dimensiones mencionadas en Tabla 4.3 como *2da Versión fabricada_1*. Esta versión está optimizada para tener una antena de parche con las dimensiones mencionadas como *2da Versión Optimizada*, utilizando cortes y cinta de cobre, como se describe en Sección 3.4.2.

A partir de esta versión optimizada, se toman sus dimensiones y se unen con el diseño del filtro pasa bajos original (Tabla 4.4, 'Referencia'). Esta versión es simulada con predicciones distantes de lo deseado, se fabrica, y se mide.

Las mediciones de la antena de parche optimizada en conjunto con el filtro original no son satisfactorias, por lo que se procede a optimizar el parche en conjunto con el filtro pasa bajos. Para agilizar el método, se utiliza una placa de *FR-4* con el tamaño de una de las versiones anteriores y se remueve uno de los planos de cobre. Con esta nueva placa se utiliza cinta de cobre (la misma que para realizar correcciones en Sección 3.4.2) y se imita la antena de parche con filtro pasa bajos, con las mismas dimensiones que se fabricó en *FR-4*.

Esta nueva antena se optimiza, sin perder de vista las considerables diferencias del filtro pasa bajos obtenido con cinta de cobre (Tabla 4.4, '*2da Versión_LPF_Cinta*').

Se mide la geometría de la antena con filtro pasa bajos fabricada con cinta de cobre y se plantea una nueva antena a fabricar en *FR-4*, con las dimensiones del parche obtenido. Este parche y LPF en *FR-4* no tiene el mismo filtro pasa bajos que la versión en cinta, ya que se vuelve a utilizar el filtro del diseño de referencia, por lo que se realiza una última optimización para llegar a una versión final.

Pueden la versión fabricada con cinta de cobre optimizada y la fabricación posterior (previo a optimizar) en *FR-4* en Fig. 4.15.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

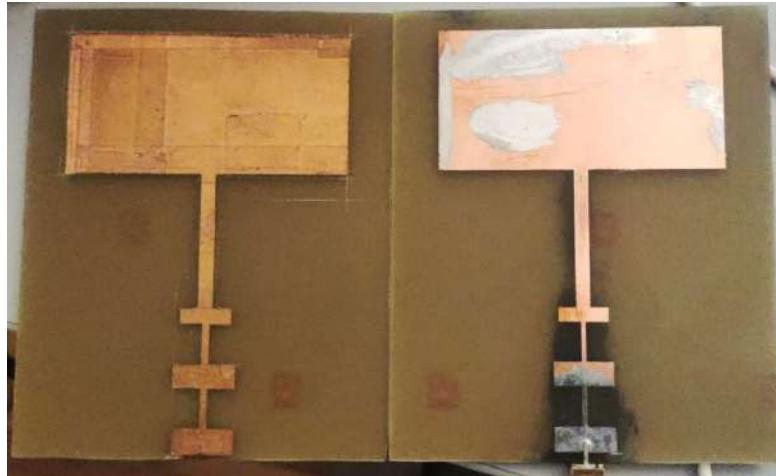


Figura 4.15: Fabricación de antena versión 2 en cinta y en *FR-4*.

4.4.3. Medidas y Optimización

Antena de Parche, 2^{da} Versión

La versión de antena de parche fabricada tiene dos mínimos, $S_{11} = -19,5 \text{ dB}$ @ $2,52 \text{ GHz}$ y $S_{11} = -6,3 \text{ dB}$ @ $2,63 \text{ GHz}$. El más pronunciado tiene una diferencia de $1,2 \text{ GHz}$ con la frecuencia objetivo.

Puede verse en Tabla 4.4 las medidas obtenidas del filtro en cada fabricación, las dimensiones obtenidas son muy cercanas a las del modelo simulado. Se realiza una optimización en laboratorio como se describe en Sección 3.4.2, se pueden ver las iteraciones en Fig. 4.17 y se obtiene una antena optimizada con dos mínimos, el menos pronunciado de $S_{11} = -12,2 \text{ dB}$ @ $2,65 \text{ GHz}$ y el más pronunciado es $S_{11} = -38,2 \text{ dB}$ @ $2,45 \text{ GHz}$, obteniendo una diferencia de $S_{11} = 11,1 \text{ dB}$. La geometría final puede verse en Tabla 4.3 nombrada como *2da Versión Optimizada*.

Antena de Parche con *Filtro Pasa Bajos*, 2^{da} Versión

Se utiliza el parche optimizado en esta sección y se une con el filtro pasa bajos original, fabricado en *FR-4* como se ve en Sección 3.2. Las medidas de S_{11} obtenidas se ven en Fig. 4.19a, en conjunto con el parche sin filtro.

Se realiza la antena de parche con filtro pasa bajos en cinta de cobre, y se optimiza como se ve en Fig. 4.18. A partir de estas medidas, se fabrica y optimiza la antena de parche con filtro en *FR-4* para obtener su versión 2 optimizada, el proceso se ve en Fig. 4.19.

4.4. Antena de Parche, Segunda Versión

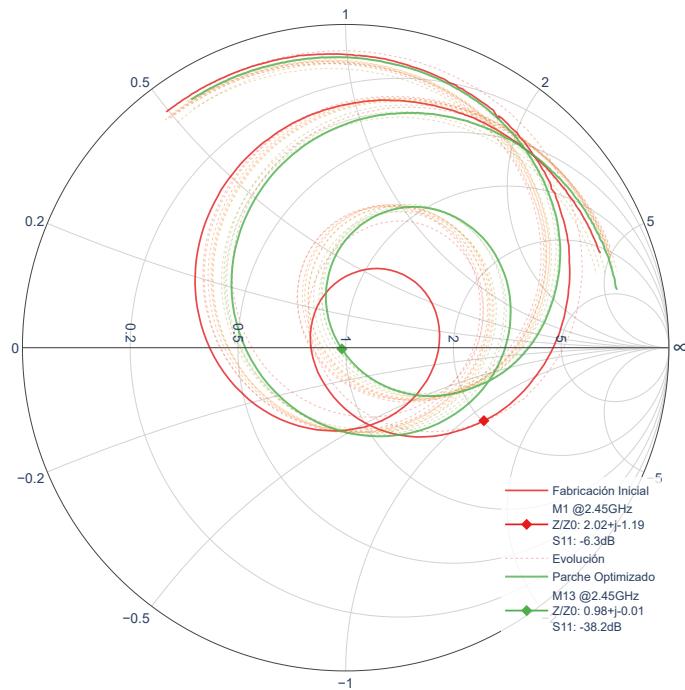
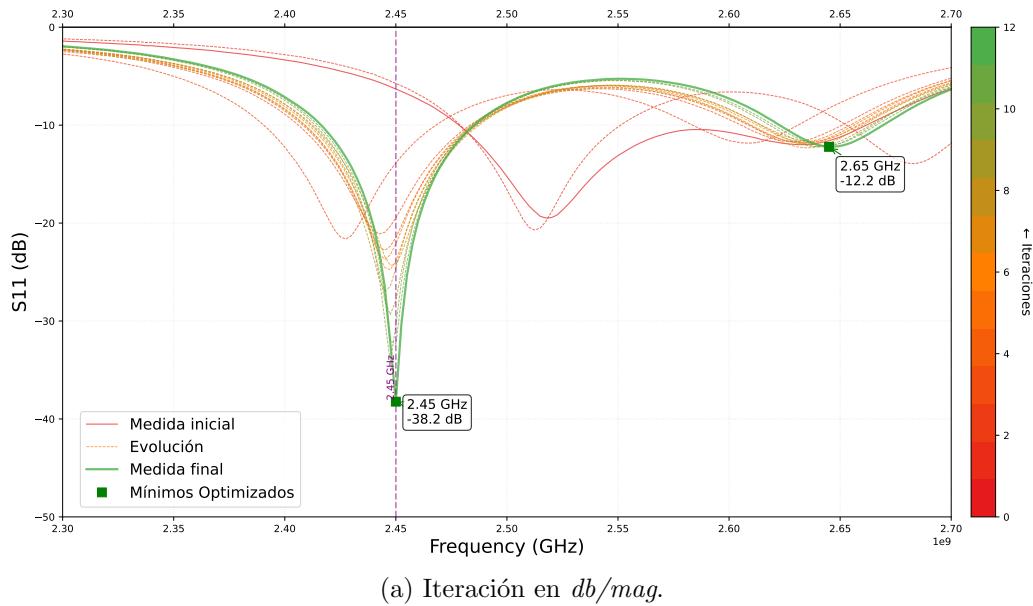


Figura 4.16: Optimización de la antena fabricada en laboratorio para Versión 2.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

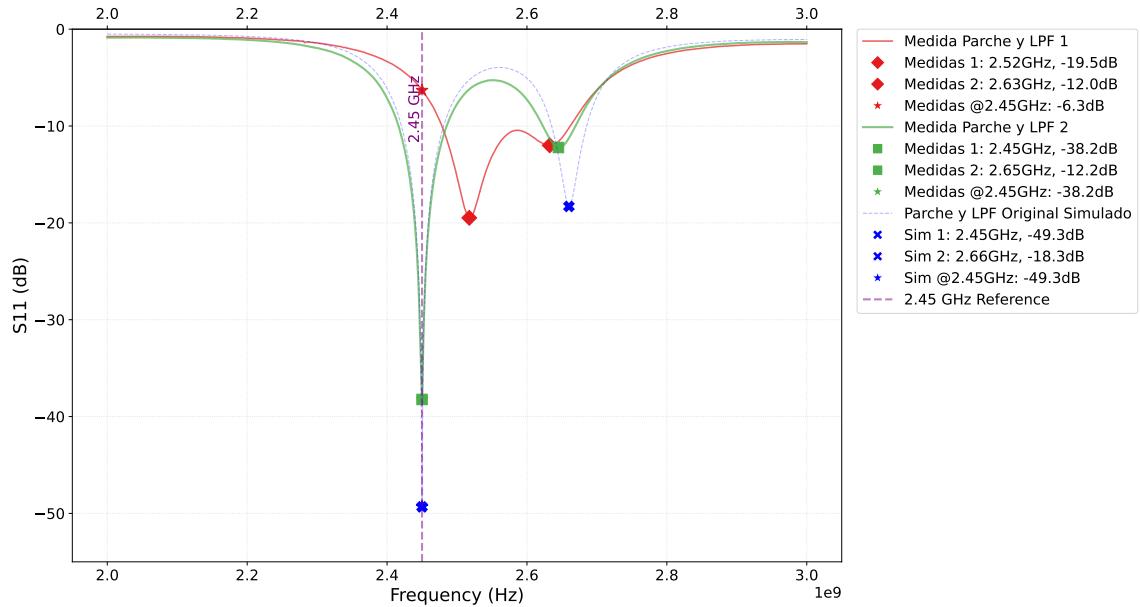


Figura 4.17: Antena de parche simulada, fabricada y optimizada, versión 2.

Tabla 4.5: Dimensiones de antena de parche fabricada, versión 3.

Antena	L	W	Lf	Wf	Wl	Wr	Lup
2da Version_Optimizada	29.20	55.32	29.30	4.35	10.04	10.09	4.00
Tercera Version	28.94	55.36	29.16	4.40	10.70	11.40	5.00

4.5. Antena de Parche, Tercera Versión

A partir de la segunda versión, se miden las dimensiones de antena de parche y antena de parche con filtro optimizadas, con la intención de fabricar una última versión en *FR-4* y evaluar la generalización de este trabajo.

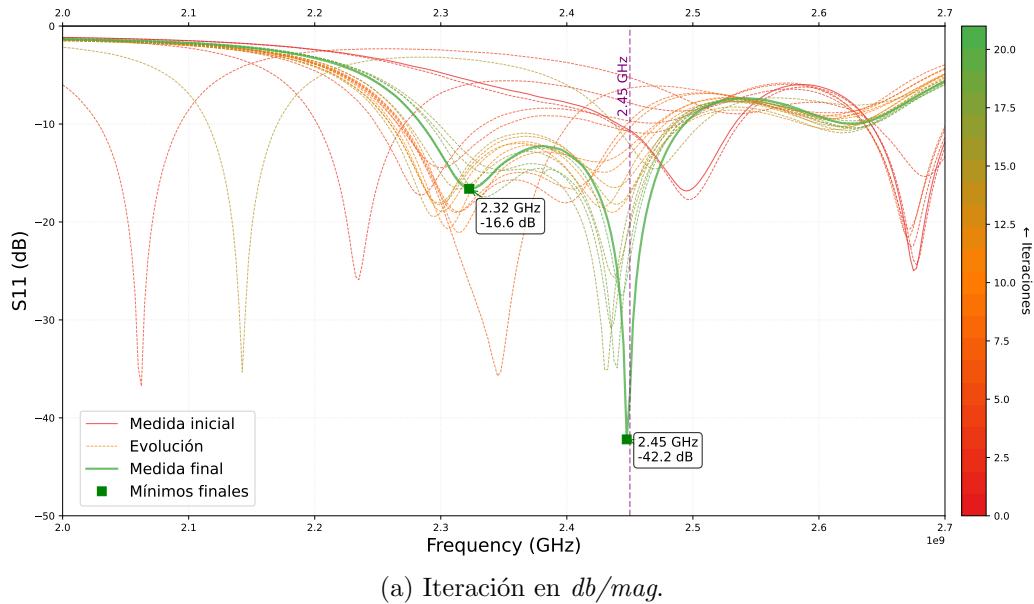
4.5.1. Fabricación

Se fabrica la antena de parche siguiendo el método en Sección 3.2, obteniendo las dimensiones de Tabla 4.5. Puede verse la antena obtenida en Fig. 4.21.

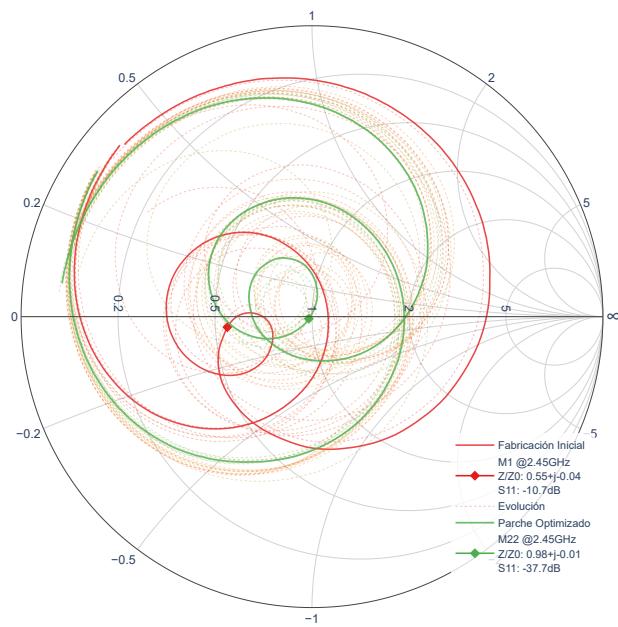
4.5.2. Medidas

Puede verse en Fig. 4.22 una diferencia de 19,9 dB de magnitud en el valor de S_{11} para 2,45 GHz entre la fabricación versión 3 y la versión 2 optimizada. A su vez, puede verse una diferencia de 0,1 GHz entre los mínimos. Se entiende esta medida ya que las dimensiones obtenidas en la fabricación no son exactas, como se ve en Tabla 4.5.

4.5. Antena de Parche, Tercera Versión



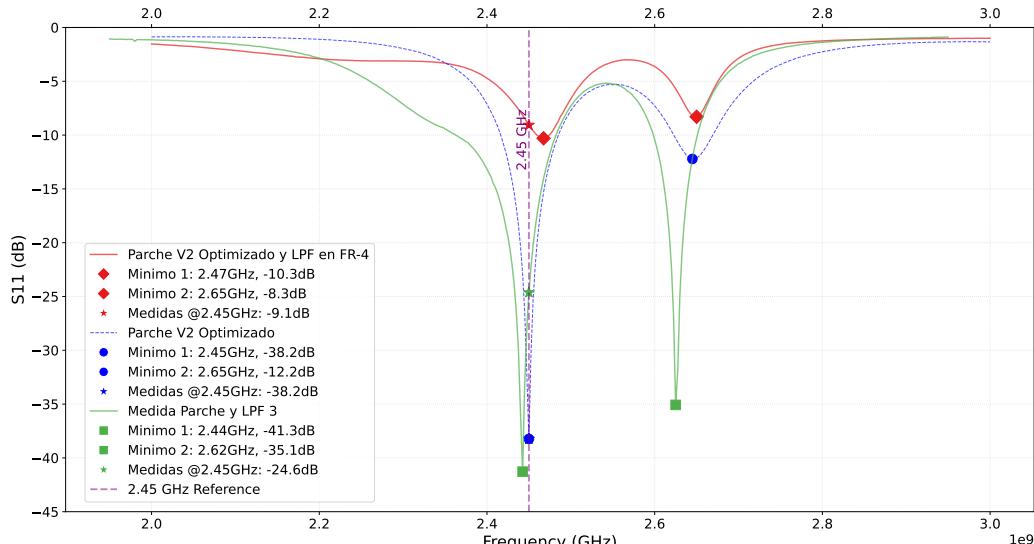
(a) Iteración en $db/mag.$



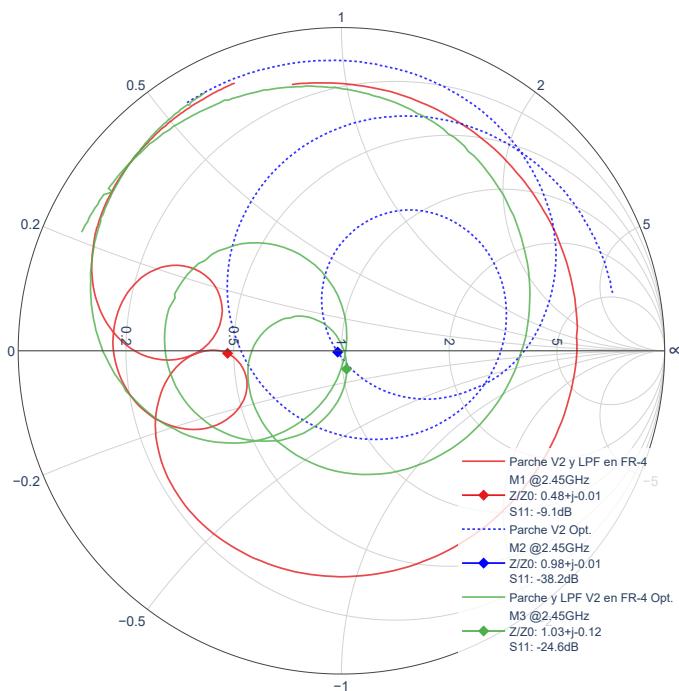
(b) Iteración en diagrama de *Smith*.

Figura 4.18: Optimización de la antena de parche y filtro con cinta de cobre para Versión 2.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos



(a) Medidas en $db/mag.$



(b) Medidas en diagrama de *Smith*.

Figura 4.19: Antena de parche versión 2 optimizada, parche versión 2 con filtro fabricada en FR-4 y su optimización.

4.5. Antena de Parche, Tercera Versión

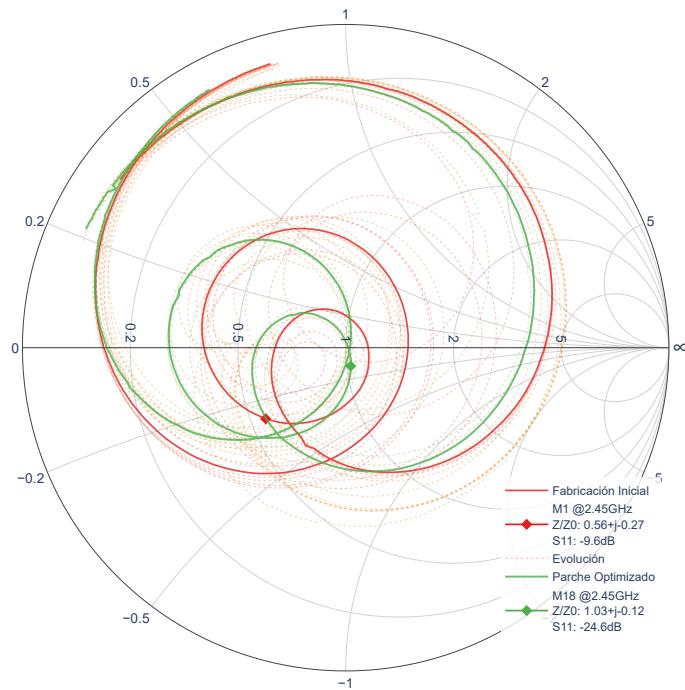
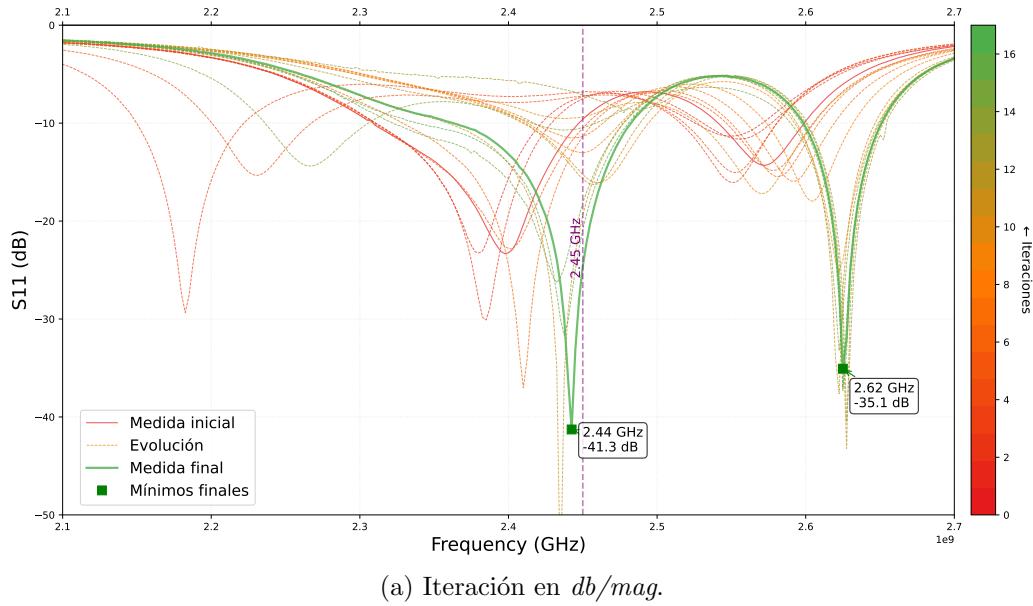


Figura 4.20: Optimización de la antena de parche y filtro en *FR-4* para Versión 2.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos



Figura 4.21: Antena de parche fabricada, versión 3.

4.6. Resultados Finales y Comparación con Diseño de Referencia.

En esta sección se define una versión definitiva, y se realiza su caracterización. Para esto, se tiene en cuenta que la versión que tiene mejor adaptación de impedancias a la referencia de 50Ω es la versión 2 optimizada para el parche, y la versión 2 optimizada en *FR-4* para el parche y filtro pasa bajos.

La versión 3 muestra que el intento de reproducción directa de las dimensiones optimizadas en *FR-4* sin optimizar nuevamente no tiene los mismos resultados. En la optimización de la versión 2 se vio que cambios de $0,02 \text{ mm}$ en sus dimensiones pueden afectar en alrededor de 6 dB de S_{11} en la frecuencia de interés. Las diferencias entre lo fabricado y lo obtenido pueden justificar estos resultados.

Pueden verse la fabricación de las antenas seleccionadas en Fig. 4.23.

4.6.1. Dimensiones

Las dimensiones de la versión final elegida muestran diferencias con la antena de referencia, puede verse en Tabla 4.6.

Se puede notar que las dimensiones de la antena de parche y la antena de parche con filtro finales difieren entre sí, mientras que en la publicación de referencia, el

4.6. Resultados Finales y Comparación con Diseño de Referencia.

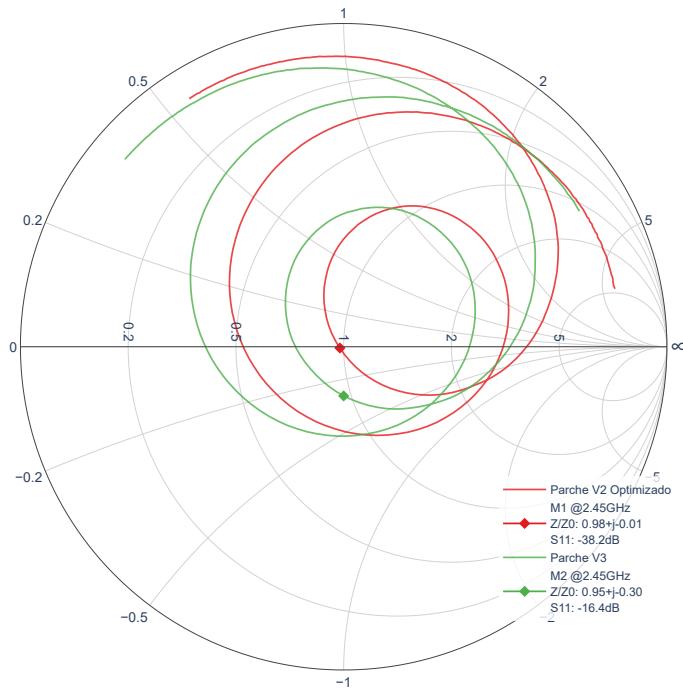
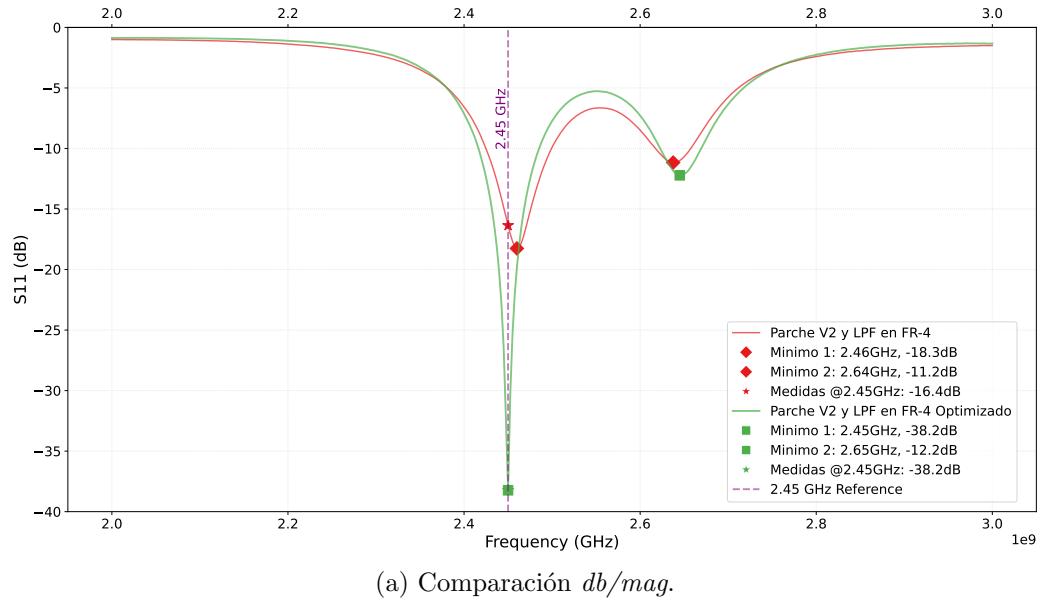
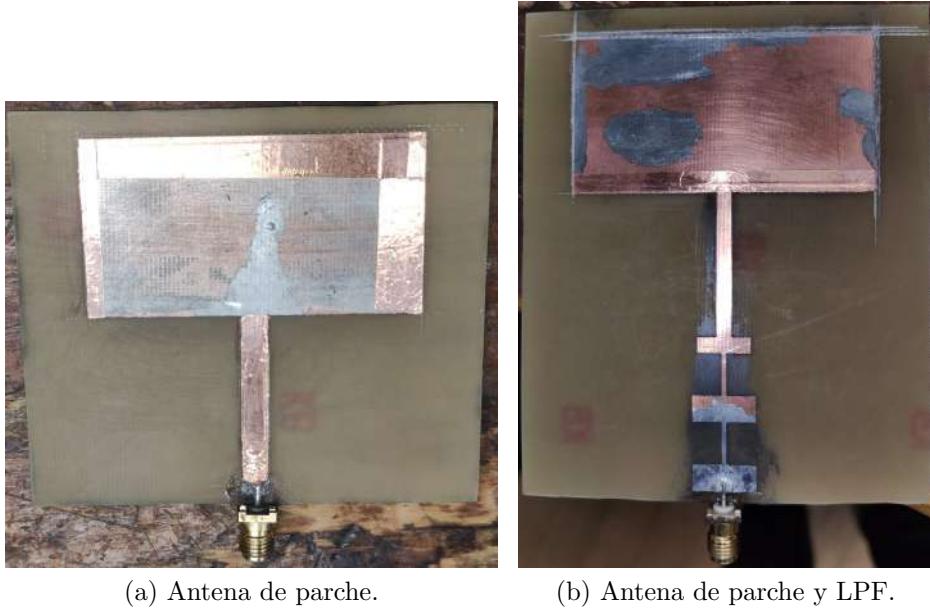


Figura 4.22: Antena de parche optimizada en versión 2 y su fabricación en *FR-4*, versión 3.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos



(a) Antena de parche.

(b) Antena de parche y LPF.

Figura 4.23: Fabricación de antena versión 2 optimizada.

Tabla 4.6: Dimensiones parche de referencia y finales.

Antena	L (mm)	W (mm)	Lf (mm)	Wf (mm)	WI (mm)	Wr (mm)	Lup (mm)
Referencia	28.00	53.00	30.00	4.00	11.30	11.30	5.50
Versión Final	29.20	55.32	29.30	4.35	10.96	10.50	4.20
Versión Final con LPF	30.00	58.10	27.60	2.84	7.38	9.00	5.00

parche mantiene las dimensiones para ambas antenas. Esto es esperable ya que así como el parche de referencia no tiene buena adaptación debido a diferencias en el material usado y simulado, el *Filtro Pasa Bajos* tampoco la tendrá. El enfoque de este trabajo es realizar modificaciones en la antena para que el sistema completo tenga una buena adaptación de impedancias, sin modificar el LPF.

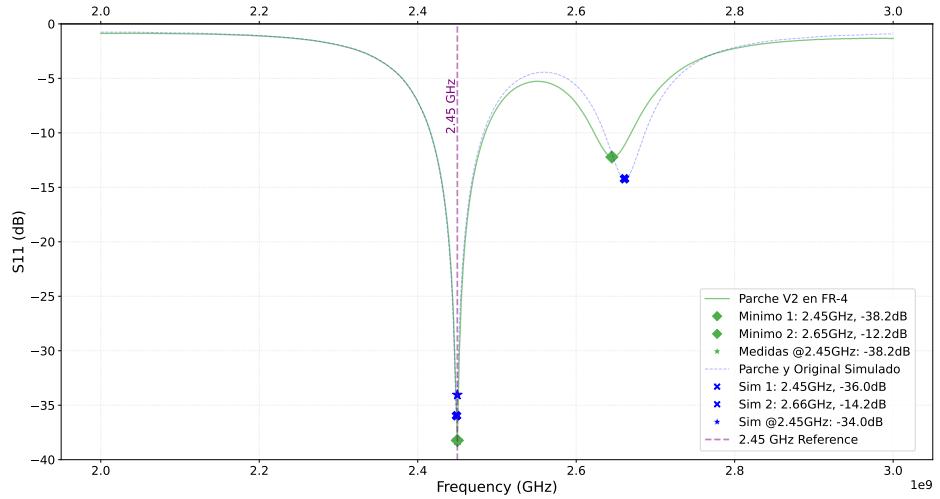
4.6.2. Adaptación de Impedancias

La optimización de los parches se detuvo cuando se encontró un buen valor de S_{11} , y no cuando se igualó el comportamiento de la antena fabricada con la antena de referencia. Esto genera algunas diferencias.

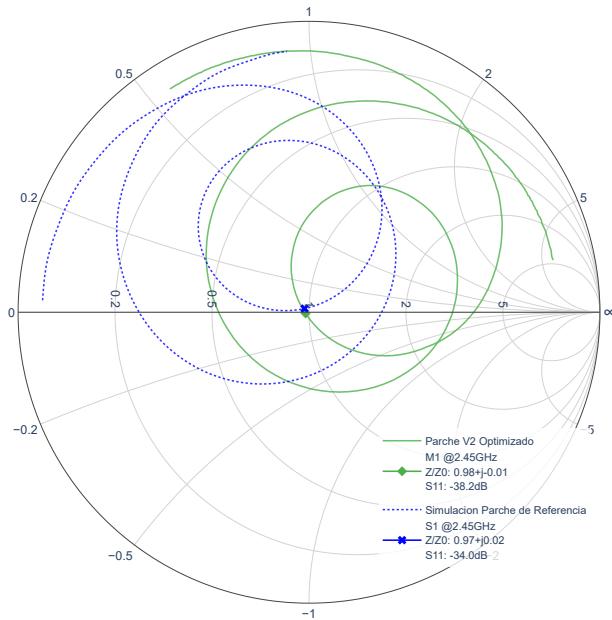
Antena de Parche

Puede verse en Fig. 4.24a que ambos trabajos comparten un mínimo más pronunciado de S_{11} en 2.45 GHz , con la versión final 2.2 dB por debajo que el diseño referenciado. Puede verse en el diagrama de *Smith* Fig. 4.24b que el comportamiento en frecuencia de la impedancia de la antena final, aunque presenta una 'forma' similar y una magnitud similar, no es igual a la de referencia. Comparten un mínimo en la misma frecuencia ya que ambos trabajos tenían el objetivo de

4.6. Resultados Finales y Comparación con Diseño de Referencia.



(a) Comparación $db/mag.$



(b) Comparación en diagrama de *Smith*.

Figura 4.24: S_{11} de antena de parche final y antena de parche original.

tenerlo, pero la optimización de este trabajo no tiene intención de acercarse al comportamiento de la antena de la referencia, sino un buen comportamiento en la frecuencia de interés.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

Antena de Parche y *LPF*

El resultado de la antena de parche con filtro final presenta una menor adaptación de impedancias en $2,45\text{ GHz}$, teniendo la antena de referencia $12,6\text{ dB}$ menos en S_{11} .

Considerando como *Ancho de Banda* a las frecuencias donde $S_{11} < -10\text{ dB}$, se tiene que la antena fabricada presenta un *Ancho de Banda* de $117,5\text{MHz}(2,37 - 2,48\text{GHz})$, mientras que el diseño de referencia un *Ancho de Banda* de $74,0\text{MHz}(2,41 - 2,49\text{GHz})$.

Los canales más usados en *Wi-Fi 2.45 GHz* son el 1 de 2402 MHz a 2432 MHz , 6 de 2417 MHz a 2447 MHz , y 11 de 2442 MHz a 2472 MHz .

Como se ve en Fig. 4.26, la antena con filtro final tiene una mejor adaptación en los *canales 1 y 2*, mientras que, aunque es cubierto por ambas, la antena de referencia cubre mejor el *canal 11*.

4.6.3. Ganancia

Se mide la ganancia de la antena como se describe en Subsección 3.3.2.

Cálculo para Antena de Parche

Se toma la adaptación obtenida de esta antena para obtener la pérdida por *VSWR*. $S_{11_{patch}} = -38,2\text{ dB} \Rightarrow |\Gamma_{LA_{Rx}}| = 10^{-38,2/20} \approx 0,012$. Luego, $\Gamma_{antenna\ medida} = 0,012$. Reemplazando,

$$\begin{aligned} G_{Rx} &= P_{Rx} - P_{Tx} - G_{Tx} - 20 \log \left(\frac{\lambda}{4\pi d} \right) - \text{Pérdidas} \\ &= P_{Rx} - 7\text{ dB} - 6\text{ dBi} + 49,77\text{ dB} + 4,46\text{ dB} \\ &= P_{Rx} + 41,23\text{ dB} \end{aligned} \tag{4.1}$$

Puede verse el *Patrón de Radiación* en Fig. 4.27, obteniendo un máximo de $5,23\text{ dBi}$ en la dirección perpendicular a la antena. Esto difiere en $2,04\text{ dBi}$ y 14 en el plano *H* con la antena de parche de referencia.

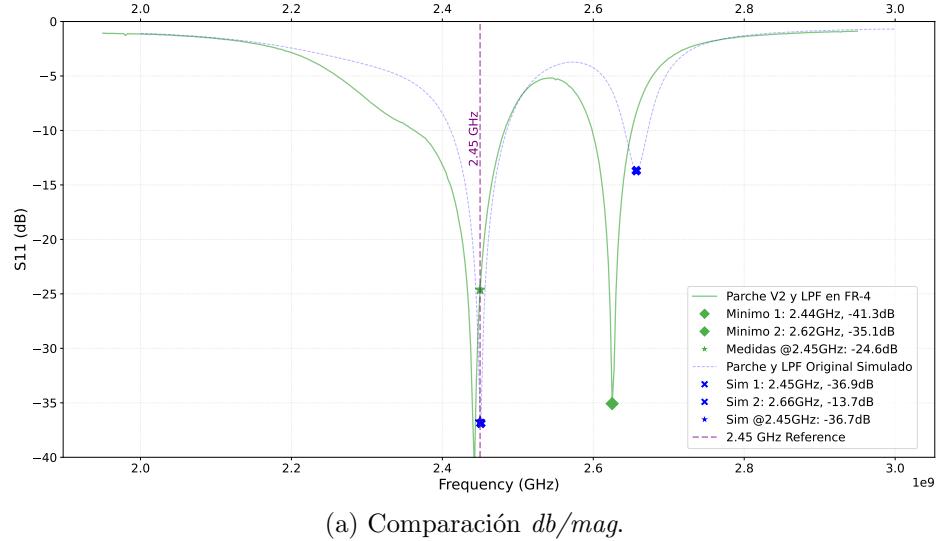
Antena de Parche con LPF

Para $S_{11_{patchLPF}} = -24,6\text{ dB} (|\Gamma| = 0,058)$, se tiene:

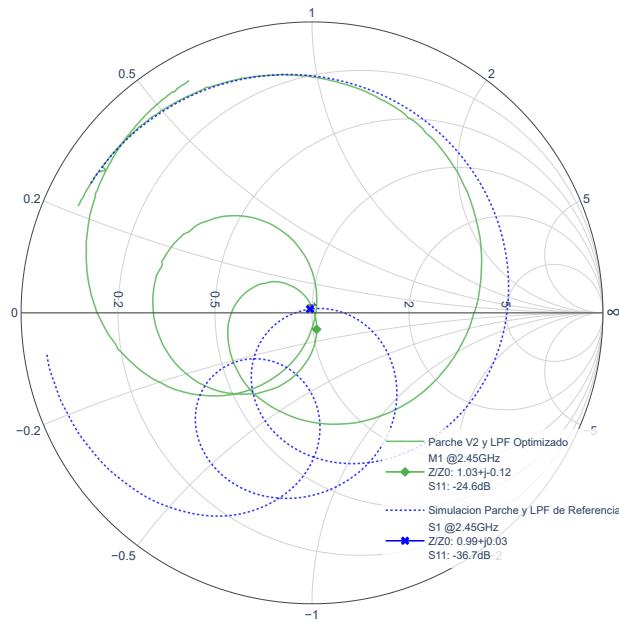
$$10 \log(1 - 0,058^2) \approx -0,015\text{ dB} \tag{4.2}$$

La corrección en la ganancia es despreciable ($< 0,1\text{ dB}$), por lo que se mantienen las cuentas de la antena de parche y se despeja la ganancia de las medidas obtenidas para esta antena. Puede verse el *Patrón de Radiación* en Fig. 4.28, obteniendo un máximo de $3,23\text{ dBi}$ en la dirección perpendicular a la antena. Esto difiere en

4.6. Resultados Finales y Comparación con Diseño de Referencia.



(a) Comparación $db/mag.$



(b) Comparación en diagrama de *Smith*.

Figura 4.25: S_{11} de antena de parche con *LPF* final y antena de parche con *LPF* original.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos

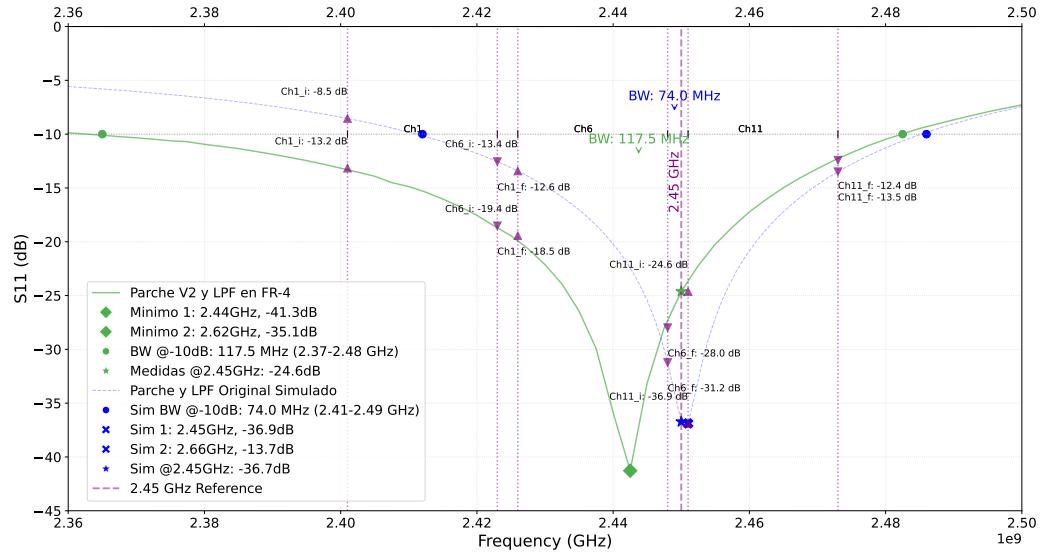
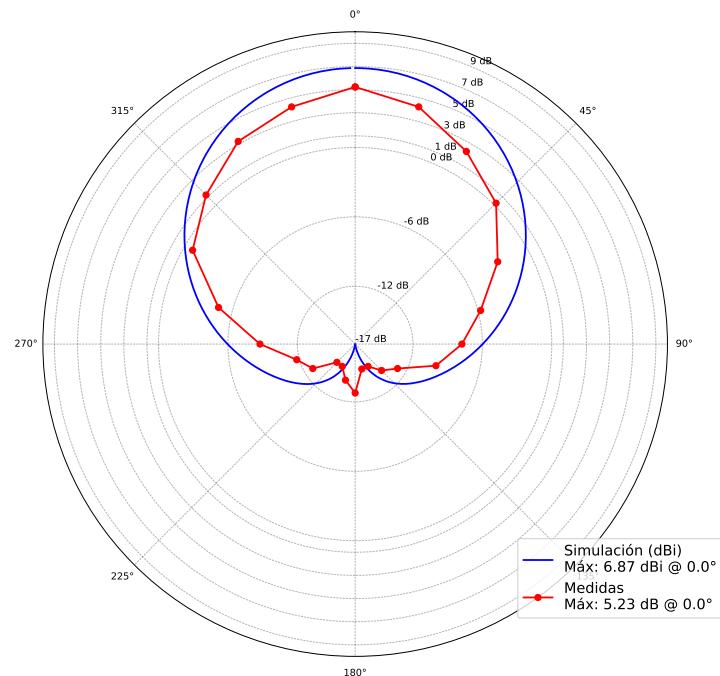


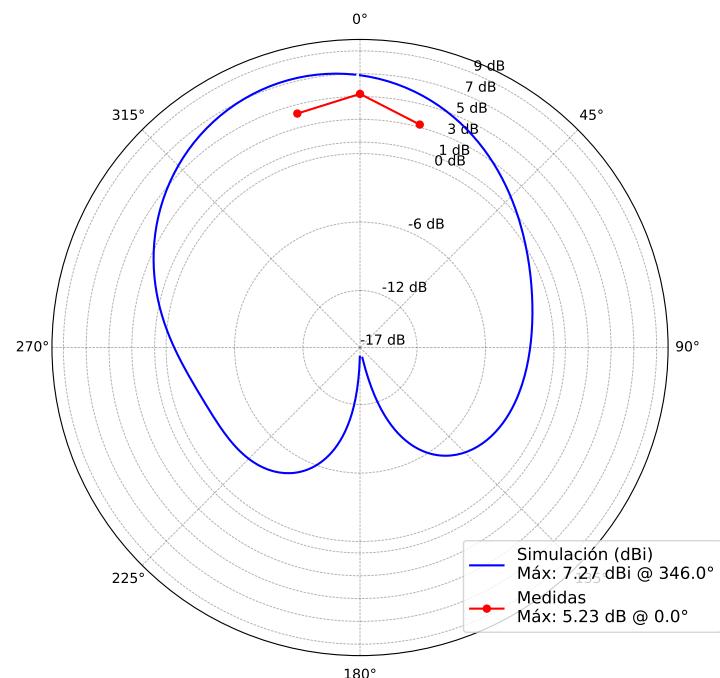
Figura 4.26: S_{11} en el rango de frecuencias de Wi-Fi 2.45 GHz.

4,11 dB_i y 14 en el plano H con la antena de parche de referencia, ya que este máximo se mantiene para 345 en el plano H . Cabe aclarar que el ángulo donde la simulación presenta el máximo no se pudo medir.

4.6. Resultados Finales y Comparación con Diseño de Referencia.



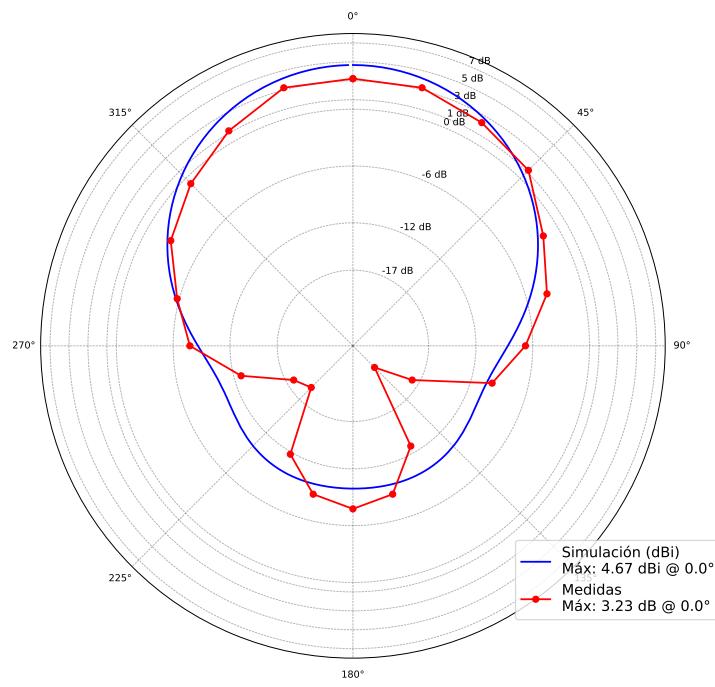
(a) Plano *E*.



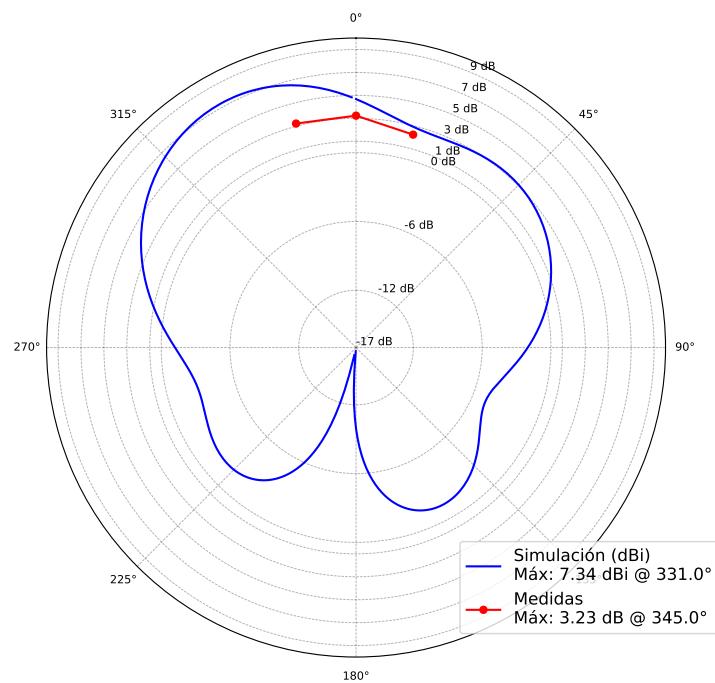
(b) Plano *H*.

Figura 4.27: Patrón de radiación de antena de parche de referencia simulada, y antena de parche final medida.

Capítulo 4. Antena de Parche y Filtro Pasa Bajos



(a) Plano *E*.



(b) Plano *H*.

Figura 4.28: Patrón de radiación de antena de parche con filtro de referencia simulada, y antena de parche con filtro final medida.

Capítulo 5

Electrónica

5.1. Descripción General

La electrónica que acompaña la antena y el filtro está compuesta por un rectificador y un DC-DC booster. La utilidad principal de esto es poder transformar la señal filtrada en algo capaz de alimentar un nodo IoT o recargar una batería o capacitor.

El rectificador fue ya pre diseñado por Contreras en [13] y [14] mientras que la electrónica formó parte del desafío principal del proyecto al ser diseñada sin más referencia que los circuitos de ejemplo de la datasheet del fabricante. En un principio, se comenzó utilizando el integrado LTC3105 como booster, pero luego, debido a las dificultades surgidas, se consideró la utilización del integrado LTC3108.

En las siguientes secciones se detallarán los procesos de diseño, fabricación y tests realizados a lo largo del proyecto.

5.2. Proceso de Diseño

5.2.1. Proceso de Diseño Rectificador

Diseño de Referencia

La estructura del rectificador, como ya fue mencionado, fue diseñada anteriormente; esta consiste en un rectificador con estructura de doblador de tensión (Fig. 5.1) utilizando diodos Schottky HSMS-2820, con una línea de transmisión implementada como transformador de un cuarto de longitud de onda, de forma que se pueda adaptar la impedancia de entrada para hacer el apareo de impedancia con el filtro de la antena de parche.

El porqué de la utilización de esta configuración fue detalladamente explicado en el trabajo de Andry Contreras en [13]. Pero, de forma resumida, se cumple que la

Capítulo 5. Electrónica

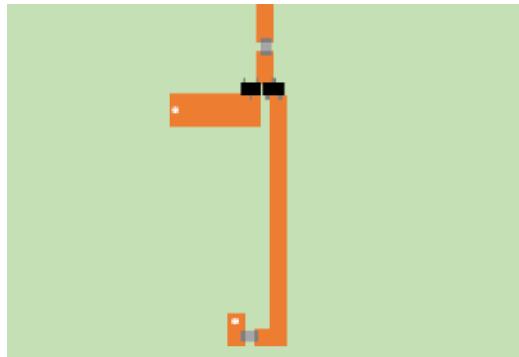


Figura 5.1: Rectificador con configuración de doblador de tensión [13].

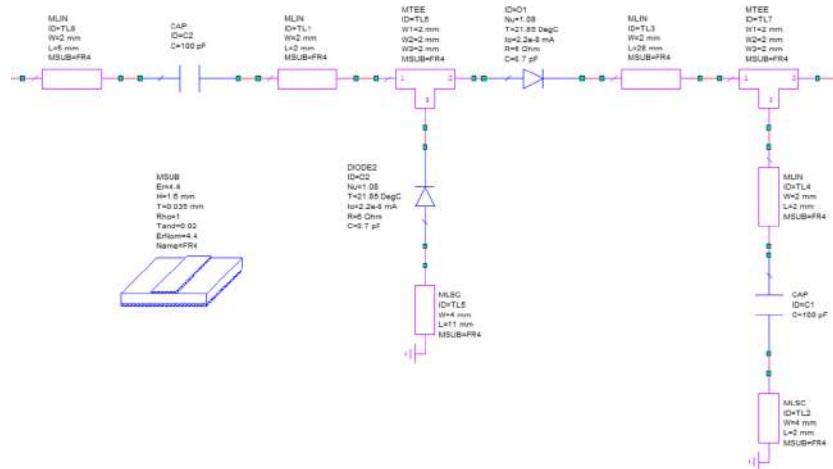


Figura 5.2: Dimensiones del rectificador.

eficiencia de utilizar un rectificador doblador de tensión es superior con respecto al caso de un rectificador de un único diodo para potencias de entrada mayores a 10 dBm y, dado que fue la configuración elegida por Contreras como la mejor, se utilizó a lo largo del proyecto.

En lo referente a las dimensiones de construcción, se siguieron las dimensiones diseñadas por Contreras, las cuales se pueden visualizar en la Fig. 5.2.

Primera Versión

A lo largo del proyecto se utilizaron 2 versiones que fueron integradas en las PCBs que contenían el DC-DC booster, en la Fig. 5.3 se puede observar el primer diseño, este fue utilizado en la primera versión de PCB fabricada, el diseño mantiene las dimensiones descritas en Fig. 5.2 pero presenta un error en la orientación de la pista de la zona de entrada que incluye los diodos, se ve claramente esta diferencia al compararla con la Fig. 5.1 en donde se tiene rectificador diseñado por Contreras. Se hace mención de esta versión debido a que se encuentra presente en la primera

5.2. Proceso de Diseño

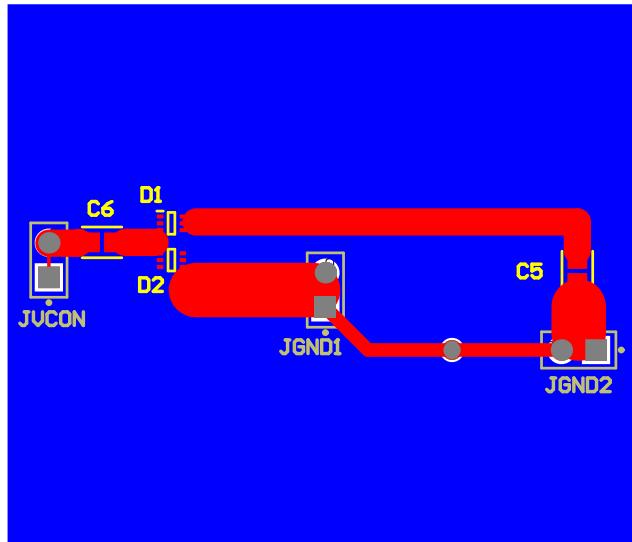


Figura 5.3: Primera versión de rectificador diseñado.

versión de la electrónica que utiliza el integrado LTC3105, aunque en versiones posteriores se encuentra corregida.

Segunda Versión

Luego de notado el error del diseño anterior, se rediseñó el rectificador corroborando que la dirección de las pistas se correspondiera a lo que se observa en la Fig. 5.1. Esta versión luego fue utilizada en el resto de PCBs fabricados; el nuevo diseño se puede visualizar en la Fig. 5.4.

5.2.2. Proceso de Diseño DC-DC Booster LTC3105

Diseño de Referencia

Como se mencionó anteriormente, junto con el rectificador se utilizará un DC-DC booster; en esta sección se trabajará en las versiones que implican el uso del integrado LTC3105. La configuración a utilizar se puede visualizar en la Fig. 5.5, dicha configuración es elegida debido a consultas realizadas por el equipo directamente a Andry Contreras, dado que en las publicaciones analizadas no se hace referencia a ningún esquemático en particular.

El porqué se decidió utilizar este integrado como opción principal viene dado por las investigaciones realizadas por Contreras en [14] en donde se realizó un análisis de múltiples integrados inductivos para determinar cuál era más efectivo para este tipo de aplicaciones, llegando a la conclusión de que el integrado LTC3105 era el que mejor potencial de funcionamiento presentaba al requerir una potencia en la entrada de la rectena mínima para funcionar de 2 dBm.

Capítulo 5. Electrónica

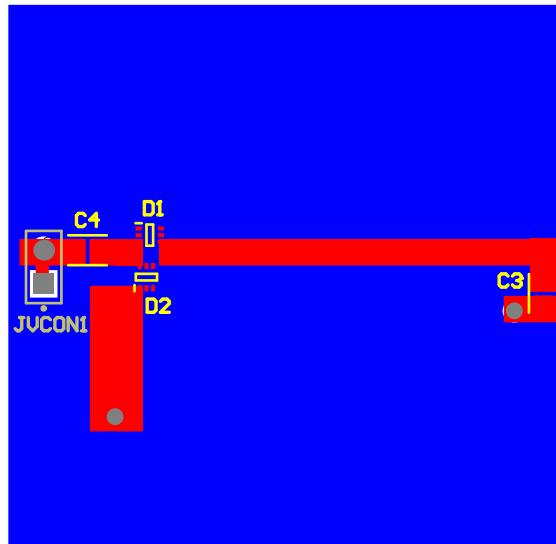


Figura 5.4: Segunda versión de rectificador diseñado.

Otro dato a considerar es que entre el rectificador y el DC-DC booster se evaluará el efecto de colocar un supercapacitor de $2,5\text{ F}$; este fue utilizado por Contreras en su diseño, por lo que se evaluará su efecto en la realidad.

Una consideración no menor a tener en cuenta es el hecho de que en las publicaciones mencionadas anteriormente, Contreras no realizó simulaciones del circuito del DC-DC booster, simplemente consideró la eficiencia y tensión mínima de encendido para su análisis. Esto cobra mayor importancia al no tenerse en cuenta posibles efectos derivados de las no idealidades de los componentes que únicamente son detectadas en las simulaciones o en la fabricación.

Diseño Utilizado en Este Proyecto

En lo referente a los diseños realizados, se realizaron un total de tres versiones, cada una buscaba mejorar algún aspecto no considerado en versiones anteriores, mejorando a su vez la prolijidad con la que se distribuyen los componentes y puntos de test. Cada nueva versión surge de las dificultades encontradas, ya sea en la fabricación, como en las medidas del circuito.

En las siguientes secciones y subsecciones se analizará cada diseño realizado con el fin de determinar cuáles fueron los aciertos y fallas detectados.

Primer Diseño Realizado

En la Fig. 5.6 se puede ver el primer diseño realizado, el cual incluye la primera versión del rectificador mencionada anteriormente.

5.2. Proceso de Diseño

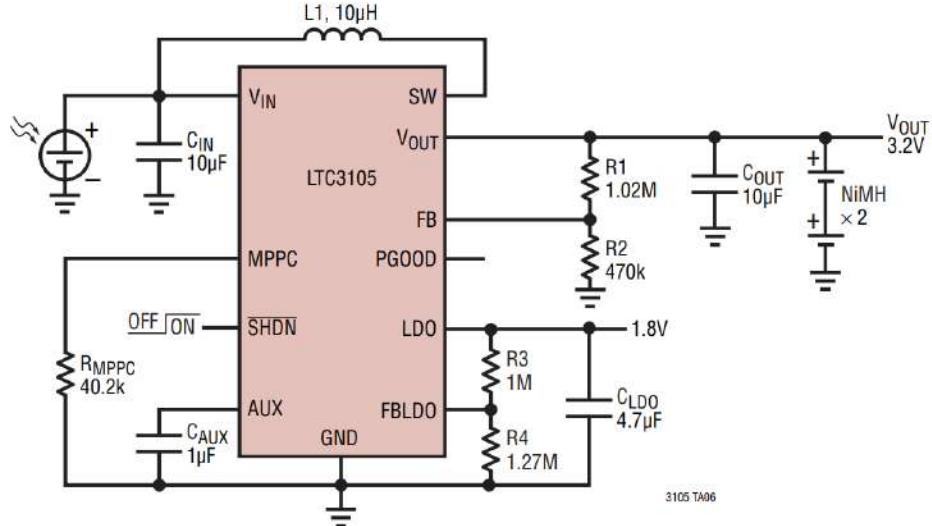


Figura 5.5: Configuración elegida para la utilización del integrado LTC3105 [18].

En lo referente a la distribución de las pistas y componentes, Contreras no dio ninguna indicación en particular sobre cómo deben colocarse, por lo tanto, para la colocación se siguió lo especificado en el esquemático de la datasheet de la Fig. 5.5. Por este hecho, esa zona, como se verá en el resto de diseños, es la que requiere más trabajo de diseño para asegurarse de que el comportamiento del integrado sea el adecuado.

Con respecto a los componentes utilizados en el diseño, se utilizaron componentes del tipo SMD con tamaños que variaban desde 2 mm hasta 1 mm . Para los diodos Schottky, se utilizaron diodos SOT-666, dado que presentan una capacitancia equivalente a los diodos utilizados en las simulaciones hechas por Contreras.

Otros detalles a considerar del diseño son las dimensiones y la distribución de la tierra a lo largo del circuito. Las dimensiones finales de la placa fueron de $107 \times 75,2\text{ mm}$ y para la distribución de tierra se utilizó un plano de tierra a lo largo de toda la superficie inferior de la placa.

Segundo Diseño Realizado

Este segundo diseño fue realizado luego de notar dificultades en la fabricación al utilizar el primer diseño, en la Fig. 5.7 se puede ver el nuevo diseño realizado. Los cambios generales respecto a la primera versión son los siguientes:

- Se corrigió la distribución de líneas de transmisión en el rectificador.
- Se decidió utilizar más vías en lugar de utilizar pistas, esto con el fin de evitar riesgos de cortocircuitos indeseados.

Capítulo 5. Electrónica

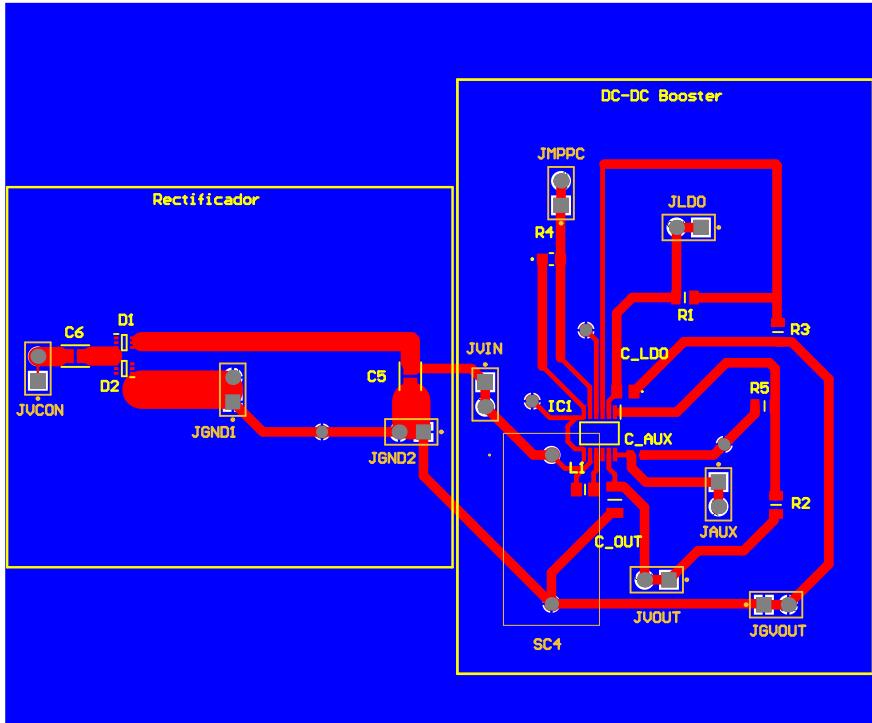


Figura 5.6: Primer diseño realizado con integrado LTC3105.

- La resistencia R4, que se observa en Fig. 5.6, se cambió por un potenciómetro, esto debido a que su valor afectaba más de lo esperado al desempeño del circuito por lo que se buscó tener un control más fino.
- Debido a la nueva distribución de los componentes se cambió el tamaño de la placa, pasando a ser ahora de $83,12 \times 74,15\text{ mm}$.
- La zona rectangular que se puede ver en la Fig. 5.7 corresponde a una placa independiente que es capaz de unirse o retirarse de la placa general, de forma de no tener que soldar y desoldar el integrado al hacer pruebas.

Estos cambios serán explicados con más profundidad en las secciones correspondientes a la fabricación y medición del primer diseño realizado.

Tercer Diseño Realizado

Este diseño fue realizado debido a varios problemas que se encontraron durante la fabricación y medida de las dos versiones anteriores; esta versión en particular fue realizada con el fin de ser fabricada en China, por lo tanto, fue necesario tener especial cuidado en el diseño, dado que el costo de errores era mayor que anteriormente. Los cambios principales realizados fueron los siguientes:

- Se acortaron las pistas lo más posible, tratando de que los componentes queden más pegados, intentando mitigar así efectos indeseados.

5.2. Proceso de Diseño

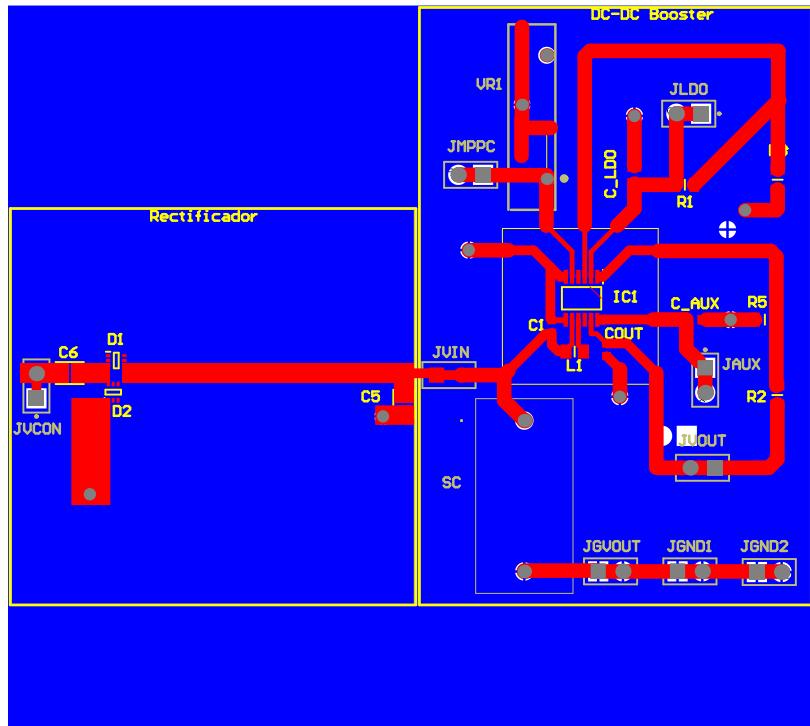


Figura 5.7: Segundo diseño realizado con integrado LTC3105.

- En lugar de utilizar un zócalo fabricado por el equipo del proyecto, se buscó utilizar zócalos comerciales, en particular se eligió un adaptador IPC0078.
- Se mejoró la prolijidad de colocación de pines a lo largo de la placa, de tal forma que simplifique la toma de medidas.
- Se colocaron pines en patas del integrado no consideradas anteriormente, en particular se colocaron pines para la pata SHDN y PGOOD.
- Se planea utilizar una inductancia de $22 \mu H$ en lugar de la inductancia de $10 \mu H$ colocada en las versiones anteriores, esto para intentar solucionar un problema de arranque detectado en las versiones anteriores. En paralelo, se considerará la utilización de una inductancia de $10 \mu H$ pero cuyo modelo sea el que se encuentra en la placa de desarrollo DC1587A, esto con el fin de verificar si era un problema del valor de la inductancia o del modelo de la misma.

Estos cambios serán explicados en las secciones correspondientes a las medidas y fabricación de la segunda versión.

Simulaciones Realizadas

En lo referente a las simulaciones del circuito, Contreras no realizó simulaciones considerando el comportamiento del DC-DC booster en conjunto con el rectifica-

Capítulo 5. Electrónica

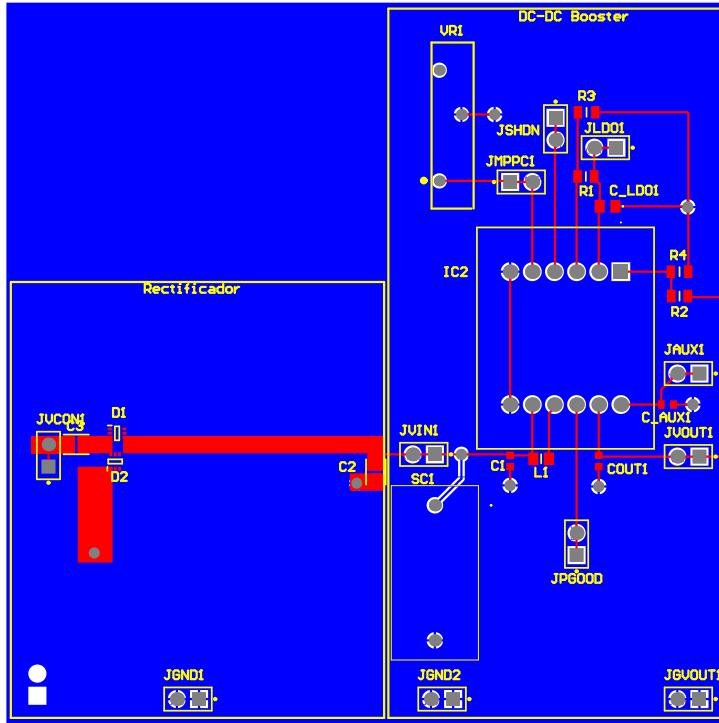


Figura 5.8: Tercer diseño realizado con integrado LTC3105.

dor y la zona dedicada a la antena y el filtro; lo que sí hizo fue tomar en cuenta la eficiencia y ganancia del DC-DC booster y realizar simulaciones de la rectena completa. Tomar esto en cuenta es importante debido a que existen efectos que no fueron considerados a la hora de la elección del integrado.

En la Fig. 5.9 se pueden observar las curvas de tensión y corriente que se esperan durante el proceso de encendido, se puede ver que V_{AUX} tiene un papel importante en el proceso de encendido, esto va a ser relevante cuando se analicen los resultados obtenidos con el primer diseño.

Otro parámetro de vital importancia es el pin MPPC que se puede ver en la Fig. 5.5, este regula la tensión óptima en la entrada del integrado ajustando la corriente que pasa por la inductancia. La tensión de referencia se obtiene al realizar la cuenta $V_{MPPC} = R_{MPPC} \times 10 \mu A$, si la tensión de entrada es mayor a V_{MPPC} se aumenta la corriente para que la tensión baje, mientras que si la tensión de entrada es menor a V_{MPPC} se disminuye la corriente para que la tensión aumente. Esto es crucial para asegurarse de que la tensión de encendido mínima sea 250 mV como se especifica en la datasheet.

Para el primer diseño fabricado no se realizaron las simulaciones de forma previa, simplemente se utilizaron los valores de componente del esquemático de la Fig. 5.5 para la fabricación, al pensarse que esto ya había sido considerado en las simula-

5.2. Proceso de Diseño

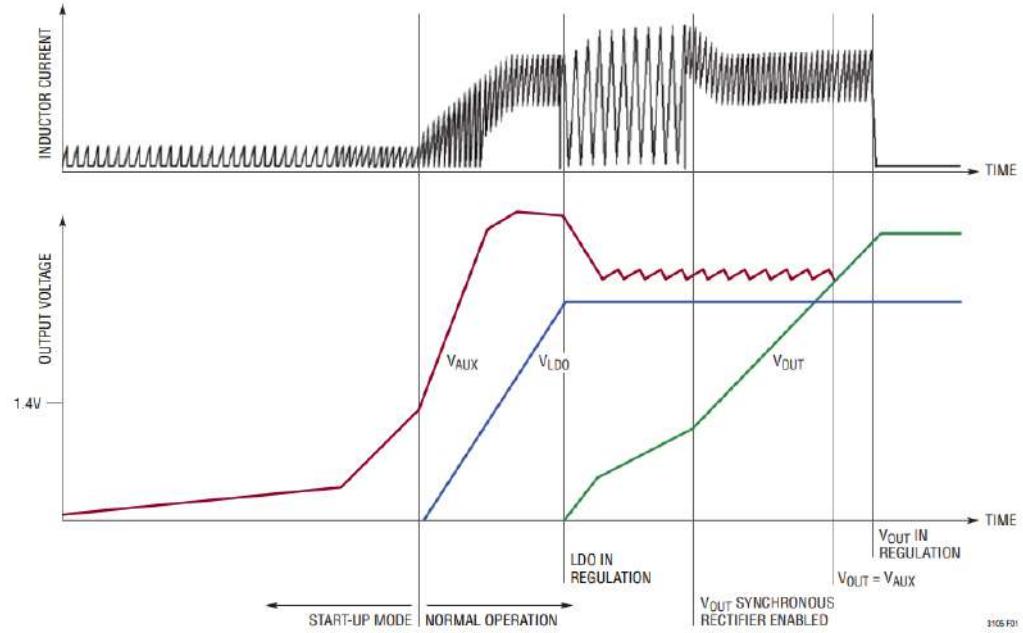


Figura 5.9: Curvas del proceso de encendido del DC-DC booster LTC3105 [18].

ciones de Contreras. Esto resultó en que durante las mediciones sevieran efectos no previstos.

Al realizar las simulaciones se notó un detalle que no estaba considerado antes, con la configuración del primer diseño no es posible que el DC-DC booster encienda con una tensión de entrada de 250 mV como se puede observar en la Fig. 5.10, en donde, si bien al comienzo las curvas se parecen a lo que se observa en la Fig. 5.9, el valor de V_{AUX} no alcanza 1,4 V, por lo tanto no comienza el proceso de encendido.

Sin embargo, si se ajusta el valor de la resistencia R_{MPPC} , sí es posible que se comience el proceso de encendido, en la Fig. 5.11 se puede ver cómo al cambiar el valor de la resistencia a 20 kΩ se consigue el encendido esperado con una curva que se asemeja a la vista en la Fig. 5.9.

En lo referente a los cambios realizados en la tercera versión del diseño, la utilización de la inductancia de entrada de 22 μH fue elegida luego de investigar en foros vinculados a la utilización de este integrado y observar que en algunos casos las personas obtuvieron mejores resultados con inductancias de este valor. En la Fig. 5.12 se puede ver que en las simulaciones no presenta una gran diferencia respecto a la Fig. 5.11, la diferencia principal se encuentra en el tiempo que se da el pico de corriente luego de la regulación; debido a que en la práctica no se llegó a ningún resultado con este integrado, no se pudo comprobar si efectivamente se generaba una ventaja real utilizando esta inductancia o no.

Capítulo 5. Electrónica

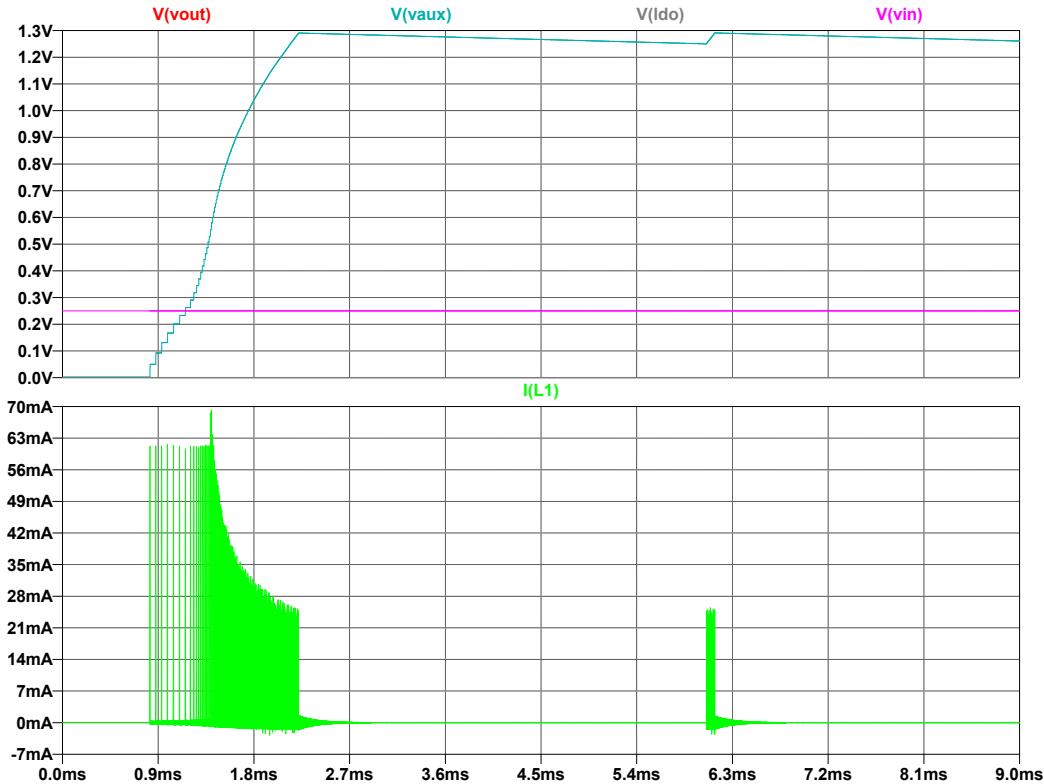


Figura 5.10: Gráfica de encendido para LTC3105 poniendo $R_{MPPC} = 40,2 \text{ k}\Omega$.

5.2.3. Proceso de Diseño DC-DC Booster LTC3108

Justificación de su Utilización

Durante el transcurso del proyecto se estuvo considerando la posibilidad de utilizar el integrado LTC3108 como DC-DC booster; este integrado no fue considerado por Contreras en las publicaciones de referencia, pero parecía ser un buen candidato por contar con una tensión mínima de encendido de 20 mV en lugar de los 250 mV del LTC3105 y, a su vez, presentaba un diseño más simple y con mayor cantidad de recursos publicados sobre diseños hechos con este integrado. En particular, se consideró por haberse utilizado en otro proyecto de grado en la facultad [8], el cual logró buenos resultados con su utilización y, además, dejó a disposición la placa de desarrollo del integrado en el IIE.

Finalmente se comenzó a desarrollar diseños con este integrado al tener varios problemas para hacer funcionar la segunda versión del circuito que utilizaba el integrado LTC3105. En las subsecciones siguientes se detallarán los diseños realizados.

5.2. Proceso de Diseño

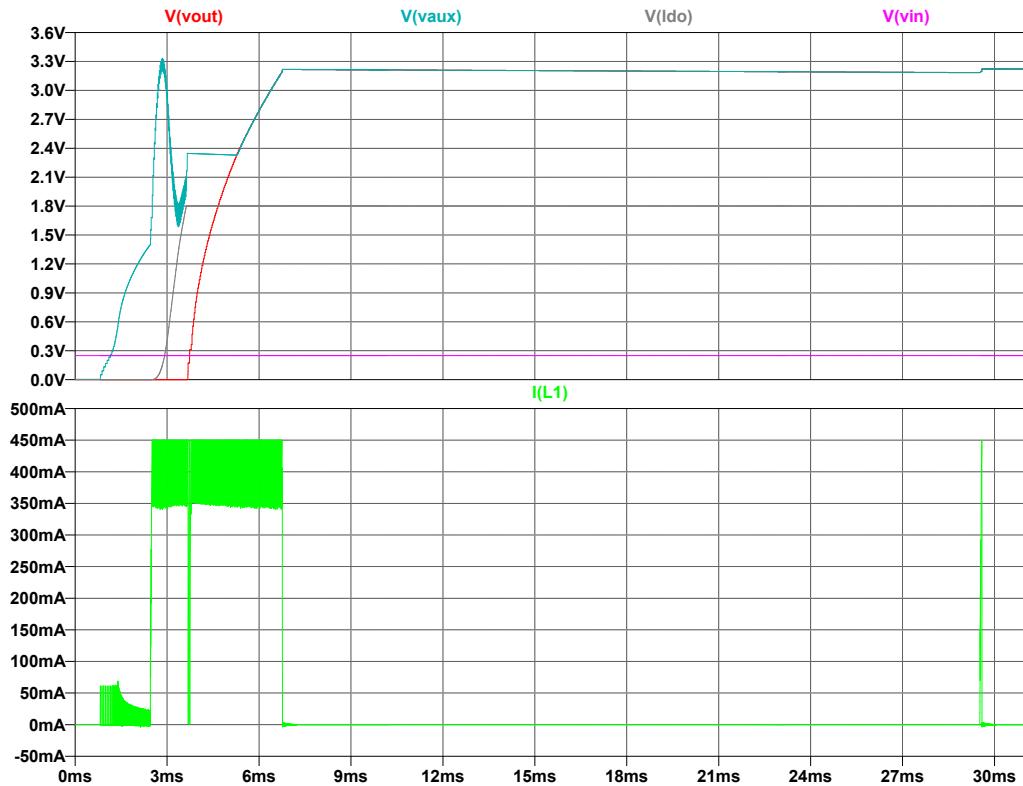


Figura 5.11: Gráfica de encendido para LTC3105 poniendo $R_{MPPC} = 20 \text{ k}\Omega$.

Primera Versión

La primera versión diseñada se basó en el esquemático de la Fig. 5.13 en donde se cambió el capacitor C_{Store} por un supercapacitor de 330 mF y se agregó un supercapacitor de $2,5 \text{ F}$ a la entrada, al igual que para los diseños del integrado LTC3105.

La configuración diseñada se puede visualizar en la Fig. 5.14 , en donde se puede observar que el diseño ganó prolijidad respecto a los primeros diseños realizados para el integrado LTC3105 y, a su vez, se obtuvo una disminución del tamaño total de la placa al pasar a ser de $43,44 \times 114,17 \text{ mm}$. Esto fue posible debido a la simplicidad del circuito y al menor número de componentes que presenta.

Este integrado presenta la particularidad de que la tensión a la salida es manejada por pines VS1 y VS2 que se observan en la Fig. 5.13, las configuraciones posibles se presentan en la Tabla 5.1, en el caso de este proyecto interesa que la tensión de salida sea de $3,3 \text{ V}$, por lo que se configura que VS2=GND y VS1=VAUX.

Capítulo 5. Electrónica

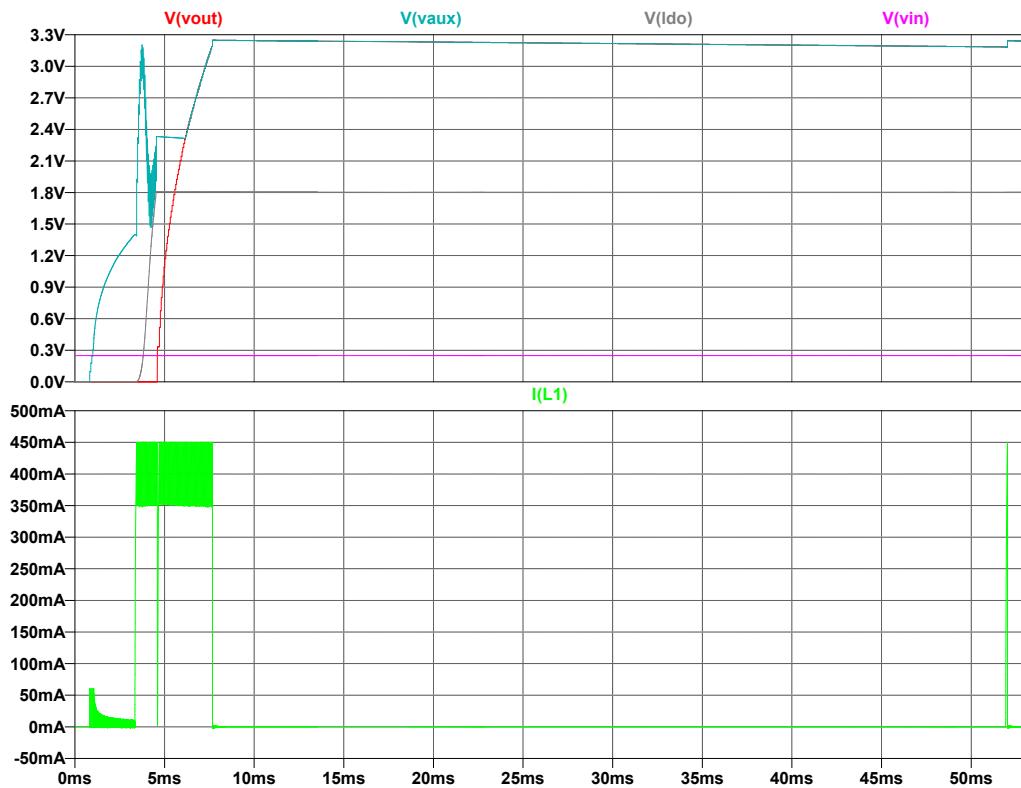


Figura 5.12: Gráfica de encendido para LTC3105 poniendo $R_{MPPC} = 20 \text{ k}\Omega$ y $L1 = 22 \mu\text{H}$.

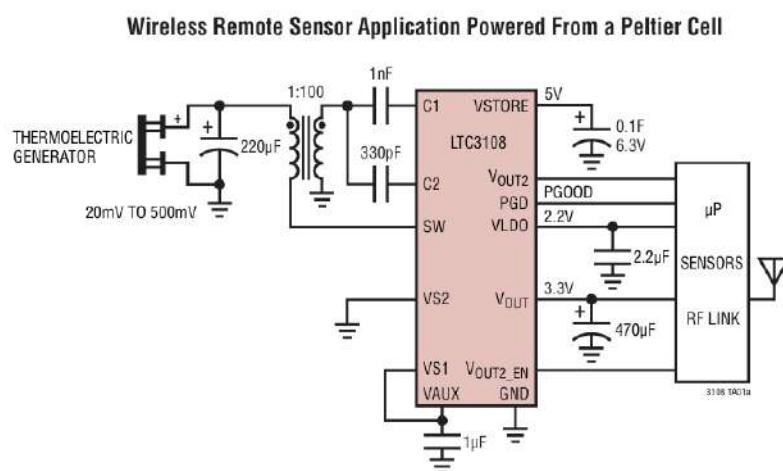


Figura 5.13: Configuración elegida para la utilización del integrado LTC3108 [29].

5.2. Proceso de Diseño

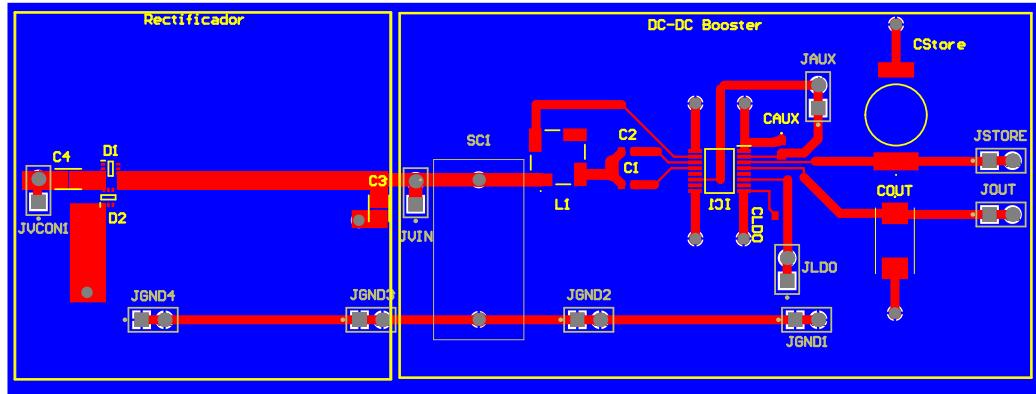


Figura 5.14: Primer diseño realizado con integrado LTC3108.

Tabla 5.1: Configuración de tensión de salida para LTC3108 [29].

V_{S2}	V_{S1}	V_{OUT}
GND	GND	2,35 V
GND	VAUX	3,3 V
VAUX	GND	4,1 V
VAUX	VAUX	5 V

Segunda Versión

Luego de realizar las medidas de la versión anterior se pudo ver que no lograba funcionar como era esperado; esto se pensó que se debía a algunos fallos presentes en el diseño. A su vez, debido a que se logró obtener la placa de desarrollo DC1582B-A y se verificó su correcto funcionamiento en las pruebas realizadas, se decidió imitar lo más posible su distribución de componentes. Este diseño, al igual que el último del integrado LTC3105, fue enviado a China para su fabricación e incluyó un adaptador para facilitar los tests; en este caso, se trató del adaptador PA0182. Se puede observar el diseño realizado en la Fig. 5.15.

En resumen, los cambios realizados en esta versión fueron los siguientes:

- El integrado se conecta mediante un adaptador PA0182.
- Se acercó los componentes lo más posible al integrado, de forma que se evite posibles problemas debidos a las resistencias de las pistas.
- Se agregó una resistencia de descarga en paralelo con C2, esto se encontraba presente en la placa de desarrollo y se decidió colocar para comprobar si ayudaba al comportamiento del circuito.
- Se aprovechó la posibilidad de utilizar la capa inferior para facilitar la distribución de pistas.

Capítulo 5. Electrónica

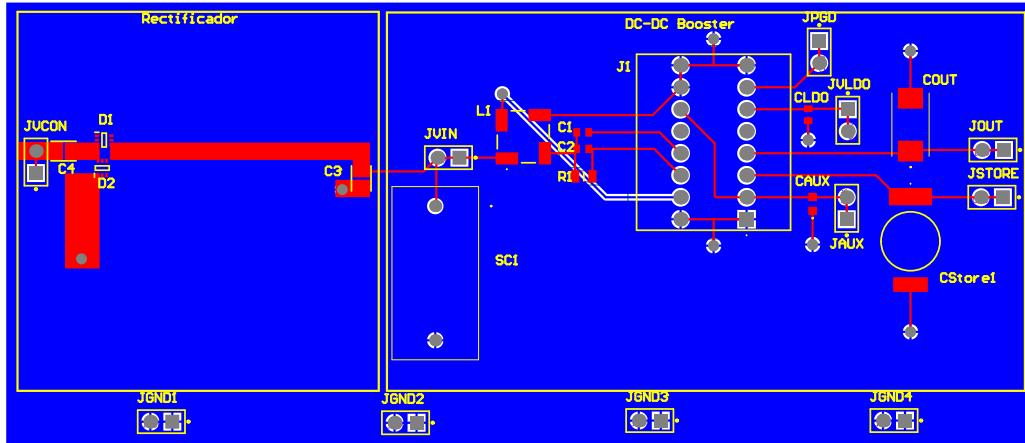


Figura 5.15: Segundo diseño realizado con integrado LTC3108.

Tercera Versión

Al notar que la versión anterior se mantenía sin funcionar correctamente, se decidió hacer una última versión que fuera lo más exacta posible a la placa de desarrollo; en este caso, se diseñó considerando que los componentes sean del mismo modelo, o modelo equivalente, que los utilizados en la placa de desarrollo. Esto generó cambios en la distribución de pistas de la entrada, al darse el caso de que el modelo del transformador tiene la disposición de sus bobinas en un orden distinto al que presentaba el modelo utilizado previamente, lo que imposibilitó el uso de dicho transformador en la segunda versión para determinar si era ese modelo en particular el que limitaba el funcionamiento anteriormente.

En la Fig. 5.16 y Fig. 5.17 se logra visualizar los diseños realizados, se observa cómo la zona del DC-DC booster es notoriamente diferente a lo considerado en las versiones anteriores, esto fue principalmente para acercarse más al diseño a duplicar, se utiliza en mayor medida la capa inferior y se utiliza un plano de tierra en la capa superior. Algo que se puede notar es el plano que se encuentra separado del plano de tierra en la capa superior, este plano representa la pista de entrada, se utiliza dicho plano al encontrarse también en la placa de desarrollo y su función es la de reducir la resistencia generada por la pista en la entrada al menor valor posible.

Simulaciones Realizadas

La diferencia principal que se presenta en las simulaciones de este integrado respecto al caso del LTC3105 es la velocidad en la que se estabiliza el circuito. En el caso del LTC3108, debido a que funciona con tensiones de entrada más bajas, al alimentarse con valores cercanos al mínimo de funcionamiento, se observa una demora de varios segundos, mientras que en el caso del LTC3105 se llegaba al valor de salida deseado en el orden de los milisegundos. Esta diferencia de tiempos se

5.2. Proceso de Diseño

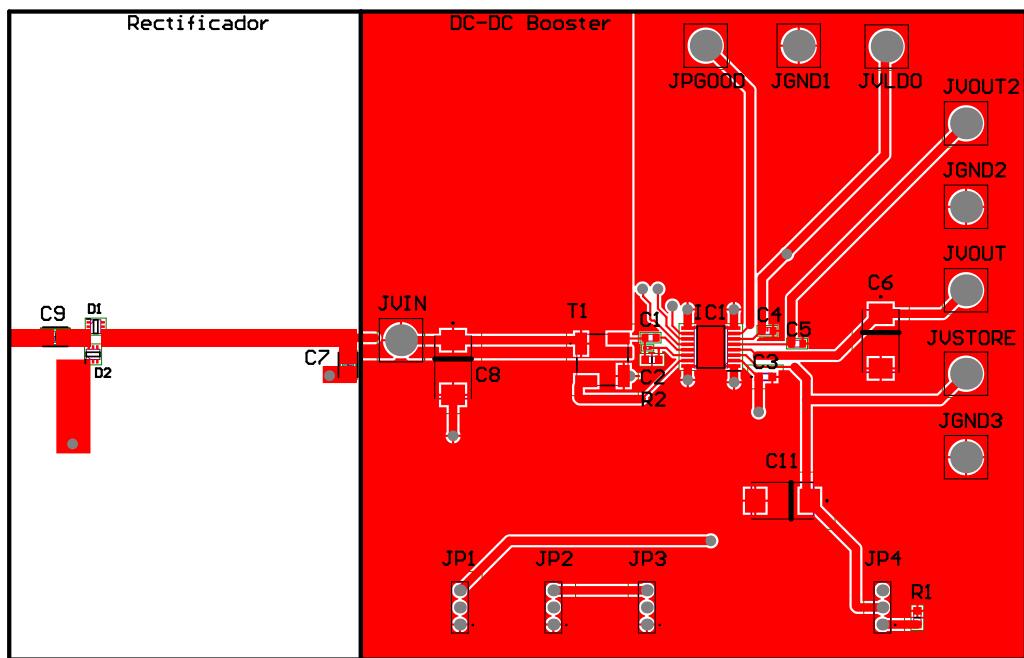


Figura 5.16: Parte superior de tercer diseño realizado con integrado LTC3108.

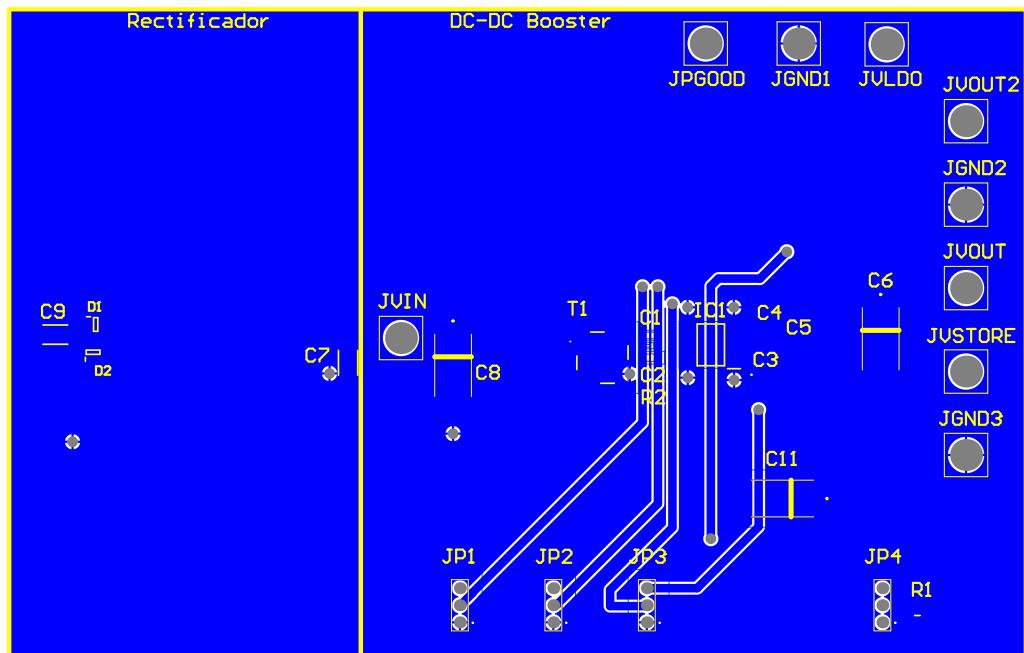


Figura 5.17: Parte inferior de tercer diseño realizado con integrado LTC3108.

Capítulo 5. Electrónica

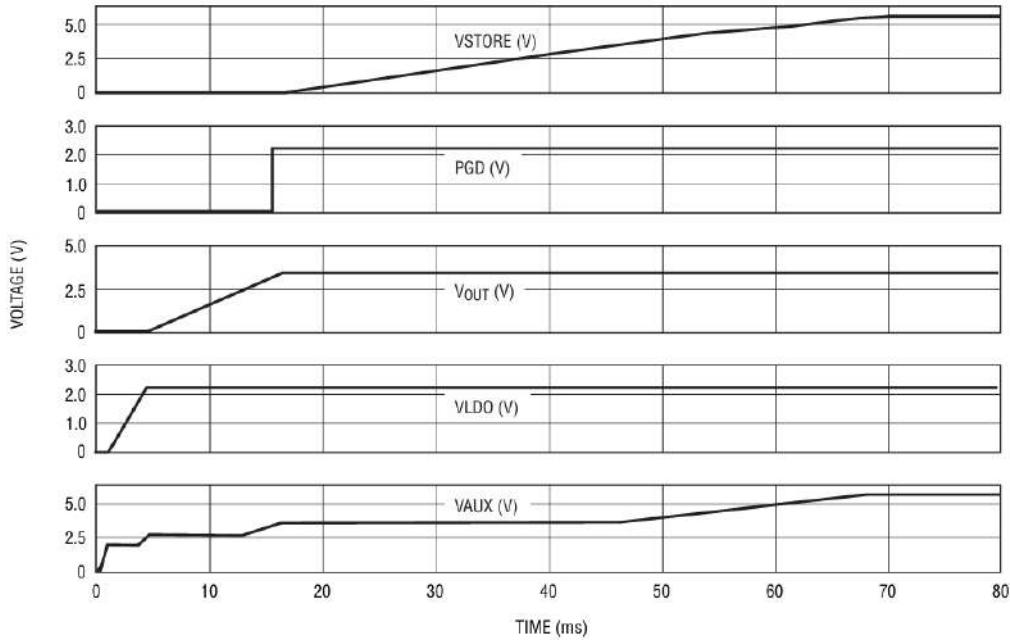


Figura 5.18: Secuencia de encendido de LTC3108 [29].

vuelve más relevante cuando se busca comprobar que el diseño fabricado funcione como se espera.

En la Fig. 5.18 se puede observar la secuencia de arranque esperada del integrado, mientras que en la Fig. 5.19 se observa la secuencia de arranque obtenida de las simulaciones. Lo primero a notar es cómo la simulación demora aproximadamente 4 s en estabilizarse, mientras que en el caso de la hoja de datos se logra estabilizar en menos de 20 ms. Esto muestra la variabilidad que presenta este integrado a la hora de inicializar. No se presentan datos de la tensión de entrada en la hoja de datos, pero si se lo compara con los 100 mV utilizados en la simulación, se puede ver que es una tensión mucho mayor. Esto cobra importancia debido a que en la práctica, las tensiones que se pueden obtener son del orden de los pocos mili-volt, por lo tanto se espera que el tiempo que tome el integrado para iniciar sea algo a tener en cuenta.

5.3. Proceso de Fabricación

El método de fabricación ya fue explicado en el Sección 3.2; esta sección busca resaltar la forma de soldar los componentes, los problemas detectados y los resultados finales de cada diseño realizado.

5.3. Proceso de Fabricación

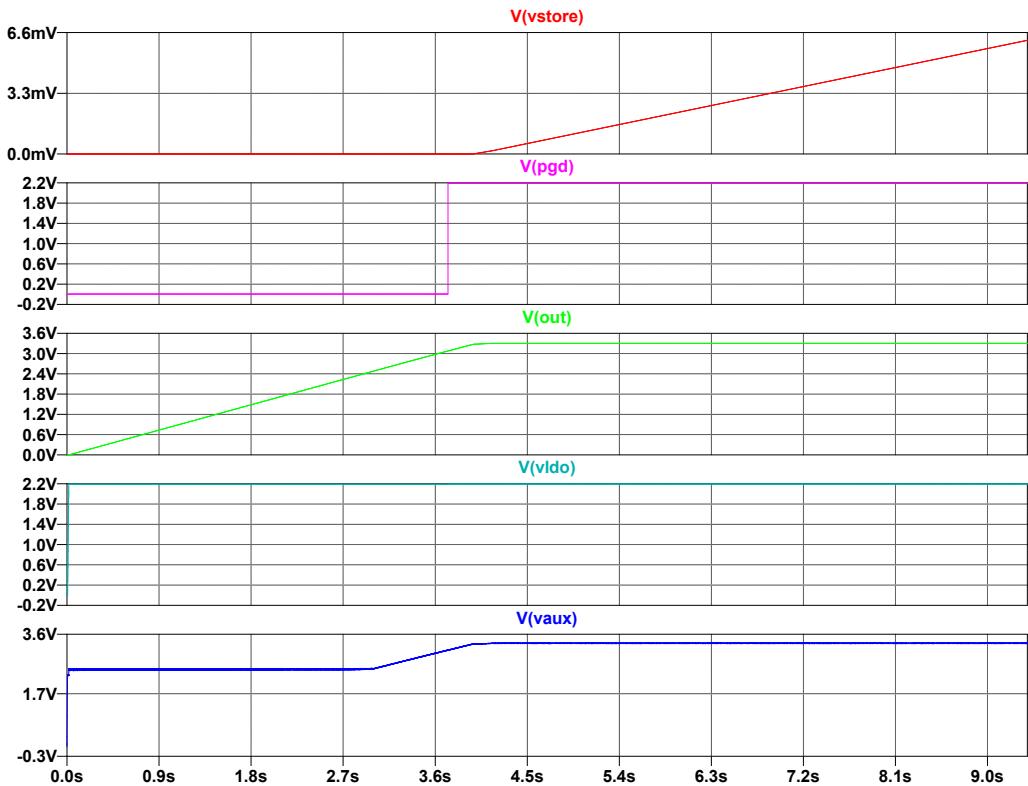


Figura 5.19: Secuencia de entrada simulada de LTC3108 con $V_{in} = 100mV$.

5.3.1. Proceso de Fabricación DC-DC Booster LTC3105

Primer Diseño

A la hora del soldado, se utilizó un soldador estándar a una temperatura de 350°C o inferior dependiendo del componente a soldar. Para el caso del integrado, debido a que sus patas se encontraban a una distancia de aproximadamente $0,25\text{ mm}$, se realizó la soldadura utilizando un microscopio de forma que se pudiera evitar el riesgo de que las patas fueran soldadas entre sí.

Debido a que los componentes eran de soldadura superficial, cuando se detectaban errores en la soldadura, se retiraban utilizando una pistola de calor integrada en una estación de soldadura, de forma que se pudieran retirar correctamente sin riesgo de levantar las pistas.

Una dificultad observada durante el proceso de fabricación, como ya fue mencionada anteriormente, fue la delicadeza con la que hay que retirar los integrados cuando se detectan errores, tan sólo en el proceso de fabricación de esta versión , tres integrados quedaron inutilizables por haber perdido una de sus patas durante el proceso de soldadura o durante su retirada. Cabe mencionar, que parte de esta dificultad debía a la poca experiencia de los miembros del equipo al reali-

Capítulo 5. Electrónica

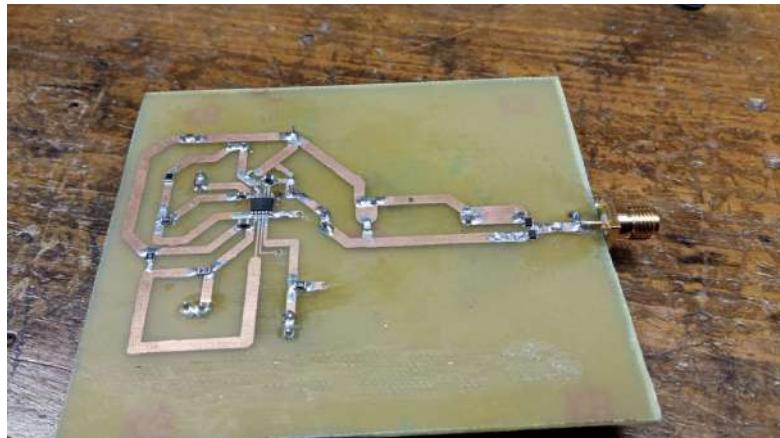


Figura 5.20: Primera versión de la electrónica fabricada con integrado LTC3105.

zar este tipo de soldaduras, a lo largo del proyecto esta dificultad se fue reduciendo.

En la Fig. 5.20 se puede observar el diseño fabricado, en donde el detalle del conector es para luego ser conectado a la placa que contenga la antena de parche y el filtro para hacer las pruebas de mediciones completas.

Segundo Diseño

En este caso, como se puede ver en la Fig. 5.21 y Fig. 5.22, en esta versión se hizo la división de la electrónica en dos; por un lado se tiene la placa general en donde se conectan los componentes fijos y por el otro se tienen zócalos en donde se suelda el integrado y los componentes que, por indicaciones de la hoja de datos, deben ser soldados lo más cerca posible de sus pines correspondientes.

La ventaja principal de hacer esta separación es asegurarse de que los integrados sean soldados una única vez de forma precisa y no se tengan que desoldar nuevamente en caso de que se dude de si en verdad están funcionando, dado que se puede reemplazar el zócalo con otro que ya tenga su propio integrado soldado. De esa forma, se espera ser capaces de reducir el número de integrados dañados durante un constante ciclo de soldar y desoldar.

En la Fig. 5.23 y Fig. 5.24, se muestra cómo fue realizada la unión entre el zócalo y la placa. Cabe notar que la forma de unión entre ambas partes fue variando a lo largo del proceso de fabricación. En un principio, la idea era utilizar pines para insertar el zócalo utilizando agujeros previamente taladrados. El problema que se encontró con esto fue la dificultad para asegurarse de que cada agujero coincidiera de forma exacta con la posición del pin, lo cual hacía complejo el cambio de zócalo por uno nuevo. Por lo tanto, se decidió realizar la unión utilizando cables que se mantenían fijos en la placa principal y luego se soldaban a las pistas del zócalo correspondiente.

5.3. Proceso de Fabricación



Figura 5.21: Placa general de la segunda versión fabricada con integrado LTC3105.



Figura 5.22: Zócalos de la segunda versión fabricada con integrado LTC3105.

Algo que se puede apreciar en la Fig. 5.23 es que no se encuentran soldados los componentes del rectificador, esto se debe a que se estaba intentando primero hacer funcionar el DC-DC booster por su cuenta antes de incluir el rectificador y, dado que no logró funcionar, por los motivos que se verán en la sección de medidas, nunca se llegaron a soldar dichos componentes.

Tercer Diseño

En la Fig. 5.25 y Fig. 5.26 se pueden observar los resultados de la fabricación de esta versión de la electrónica, una de las primeras cosas a notar es que se mantuvo

Capítulo 5. Electrónica

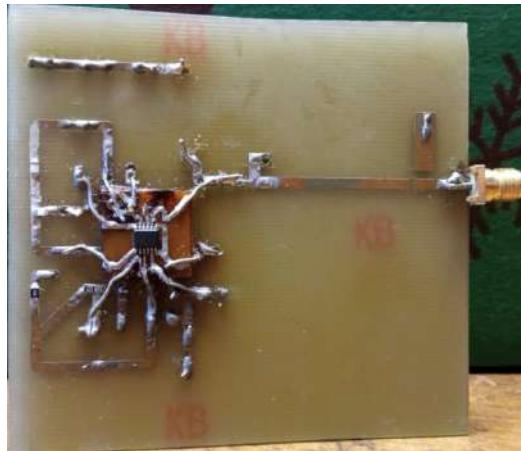


Figura 5.23: Parte superior de placa completa del segundo diseño con integrado LTC3105.



Figura 5.24: Parte inferior de placa completa del segundo diseño con integrado LTC3105.

la idea de utilizar un zócalo para separar el integrado de la placa general. En este caso, el modelo de zócalo utilizado contaba con patas de más destinadas a los caminos de tierra, dado que la tierra ya está mapeada utilizando pines del integrado, se cortaron las patas no necesarias de forma que el zócalo pueda encajar en la PCB.

5.3.2. Proceso de Fabricación DC-DC Booster LTC3108

Primer Diseño

En la Fig. 5.27 y Fig. 5.28 se puede observar la primera versión fabricada de la electrónica, es posible que varias cosas llamen la atención; en primera instancia se visualiza la no utilización de zócalos, los cuales fueron parte de las mejoras presentadas en las versiones del LTC3105. Esto se debe a que, originalmente, se consideró que este diseño sería una prueba rápida para comprobar si el integrado tenía posibilidades de funcionar o no; por lo tanto, no se buscaba dedicar dema-

5.3. Proceso de Fabricación

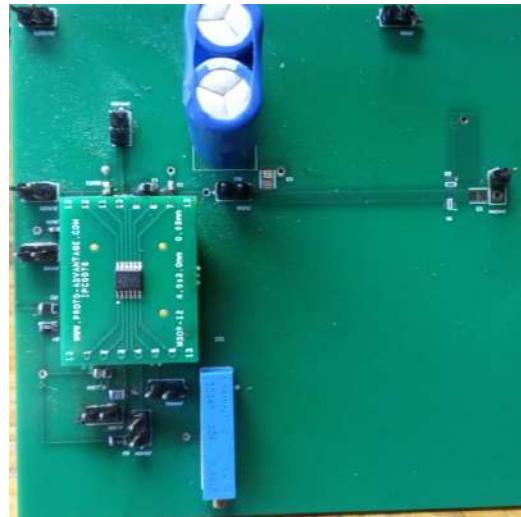


Figura 5.25: Parte superior de la tercera versión fabricada con integrado LTC3105.



Figura 5.26: Parte inferior de la tercera versión fabricada con integrado LTC3105.

siado tiempo en la fabricación del integrado. A su vez, dado que el diseño se puede considerar mucho más simple que el del integrado LTC3105, no parecía existir mucha probabilidad de necesitar sacar el integrado por fallas en las pruebas.

Otro aspecto del diseño pueden ser los cables que se encuentran en el transformador, esto se debió a un fallo en la impresión del diseño, el cual no quedó espejado. Dado que por otro error de diseño el integrado ya había sido espejado en el diseño, se lo pudo soldar sin requerir modificaciones. Sin embargo, el transformador sí quedó colocado de forma errónea. Nuevamente, dado que se trataba de una prueba rápida, en lugar de refabricar toda la placa con el diseño colocado correctamente, se decidió seguir adelante arreglando la diferencia del transformador con

Capítulo 5. Electrónica

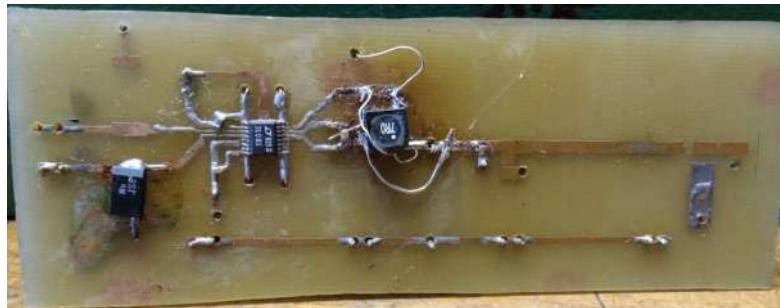


Figura 5.27: Parte superior de la primera versión fabricada con integrado LTC3108.



Figura 5.28: Parte inferior de la primera versión fabricada con integrado LTC3108.

cables que conectarán las zonas de forma correcta.

Se puede notar también que, aparte de faltar los componentes del rectificador, cuyas razones para faltar fueron mencionadas en las secciones anteriores, falta también soldar uno de los supercapacitores. Este supercapacitor se encuentra unido a la pata VSTORE del integrado; dicha pata comienza a cargar el supercapacitor una vez que el integrado ya funciona, de forma que se tenga energía de backup en caso de que la tensión de entrada baje a valores inferiores a los necesarios para el funcionamiento del circuito. Dado que la energía de la entrada era impuesta por una fuente, no se veía necesaria la utilización del supercapacitor aún.

Segundo Diseño

En la Fig. 5.29 y Fig. 5.28 se visualiza el diseño fabricado en China; se observa que en este caso todos los componentes se encuentran en su posición correcta y no existieron problemas de colocación como en el diseño anterior.

Tercera Diseño

En la Fig. 5.31 y Fig. 5.32, se puede observar la placa fabricada; algo a notar en el resultado es que en la parte inferior de la placa se puede ver un cierto desfase entre las vías y las pistas. Esto se debe a que, a la hora de pasar el diseño a la placa, existió un pequeño corrimiento entre el diseño superior y el inferior;

5.3. Proceso de Fabricación

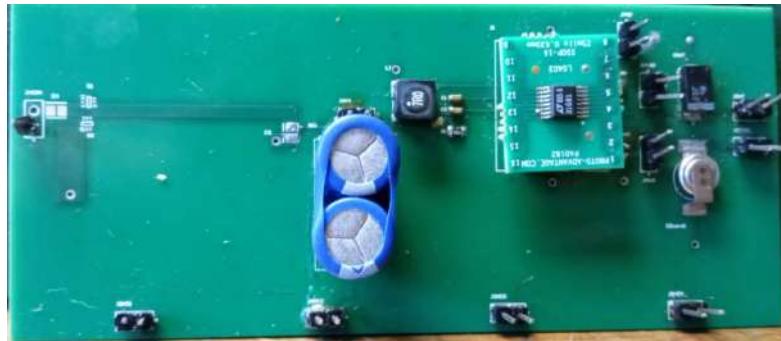


Figura 5.29: Parte superior de la segunda versión fabricada con integrado LTC3108.

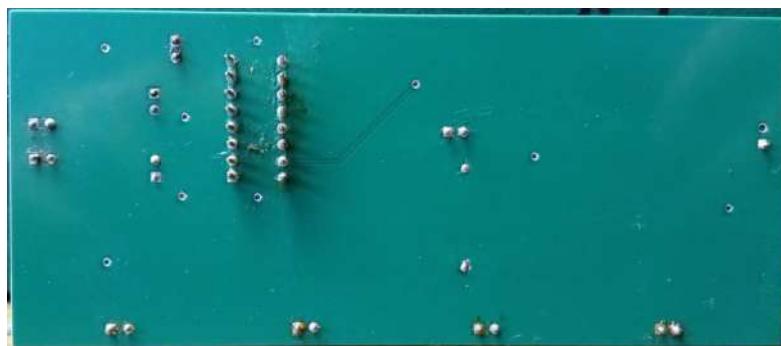


Figura 5.30: Parte inferior de la segunda versión fabricada con integrado LTC3108.

a efectos prácticos, no generó un problema mayor al mantenerse en contacto las pistas con las vías. Algo más a notar es que en la Fig. 5.31 no se utilizaron las tres vías colocadas en la parte inferior, sino que se utilizaron dos particulares; esto se debe a que, luego de la fabricación, se notó que la distancia entre las vías no era suficiente para colocar tres pines; por lo tanto, se optó por copiar la configuración que se utilizó a la hora de probar la placa de desarrollo, la cual es $JP1 = GND$ $JP2 = VAUX$ $JP3 = GND$ $JP4 = OPEN$.

La placa fabricada llegó a sufrir cambios mientras se intentaba hacer que funcione. En primera instancia, se cubrió de estaño todas las zonas de cobre, esto porque se notaba cómo, al oxidarse el cobre, se llegaba a obtener valores de resistencias entre distintos puntos de las capas de tierra. Si bien estas resistencias eran bajas, debido a la sensibilidad del circuito a las resistencias parásitas, se decidió dejar todo con la resistencia dada por el propio estaño, la cual se mantendría fija aunque pase el tiempo. Esta rápida oxidación se debió al exceso de la utilización de *flux* a la hora de soldar componentes, el cual acelera la oxidación del cobre si no es eliminado correctamente. Dado que en los diseños anteriores no se hizo un análisis detallado de la resistencia en las capas de tierra, no se tuvo en cuenta este efecto.

Otro cambio realizado se debió a que, al alimentar el circuito, se notaba que existían cortocircuitos no detectados previamente. Estos cortocircuitos se presentaron prin-

Capítulo 5. Electrónica

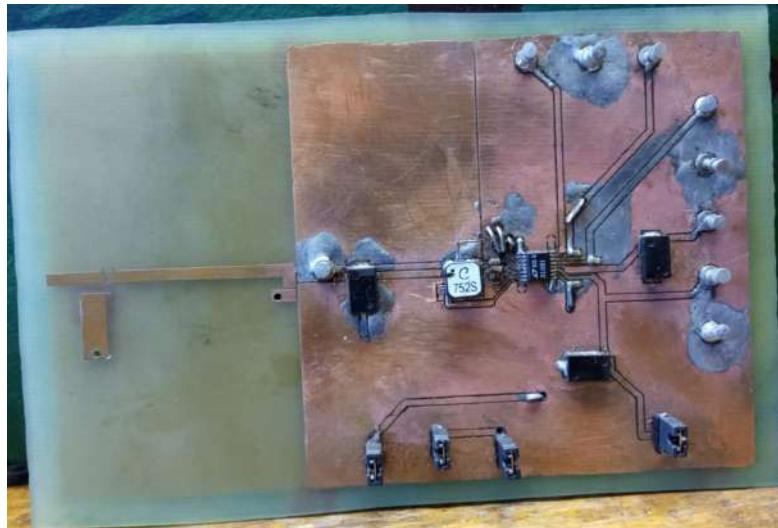


Figura 5.31: Parte superior de la tercera versión fabricada con integrado LTC3108.

cipalmente en la zona del transformador de entrada; el eliminar los cortocircuitos requirió retirar y colocar múltiples veces el transformador, lo cual, con la continua exposición al calor, terminó generando que las pistas que se encuentran entre el transformador y el integrado se levantaran. Si bien se intentó reemplazar las pistas por cables, el hecho de que siguieran apareciendo cortocircuitos en distintas zonas de la placa, sumado a la precisión que se requería para colocar los cables en reemplazo de las pistas, hizo que se considerara mandar a fabricar esta versión a China. Esta decisión se basó en el hecho de que, debido a los problemas mencionados anteriormente, nunca se llegó a comprobar si esta versión funcionaba correctamente, por lo que se buscaba eliminar los problemas de fabricación posibles y analizar más eficientemente si el diseño era correcto o no.

En la Fig. 5.33 y Fig. 5.34 se presenta este diseño fabricado en China. En este caso se pueden notar varias diferencias respecto a cuándo fue fabricado utilizando percloruro. Como primera diferencia se encuentra el hecho de que los pines JP1 a JP4 se pueden configurar de igual forma que la placa de desarrollo; esto fue posible dado que se amplió la distancia entre pines en el diseño en comparación con lo que se observaba anteriormente.

Otra diferencia notable es que se encuentran soldados los componentes de la zona del rectificador; esto se debe a que logró funcionar de forma satisfactoria como DC-DC booster, por lo cual se procedió a agregar la parte de rectificación para las pruebas.

5.4. Medidas y Tests

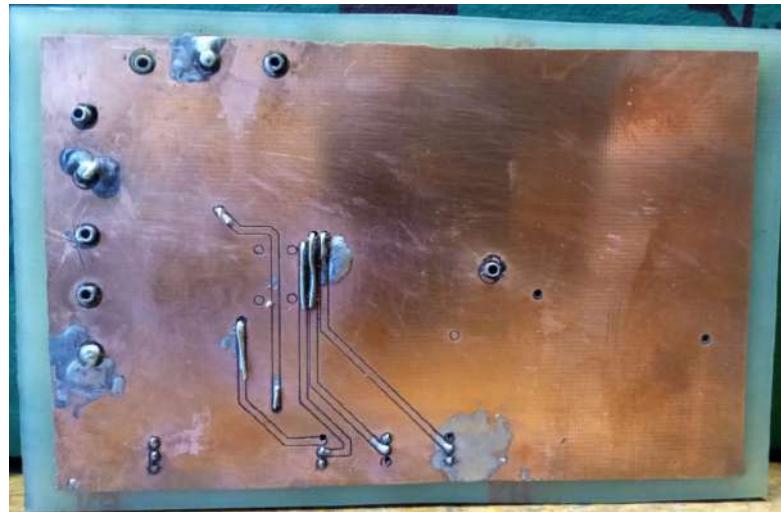


Figura 5.32: Parte inferior de la tercera versión fabricada con integrado LTC3108.

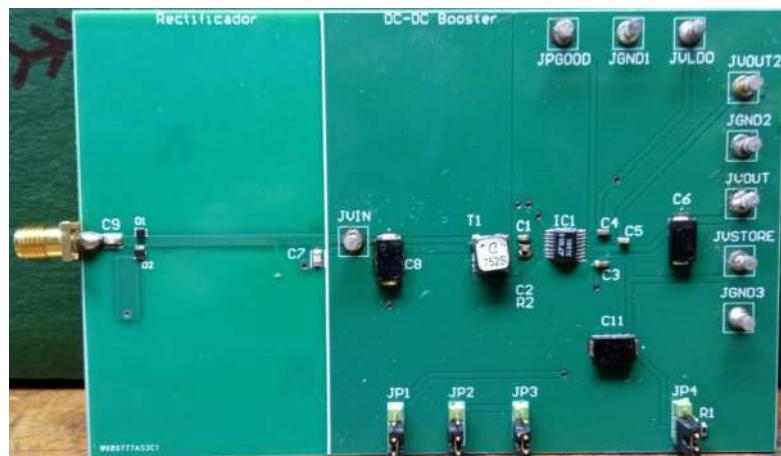


Figura 5.33: Parte superior de la tercera versión fabricada en China con integrado LTC3108.

5.4. Medidas y Tests

5.4.1. Rectificador

En la Fig. 5.35 se puede visualizar el rectificador utilizado para las pruebas; este fue cortado de una de las placas enviadas desde China del tercer diseño con el integrado LTC3105.

Las pruebas se dividieron en dos, por un lado se hicieron tests para corroborar que puede rectificar de forma correcta y luego se comenzó a testear si el rectificador era capaz de encender la placa de desarrollo DC1582B-A. A continuación se detallarán las pruebas realizadas.

Capítulo 5. Electrónica

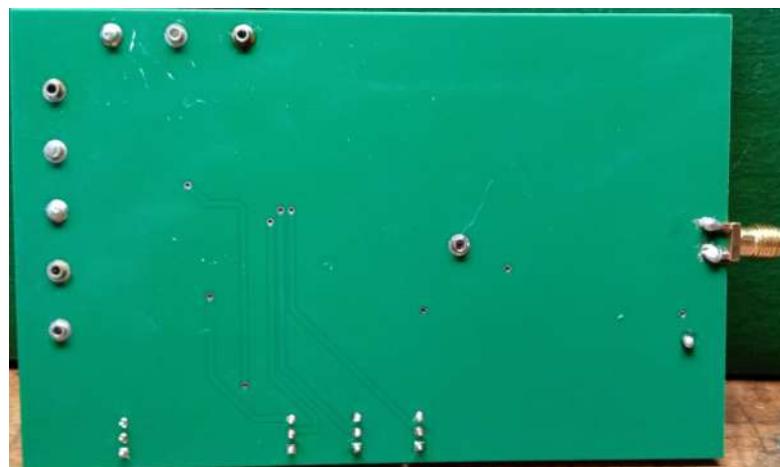


Figura 5.34: Parte inferior de la tercera versión fabricada en China con integrado LTC3108.



Figura 5.35: Rectificador fabricado en China.

5.4. Medidas y Tests

Tabla 5.2: Medidas realizadas a la segunda versión del rectificador.

Frecuencia (GHz)	Tensión de entrada (V)	Tensión de salida (V)	Ganancia
2.45	0.100	0.205	2.050
2.45	0.200	0.757	3.785
2.45	0.300	1.36	4.533

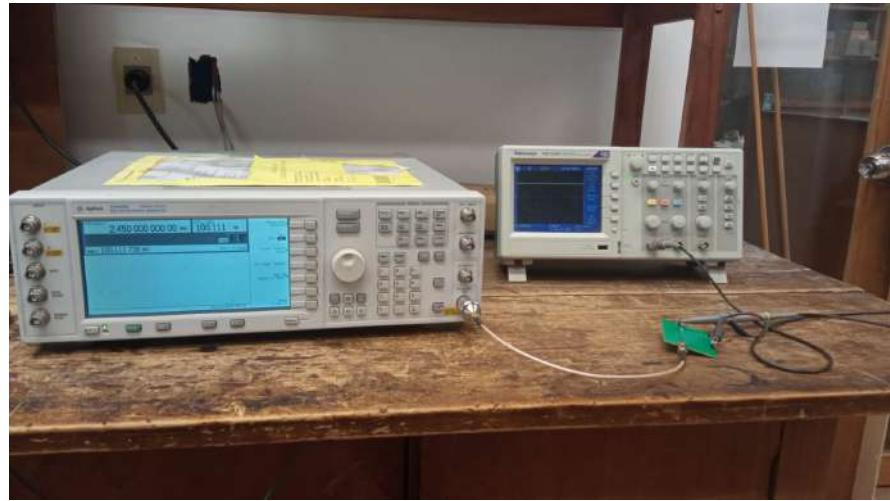


Figura 5.36: Conexionado de la prueba de funcionamiento del rectificador.

Pruebas de Funcionamiento Como Rectificador

En primera instancia se verificó que efectivamente fuera capaz de funcionar como un rectificador; dado su configuración, se espera que dé el doble de la tensión dada a la entrada. Por lo tanto, se alimentó el rectificador utilizando el generador de señales E4438C y se midió utilizando el osciloscopio TBS1062; la conexión se puede observar en la Fig. 5.36.

Con el fin de corroborar que funcionara de forma adecuada, se realizaron medidas a distintas tensiones de entrada. En la Tabla 5.2 se encuentran los resultados de las medidas, se observa que el rectificador no sólo es capaz de duplicar la tensión sino que también la multiplica aún más de lo esperado. Este efecto resulta ser contraproducente, dado que al aumentar tanto la tensión, para mantener constante la potencia, requiere disminuir la corriente en la misma cantidad, lo que puede generar problemas a la hora de cumplir los requerimientos de corriente del DC-DC booster seleccionado.

Pruebas de su Capacidad Para Hacer Funcionar un DC-DC Booster

En primera instancia se conectó el rectificador a la placa de desarrollo DC1582B-A como se observa en la Fig. 5.37, la alimentación y medición fueron realizadas con los mismos instrumentos que para la prueba de la sección anterior.

Capítulo 5. Electrónica

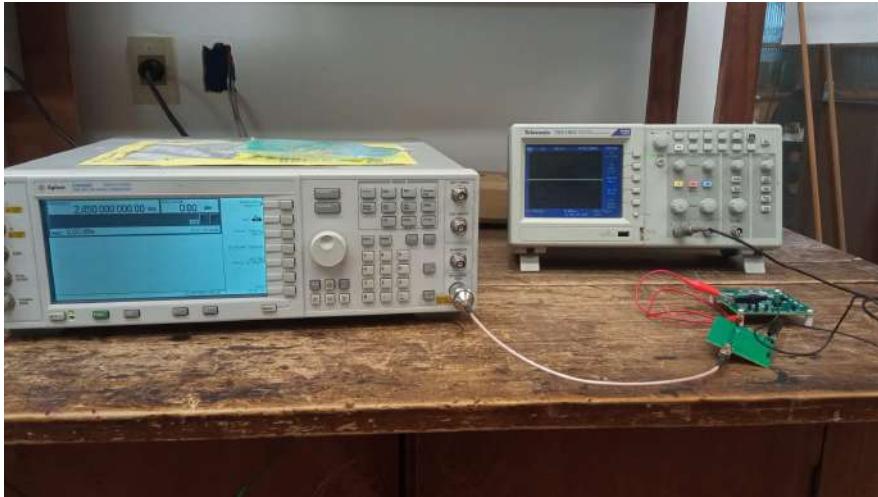


Figura 5.37: Conexionado de la prueba de la placa de desarrollo.

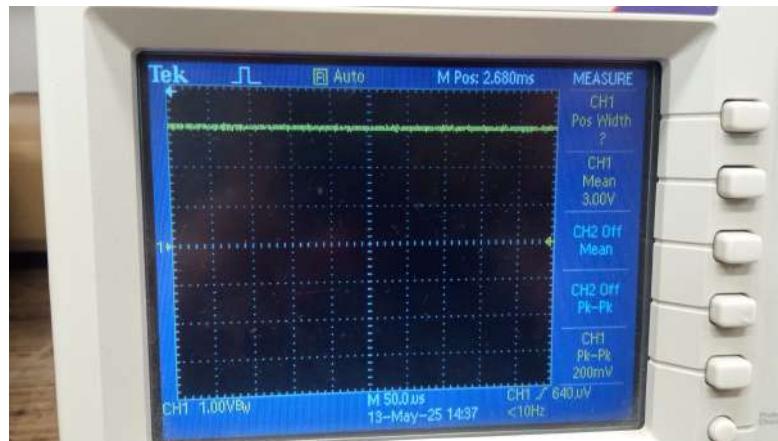


Figura 5.38: Salida de placa de desarrollo alimentada por rectificador con $7,4 \text{ dBm}$ de potencia de entrada.

La prueba principalmente consistió en aumentar la potencia a la entrada del rectificador hasta que se observara que la salida de la placa de desarrollo alcanzaba un valor cercano a los $3,3 \text{ V}$ esperados; esto se consiguió cuando la entrada presentaba una potencia mínima de $7,4 \text{ dBm}$, en donde se obtuvo una tensión máxima de $3,0 \text{ V}$. Este resultado se puede observar en la Fig. 5.38.

5.4.2. Electrónica Integrado LTC3105

Primer Diseño

En primera instancia, se inyectó una tensión en la entrada de $2,5 \text{ V}$, utilizando un osciloscopio de mano Hantek200 el cual incluía la función de generador de señales, para comprobar si se lograba alcanzar el valor de $3,3 \text{ V}$ a la salida. Al hacer esto,

5.4. Medidas y Tests

se notaba que a la salida se obtenía una tensión inferior a lo esperado, pero si se lo dejaba el tiempo suficiente, se llegaba a alcanzar el valor de 3,3 V. Este tiempo tendía a ser mayor a 11 minutos, lo cual ya en primera instancia difiere de forma considerable respecto a lo que se podía observar en la simulación.

Al continuar con las pruebas, se decidió bajar la tensión de entrada; esto generaba que la tensión a la salida fuera cada vez más baja y no lograra llegar a la tensión de salida esperada. Como caso extremo, se puso una tensión en la entrada de 0,7 V y se dejó por más de media hora; la tensión a la salida era del orden del 1,2 V.

Como ya se mencionó anteriormente, un posible parámetro que podría influir en esto es el pin MPPC, por lo tanto se hizo la prueba de conectar con cables la salida de ese pin a una protoboard y colocar un potenciómetro para ajustar la tensión del pin, pero se notaba que al darle una tensión de entrada al integrado, la tensión en la entrada MPPC se mantenía cercana a 0 independientemente del valor de la resistencia que se pusiera. Esto se podría explicar considerando que la corriente por ese pin es de $10 \mu A$, por lo tanto, es posible que una corriente tan baja no lograra alcanzar la protoboard, por este hecho se decidió cambiar el diseño para incluir en la propia placa el potenciómetro que se utilizará para ajustar la tensión de dicho pin, este potenciómetro será de $200 k\Omega$ multivuelta de forma que se tenga un mayor rango de cobertura hasta encontrar la resistencia óptima.

Siguiendo con las pruebas sobre la entrada MPPC, en la hoja de datos se hace referencia a que si a esa entrada se la conecta a tierra, se desactiva la funcionalidad y, por lo tanto, no se estaría exigiendo más corriente de la necesaria en la entrada para regular la tensión. Se hizo la prueba de verificar el comportamiento al poner ese pin a tierra y se mantuvo el mismo comportamiento; la tensión a la entrada del integrado se mantenía siendo inferior a lo que se intentaba inyectar.

Durante el transcurso de las pruebas se consideró la posibilidad de que el integrado a utilizar estuviera dañado por calentar demasiado durante la soldadura, por lo que se decidió retirarlo y colocar uno nuevo, esta vez siendo soldado a una temperatura de 250 °C, esto hizo que las medidas dieran ligeramente mejor aunque seguían sin alcanzar los valores esperados. Si bien este cambio pudo deberse a una mejor soldadura y no a que el integrado estuviera defectuoso, se consideró que lo mejor es mantener la temperatura de soldadura a la mínima suficiente para hacer una soldadura correcta sin necesidad de arriesgarse a dañar accidentalmente el integrado.

Al realizar las pruebas de esta versión se consideró la utilización de distintas fuentes de tensión; se utilizó el osciloscopio de mano Hantek2000 mencionado anteriormente, un Arduino UNO y un generador de señales. Los que dieron mejores resultados al mantener la señal a la entrada igual a la inyectada fueron el osciloscopio de mano a 2,5 V y el Arduino UNO a 3,3 V; si bien en ambos casos, al bajar la tensión, ya sea manualmente a un valor específico en el osciloscopio de mano o utilizando

Capítulo 5. Electrónica

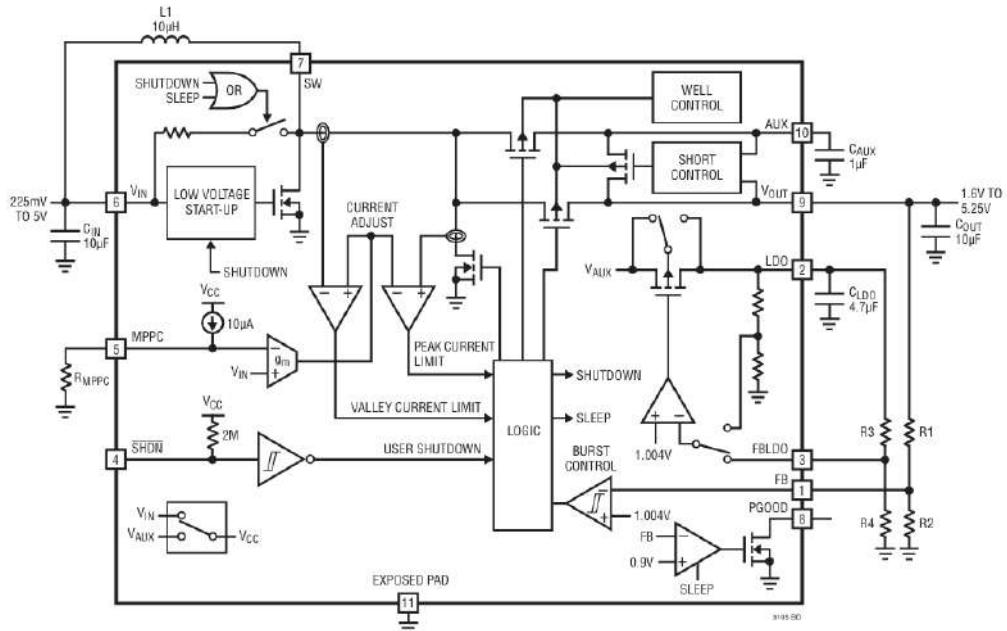


Figura 5.39: Estructura interna de integrado LTC3105 [18].

un divisor de tensión en el Arduino UNO, siempre se obtenía en la entrada una tensión inferior a lo esperado.

Otro pin en donde se hicieron pruebas fue en \overline{SHDN} , este pin es el encargado del encendido de las funciones internas del integrado, en condiciones de encendido, está conectado a la tensión V_{AUX} por una resistencia de $2 M\Omega$ para luego pasar a ser controlado por V_{OUT} , esto se puede observar en la Fig. 5.39. Se intentó forzar una tensión para comprobar si se notaba una mejora en la salida, no logrando ningún resultado significativo.

Segundo Diseño

Para este diseño, como se observa en la Fig. 5.24 el supercapacitor se encuentra soldado a la placa en lugar de ser retirable, por lo tanto, en todas las pruebas realizadas se encuentra el supercapacitor presente, en contraste con las pruebas de la primera versión en donde se podía retirar y colocar a voluntad. Esto se hizo debido a que, por lo que se vio en las simulaciones, se le exige a la entrada un nivel de corriente alto para el arranque, y esta corriente extra se espera que sea dada por el supercapacitor cuando el circuito se encuentre en funcionamiento.

Dentro de las primeras pruebas realizadas, se inyectaron tensiones de valores entre $0,25 V$ y $1 V$, no logrando con estos valores que la tensión de salida alcanzara la tensión objetivo de $3,3 V$, sino que se mantenía con tensiones entre $1 V$ y $2 V$, lo cual es consistente con lo obtenido durante las medidas de la primera versión. Si

5.4. Medidas y Tests

bien algo a considerar es que realizar cambios en el valor del potenciómetro era capaz de generar cambios en la tensión de entrada acorde a lo esperado y permite manipular mejor el consumo de corriente a la entrada.

Se consideró la posibilidad de que el problema hubiera sido el tiempo que hay que dejar encendido el circuito para que efectivamente llegue a la tensión deseada. En la versión anterior, con tensiones altas, se podía alcanzar el objetivo en un tiempo mayor a 11 minutos. Por lo tanto, se consideró la idea de que lo ideal, para tensiones bajas, era esperar un tiempo del orden de horas para ver si se notaba algún avance. En este caso entonces se dejó el circuito en funcionamiento durante dos horas alimentado con el osciloscopio de mano Hantek200 a una tensión de 1 V, no notándose nada distinto a lo ya mencionado y manteniéndose la tensión de salida dentro del intervalo 1 V a 2 V.

Para esta versión también se realizó el intento de alimentarlo con 3,3 V en la entrada y ver si al arrancar se puede cambiar a una tensión inferior, a diferencia de la primera versión. En este caso se hizo la prueba con el supercapacitor de entrada conectado; esto generó que las patas del integrado se quemaran. Si bien esto se pudo haber debido a un cortocircuito entre las patas no detectado anteriormente, el hecho de que se haya tenido que descartar un integrado hizo que no se volvieran a hacer pruebas que implicaran tensiones tan altas en la entrada.

En este punto se comenzó a considerar intentar imitar la placa de desarrollo DC1587 la cual corresponde a este integrado, en particular, se intentó imitar el circuito que se observa en la Fig. 5.40 en una protoboard, aprovechando el hecho de que se contaba con los zócalos hechos por nosotros para conectar el integrado a la protoboard. Dado que el circuito incluye valores de resistencias sólo obtenibles con resistencias al 1 % se armó todo el circuito utilizando potenciómetros y condensadores cerámicos. Al realizar medidas se pudo ver que no había mejoría respecto a las pruebas realizadas anteriormente y, dado que este tipo de integrados es considerablemente sensible a las resistencias en sus patas, se consideró que no era buena idea invertir tiempo en pulir el circuito de la protoboard dado que el efecto de la resistencia entre las uniones de componentes podría llegar a afectar más de lo esperado. Esta teoría ganó relevancia al evaluar la tercera versión del circuito con el integrado LTC3108, el cual fue capaz de funcionar luego de modificarse el diseño para tener la menor resistencia posible en la entrada. Si se quisiera aplicar ese resultado a este circuito, se debería aplicar la misma metodología a este caso y hacer un diseño que imite de forma fiel la placa de desarrollo, utilizando componentes SMD y que incluya los mismos planos que se presentan en la placa a imitar.

Otra de las opciones consideradas fue la de comenzar a preguntar en foros sobre qué podría ser lo que estaba fallando, en un principio se realizó una consulta en la página *EngineerZone Community* [3] la cual es una página creada por el fabricante del integrado y cuenta con foros destinados a solucionar problemas detectados

Capítulo 5. Electrónica

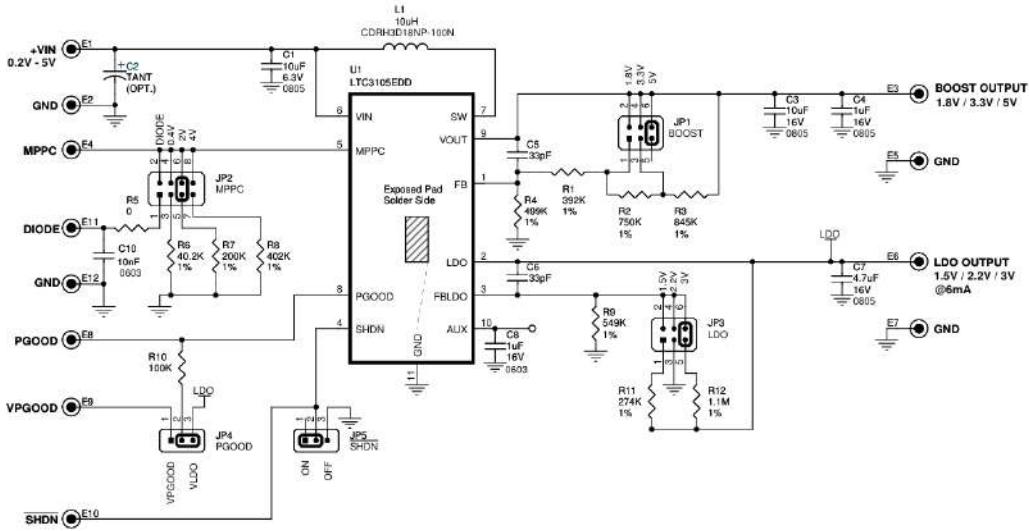


Figura 5.40: Circuito de placa de desarrollo DC1587 [4].

en componentes fabricados por AnalogDevices. La consulta realizada no fue respondida por ninguno de los miembros de la comunidad, por lo que se comenzó a barajar otras opciones. Dentro de las posibles opciones se terminó optando por consultar foros de personas apasionadas por la electrónica. Se realizaron consultas en una comunidad de *Reddit* [44] y se consultó en los foros de *Electronics Stack Exchange* [12], de donde se pudo obtener alguna información a tener en cuenta.

Los puntos clave que fueron obtenidos de las consultas fueron los siguientes:

1. Si bien en la simulación el circuito funcionaba, debido a que no se estaba simulando el efecto de las pistas o de los parásitos de los componentes, por más que el circuito funcionara en las simulaciones no se garantizaba que funcionara en la realidad.
2. El modelo de la inductancia puede llegar a afectar el funcionamiento del circuito.
3. Es posible que una inductancia de mayor valor pueda mejorar el desempeño del circuito.
4. El problema puede deberse a que el layout no sea del todo ideal, ya sea por el tamaño de las pistas, por la disposición de los componentes o por posibles capacitancias parásitas que puedan presentarse.

Con respecto a los puntos anteriores, se realizaron simulaciones del circuito agregando las características reales de los componentes, ESR (Resistencia en serie equivalente) para capacitores, corriente de pico y resistencia serie para las inductancias y agregar un límite de corriente para la fuente. Aun con los cambios anteriores, se podía visualizar que el circuito encendía correctamente, lo cual indica que el

5.4. Medidas y Tests

problema se presentaba en no idealidades de la placa fabricada, lo cual fue mencionado en el punto 4 anteriormente.

En lo referente a los puntos 2 y 3, como ya se mencionó en la sección de diseño, en la siguiente versión se utilizó una inductancia de $22 \mu H$ y se realizó la prueba de cambiar el modelo de la inductancia. El resultado de ambas pruebas resultó negativo; se realizará el análisis de las posibles fallas en detalle en la sección correspondiente.

Aparte de la investigación en foros, se comenzó a revisar posibles publicaciones en los que se utilizara este integrado. Se utilizó para esto *ResearchGate* [45] y *Google Scholar* [25], lo que se pudo observar durante la investigación fue que el esquema de circuito utilizado es considerablemente común en gran parte de las investigaciones que utilizan este integrado. En particular, se observa que, dependiendo de los objetivos de la investigación, se suele variar el valor de R_{MPPC} y el valor de la inductancia, pero no se suele utilizar capacidores en la entrada de un orden de magnitud cercano a los $2,5 F$ utilizados en este proyecto.

En conjunto con las investigaciones anteriores, se consultó también a profesores del IIE por consejos sobre posibles cosas a probar o cosas que se pudieran mejorar, pero no se obtuvo nada distinto a lo ya obtenido de las investigaciones ya realizadas.

Durante este punto del proyecto, mientras se investigaba, se comenzó a barajar la idea de utilizar otro integrado, el LTC3108. Las consideraciones para su utilización ya fueron mencionadas en la sección de fabricación, pero, en resumen, dado que no se lograba encender el circuito con el integrado LTC3105 con tensiones bajas, se buscó un integrado que pudiera funcionar con la menor tensión posible, de forma que se tuviera un mayor rango de funcionamiento admisible. Por lo tanto, en paralelo a las investigaciones realizadas, se comenzó con el diseño de la primera versión del circuito utilizando el integrado LTC3108.

Tercer Diseño

Para este caso se realizaron pruebas similares a las realizadas en la segunda versión, de la misma forma que antes se podía observar que la salida no alcanzaba la tensión objetivo, se mantenían las tensiones menores a $1 V$ a la salida cuando se lo alimentaba con tensiones menores a $1 V$ tanto utilizando la inductancia de $22 \mu F$ como usando la inductancia de $10 \mu F$ del mismo modelo que la placa de desarrollo. El hecho de que aún con la placa fabricada en China no se consigan los valores esperados indica que se trata de un error propio de diseño y que no depende de fallas en la fabricación.

Debido a los tiempos del proyecto no se llegó a realizar una cuarta versión en donde se utilice el integrado LTC3105, sino que se invirtió el tiempo en la fabricación y testing de la tercera versión del circuito con el integrado LTC3108. Esta decisión resultó ser la adecuada al lograrse que el integrado de esa versión funcionara. Como

Capítulo 5. Electrónica

se mencionó previamente, si se quisiera obtener un diseño con este integrado que funcione correctamente lo correcto es, en principio, asegurarse de que la resistencia de entrada sea la más baja posible y utilizar planos de tierra en ambas capas. Si bien en el tercer diseño del circuito con el integrado LTC3108 se realizaron varios cambios, lo que dificulta la tarea de asegurar cuál fue el que generó el correcto funcionamiento, realizar consultas a profesores del IIE reveló que una de las ideas claves de un buen diseño es utilizar pistas grandes en la entrada y utilizar varios planos de tierra. Esta idea no fue implementada en ninguna de las versiones que utiliza este integrado, por lo que eso podría seleccionarse como una de las fallas principales que dificultaron su funcionamiento.

En futuras investigaciones se aconseja reintentar la implementación de este integrado como DC-DC booster, realizando un diseño correcto, de forma que se pueda comprobar con mediciones las simulaciones realizadas por Contreras en sus publicaciones.

5.4.3. Electrónica Integrado LTC3108

Primer Diseño

El análisis de este circuito fue similar a los ya realizados para las placas que utilizaban el integrado LTC3105; en este caso, se lograba observar cómo las tensiones se mantenían en el orden de los mV , siendo siempre menores a la tensión de entrada.

Una de las posibles causas podría ser una falla en el transformador, debido a que en el secundario no se lograba observar una tensión superior a la del primario; se supone que esto podría haber sido causado por el uso de cables en la conexión, los que se pueden observar en la Fig. 5.27.

En términos del circuito en sí, comparándolo con la placa de desarrollo DC1582B-A se observa que está compuesto de componentes similares, difiriendo únicamente en las capacitancias de entrada y salida. Por lo tanto, se supuso que las fallas detectadas se debían únicamente a las conexiones del transformador de entrada. Esto hizo que se pasara directamente al segundo diseño, el cual fue enviado a fabricar a China con especial cuidado de que el transformador fuera colocado correctamente.

Segundo Diseño

Este circuito fue analizado de forma similar a los diseños anteriores; en este caso, los resultados se mantuvieron similares a la versión anterior. Las tensiones a la salida no lograban elevarse por encima de la tensión de entrada. Un ejemplo de este comportamiento es el hecho de que, cuando se utilizaba una tensión de $0,12\text{ V}$ de entrada, se obtenía a la salida una tensión de $0,001\text{ V}$. Esto demuestra el hecho de que existía algo mal en ambos diseños realizados.

5.4. Medidas y Tests

Tabla 5.3: Comparación entre tensiones de salida obtenidas y esperadas.

VS2	VS1	$V_{OUT}^{esperado}$ (V)	$V_{OUT}^{obtenido}$ (V)
GND	GND	2.35	2.55
GND	VAUX	3.3	3.07
VAUX	GND	4.1	4.33
VAUX	VAUX	5	4.58

En este punto se comenzaron a realizar investigaciones sobre cuál podría ser la causa de la falla observada. Se procedió a revisar foros en donde se consultaran dudas relacionadas con este problema y un tópico que se mencionaba de forma recurrente era la sensibilidad del integrado a la resistencia de entrada. En base a eso se hicieron pruebas cambiando el capacitor de entrada de esta versión por otros que presentaran un ESR menor, no consiguiendo en estas pruebas un resultado favorable.

En base a lo realizado anteriormente, fue que se consideró realizar una copia lo más exacta posible de la placa de desarrollo del integrado, utilizando los mismos modelos de componentes y copiando la distribución de las pistas lo más cercana posible. **Durante el diseño, se notó cómo la pista de entrada poseía un tamaño mucho mayor al utilizado en las versiones anteriores, y al realizar las mediciones con la nueva versión se logró observar que efectivamente ese era uno de los causantes de que no se lograra un correcto funcionamiento.**

Tercer Diseño

Para esta versión se puede visualizar el conexionado en la Fig. 5.41 en donde se presenta la fuente DC mencionada en las pruebas anteriores y el osciloscopio utilizado en las pruebas del rectificador.

En este caso, las pruebas consistieron primero en ver si se lograba hacer encender el integrado con una tensión de entrada de 0,05 V, la cual es la tensión mínima de encendido de la placa de desarrollo. Se pudo observar que el integrado lograba encender de forma satisfactoria; esto generó que comenzara a investigar cuál era la tensión mínima que permite el encendido y si se lograba configurar la salida a las cuatro tensiones que permite el integrado, modificables utilizando los pines VS1 y VS2 mencionados anteriormente en la Fig. 5.13. Estas configuraciones fueron presentadas en la Tabla 5.1. En la Fig. 5.43, Fig. 5.42, Fig. 5.44 y Fig. 5.45 se observa el comportamiento del sistema en cada configuración; se tiene entonces que el comportamiento es similar al esperado. En particular, en la Tabla 5.3 se puede observar la comparación entre lo esperado y lo obtenido; se concluye entonces que, si bien existe una ligera diferencia entre ambos valores, se puede considerar que el circuito funciona de forma acorde a lo esperado y, por lo tanto, es adecuado para comenzar el resto de pruebas del proyecto.

Capítulo 5. Electrónica

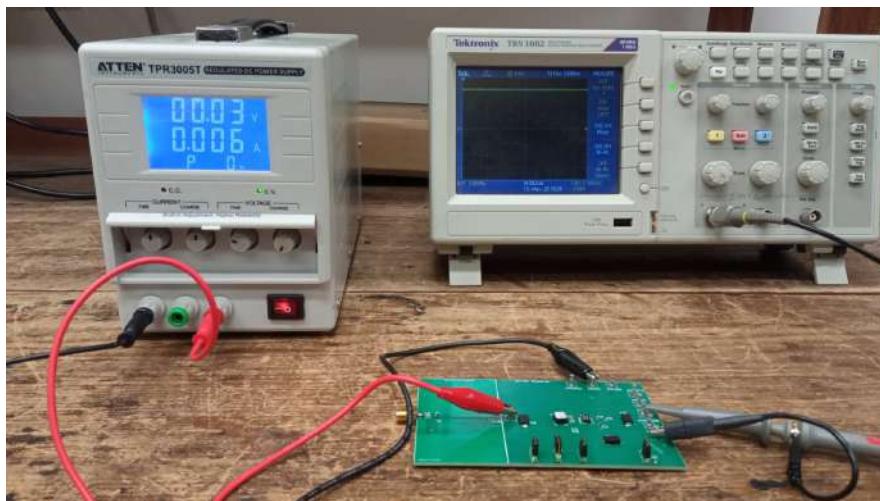


Figura 5.41: Conexión de prueba de funcionamiento de tercera versión de integrado LTC3108.

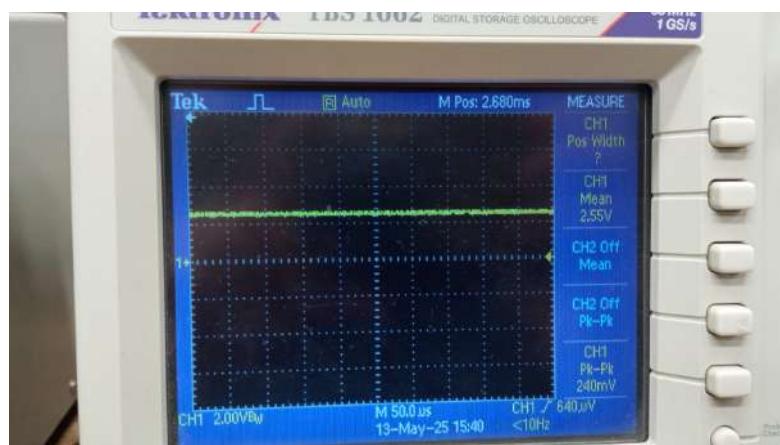


Figura 5.42: Salida con $VS2 = GND$ y $VS1 = GND$.

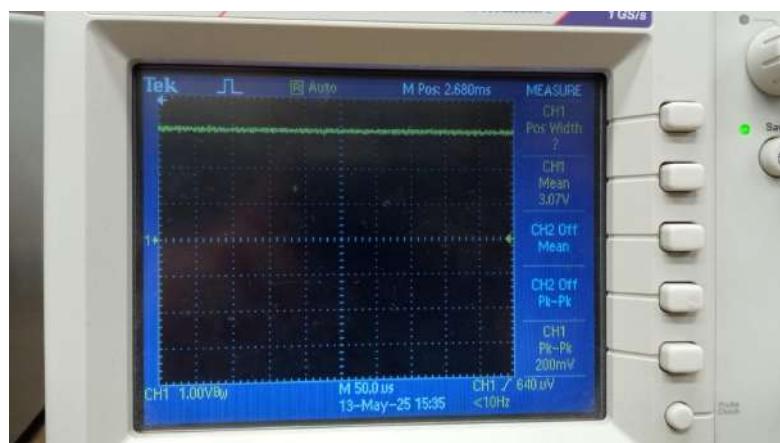


Figura 5.43: Salida con $VS2 = GND$ y $VS1 = VAUX$.

5.4. Medidas y Tests

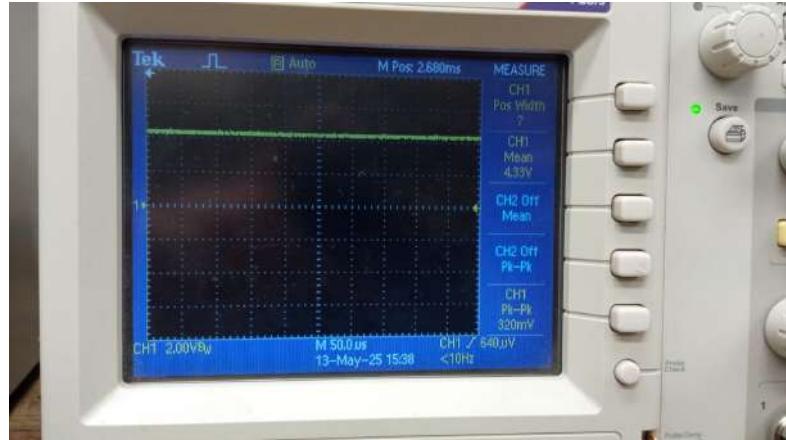


Figura 5.44: Salida con $VS2 = VAUX$ y $VS1 = GND$.

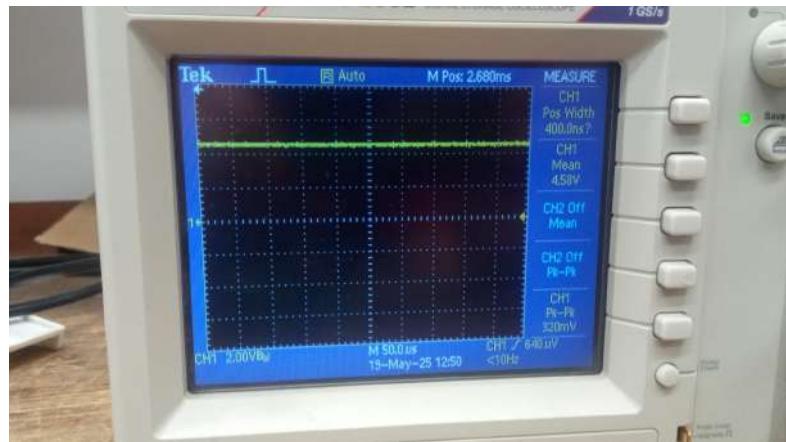


Figura 5.45: Salida con $VS2 = VAUX$ y $VS1 = AUX$.

5.4.4. Rectificador Junto a Electrónica con DC-DC Booster Fabricado

Una vez que se finalizó con las pruebas de encendido del DC-DC booster, se comenzó a realizar pruebas para verificar el funcionamiento del conjunto del rectificador y el DC-DC booster. En particular, debido a que únicamente se logró el encendido del DC-DC booster en la tercera versión del integrado LTC3108, se realizaron las pruebas generales únicamente con esa versión.

En la Fig. 5.46 se observa el conexionado utilizado en las pruebas, en este caso en primera instancia se injectó una señal cuya potencia correspondía a 7,40 dBm para verificar si era capaz de encenderse con la potencia de encendido mínima de la placa de desarrollo. El sistema fue capaz de pasar la prueba de forma satisfactoria, lo que generó que se probara cual era la potencia mínima de encendido, llegando a la conclusión de que la potencia mínima de encendido era de 6,36 dBm, como se observa en la Fig. 5.47.

Capítulo 5. Electrónica

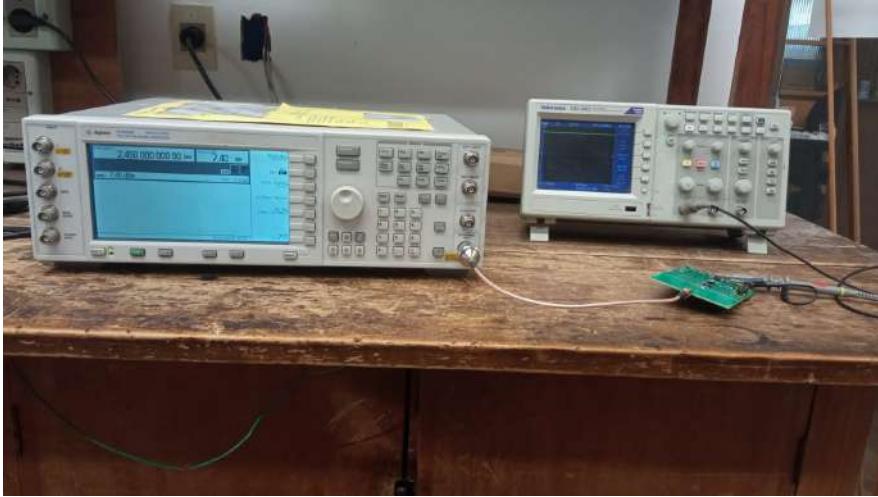


Figura 5.46: Conexión de prueba de funcionamiento final de electrónica.

Tabla 5.4: Comparación de eficiencia de distintos DC-DC boosters [14].

Nombre de Parte	V_{DC}^{min} (mV)	$\eta_{típico}$ (%)
ADP5090	380	80.00
TPS61202	500	80.00
LTC3105	250	85.00
MAX1675	900	90.00

El resultado obtenido muestra una mejoría respecto a lo que se obtenía con la placa de desarrollo; el porqué de esta mejoría se debe al hecho de que la placa fabricada presentaba una tensión de inicio del booster menor a la presente en la placa de desarrollo. A su vez, al estar el rectificador en la misma placa que el booster, se logran evitar las pérdidas existentes al conectar el rectificador a la placa de desarrollo utilizando cables.

Al evaluar la eficiencia de este sistema, utilizando una potencia en la entrada de 8 dBm , se obtiene la gráfica de la Fig. 5.48 en donde se observa la baja eficiencia del circuito, obteniendo que la mejor eficiencia es de $0,259\%$ para una carga de $270 \text{ k}\Omega$. Si se compara este resultado con la eficiencia de los integrados considerados por Contreras en Tabla 5.4 se observa el porqué el integrado LTC3108 no fue elegido como candidato en la investigación. Por este motivo, en trabajos futuros, se espera que se continúe con la línea de trabajo del LTC3105, el cual fue analizado más en profundidad por Contreras y era de los mejores candidatos para cumplir el objetivo propuesto.

5.4. Medidas y Tests

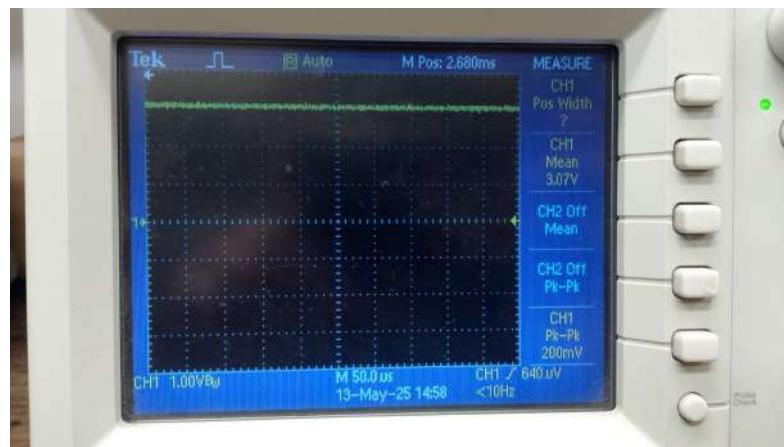


Figura 5.47: Salida del sistema con entrada de 6,36 dBm.

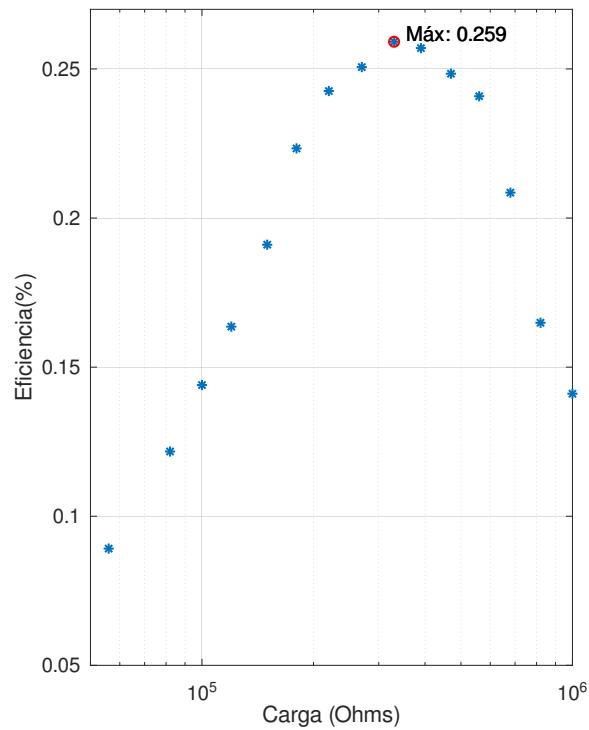


Figura 5.48: Eficiencia del rectificador y DC-DC booster en función de la carga.

5.5. Resumen de Resultados

A continuación se presenta un resumen general de lo que se presentó en este capítulo:

- Se realizaron tres versiones de la electrónica utilizando el integrado LTC3105 como DC-DC booster.
 - De las tres versiones ninguna logró encender de forma satisfactoria.
 - Se especula que la falla de funcionamiento se debió a la gran resistencia de entrada que poseía la placa.
 - Se alienta a futuras investigaciones a reintentar la utilización de este integrado con un diseño más eficiente.
- Se realizaron tres versiones de la electrónica utilizando el integrado LTC3108 como DC-DC booster.
 - De las tres versiones se logró llegar a una que podía funcionar de forma correcta.
 - Se concluyó que el éxito del diseño se debe a su baja resistencia de entrada y mejor utilización de los planos de tierra.
 - **La versión funcional es capaz de encenderse con 30 mV a la entrada, 20 mV menos que para la placa de desarrollo utilizada de referencia.**
 - La tensión de salida es capaz de regularse de forma que tome los valores especificados en la Tabla 5.3.
- Se logró realizar el diseño del rectificador de forma acorde, al ser capaz de alcanzar tensiones de salida de más del doble que la de entrada.
- La integración entre el rectificador y el DC-DC booster mostró que si se utiliza la placa de desarrollo se necesita una potencia mínima de 7,4 dBm en la entrada del rectificador para funcionar, mientras que si se utiliza la placa fabricada, se necesita una potencia mínima de 6,36 dBm

Capítulo 6

Integración de Antenas y Electrónica

El objetivo principal de este capítulo es presentar y analizar los resultados obtenidos de la integración entre las versiones finales de los trabajos realizados en el Capítulo 4 y el Capítulo 5.

En la Fig. 6.1 se observa la forma en que se integró la electrónica con la antena y el filtro. Con el fin de evitar las pérdidas, se utilizó un adaptador macho-macho como forma de conexión entre placas.

En lo referente a la alimentación del circuito se utilizaron dos sistemas diferentes, en primer lugar se utilizó un AP(Access Point) de modelo Alcatel AP1361 y luego se hicieron pruebas con la antena direccional TL-ANT2406A. En ambos casos se utilizó el osciloscopio TBS10612 para medir la señal de salida del sistema. En la Fig. 6.2 y la Fig. 6.3 se visualiza el conexionado con el AP y la antena direccional respectivamente.

El porqué de la utilización de dos métodos de alimentación se debió a problemas detectados al intentar alimentar el circuito con el AP seleccionado. En particular, al alimentar el circuito con el AP no se lograba encender el circuito del DC-DC booster, lo cual generó que se buscara la antena direccional como alternativa, la cual se mantuvo sin ser capaz de encender el circuito. En las siguientes secciones se procederá a detallar las características de los emisores seleccionados y las pruebas realizadas.

6.1. Características de Transmisores

6.1.1. Ecuación de Transmisión de *Friis*

Debe tenerse en cuenta las pérdidas de potencia que hay en este montaje, para el cual se ubica el Access Point a una distancia $R = 10\text{ cm}$. Para esto, se trae la *Ecuación de Transmisión de Friis*:

Capítulo 6. Integración de Antenas y Electrónica



Figura 6.1: Integración completa de rectena.

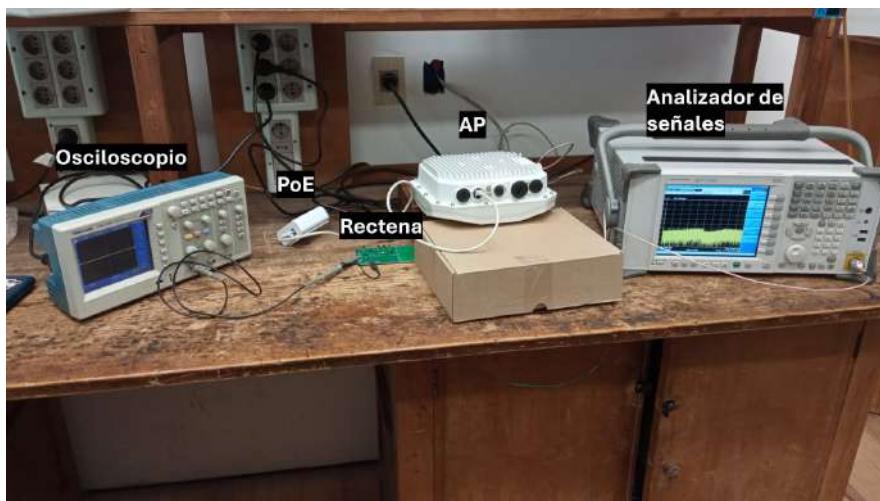


Figura 6.2: Conexionado para medida con AP.

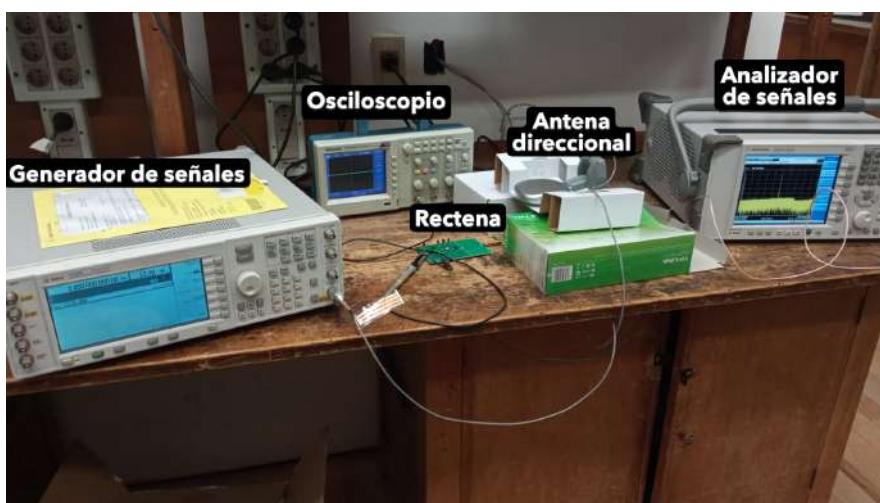


Figura 6.3: Conexionado para medida con antena direccional.

6.1. Características de Transmisores

$$P_r = P_t + G_t + G_r - 20 \log_{10} \left(\frac{\lambda}{4\pi R} \right)^2 \quad (6.1)$$

Donde G_t es la ganancia y P_t es la potencia de transmisión del Access Point utilizado, G_r es la ganancia de la antena con filtro pasa bajos final y el término $\frac{\lambda}{4\pi R} = 20,2 \text{ dB}$.

6.1.2. Access Point Alcatel AP1361

El principal motivo por el cual se consideró utilizar este AP es el hecho de que se trata de un AP diseñado para exteriores, esto implica que está diseñado para ser capaz de entregar una potencia mayor a la que permiten AP diseñados para interiores. En particular, este AP cuenta con una potencia máxima de salida de 30 dBm y una ganancia de $4,85 \text{ dBi}$, un total de $30 \text{ dBm} + 4,85 \text{ dBi} = 34,85 \text{ dBm}$ [2] con un patrón de radiación omni-direccional.

Con este Access Point y (6.1) se espera una potencia recibida $P_r = 14,65 \text{ dBm}$, sin considerar pérdidas por conectores y desadaptaciones.

Una característica que posee este dispositivo, y que fue una de las posibles causantes de los problemas detectados, es su capacidad de administrar su energía de forma eficiente y enviar señales de detección de dispositivos cada intervalos regulares. Esto genera que no se mantenga generando señales de forma continua y, por lo tanto, dificulta la posibilidad de extracción de energía de dichas señales. Incluso aúñ desactivando dicha opción, se mantiene un intervalo regular de menos de 1 s entre pulsos de información.

6.1.3. Antena Direccional TL-ANT2406A

En el caso de este transmisor, fue considerado por su capacidad de transmitir de forma constante energía. Esta cualidad ya fue aprovechada previamente en las medidas de ganancia de las antenas analizadas en el Capítulo 4.

A su vez, debido a que se está enviando la señal de forma direccional y no omni-direccional como en el caso del AP. Se puede concentrar la señal en la antena que pretende recolectar la energía. En comparación con el AP, la antena seleccionada presenta una ganancia de 6 dBi [58] mientras que la potencia debía de ser suministrada por el generador de señales E4438C. Debido a las limitantes del generador, la máxima potencia posible que se le pudo entregar fue de 12 dBm , esta potencia no tiene en cuenta las pérdidas que se presentan en las conexiones intermedias. Sin considerar pérdidas, se tiene entonces una potencia máxima entregada de $12 + 6 = 18 \text{ dBm}$.

Con esta antena y (6.1) se espera una potencia recibida $P_r = -2,2 \text{ dBm}$, sin considerar pérdidas por conectores, desadaptaciones y desalineación con el ángulo

Capítulo 6. Integración de Antenas y Electrónica

máximo de esta antena directiva.

6.2. Medidas y Tests

A la hora de realizar las mediciones, en primera instancia, se conectó el AP alimentado con inyector PoE (Power over Ethernet) y conectado a una PC por medio de ethernet, permitiendo generar tráfico. En el AP se configura una red *Wi-Fi 2.4 GHz* en el *Canal 8*, centrado en $2,447\text{ GHz}$ con ancho de banda 20 MHz (ocupando el rango $2,436\text{--}2,458\text{ GHz}$) y con una potencia de transmisión de 30 dBm . Se quitan los escaneos en frecuencia, y se genera tráfico para que el AP genere potencia al transmitirlo. Este tráfico, generado desde la PC, consta de paquetes de 1000 kb a transmitirse por ethernet hacia el AP, recibidos en un teléfono celular conectado a la red *Wi-Fi* configurada. Aún generando tráfico, este AP genera una señal que no presenta potencia constante en el tiempo, transmitiendo a la potencia deseada por un período menor a 1 s y parando de transmitir por otro. Este comportamiento no es medible con los instrumentos a disposición, y tampoco es un comportamiento configurable en este sistema.

Algo a considerar es el hecho de que el comportamiento descrito anteriormente no se presenta en un AP utilizado en un entorno estándar en el que existe un tráfico constante de información. En ese caso la señal enviada sí se puede considerar constante y, por lo tanto, se podría utilizar para ser recolectada por una rectena colocada a la distancia correcta.

Para visualizar los picos de potencia previamente descritos, se colocó la antena de parche final fabricada a la misma distancia de la AP que el sistema completo y se verificó la ganancia obtenida utilizando el analizador de señales EXA N9010A.

El comportamiento previamente descrito se piensa que puede ser parte del problema que imposibilitó que se lograra encender el DC-DC Booster. A su vez, se logró visualizar que los pulsos enviados no llegan a la antena con una potencia positiva, debido a la velocidad con la que ocurren los pulsos no se consigue observar un valor puntual, pero se observa que es superior a los -10 dBm . Esto implica que, aunque se lograra hacer constante la potencia transmitida, al no llegar a los $6,36\text{ dBm}$ en la entrada del rectificador, no es posible hacer que encienda.

Con el fin de comprobar si el problema es la falta de tensión o la falta de corriente, se realizó la prueba de conectar la antena con el filtro al rectificador sin el DC-DC Booster, cuya conexión se visualiza en la Fig. 6.4. Al evaluar la tensión obtenida a la salida del rectificador se observaba que, si bien variaba de forma considerable, se mantenía en rangos que deberían permitir que el integrado encienda, llegando incluso a $0,5\text{ V}$. Por lo que se logra descartar que sea un problema de tensión. Pasando luego a analizar las corrientes, en ese caso se observan, al igual que con la tensión, una variación considerable en los valores obtenidos. Si bien no se logra obtener un valor fijo de la corriente obtenida, se observa que se mantiene en el

6.2. Medidas y Tests

orden de los microamperios, dado que para que el DC-DC booster encienda se necesitan al menos 6 mA , no se ve posible realizar un encendido exitoso del sistema con el equipamiento con el que se dispone en este proyecto.

Como segunda opción se utilizó la antena direccional anteriormente mencionada; para ese caso se logró observar que nuevamente no es posible hacer que encienda el integrado, aunque en este caso la potencia obtenida es constante. En particular, si se mide la potencia que recibe la antena con el filtro integrado cuando se alimenta la antena direccional con 12 dBm , se observa la Fig. 6.5, al igual que en el caso del AP, se presenta una potencia a la entrada negativa. Se manejó entonces la misma hipótesis que para el AP; al variar la carga se obtienen los valores de tensión y corriente de la Tabla 6.1. Se observa entonces que el problema, al igual que en el caso del AP, se encuentra en la corriente, la cual no es capaz de alcanzar los 6 mA necesarios para el encendido del DC-DC booster.

Analizando a su vez la eficiencia, se observan diferencias respecto a la Fig. 6.6, la cual muestra la eficiencia simulada por Contreras del sistema sin considerar el DC-DC booster. En este caso, considerando que la potencia recibida es menor a 0 dBm , se tiene una mejoría de eficiencia respecto a lo esperado; esta mejoría podría deberse a los componentes elegidos en la fabricación del rectificador, siendo que los condensadores son de modelos adaptados de forma específica para señales en RF, presentan una resistencia posiblemente menor a la considerada por Contreras en su análisis.

El análisis realizado anteriormente llevó a considerar que, dada la poca energía obtenible, es necesario aprovecharla lo más posible para asegurar que, con una potencia de entrada mayor, se logre encender el DC-DC booster correctamente. Por esto se realizó un análisis de la impedancia que presenta la etapa de electrónica, esto porque, si no se encuentra suficientemente adaptada, parte de la onda que pasa por el LPF termina siendo reflejada, haciendo que se pierda parte de la potencia. Por el análisis realizado en el Capítulo 4 se sabe que la impedancia del conjunto antena más LPF es cercana a 50Ω , por lo que se espera que el sistema compuesto por el rectificador y el DC-DC booster cuente con la misma impedancia.

En la Fig. 6.7 se presentan las impedancias de cada módulo, y su valor de S_{11} con respecto a la impedancia de referencia, $Z_0 = 50 \Omega$. Aquí se ve que la impedancia de la antena de parche y LPF en $2,45 \text{ GHz}$ es de $51,3 - j5,8 \Omega$, y la del módulo de electrónica completo es de $67,7 - j7,4 \Omega$. El efecto de esta desadaptación en la potencia recibida se puede calcular como:

$$\Gamma = \frac{Z_L - Z_S}{Z_L + Z_S} = \frac{(67,7 - j7,4) - (51,3 - j5,8)}{(67,7 - j7,4) + (51,3 - j5,8)} = \frac{16,4 - j1,6}{119 - j13,2} = 0,137 + j0,002 \quad (6.2)$$

Para este caso,

Capítulo 6. Integración de Antenas y Electrónica

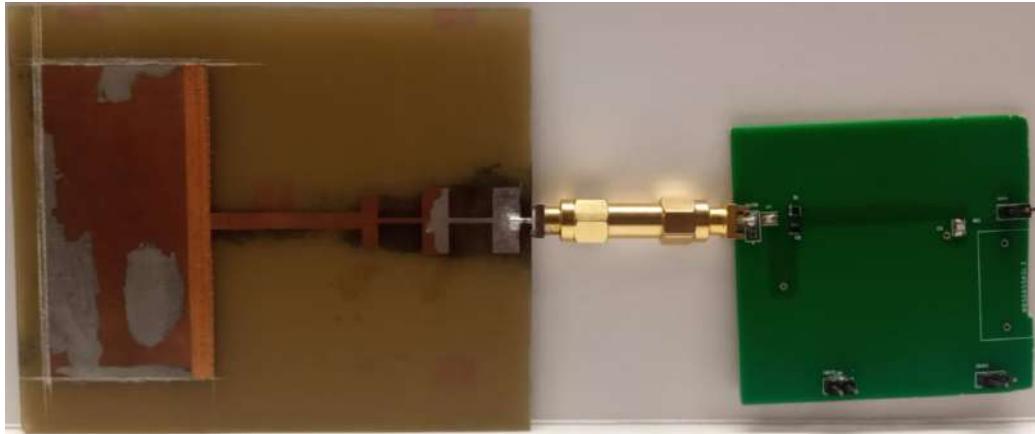


Figura 6.4: Integración de antena y filtro con rectificador



Figura 6.5: Potencia obtenida por la antena con LPF alimentada por antena direccional.

$$S_{11}(dB) = 20\log_{10}(|\Gamma|) = -17,26 \text{ dB} \quad (6.3)$$

La potencia reflejada es $|\Gamma|^2 = 0,018773$ (1.87%), por lo que el 98.12% de la potencia disponible se entrega al módulo de electrónica, lo cual implica que el principal problema a la hora de alimentar el sistema es la potencia que se le da a la antena de la rectena. Si se consigue entregar una potencia constante de mayor intensidad, se podría alcanzar un resultado satisfactorio. Se alienta a las futuras investigaciones a que realicen experimentos con una mejor forma de alimentación para comprobar esta afirmación.

6.2. Medidas y Tests

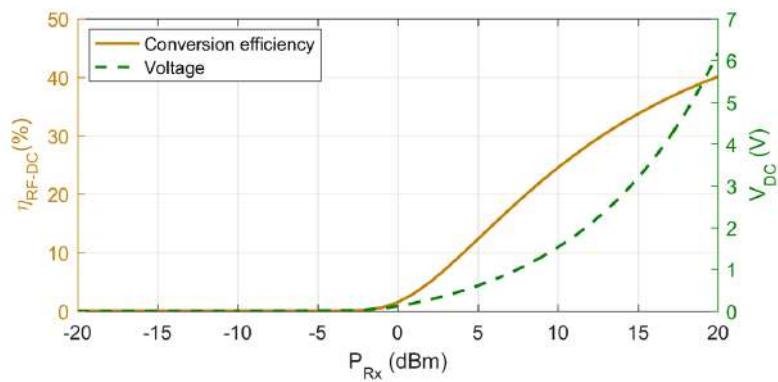


Figura 6.6: Eficiencia teórica en función de la potencia a la entrada al LPF [14].

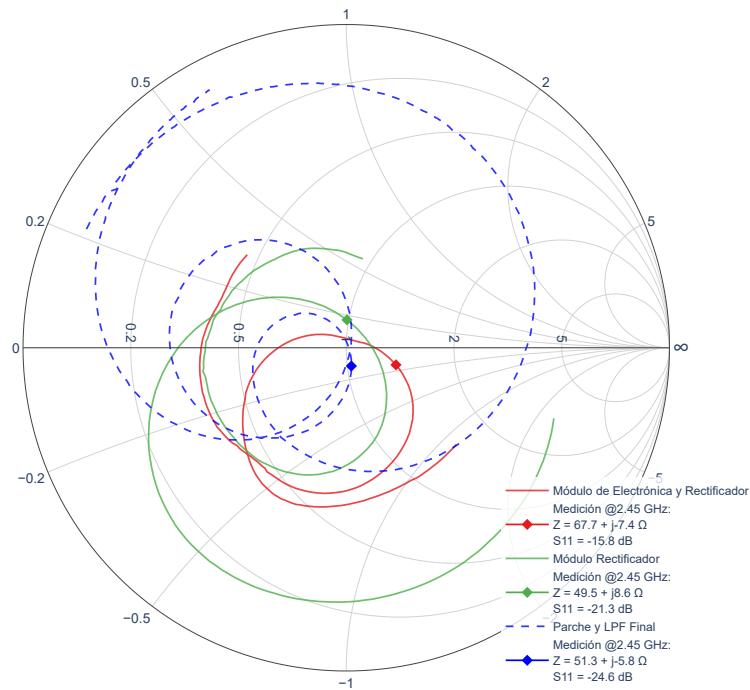


Figura 6.7: Adaptación de Impedancias de cada módulo en diagrama de *Smith*.

Capítulo 6. Integración de Antenas y Electrónica

Tabla 6.1: Parámetros medidos del sistema rectificador, LPF y antena alimentado por antena direccional.

Carga ($k\Omega$)	Tensión medida (mV)	Corriente medida (μA)	Potencia de salida (dBm)	Eficiencia (%)
0.220	140	110	-36.25	6.23
0.330	155	114	-35.37	6.90
0.470	165	110	-34.82	7.35
1.2	205	90	-32.94	9.13
1.8	224	78	-32.17	9.98
2.2	245	73	-31.39	10.91
2.7	258	68	-30.94	11.49
3.3	250	57	-31.21	11.13

Capítulo 7

Conclusiones y Trabajos a Futuro

7.1. Conclusiones

Este trabajo planteó diseñar, fabricar y optimizar una rectena con frecuencia de trabajo $2,45\text{ GHz}$. Se trae un diseño de referencia [13] [14], se fabrica y mide, para luego desarrollar la optimización con el objetivo de obtener una rectena funcional y poder evaluarla.

En el desarrollo de esta tesis se definieron claramente los métodos de fabricación, medida, simulación y optimización respectiva a cada etapa.

El trabajo pudo dividirse en módulos específicos, y en líneas de trabajo específicas:

Se diseñó, fabricó y optimizó una Antena con Filtro Pasa Bajos, la cual fue caracterizada obteniendo una adaptación de impedancias $S_{11} = -24,6\text{ dB}$ y una ganancia máxima de $3,23\text{ dBi}$.

En el proceso, se caracterizó el material *FR-4* para mejorar la representación con simulaciones de las medidas obtenidas.

Además, se evaluó la generalización del método de optimización, obteniendo resultados similares y resaltando la sensibilidad de la adaptación de impedancias con respecto a las dimensiones obtenidas.

En lo referente al apartado de la electrónica, se realizó un proceso iterativo buscando alcanzar el correcto funcionamiento de un circuito del tipo DC-DC booster. Finalmente, se alcanzó un diseño funcional utilizando el integrado LTC3108, aunque la eficiencia del circuito al incluirse el rectificador diseñado por Contreras fuera inferior a lo óptimo para considerarse un circuito útil en la práctica.

Se realizó un análisis de errores cometidos a lo largo de cada versión fabricada, obteniendo, en el diseño final, la posible causa del mal funcionamiento de la mayoría

Capítulo 7. Conclusiones y Trabajos a Futuro

de las versiones.

Estas líneas de trabajo se unen en la integración del sistema en la rectena definitiva, la cual se mide para evaluar su funcionamiento.

Las condiciones de prueba no cumplieron con las necesidades teóricas ni con las condiciones en las que se validó el funcionamiento de la electrónica y rectificador, por lo que el sistema completo en estas condiciones no logró encender el DC-DC booster.

Para detallar mejor el funcionamiento de cada módulo, se utilizaron las mismas condiciones de prueba obteniendo una tensión DC de hasta 0,5 V a la salida de la antena y rectificador, pero con una potencia baja, ya que la corriente fue menor a lo que necesita el módulo de electrónica para encender.

El análisis de adaptación de impedancias de ambas partes (Antena y LPF, y Rectificador y DC-DC booster) mostró una buena transferencia de potencia.

Sobre los objetivos planteados, en conclusión:

- Antena con Filtro Pasa Bajos: Se obtuvo una buena adaptación de impedancias y una ganancia aceptable, aunque menor que la de referencia.
- Electrónica y Rectificador: Se obtuvieron versiones funcionales aunque con eficiencia que hacen al conjunto poco práctico para aplicaciones prácticas.
- Integración: Se estima que debido a que las condiciones de medición no cumplen con los requerimientos del sistema, no se logró obtener el funcionamiento de la rectena.

7.2. Trabajos a Futuro

7.2.1. Simulaciones y Parametros de *FR-4*

En el estudio de parámetros de este trabajo, las simulaciones se comparan con las medidas únicamente en magnitud. Para tener un modelo que represente la realidad y generalice bien, es necesario mirar el comportamiento de impedancias en su expresión compleja, ya que da más información sobre su comportamiento. Las simulaciones, por lo tanto, deben compararse con las medidas en su diagrama de *Smith*. Esto es conclusión de la experiencia optimizando la antena en laboratorio, viendo que las modificaciones afectan normalmente en todo el espectro. Por ejemplo, un cambio que hace la antena 'más inductiva' lo hará en todo el espectro y, por lo tanto, cambia de forma distinta la magnitud en distintas frecuencias. Al lograr un modelo que coincida en la curva del diagrama de *Smith* (o una curva de impedancias lineal), se espera que el modelo generalice mejor.

7.2. Trabajos a Futuro

7.2.2. Optimización de Ganancia

Este trabajo no hace ni estudia los efectos de una posible optimización de ganancia. Se ve en ejemplos de rectenas anteriores que las ganancias de las mismas son mayores Tabla 2.1 que las obtenidas, por lo que puede ser oportuno estudiar este punto.

7.2.3. Integración con Cargas Reales

Debido a limitaciones de tiempo, no se logró medir una versión completa funcional, por lo que no se realizó el estudio del funcionamiento de la rectena cargando un sensor de IoT. Esto es un trabajo pendiente que sirve como demostración de la utilidad de este sistema.

7.2.4. Optimización de la electrónica

En este trabajo de dedicó gran parte del tiempo en lograr el funcionamiento de los integrados, por lo que no se realizó un diseño optimizado. Se alienta a buscar diseños que logren realizar el correcto funcionamiento del LTC3105 y que logren controlar de forma más eficiente el factor de multiplicación del rectificador. A su vez, en caso que se desee continuar trabajando con el LTC3108, se puede estudiar que tanto puede mejorar la eficiencia del sistema adaptando el diseño mejor de lo que se logró hacerlo en este trabajo.

Esta página ha sido intencionalmente dejada en blanco.

Referencias

- [1] Sharif Ahmed, Mohd Nor Husain, Zahriladha Zakaria, Mohd Shahril Izuan Mohd Zin, and Ammar Alhegazi. Rectenna designs for RF energy harvesting system: a review. *International Journal on Communications Antenna and Propagation (IRECAP)*, 6:82, 04 2016.
- [2] Alcatel-Lucent Enterprise. *OmniAccess Stellar AP1360 Series Datasheet*.
- [3] Analog Devices. EngineerZone Community. <https://ez.analog.com/>.
- [4] Inc. Analog Devices. *DC1587A Evaluation Board User Guide*. <https://www.analog.com/media/en/technical-documentation/user-guides/dc1587f.pdf>.
- [5] Constantine A. Balanis. *Antenna Theory: Analysis and Design*. Wiley, 4th edition, 2016.
- [6] Constantine A. Balanis. *Advanced Engineering Electromagnetics*. Wiley, 2nd edition, 2021. ISBN: 978-0-470-58948-9.
- [7] Ángel Darío Balarezo Jerez. Optimización del sistema de acondicionamiento para un dispositivo de captación de energía electromagnética. 2021.
- [8] S. Boselli, R. Gaudio, and M. Grilli. Circuitos para cosecha de energía a ultra baja tensión, 2021. Tesis de grado.
- [9] W.C. Brown. The history of power transmission by radio waves. *IEEE Transactions on Microwave Theory and Techniques*, 32(9):1230–1242, 1984.
- [10] Jui-Hung Chou, Ding-Bing Lin, Kuo-Lin Weng, and Hsueh-Jyh Li. Novel t-shape slot couple feed dual circular polarized rectenna. In *2012 International Symposium on Antennas and Propagation (ISAP)*, pages 178–181, 2012.
- [11] Jui-Hung Chou, Ding-Bing Lin, Kuo-Lin Weng, and Hsueh-Jyh Li. All polarization receiving rectenna with harmonic rejection property for wireless power transmission. *IEEE Transactions on Antennas and Propagation*, 62(10):5242–5249, 2014.
- [12] Stack Exchange Community. Electronics stack exchange. <https://electronics.stackexchange.com/>.

Referencias

- [13] Andry Contreras, Benigno Rodríguez, Leonardo Steinfeld, Javier Schandy, and Mariana Siniscalchi. Design of a rectenna for energy harvesting on Wi-Fi at 2.45 GHz. In *2020 Argentine Conference on Electronics (CAE)*, pages 63–68, 2020.
- [14] Andry Contreras, Leonardo Steinfeld, Mariana Siniscalchi, Javier Schandy, and Benigno Rodríguez. A rectenna as energy source for wireless sensor nodes. In *2020 IEEE 11th Latin American Symposium on Circuits Systems (LASCAS)*, pages 1–4, 2020.
- [15] Andry Contreras and Maryory Urdaneta. Rectenas para el cosechamiento de energía de los sistemas de comunicaciones en RF: Una revisión. *Revista Técnica de la Facultad de Ingeniería Universidad del Zulia*, 43:98–109, 05 2020.
- [16] Andry Contreras. *OPTIMIZACIÓN DE UNA RECTENA DE BANDA ULTRA ANCHA PARA SISTEMAS DE COMUNICACIÓN EN MICROONDAS*. PhD thesis, Universidad Del Zulia, 2024.
- [17] Jiejian Dai and Daniel C Ludois. A survey of wireless power transfer and a critical comparison of inductive and capacitive coupling for small gap applications. *IEEE Transactions on Power Electronics*, 30(11):6017–6029, 2015.
- [18] Analog Devices. Ltc3105 - datasheet, 2015. <https://www.analog.com/en/products/ltc3105.html>.
- [19] Alexandre Douyère, JD Lan Sun Luk, and Frédéric Alicalapa. High efficiency microwave rectenna circuit: modelling and design. *Electronics Letters*, 44(24):1409–1410, 2008.
- [20] Shenzhen Kingboard Manufacturing Factory. Test report for FR-4 1.6mm PCB material. Material Test Report MTR-12345, Testing Laboratory Name, 2023. IPC Standards Compliance Report.
- [21] Erez Falkenstein, Michael Roberg, and Zoya Popovic. Low-power wireless power delivery. *IEEE Transactions on microwave theory and techniques*, 60(7):2277–2286, 2012.
- [22] Deepak Gangwar, RL Yadava, et al. Design and analysis of a pentagonal rectenna. In *2014 International Conference on Signal Processing and Integrated Networks (SPIN)*, pages 654–658. IEEE, 2014.
- [23] Apostolos Georgiadis, G Vera Andia, and Ana Collado. Rectenna design and optimization using reciprocity theory and harmonic balance analysis for electromagnetic (em) energy harvesting. *IEEE Antennas and Wireless Propagation Letters*, 9:444–446, 2010.
- [24] Jesús Armando León Gil. *DESARROLLO DE DIODOS TÚNEL*. PhD thesis, CENTRO DE INVESTIGACIÓN EN MATERIALES AVANZADOS, 2014.

Referencias

- [25] Google Scholar. Google Scholar. <https://scholar.google.com/>.
- [26] Joseph A Hagerty, Florian B Helmbrecht, William H McCalpin, Regan Zane, and Zoya B Popovic. Recycling ambient microwave energy with broadband rectenna arrays. *IEEE transactions on microwave theory and techniques*, 52(3):1014–1024, 2004.
- [27] Fu-Jhuan Huang, Tzong-Chee Yo, Chien-Ming Lee, and Ching-Hsing Luo. Design of circular polarization antenna with harmonic suppression for rectenna application. *IEEE Antennas and Wireless Propagation Letters*, 11:592–595, 2012.
- [28] Yong Huang, Naoki Shinohara, and Tomohiko Mitani. A study on low power rectenna using dc-dc converter to track maximum power point. In *2013 Asia-Pacific Microwave Conference Proceedings (APMC)*, pages 83–85. IEEE, 2013.
- [29] Analog Devices Inc. *LTC3108: Ultralow Voltage Step-Up Converter and Power Manager*. <https://www.analog.com/media/en/technical-documentation/data-sheets/LTC3108.pdf>.
- [30] Yoshihiro Kawahara, Keisuke Tsukada, and Tohru Asami. Feasibility and potential application of power scavenging from environmental RF signals. In *2009 IEEE Antennas and Propagation Society International Symposium*, pages 1–4. IEEE, 2009.
- [31] Onur Kazanc, Francesco Mazzilli, Norbert Joehl, Franco Maloberti, and Catherine Dehollain. Miniaturized antenna and integrated rectifier design for remote powering of wireless sensor systems. In *2012 IEEE Topical Conference on Biomedical Wireless Technologies, Networks, and Sensing Systems (BioWireleSS)*, pages 41–44. IEEE, 2012.
- [32] S Vinoth Kumar, Pragati Patel, Ashok Mittal, and Asok De. Design, analysis and fabrication of rectenna for wireless power transmission-virtual battery. In *2012 National Conference on Communications (NCC)*, pages 1–4. IEEE, 2012.
- [33] Cetin Kurnaz, Begum Engiz, and Ugur Kose. Investigating the effect of number of users on signal strength level and throughput for Wi-Fi system. pages 1–4, 09 2017.
- [34] Hongchang Li, Xu Yang, Kangping Wang, and Xiaoshuai Dong. Study on efficiency maximization design principles for wireless power transfer system using magnetic resonant coupling. In *2013 IEEE ECCE Asia Downunder*, pages 888–892. IEEE, 2013.
- [35] Wei Lin and Richard W Ziolkowski. High performance electrically small huygens rectennas enable wirelessly powered internet of things sensing applications: A review. *Engineering*, 11:42–59, 2022.

Referencias

- [36] M. López and R. García. Análisis de congestión en redes Wi-Fi 2.4 GHz en entornos urbanos. *Revista Científica AmeliCA*, 15(3):45–60, 2023.
- [37] Germán Villalba Madrid and Miguel A. Zamora Izquierdo. Circuitos con diodos. https://www.um.es/documents/4874468/11689381/tema5_circuitos-diodos.pdf/3a60fc78-bf8e-436c-982a-d027831dc716, 2023. Universidad de Murcia.
- [38] Vlad Marian, Bruno Allard, Christian Vollaire, and Jacques Verdier. Strategy for microwave energy harvesting from ambient field or a feeding source. *IEEE Transactions on Power Electronics*, 27(11):4481–4491, 2012.
- [39] Rodrigo Villafuerte Martínez. Diseño y construcción de una rectena de alta eficiencia para la recuperación y transformación de energía de RF y microondas en energía eléctrica. *CICSE*, México, 2022.
- [40] Mini-Circuits. *NM-SF50+ SMA Female Connector Datasheet*. Mini-Circuits, 2023. 50, DC to 6 GHz. <https://www.minicircuits.com/pdfs/NM-SF50+.pdf>.
- [41] Tomohiko Mitani, Shogo Kawashima, and Taiga Nishimura. Analysis of voltage doubler behavior of 2.45-GHz voltage doubler-type rectenna. *IEEE Transactions on Microwave Theory and Techniques*, 65(4):1051–1057, 2017.
- [42] Mei-Juan Nie, Xue-Xia Yang, Guan-Nan Tan, and Bing Han. A compact 2.45-GHz broadband rectenna using grounded coplanar waveguide. *IEEE antennas and wireless propagation letters*, 14:986–989, 2015.
- [43] Ugur Olgun, Chi-Chih Chen, and John L Volakis. Investigation of rectenna array configurations for enhanced RF power harvesting. *IEEE antennas and wireless propagation letters*, 10:262–265, 2011.
- [44] Reddit Community. Reddit: The front page of the internet. <https://www.reddit.com/>.
- [45] ResearchGate. Researchgate: Find and share research. <https://www.researchgate.net/>.
- [46] Mohamed Adel Sennouni, Jamal Zbitou, Benaissa Abboud, Abdelwahed Tribak, and Mohamed Latrach. Efficient rectenna design incorporating new circularly polarized antenna array for wireless power transmission at 2.45 GHz. In *2014 International Renewable and Sustainable Energy Conference (IRSEC)*, pages 577–581. IEEE, 2014.
- [47] Naoki Shinohara. Rectennas for microwave power transmission. *IEICE Electronics Express*, 10(21):20132009–20132009, 2013.
- [48] Leonardo Steinfeld, Leonardo Barboni, and Gonzalo Gutierrez. Laboratorio: Analizador vectorial de redes (vna), 2022. https://eva.fing.edu.uy/pluginfile.php/97590/mod_resource/content/3/LAB_VNA.pdf.

Referencias

- [49] Sriram Subramaniam, Hector Reyes Moncayo, and Naima Kaabouch. Spectrum occupancy measurement: An autocorrelation based scanning technique using usrp. 04 2015.
- [50] Young-Ho Suh and Kai Chang. A high-efficiency dual-frequency rectenna for 2.45- and 5.8-GHz wireless power transmission. *IEEE Transactions on Microwave Theory and Techniques*, 50(7):1784–1789, 2002.
- [51] Times Microwave Systems. *LMR-195 Datasheet*. Times Microwave Systems, 06 2022. Accessed: 2024-07-15.
- [52] Times Microwave Systems. *LMR® Coaxial Cable Complete Guide*. Times Microwave Systems, Apr 2024. <https://timesmicrowave.com/wp-content/uploads/2024/04/lmr-complete-guide.pdf>.
- [53] Hakim Takhedmit, Laurent Cirio, Samir Bellal, David Delcroix, and Odile Picon. Compact and efficient 2.45 GHz circularly polarised shorted ring-slot rectenna. *Electronics letters*, 48(5):253–254, 2012.
- [54] Hakim Takhedmit, Laurent Cirio, Boubekeur Merabet, Bruno Allard, François Costa, Christian Vollaire, and Odile Picon. Efficient 2.45 GHz rectenna design including harmonic rejecting rectifier device. *Electronics letters*, 46(12):811–812, 2010.
- [55] Hakim Takhedmit, Boubekeur Merabet, L Cirio, Bruno Allard, François Costa, Christian Vollaire, and O Picon. A 2.45-GHz low cost and efficient rectenna. In *Proceedings of the Fourth European Conference on Antennas and Propagation*, pages 1–5. IEEE, 2010.
- [56] Keysight Technologies. *Specifications Guide: Network Analyzers (Archived)*. Keysight Technologies, Apr 2004. Document ID: 5988-4039EN. Archived datasheet. <https://www.keysight.com/us/en/assets/7018-01039/data-sheets-archived/5988-4039.pdf>.
- [57] Keysight Technologies. *Specifications Guide: Spectrum Analyzers (Archived)*. Keysight Technologies, Jul 2008. Document ID: 5989-6529EN. Archived datasheet. <https://www.keysight.com/us/en/assets/7018-01558/data-sheets-archived/5989-6529.pdf>.
- [58] TP-Link. *TL-ANT2406A 2.4 GHz 6dBi Outdoor Directional Antenna Datasheet*. TP-Link Technologies Co., Ltd., 2023. <https://www.tp-link.com/au/support/download/tl-ant2406a/>.
- [59] Gianfranco Andia Vera, Apostolos Georgiadis, Ana Collado, and Selva Via. Design of a 2.45 GHz rectenna for electromagnetic (em) energy scavenging. In *2010 IEEE Radio and Wireless Symposium (RWS)*, pages 61–64. IEEE, 2010.

Referencias

- [60] Tzong-Chee Yo, Chien-Ming Lee, Chen-Ming Hsu, and Ching-Hsing Luo. Compact circularly polarized rectenna with unbalanced circular slots. *IEEE Transactions on Antennas and Propagation*, 56(3):882–886, 2008.
- [61] Jamal Zbitou, Mohamed Latrach, and Serge Toutain. Hybrid rectenna and monolithic integrated zero-bias microwave rectifier. *IEEE Transactions on Microwave Theory and Techniques*, 54(1):147–152, 2006.
- [62] Jingwei Zhang. *Rectennas for RF wireless energy harvesting*. PhD thesis, University of Liverpool, 2013.

Índice de tablas

2.1.	Resumen de la revisión de literatura de diferentes tipos de diseños de rectena [1].	4
2.2.	Comparación de resultados de diferentes tipos de rectenas [1].	6
2.3.	Referencias Teóricas del Libro Balanis [5].	8
2.4.	Tabla de canales Wi-Fi 2,4 GHz del standard IEEE 802.11.	13
2.5.	Características de los diodos [7].	14
4.1.	Dimensiones obtenidas de antena de parche, versión 1.	34
4.2.	Dimensiones obtenidas del <i>LPF</i> , versión 1.	34
4.3.	Dimensiones de antena de parche, versión 2.	46
4.4.	Dimensiones obtenidas de antenas de parche con filtro, versión 2. .	49
4.5.	Dimensiones de antena de parche fabricada, versión 3.	52
4.6.	Dimensiones parche de referencia y finales.	58
5.1.	Configuración de tensión de salida para LTC3108 [29].	77
5.2.	Medidas realizadas a la segunda versión del rectificador.	91
5.3.	Comparación entre tensiones de salida obtenidas y esperadas. . . .	99
5.4.	Comparación de eficiencia de distintos DC-DC boosters [14]. . . .	102
6.1.	Parámetros medidos del sistema rectificador, LPF y antena alimentado por antena direccional.	112

Esta página ha sido intencionalmente dejada en blanco.

Índice de figuras

1.1. Estructura basica de una rectena [13].	1
2.1. Estructura de un diodo.	13
2.2. Estructura de un diodo Schottky [24].	14
2.3. Comparación entre la curva característica IV para un diodo Schottky y un diodo convencional [24].	14
2.4. Tipos de rectificadores usados por aplicación [15].	15
3.1. Modelo de una antena de parche en CST Studio.	18
3.2. Modelo de un conector SMA en CST Studio.	18
3.3. Configuración del simulador de <i>CST Studio</i>	18
3.4. Configuración de <i>Mesh</i> de <i>CST Studio</i>	19
3.5. Proceso de corrección del diseño transferido.	21
3.6. Proceso de Corrosión.	22
3.7. Correcciones en <i>FR-4</i> fabricado.	23
3.8. Vector Network Analyzer Rohde Schwarz ZVB8 (VNA).	24
3.9. Diagrama del setup para medidas de ganancia.	25
3.10. Setup de medidas, se resalta la ubicación de la antena medida y la de la antena de transmisión, y los equipos transmisor y receptor.	26
4.1. Dimensiones generales del diseño, L_1 continúa el <i>feeder</i> de la antena.	32
4.2. Diseño de Referencia en CST.	33
4.3. Simulaciones del diseño de referencia.	35
4.4. Fabricaciones de antena de referencia.	36
4.5. Medidas de $ S_{11} $ obtenidas de las dos antenas de parche fabricadas, y simulaciones de parche de referencia.	37
4.6. Medidas de $ S_{11} $ obtenidas de las dos antenas de parche y <i>LPF</i> fabricadas, y simulaciones del parche de referencia.	37
4.7. Z/Z_0 de parche 1 y 2 fabricados, y simulación de referencia en diagrama de <i>Smith</i>	38
4.8. Z/Z_0 de parche 1 y 2 fabricados, y simulación de referencia en diagrama de <i>Smith</i>	38
4.9. Antenas fabricadas utilizadas en estudio de parámetros.	40
4.10. Optimización del diseño en <i>CST Studio</i> para Versión 2.	43
4.11. Medidas tomadas de versión 1 y simulaciones correspondientes con nuevos parámetros $\epsilon = 4,1$ y $\tan\delta = 0,018$	44

Índice de figuras

4.12. Medidas tomadas de otras fabricaciones y simulaciones correspondientes con nuevos parámetros $\epsilon = 4,1$ y $\tan\delta = 0,018$	45
4.13. Optimización del diseño en <i>CST Studio</i> para Versión 2.	47
4.14. Simulación del modelo de antena de parche optimizado versión 2 .	48
4.15. Fabricación de antena versión 2 en cinta y en <i>FR-4</i>	50
4.16. Optimización de la antena fabricada en laboratorio para Versión 2.	51
4.17. Antena de parche simulada, fabricada y optimizada, versión 2. .	52
4.18. Optimización de la antena de parche y filtro con cinta de cobre para Versión 2.	53
4.19. Antena de parche versión 2 optimizada, parche versión 2 con filtro fabricada en <i>FR-4</i> y su optimización.	54
4.20. Optimización de la antena de parche y filtro en <i>FR-4</i> para Versión 2.	55
4.21. Antena de parche fabricada, versión 3.	56
4.22. Antena de parche optimizada en versión 2 y su fabricación en <i>FR-4</i> , versión 3.	57
4.23. Fabricación de antena versión 2 optimizada.	58
4.24. S_{11} de antena de parche final y antena de parche original.	59
4.25. S_{11} de antena de parche con <i>LPF</i> final y antena de parche con <i>LPF</i> original.	61
4.26. S_{11} en el rango de frecuencias de <i>Wi-Fi 2,45 GHz</i>	62
4.27. Patrón de radiación de antena de parche de referencia simulada, y antena de parche final medida.	63
4.28. Patrón de radiación de antena de parche con filtro de referencia simulada, y antena de parche con filtro final medida.	64
 5.1. Rectificador con configuración de doblador de tensión [13].	66
5.2. Dimensiones del rectificador.	66
5.3. Primera versión de rectificador diseñado.	67
5.4. Segunda versión de rectificador diseñado.	68
5.5. Configuración elegida para la utilización del integrado LTC3105 [18].	69
5.6. Primer diseño realizado con integrado LTC3105.	70
5.7. Segundo diseño realizado con integrado LTC3105.	71
5.8. Tercer diseño realizado con integrado LTC3105.	72
5.9. Curvas del proceso de encendido del DC-DC booster LTC3105 [18].	73
5.10. Gráfica de encendido para LTC3105 poniendo $R_{MPPC} = 40,2 \text{ k}\Omega$.	74
5.11. Gráfica de encendido para LTC3105 poniendo $R_{MPPC} = 20 \text{ k}\Omega$.	75
5.12. Gráfica de encendido para LTC3105 poniendo $R_{MPPC} = 20 \text{ k}\Omega$ y $L_1 = 22 \mu\text{H}$	76
5.13. Configuración elegida para la utilización del integrado LTC3108 [29].	76
5.14. Primer diseño realizado con integrado LTC3108.	77
5.15. Segundo diseño realizado con integrado LTC3108.	78
5.16. Parte superior de tercer diseño realizado con integrado LTC3108. .	79
5.17. Parte inferior de tercer diseño realizado con integrado LTC3108. .	79
5.18. Secuencia de encendido de LTC3108 [29].	80
5.19. Secuencia de entrada simulada de LTC3108 con $V_{in} = 100mV$. .	81
5.20. Primera versión de la electrónica fabricada con integrado LTC3105.	82

Índice de figuras

5.21. Placa general de la segunda versión fabricada con integrado LTC3105.	83
5.22. Zócalos de la segunda versión fabricada con integrado LTC3105.	83
5.23. Parte superior de placa completa del segundo diseño con integrado LTC3105.	84
5.24. Parte inferior de placa completa del segundo diseño con integrado LTC3105.	84
5.25. Parte superior de la tercera versión fabricada con integrado LTC3105.	85
5.26. Parte inferior de la tercera versión fabricada con integrado LTC3105.	85
5.27. Parte superior de la primera versión fabricada con integrado LTC3108.	86
5.28. Parte inferior de la primera versión fabricada con integrado LTC3108.	86
5.29. Parte superior de la segunda versión fabricada con integrado LTC3108.	87
5.30. Parte inferior de la segunda versión fabricada con integrado LTC3108.	87
5.31. Parte superior de la tercera versión fabricada con integrado LTC3108.	88
5.32. Parte inferior de la tercera versión fabricada con integrado LTC3108.	89
5.33. Parte superior de la tercera versión fabricada en China con integrado LTC3108.	89
5.34. Parte inferior de la tercera versión fabricada en China con integrado LTC3108.	90
5.35. Rectificador fabricado en China.	90
5.36. Conexionado de la prueba de funcionamiento del rectificador.	91
5.37. Conexionado de la prueba de la placa de desarrollo.	92
5.38. Salida de placa de desarrollo alimentada por rectificador con 7,4 dBm de potencia de entrada.	92
5.39. Estructura interna de integrado LTC3105 [18].	94
5.40. Circuito de placa de desarrollo DC1587 [4].	96
5.41. Conexionado de prueba de funcionamiento de tercera versión de integrado LTC3108.	100
5.42. Salida con $VS2 = GND$ y $VS1 = GND$	100
5.43. Salida con $VS2 = GND$ y $VS1 = VAUX$	100
5.44. Salida con $VS2 = VAUX$ y $VS1 = GND$	101
5.45. Salida con $VS2 = VAUX$ y $VS1 = AUX$	101
5.46. Conexionado de prueba de funcionamiento final de electrónica.	102
5.47. Salida del sistema con entrada de 6,36 dBm.	103
5.48. Eficiencia del rectificador y DC-DC booster en función de la carga.	103
6.1. Integración completa de rectena.	106
6.2. Conexionado para medida con AP.	106
6.3. Conexionado para medida con antena direccional.	106
6.4. Integración de antena y filtro con rectificador	110
6.5. Potencia obtenida por la antena con LPF alimentada por antena direccional.	110
6.6. Eficiencia teórica en función de la potencia a la entrada al LPF [14].	111
6.7. Adaptación de Impedancias de cada módulo en diagrama de <i>Smith</i>	111