

EXAMEN ORDINARIO FUNDAMENTOS DE COMPUTADORES. Teoría

Apellidos y nombre:

DNI:

Grupo:

1. Sean dos registros de un computador llamados X y Y que contienen los siguientes patrones de bits:

$$X \rightarrow 0x3a01b320 \quad Y \rightarrow 0xc1d68000$$

- a) (0,5 puntos) Suponiendo que los registros X y Y se interpretan como enteros de 32 bits en complemento a 2, calcule la diferencia $X - Y$ de los números representados en ambos registros tal y como la efectuaría un procesador. Exprese el resultado en hexadecimal.

Cálculos:**Resultado de $X - Y$ (hex.):****0x782b3320**

Para efectuar la resta, sumaremos a X el complemento a 2 de Y .

El complemento a 2 de Y (0xc1d68000) es 0x3e298000, sumemos X a este número.

$$\begin{array}{r} 0x3a01b320 \\ +0x3e298000 \\ \hline 0x782b3320 \end{array}$$

- b) (0,5 puntos) ¿El resultado es correcto? ¿Ha habido desbordamiento? (conteste SÍ o NO en cada caso)

Justificación:**¿Es correcto el resultado?****SI**

El resultado es correcto porque en la suma final los dos sumandos son positivos y el resultado también lo es.

¿Ha habido desbordamiento?**NO**

Por esa misma razón no ha habido desbordamiento.

- c) (0,5 puntos) Escriba en decimal el número contenido en el registro Y si se interpreta como un número representado mediante la norma IEEE-754 de simple precisión:

Cálculos:**Número representado en Y :****-26,8125**

$$0xc1d68000 = 11000001110101101000000000000000_2.$$

Separemos este patrón de bits en los tres campos de la norma IEEE-754 de simple precisión:

$$\boxed{1} \quad \boxed{10000011} \quad \boxed{101011010000000000000000} \quad S = 1, E = 10000011_2 = 131, F = 10101101_2.$$

El número representado es:

$$\begin{aligned} x &= (-1)^S \times (1.F) \times 2^{(E-Exceso)} = (-1)^1 \times 1,10101101_2 \times 2^{(131-127)} = \\ &= -1,10101101_2 \times 2^4 = 11010,1101_2 = -(2^4 + 2^3 + 2^1 + 2^{-1} + 2^{-2} + 2^{-4}) = -26,8125 \end{aligned}$$

2. Un computador con un reloj de 2 GHz. ejecuta un programa de 10^5 instrucciones repartidas según la tabla siguiente:

Tipo de instrucción	Cálculo	Load	Store	Salto
Porcentaje de instrucciones	40 %	25 %	20 %	15 %
Número de ciclos	1	4	4	2

- a) (0,5 puntos) ¿Cuál es el CPI promedio del procesador para ese programa suponiendo que funciona con una caché ideal?

Cálculos:

$$CPI = 2,5 \text{ ciclos/intr.}$$

$$CPI = \frac{\sum (I_{c_i} \cdot CPI_i)}{I_c} = \sum \left(\frac{I_{c_i}}{I_c} \cdot CPI_i \right) \text{ donde } \frac{I_{c_i}}{I_c} \text{ es la frecuencia relativa de cada tipo de instrucción.}$$

$$\text{Por tanto: } CPI = 0,4 \times 1 + 0,25 \times 4 + 0,2 \times 4 + 0,15 \times 2 = 0,4 + 1 + 0,8 + 0,3 = 2,5 \text{ ciclos/instrucción}$$

- b) (0,5 puntos) ¿Cuál será el tiempo de ejecución del programa en las condiciones anteriores?

Cálculos:

$$\text{Tiempo de ejecución} = 125 \mu s$$

$$t = \frac{I_c \cdot CPI}{f} = \frac{10^5 \cdot 2,5}{2 \cdot 10^9} = 1,25 \cdot 10^{-4} = 125 \cdot 10^{-6} = 125 \mu s$$

- c) (0,5 puntos) Supongamos que ese procesador funciona con una memoria caché de datos con un tiempo de acierto de un ciclo de reloj. Si su tasa de acierto es del 90 % y el tiempo de acceso a memoria principal es de 100 ns: ¿Cuál será ahora su CPI medio?

Cálculos:

$$CPI = 11,5 \text{ ciclos/instr.}$$

$$CPI = CPI_{base} + Pérdidas = CPI_{base} + \text{Porcentaje de instrucciones de memoria} \times \text{Tasa de fallo} \times \text{Penalización por fallo (en ciclos)}$$

Suponiendo que la penalización por fallo es el tiempo de acceso a memoria principal, el número de ciclos perdidos en caso de fallo será:

$$\frac{\text{Tiempo de acceso a memoria principal}}{\text{Periodo de reloj}} = \frac{100 \times 10^{-9}}{\frac{1}{2 \times 10^9}} = 100 \times 2 = 200 \text{ ciclos}$$

Poniendo valores en la expresión anterior, tenemos:

$$CPI = 2,5 + (0,25 + 0,2) \times 0,1 \times 200 = 2,5 + 0,045 \times 200 = 2,5 + 9 = 11,5 \text{ ciclos/instrucción}$$

- d) (0,5 puntos) ¿Cuál será el AMAT de la memoria caché en las condiciones del apartado anterior?

Cálculos:

$$AMAT = 10,5 \text{ ns}$$

$$AMAT = \text{tiempo de acierto} + \text{Tasa de fallo} \times \text{Penalización de fallo}$$

Según el enunciado del problema el tiempo de acierto es un periodo de reloj que es:

$$T = \frac{1}{f} = \frac{1}{2 \times 10^9} = 0,5 \times 10^{-9} = 0,5 \text{ ns}$$

$$\text{Por tanto, poniendo los valores en la expresión anterior, obtenemos: } T = 0,5 + 0,1 \times 100 = 10,5 \text{ ns}$$

3. Sea un sistema de memoria virtual con páginas de 4 KB cuyas primeras entradas de la tabla de páginas están en el siguiente estado (todo en decimal):

Número de entrada	0	1	2	3	4	5	6	7	8	9
Bit de validez	1	0	1	1	0	0	1	1	1	0
Página física o "en disco" (D)	8	D	17	4	D	D	9	12	15	D

Ese sistema dispone de un TLB en el siguiente estado (todo en decimal):

Válido	1	0	1	1	0	1	1	0
Etiqueta	7	5	2	0	4	6	8	1
Número de página física	12	16	17	8	5	9	15	13

En ese estado el procesador solicita la siguiente secuencia de direcciones virtuales (decimal): 10524, 4000, 8496, 13104, 2048, 5000, 8200

- a) (0,5 puntos) ¿Cuál es la dirección física correspondiente a la primera dirección accedida (10524)? Exprese el resultado en hexadecimal, si hubiera fallo de página conteste FALLO.

Justificación:

Dirección física (hex.):

0x1191c

Deberemos dividir la dirección en los campos de página virtual y desplazamiento dentro de la página, para ello pasamos la dirección a hexadecimal: $10524 = 0x291c$ y separaremos los últimos 12 bits ($2^{12} = 4K$), es decir los 3 últimos dígitos hexadecimales, es decir: página virtual = 2 y desplazamiento dentro de la página = $0x91c$. Para ver la página física a la que corresponde esta dirección buscaremos la entrada 2 de la tabla de páginas (página física = 17 = $0x11$). Ahora para obtener la dirección física solo tenemos que concatenar el número de página física ($0x11$) con el desplazamiento dentro de la página ($0x91c$): $0x1191c$

- b) (0,5 puntos) ¿Cuál es la primera dirección virtual que provoca un fallo de TLB?

Justificación:

Primera dirección que provoca fallo de TLB:

13104

Para ver si cada dirección provoca o no fallo de TLB tendremos que calcular la página virtual de cada dirección, y esto se hace dividiendo la dirección por el tamaño de página ($4K = 4096$), luego miraremos si la etiqueta correspondiente a la página virtual se halla en el TLB, si no se halla habrá fallo de TLB:

Dirección	Página virtual	Fallo de TLB
10524	2	NO
4000	0	NO
8496	2	NO
13104	3	SI

El primer fallo de TLB se da en el acceso a la dirección 13104

- c) (0,5 puntos) ¿Cuál es la primera dirección virtual que provoca un fallo de página?

Justificación:

Primera dirección que provoca fallo de página:

5000

Procedemos de forma similar al apartado anterior, obteniendo en número de página virtual correspondiente a cada dirección y comprobando si la entrada correspondiente de la tabla de páginas es válida o no, cuando no lo sea habrá fallo de página:

Dirección	Página virtual	Bit de validez	Fallo de página
10524	2	1	NO
4000	0	1	NO
8496	2	1	NO
13104	3	1	NO
2048	0	1	NO
5000	1	0	SI

El primer fallo de página se da en el acceso a la dirección 5000

4. (0,5 puntos) La ejecución de un programa llega a la instrucción codificada como 0x1620ff24, que representa a la instrucción `bne $s1,$zero, Y`. Esta instrucción provoca la bifurcación del programa a la instrucción situada en la dirección 0x203042fc ¿Cuál es la dirección donde se encuentra la citada instrucción `bne`? Exprese el resultado en hexadecimal.

Cálculos:

Dirección de la instrucción `bne` (hex.)=

0x20304668

Las instrucciones de bifurcación como `bne` son de formato I. En estas instrucciones los 16 bits de menor peso (0xff24) representan el desplazamiento en complemento a 2 (d). La dirección de la siguiente instrucción a ejecutar (en este caso Y) se calcula mediante la expresión: $Y = PC + 4d$. Sin embargo hay que tener en cuenta que el PC apunta a la siguiente instrucción a ejecutar, por lo que la dirección de la instrucción en curso (en este caso `bne`) será 4 menos. Despejemos de la ecuación anterior el PC: $PC = Y - 4d$. Pongamos el desplazamiento (0xff24) en binario extendiendo el signo: 111...1111111100100100, para multiplicarlo por 4, pondremos 2 ceros a la derecha: 111...111111110010010000 = 0xffffc90. Ahora complementamos a 2 para restar: 0x00000370 y sumamos Y:

$$\begin{array}{r} Y \quad 0x203042fc \\ -4d \quad +0x00000370 \\ \hline PC \quad 0x2030466c \end{array}$$

Restamos 4 al número anterior y ya tendremos la dirección de la instrucción `bne`: $0x2030466c - 4 = 0x20304668$

5. (2 puntos) Para cada una de las afirmaciones siguientes, indique si es verdadera o falsa rodeando con un círculo la V si la considera verdadera o la F si la considera falsa.

Puntuación: $(Aciertos - Fallos) \times 0,2$. No cuentan como fallos las preguntas no contestadas.

En un computador las instrucciones y los datos comparten la misma memoria principal.	<input checked="" type="radio"/> V	<input type="radio"/> F
Al disminuir el CPI de una máquina siempre aumenta su rendimiento.	<input type="radio"/> V	<input checked="" type="radio"/> F
La instrucción <code>jal</code> utiliza direccionamiento relativo al contador de programa.	<input type="radio"/> V	<input checked="" type="radio"/> F
En la representación de números enteros en complemento a 2, el primer bit de la izquierda tiene peso negativo.	<input checked="" type="radio"/> V	<input type="radio"/> F
Los procedimientos "hoja" son procedimientos que no llaman a otros procedimientos.	<input checked="" type="radio"/> V	<input type="radio"/> F
El número real 0,25 se puede representar exactamente mediante la representación IEEE-754 de punto flotante en simple precisión.	<input checked="" type="radio"/> V	<input type="radio"/> F
La representación de números desnormalizados en la norma IEEE-754 puede llegar a tener una precisión relativa del 100 %.	<input checked="" type="radio"/> V	<input type="radio"/> F
En una memoria caché con correspondencia totalmente asociativa no puede haber fallos por capacidad.	<input type="radio"/> V	<input checked="" type="radio"/> F
Si se emplea el algoritmo de reemplazo LRU se desaloja el bloque o página que lleva cargado más tiempo.	<input type="radio"/> V	<input checked="" type="radio"/> F
En una CPU con una frecuencia de reloj mayor y el mismo sistema de memoria, los fallos de caché suponen más ciclos de penalización.	<input checked="" type="radio"/> V	<input type="radio"/> F

Formatos de instrucción de MIPS

R	opcode	rs	rt	rd	shamt	funct
	31	26 25	21 20	16 15	11 10	6 5
	0					
I	opcode	rs	rt	immediate		
	31	26 25	21 20	16 15		
	0					
J	opcode	address				
	31	26 25				
	0					