

Tema 1. TECNOLOGÍA INFORMÁTICA Y NIVELES DE ABSTRACCIÓN. Problemas

1.1. Razonemos sobre el espacio ocupado por el almacenamiento de la información y sobre su movimiento.

- I) Consideremos una pantalla en color que utiliza 8 bits para cada uno de los colores primarios (rojo, verde y azul) en cada píxel y con una resolución de 1280x1024 píxeles ¿Cuál debería ser el tamaño (expresado en bytes) de la memoria de cuadro de imagen (*frame buffer*) para almacenar un cuadro de imagen?
- II) Si un computador tiene una memoria principal de 2 GiB, ¿cuántos cuadros podría almacenar, suponiendo que la memoria no contiene ninguna otra información?
- III) Si las dimensiones de la pantalla se reducen a la mitad, es decir, pasan a ser 640x512 píxeles: ¿En qué porcentaje se reducirá la memoria necesaria para almacenar un cuadro?
- IV) En el supuesto del apartado I) ¿Cuánto tiempo se empleará como mínimo en enviar un cuadro de imagen por una red de 100 Mbits?
- V) Si un computador conectado a una red Ethernet de 1 gigabit necesita enviar un archivo de 256 KiB, ¿cuánto tiempo tardaría?
- VI) Suponiendo que una memoria caché es diez veces más rápida que una memoria DRAM, que la DRAM es 100000 veces más rápida que un disco magnético, y que la memoria flash es 1000 veces más rápida que el disco, encuentre cuánto tiempo llevaría leer un archivo de la DRAM, de un disco y de una memoria flash si se necesita 2 μ s para leerlo desde la caché.

1.2. Considere tres procesadores distintos P1, P2 y P3 que ejecutan el mismo conjunto de instrucciones y cuyas frecuencias de reloj y CPI aparecen dados en la tabla siguiente:

Procesador	Frecuencia de reloj (GHz)	CPI
P1	3,0	1,5
P2	2,5	1,0
P3	4,0	2,2

- I) ¿Qué procesador tiene mayor rendimiento?
- II) Si los procesadores ejecutan, cada uno de ellos, un programa en 10 segundos, encuentre el número de ciclos invertido y el número de instrucciones ejecutadas.
- III) Estamos intentando reducir el tiempo de ejecución en un 30 % pero ello produce un incremento del 20 % en el CPI ¿Qué frecuencia de reloj debe utilizarse para conseguir esa reducción en el tiempo de ejecución?

1.3. Para tres procesadores P1, P2 y P3 considere la información aportada por la tabla siguiente:

Procesador	Frecuencia de reloj (GHz)	Número de instrucciones	Tiempo (segundos)
P1	2,0	20×10^9	7
P2	1,5	30×10^9	10
P3	3,0	90×10^9	9

- I) Encuentre la frecuencia de reloj que debería tener P2 para que su tiempo de ejecución se rebaje hasta alcanzar el de P1.
- II) Encuentre el número de instrucciones que debería ejecutar P2 de modo que su tiempo de ejecución fuese igual al de P3.

1.4. Considere dos implementaciones distintas de la misma arquitectura de juego de instrucciones. Hay cuatro tipos de instrucciones: A, B, C y D. La frecuencia de reloj y el CPI de cada implementación aparecen recogidos en la tabla siguiente:

Procesador	Frecuencia de reloj (GHz)	CPI de tipo A	CPI de tipo B	CPI del tipo C	CPI del tipo D
P1	2,5	1	2	3	3
P2	3,0	2	2	2	2

Dado un programa con 10^6 instrucciones repartidas en tipos como sigue: 10 % de A, 20 % de B, 50 % de C y 20 % de D:

- I) ¿Qué implementación es la más rápida?
- II) ¿Cuál es el CPI global de cada implementación?
- III) Indique los ciclos de reloj necesarios para la ejecución del programa en cada implementación.

1.5. Un procesador con un reloj de 2,5 GHz ha ejecutado un programa de 6 millones de instrucciones en 3 milisegundos.

- I) ¿Cuál es su CPI medio?
- II) Si en ese procesador las instrucciones de bifurcación emplean dos ciclos y el resto solo un ciclo ¿Cuál es el porcentaje de instrucciones de bifurcación del programa?

1.6. Un programa con $1,5 \times 10^6$ instrucciones distribuidas como se indica en la tabla siguiente tarda en ejecutarse 1 milisegundo en cierto procesador.

Tipo de instrucción	Cálculo	Load	Store	Salto
Porcentaje de instrucciones	55 %	25 %	8 %	12 %
Número de ciclos	1	4	4	3

- I) Calcule el CPI medio de ese procesador cuando funciona con ese programa.
- II) ¿Cuál es la frecuencia del procesador?
- III) Supongamos que se consigue que las instrucciones de acceso a memoria tarden 1 ciclo menos en ejecutarse: ¿En qué porcentaje habrá disminuido el tiempo de ejecución?

1.7. La tabla siguiente muestra el número de instrucciones de un programa clasificado por tipos:

Aritméticas	Store	Load	Salto
500	50	100	50

- I) Suponiendo que las instrucciones aritméticas tardan 1 ciclo, las *load* y *store* 5 ciclos y las de salto 2 ciclos, ¿cuál es el tiempo de ejecución del programa en un procesador de 2 GHz?
- II) Calcule el CPI del procesador para este programa.
- III) Si se puede reducir a la mitad el número de instrucciones *load* ¿qué variación habrá en velocidad y en el CPI?

1.8. Sean dos implementaciones del mismo procesador con las características mostradas en la tabla siguiente:

	Frecuencia	CPI de las instrucciones por tipos		
		Load/store	Aritméticas	Bifurcación
Implementación 1	2,5 GHz	4	1	2
Implementación 2	3,0 GHz	5	1	3

En ambas implementaciones se ejecuta el mismo programa que tiene la siguiente distribución de instrucciones por tipos: 30 % de *load/store*, 45 % de instrucciones aritméticas y 25 % de instrucciones de salto.

- I) ¿Cuál es el CPI de cada una de las implementaciones con ese programa?
- II) ¿Cuál de las implementaciones proporciona mejor rendimiento con ese programa?
- III) ¿En qué porcentaje mejora el rendimiento de una sobre el de la otra?
- IV) Si el tiempo de ejecución del programa en la implementación 1 es de 30 μ s ¿Cuál será el número de instrucciones necesario para ejecutarlo?

1.9. Considere dos implementaciones distintas, P1 y P2, de un procesador ambas con el mismo conjunto de instrucciones. Hay cinco tipos de instrucciones (A, B, C, D y E) en el conjunto de ellas. En el cuadro siguiente se detallan las frecuencias de reloj y los CPI de las instrucciones de cada tipo para dos casos diferentes (a y b):

Caso	Implementación	Frecuencia de reloj (GHz)	CPI				
			tipo A	tipo B	tipo C	tipo D	tipo E
a	P1	1,0	1	2	3	4	3
	P2	1,5	2	2	2	4	4
b	P1	1,0	1	1	2	3	2
	P2	1,5	1	2	3	4	3

- I) Si el número de instrucciones ejecutadas en un determinado programa está distribuido a partes iguales entre los distintos tipos de instrucciones excepto para el tipo A, que aparece con una frecuencia doble que cada una de las demás, ¿Qué computador es el más rápido? ¿Cuánto más?
- II) Si el número de instrucciones ejecutadas en un determinado programa está distribuido por igual entre las distintas clases de instrucciones, excepto para el tipo E, el cual aparece el doble de veces que las otras, ¿qué computador es más rápido? ¿Cuánto más rápido?

1.10. La siguiente tabla muestra la distribución de instrucciones para dos programas diferentes. Utilizando estos datos, explore los compromisos de diseño que aparecen para los diferentes cambios realizados a un determinado diseño de procesador.

	Número de instrucciones			
	Cálculo	Load	Store	Salto
Programa 1	1000	400	100	50
Programa 2	1500	300	100	100

- Suponiendo que cada operación de cálculo tarda 1 ciclo, que las instrucciones *load* y *store* tardan 10 ciclos, y que los saltos tardan 3 ciclos, encuentre el tiempo de ejecución de cada programa sobre un procesador de 3 GHz.
- Suponiendo que cada operación de cálculo tarda 1 ciclo, que las instrucciones *load* y *store* tardan 2 ciclos y que los saltos tardan 3 ciclos, encuentre el tiempo de ejecución de cada programa sobre un procesador de 3 GHz.
- Suponiendo que las instrucciones de cálculo tardan 1 ciclo, las de *load* y *store* tardan 2 ciclos y los saltos tardan 3 ciclos, ¿cuál es el aumento de velocidad del programa si se puede reducir a la mitad el número de instrucciones de cálculo?

1.11. Los compiladores tienen un fuerte impacto sobre el rendimiento de una aplicación ejecutada en un procesador determinado. En este ejercicio se explora ese impacto de los compiladores sobre el tiempo de ejecución.

	Compilador A		Compilador B	
	Nº de instrucciones	Tiempo de ejecución (s)	Nº de instrucciones	Tiempo de ejecución (s)
Programa 1	$1,00 \times 10^9$	1,1	$1,20 \times 10^9$	1,5
Programa 2	$1,00 \times 10^9$	0,8	$1,20 \times 10^9$	0,7

- Para un mismo programa se han utilizado dos diferentes compiladores. La tabla anterior muestra el tiempo de ejecución para las dos versiones de programa compilado. Encuentre el CPI promedio para cada programa suponiendo que el procesador tiene un ciclo de reloj de 1ns.
- Suponga que los CPI promedio son los que se han calculado en el apartado 1) pero que los programas se han ejecutado sobre dos procesadores diferentes. Si los tiempos de ejecución sobre los dos procesadores han sido los mismos, ¿cuánto más rápido es el reloj del procesador que ejecuta el código producido por el compilador A frente al reloj del procesador que ejecuta el código compilado con el compilador B?
- Se ha desarrollado un nuevo compilador que produce sólo 600 millones de instrucciones y tiene un CPI promedio de 1,1. ¿Cuál es el aumento de velocidad que aporta la utilización de este nuevo compilador frente a la utilización del compilador A o B sobre el procesador original del apartado 1)?

1.12. La siguiente tabla muestra el incremento en frecuencia de reloj y potencia consumida para 9 generaciones de procesadores Intel a lo largo de 30 años:

Procesador	Frecuencia de reloj (MHz)	Potencia consumida (W)	Voltaje (V)
80286 (1982)	12,5	3,3	5
80386 (1985)	16,0	4,1	5
80486 (1989)	25	4,9	5
Pentium (1993)	66	10,1	5
Pentium Pro (1997)	200	29,1	3,3
Pentium 4 Willamette (2001)	2000	75,3	1,75
Pentium 4 Prescott (2004)	3600	103	1,25
Core 2 Ketsfield (2007)	2667	95	1,1
Core i5 Ivy Bridge (2012)	3400	90	0,9

- ¿Cuál es la media geométrica de las razones entre generaciones consecutivas tanto para frecuencia de reloj como para consumo de potencia?
- ¿Cuál es el mayor cambio relativo entre generaciones en frecuencia de reloj y en potencia?
- ¿Cuánto mayor es la frecuencia de reloj y el consumo de potencia de la última generación respecto de la primera?
- Calcule la carga capacitiva de la primera y última generación, suponiendo un consumo estático de potencia despreciable y un factor de actividad máximo.
- Encuentre el mayor cambio relativo de tensión entre dos generaciones sucesivas.

1.13. Suponga que hemos desarrollado nuevas versiones de un procesador con las siguientes características:

Versión	Voltaje (V)	Frecuencia de reloj (GHz)
1	5	0,5
2	3,3	1,0

- ¿Por cuánto se ha reducido la carga capacitiva entre las versiones si la potencia dinámica se ha reducido en un 10 % suponiendo el mismo factor de actividad?
- ¿Por cuánto se ha reducido la potencia dinámica si no cambia la carga capacitiva ni el factor de actividad?
- Suponiendo que la carga capacitiva de la versión 2 es el 80 % de la carga capacitiva de la versión 1, encuentre el voltaje para la versión 2 si la potencia dinámica de la versión 2 se ha reducido en un 40 % respecto de la versión 1 a igual factor de actividad.

1.14. Supóngase que la tendencia de la industria muestra que una nueva generación en el proceso va a cambiar los parámetros citados de la forma siguiente:

Capacidad	Voltaje	Frecuencia de reloj	Área
$\times 1,2$	$\times 0,9$	$\times 1,5$	$\times 1,3$

- ¿Por cuánto ha cambiado la potencia dinámica?
- ¿Por cuánto ha cambiado la capacidad por unidad de área?

1.15. Aunque la potencia dinámica es la fuente principal de disipación de energía en CMOS, la corriente de fugas produce una disipación estática de potencia (W_{st}) dada por $V \times I_{fuga}$. Cuanto más pequeñas son las dimensiones del chip, más significativa es la potencia estática. Suponga los valores mostrados en la siguiente tabla para la disipación de potencia estática y dinámica para varias generaciones de procesadores.

Generación	Tecnología (nm)	Potencia dinámica (W)	Potencia estática (W)	Voltaje (V)
a	250	49	1	3,3
b	90	75	45	1,1

- Encuentre cuál es el porcentaje de la potencia total disipada que corresponde a la potencia estática.
- Encuentre cuál es la corriente de fugas para cada tecnología.
- Determine la relación potencia estática frente a dinámica para cada tecnología.

1.16. Una nueva versión de un procesador aumenta su densidad de integración, y por tanto su carga capacitiva, al doble. Su tensión de alimentación disminuye en un 25 % respecto a la versión anterior y su frecuencia aumenta en un 10 %.

- ¿En qué porcentaje habrá aumentado la potencia dinámica disipada en igualdad del resto de condiciones?
- Si en la primera versión la potencia estática es un 10 % de la potencia total y en la segunda es un 20 % ¿En qué porcentaje se habrán incrementado las corrientes de fuga?

1.17. Considere ahora la disipación de potencia dinámica de diferentes versiones de un procesador determinado para tres voltajes distintos, tal como aparece en la tabla siguiente:

Versión	1,2 V	1,0 V	0,8 V
a	80	70	40
b	65	55	30

- Determine la potencia estática para cada versión a 0,8 V suponiendo una razón entre potencia estática y dinámica de 0,6.
- Encuentre la corriente de fugas para cada versión a 0,8 V.
- Determine cuál es la mayor de las dos corrientes de fuga a 1,0 V y a 1,2 V, suponiendo una razón de potencia estática a dinámica de 1,7.

1.18. Se dispone de un procesador con reloj de 1 GHz que se alimenta con una tensión de 3 V.

- I) Si la carga capacitiva del procesador es de 15 nF: ¿Cuál es la potencia dinámica máxima que podrá disipar ese procesador?
- II) Si la potencia estática es un 5 % de la potencia máxima total disipada por el procesador: ¿Cual es esa potencia máxima total?
- III) ¿Cuánta será la corriente de fuga total de ese procesador?

1.19. Un procesador con reloj de 1,6 GHz se alimenta con una tensión de 3 V. La potencia dinámica disipada por ese procesador en cierto momento es de 27 W.

- I) Si la carga capacitiva del procesador es de 30 nF: ¿Cuál es el factor de actividad en ese momento?
- II) Si la potencia estática es en ese momento un 30 % de la potencia total: ¿Cual es la potencia total disipada por el procesador?
- III) ¿Cuánta será la corriente de fuga total de ese procesador?

1.20. La siguiente tabla muestra la distribución según tipo de instrucciones de una aplicación ejecutada sobre 1, 2, 4 y 8 procesadores. Utilizando esta tabla, explore la aceleración de las aplicaciones sobre procesadores paralelos.

Procesadores	Nº instrucciones por procesador			CPI		
	Aritméticas	Load/Store	Salto	Aritméticas	Load/Store	Salto
1	2560	1280	256	1	4	2
2	1350	800	128	1	6	2
4	800	600	64	1	9	2
8	600	500	32	1	13	2

- I) La tabla anterior muestra el número de instrucciones requerido por procesador para completar un programa sobre un multiprocesador con 1, 2, 4 u 8 procesadores. ¿Cuál es el número total de instrucciones ejecutado por cada procesador? ¿Cuál es el número total de instrucciones ejecutado por todos los procesadores?
- II) Dados los valores de CPI de de la tabla, encuentre el tiempo total de ejecución para este programa sobre 1, 2, 4 y 8 procesadores. Suponga que cada procesador tiene una frecuencia de reloj de 2 GHz.
- III) Si se duplica el CPI de las instrucciones aritméticas, ¿cuál sería el impacto sobre el tiempo de ejecución sobre 1, 2, 4 u 8 procesadores?

1.21. Un conocido error es la utilización de un subconjunto de la ecuación de rendimiento como medida del rendimiento. Para ilustrar esto considere los datos siguientes de la ejecución de una determinada secuencia de instrucciones integrada por 10^6 instrucciones en distintos procesadores.

Procesador	Frecuencia de reloj (GHz)	CPI
P1	4	1,25
P2	3	0,75

- I) Un error frecuente es considerar que el computador con la mayor frecuencia de reloj tiene el mayor rendimiento. Compruebe si esto es cierto para P1 y P2.
- II) Otro error es considerar que el procesador que ejecuta un mayor número de instrucciones necesitará un mayor tiempo de CPU. Considerando que el procesador P1 está ejecutando una secuencia de 10^6 instrucciones y que el CPI de los procesadores P1 y P2 no cambia, determine el número de instrucciones que P2 puede ejecutar en el mismo tiempo que P1 necesita para ejecutar 10^6 instrucciones.
- III) Un error común es utilizar los MIPS (millones de instrucciones por segundo) para comparar el rendimiento de dos procesadores distintos, y considerar que el procesador con mayor número de MIPS tiene el mayor rendimiento. Compruebe si esto es cierto para P1 y P2.

- 1.22.** Otra medida común de rendimiento son los MFLOPS (millones de operaciones de punto flotante por segundo) definidos como: $\text{MFLOPS} = 10^{-6} \times (\text{N}^\circ \text{ de operaciones FP}) / (\text{tiempo de ejecución en segundos})$. Pero esta medida tiene el mismo problema que los MIPS. Considere las dos versiones del mismo programa de la tabla siguiente, que se están ejecutando sobre un procesador con una frecuencia de reloj de 3 GHz.

Versión	Nº de instrucciones	% de instrucciones			CPI		
		Load/store	FP	Salto	Load/store	FP	Salto
a	10^6	50 %	40 %	10 %	0,75	1	1,5
b	3×10^6	40 %	40 %	20 %	1,25	0,70	1,25

- Encuentre el número de MFLOPS para esos programas.
- Encuentre el número de MIPS para esos programas.
- Encuentre el rendimiento para los programas y compárelo con los MIPS y los MFLOPS

- 1.23.** Otro error común es esperar que mejore el rendimiento de un computador mejorando sólo un aspecto del mismo. Esto puede resultar cierto, pero no siempre. Considérese un computador que ejecuta programas con tiempos de CPU como los mostrados en la tabla siguiente:

Programa	Tiempo invertido en cada tipo de instrucciones y total (s)				
	FP	Enteras	Load/store	Salto	Total
A	35	85	50	30	200
B	50	80	50	30	210

- ¿Por cuánto se ha reducido el tiempo total si el tiempo para operaciones FP se ha reducido en un 20 %?
- ¿Por cuánto hay que reducir el tiempo invertido en las operaciones enteras para que el tiempo total se reduzca en un 20 %?
- ¿Puede reducirse el tiempo total en un 20 % reduciendo sólo el tiempo invertido en los saltos?

- 1.24.** La tabla siguiente muestra la distribución según tipos de instrucciones para cada procesador para una determinada aplicación ejecutada con diferentes números de procesadores:

Caso	Nº proces.	Instrucciones				CPI			
		FP	Enteras	Load/store	Salto	FP	Enteras	Load/store	Salto
a	1	560×10^6	2000×10^6	1280×10^6	256×10^6	1	1	4	2
b	8	80×10^6	240×10^6	160×10^6	32×10^6	1	1	4	2

Suponga que cada procesador tiene una frecuencia de reloj de 2 GHz.

- ¿Por cuánto debería ser mejorado el CPI de las instrucciones FP si deseamos que el programa se ejecute dos veces más rápido (esto es, que se duplique la velocidad)?
 - ¿Por cuánto debe mejorarse el CPI de las instrucciones *load/store* si queremos que el programa se ejecute dos veces más rápido?
 - ¿En cuánto mejora el tiempo de ejecución del programa si el CPI de las instrucciones enteras y FP se reduce en un 40 % y el de las *load/store* y de salto se reduce en un 30 %?
- 1.25.** Otro error relativo a la ejecución de programas en sistemas multiprocesadores es esperar mejorar el rendimiento mejorando sólo el tiempo de ejecución de parte de las rutinas. La siguiente tabla muestra el tiempo de ejecución de cinco rutinas de un programa ejecutándose sobre distintos números de procesadores.

Caso	Número de procesadores	Rutina A (ms)	Rutina B (ms)	Rutina C (ms)	Rutina D (ms)	Rutina E (ms)
a	2	20	80	10	70	5
b	16	4	14	2	12	2

- Encuentre el tiempo total de ejecución y en cuánto mejora este si el tiempo de las rutinas A, C y E es mejorado en un 15 %.
- ¿Por cuánto se reduce el tiempo total de ejecución si la rutina B se mejora en un 10 %?
- ¿Por cuánto se reduce el tiempo total si la rutina D es mejorada en un 10 %?

- 1.26.** El tiempo de ejecución en un sistema multiprocesador puede ser descompuesto en tiempo de cálculo de las rutinas más el tiempo de encaminamiento de los mensajes desde un procesador a otro. Considere el tiempo de ejecución y el de encaminamiento dado por la tabla siguiente. En este caso el tiempo de encaminamiento es una componente importante del tiempo total.

Número de procesadores	Rutina A (ms)	Rutina B (ms)	Rutina C (ms)	Rutina D (ms)	Rutina E (ms)	Encamin. (ms)
2	20	78	9	65	4	11
4	12	44	4	34	2	13
8	7	23	3	19	3	17
16	4	13	1	10	2	22
32	2	5	1	5	1	23
64	1	3	0,5	1	1	26

- I) Para cada duplicación del número de procesadores, determine la razón entre el nuevo y el antiguo tiempo de computación y del nuevo y el antiguo tiempo de encaminamiento.
 - II) Utilizando las medias geométricas de las razones, realice una extrapolación para encontrar el tiempo de computación y el de encaminamiento en un sistema de 128 procesadores.
 - III) Encuentre el tiempo de computación y encaminamiento para un solo procesador.
- 1.27.** Cuando un programa se adapta para ejecutarse en múltiples procesadores de un sistema multiprocesador, el tiempo de ejecución de cada procesador tiene dos componentes: el tiempo de computación y un tiempo extra necesario para comunicación entre procesadores, sincronizaciones, etc.

Supóngase que un programa necesita un tiempo de ejecución $t = 100$ s en un solo procesador. Cuando ese programa se ejecuta en p procesadores, necesita un tiempo por procesador de t/p más 4 s adicionales e independientes del número de procesadores para operaciones de comunicación y sincronización. Calcule el tiempo de ejecución por procesador para 2, 4, 8, 16, 32, 64 y 128 procesadores. Para cada caso, calcule también la aumento de velocidad (o aceleración) relativa a un solo procesador y la relación entre este aumento y la ganancia ideal, es decir la que se tendría si no se necesitara tiempo de sincronización o comunicación (A esta relación también se le llama eficiencia).