



ISEL

INSTITUTO SUPERIOR
DE ENGENHARIA DE LISBOA

Ano Letivo 2016/2017 – 1º Semestre

ELETRÓNICA

Relatório 4º Trabalho de Laboratório

Curso

Licenciatura de Engenharia Informática e de Computadores (LEIC)

Docente

Engenheiro António Maçarico

Alunos

Tiago Castro, Nº 42647

Samuel Costa, Nº 43552

Introdução

Este relatório, referente ao quarto de quatro trabalhos práticos, foi elaborado no âmbito da unidade curricular de Eletrónica e acompanha a implementação de um circuito Árbitro que determina, dados dois sinais de entrada, qual o que chega primeiro. Este trabalho constituiu uma aplicação dos conteúdos cobertos pelo terceiro trabalho prático (circuitos CMOS), bem como de outros aspetos da Eletrónica, nomeadamente a utilização de software de simulação, multímetro, fontes de tensão contínua, osciloscópio e gerador de funções para compreensão do funcionamento de um circuito.

Ao longo do documento apresenta-se (i) uma curta motivação em que se esclarece a aplicabilidade do circuito; (ii) uma explicação do seu funcionamento recorrendo a (ii.a) simulações, (ii.b) montagens e medições efetuadas em laboratório; e, por fim, (iii) uma breve reflexão sobre o trabalho realizado em que se discutem os resultados obtidos, explicitando-se duas conclusões referentes ao funcionamento do circuito árbitro.

Motivação

Geralmente, um circuito árbitro não é usado isoladamente, isto é, faz parte de um todo para cujo fim concorre. Na conceção de projetos modulares, um módulo funcional pode ser desenhado de diversas maneiras. Vários circuitos cuja composição e funcionamento difira qualitativamente podem desempenhar a mesma função. Assim sendo, o projetista tem à sua disposição distintos tipos de solução. É então útil traçar uma distinção entre um circuito árbitro genérico e o circuito árbitro cujo funcionamento este relatório pretende elucidar.

Um árbitro é um dispositivo que pode ser usado para decidir o vencedor de corridas de duas pessoas, por exemplo. Em projetos de sistemas síncronos pode ser usado para atribuição de acesso a recursos partilhados. Em outras circunstâncias, pode ser usado para efetuar sincronização de clocks ou determinar se existem conflitos entre clocks num sistema em que, por exemplo, dois componentes com clocks em fase diferente tenham que escrever na memória.

De acordo com Branicky 1993¹, que adapta a definição e especificações técnicas fornecidas por Ward e Halstead 1989², genericamente, o árbitro é um dispositivo alojado numa caixa com dois botões de entrada, B_0 e B_1 , e duas linhas de output, W_0 e W_1 , que podem tomar os valores HIGH ou LOW. Possui também um botão de RESET. Depois de pressionar o botão de RESET, o output deverá ser W_0 HIGH e W_1 LOW, se B_0 for pressionado antes de B_1 ; e deverá ser B_0 LOW e B_1 HIGH, se B_1 for pressionado antes de B_0 . T_i denota o instante em que o botão B_i é pressionado. Basicamente, a função do árbitro é fazer uma escolha binária baseada no valor da variável contínua T_0-T_1 . Se a diferença for negativa, o output deverá ser B_0 HIGH e B_1 LOW; se for positiva o output deverá ser B_0 LOW e B_1 HIGH. Assim que o botão RESET é ativado, tanto B_0 como B_1 são levados a LOW. O árbitro respeita quatro especificações técnicas:

S1. O botão de RESET causa B_0 e B_1 serem levados a LOW, talvez depois de esperar por um tempo especificado, estado no qual permanece até um dos botões ser pressionado.

¹ BRANICKY, MICHAEL STEPHEN. Why you can't build an arbiter. Laboratory for Information and Decision Systems – P2217. MIT Press, Cambridge, MA, 1993

² STEPHEN A. WARD AND ROBERT H. HALSTEAD. Computation Structures. MIT Press, Cambridge, MA, 1989.

S2. Pressionar um ou ambos os botões, resulta, depois de um intervalo de, no máximo, T_d unidades, no output ser ou B_0 HIGH e B_1 LOW ou B_0 LOW e B_1 HIGH; os sinais de output permanecem no estado em que estão até ao botão de RESET ser ativado.

S3. Se B_0 for pressionado T_a segundos ou mais antes de B_1 , então o output será B_0 HIGH e B_1 LOW, indicando que B_0 foi pressionado primeiro. Semelhantemente, se B_1 for pressionado T_a ou mais segundos antes de B_0 , então o output será B_0 LOW e B_1 HIGH, indicando que B_1 foi pressionado primeiro.

S4. Se B_0 e B_1 são pressionados num intervalo de T_a segundos um do outro, o output será ou B_0 HIGH e B_1 LOW ou B_0 LOW e B_1 HIGH – don't care – após o intervalo de T_d segundos.

Em eletrónica e sistemas digitais, o problema de arbitragem entre dois ou vários sinais tem sido amplamente estudado, continuando a despertar interesse. Entretanto, considerações sobre o estado desta discussão e um relato dos diferentes argumentos empregues está fora do âmbito deste trabalho.

De facto, ao circuito estudado foram adicionadas resistências em série com as entradas, para impedir que o circuito se encontre em estados indefinidos. Adicionalmente, os testes efetuados não tiveram em conta intervalos de tempo muito curtos entre a ativação dos dois sinais de entrada, que poderiam desafiar a fiabilidade dos resultados obtidos.

O circuito árbitro em estudo não possui um botão de RESET, portanto, ao contrário do que acontece num circuito árbitro genérico, em que, uma vez ativas, as saídas se mantêm até que seja pressionado RESET, as saídas respondem instantaneamente às mudanças nas entradas.

Ou seja, não cumpre com a especificação S1, ie, uma vez que o sinal de uma das entradas mude, um ou ambos os sinais de saída podem mudar, como veremos a seguir.

Este circuito foi implementado à custa de transístores MOSFET dos tipos P e N. No diagrama seguinte é apresentada a estrutura do circuito:

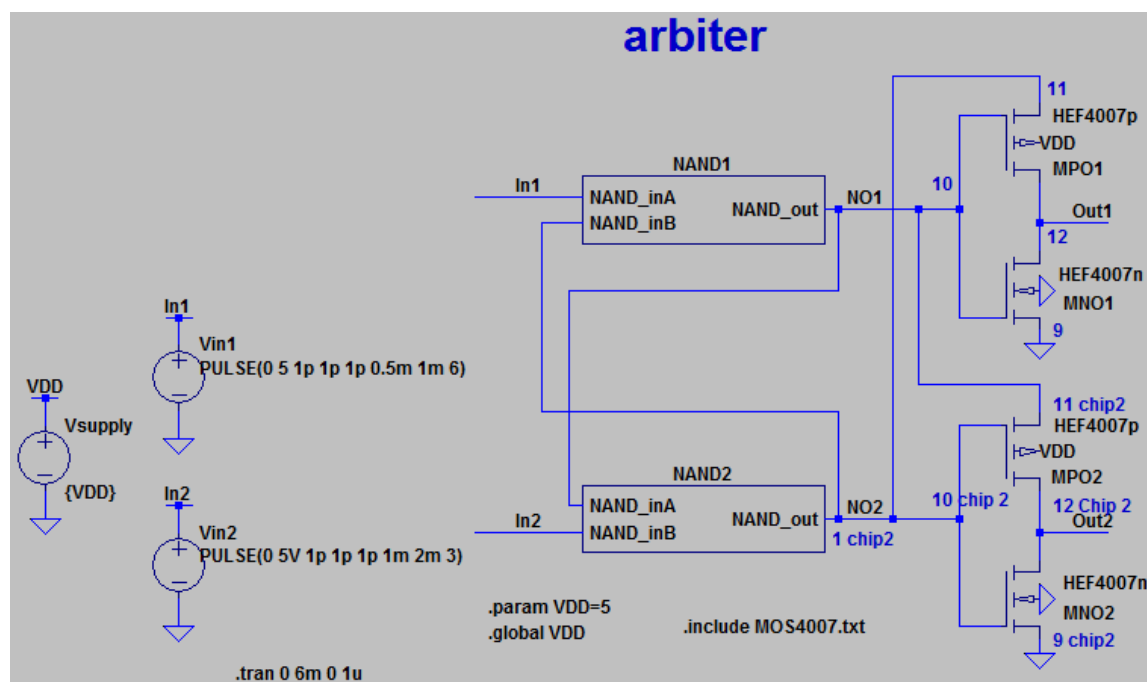
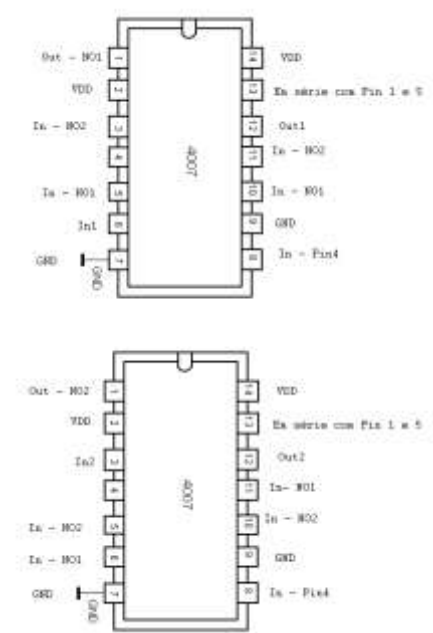


Diagrama do circuito arbiter - LTSpice

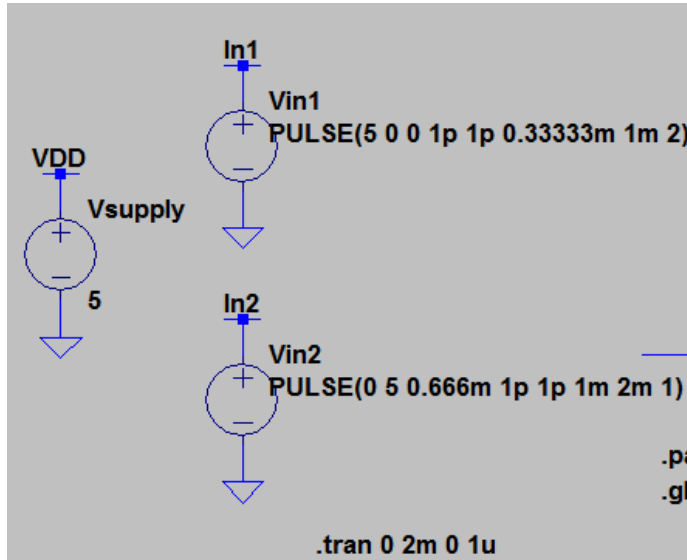
Recorrendo a 6 pares de MOSFET P/N presentes no CI 4007, e usando dois circuitos integrados, o circuito foi montado em breadboard. A montagem obedeceu ao PIN-OUT apresentado na figura:



PIN-OUT da montagem; Acima - Chip1; Abaixo – Chip2

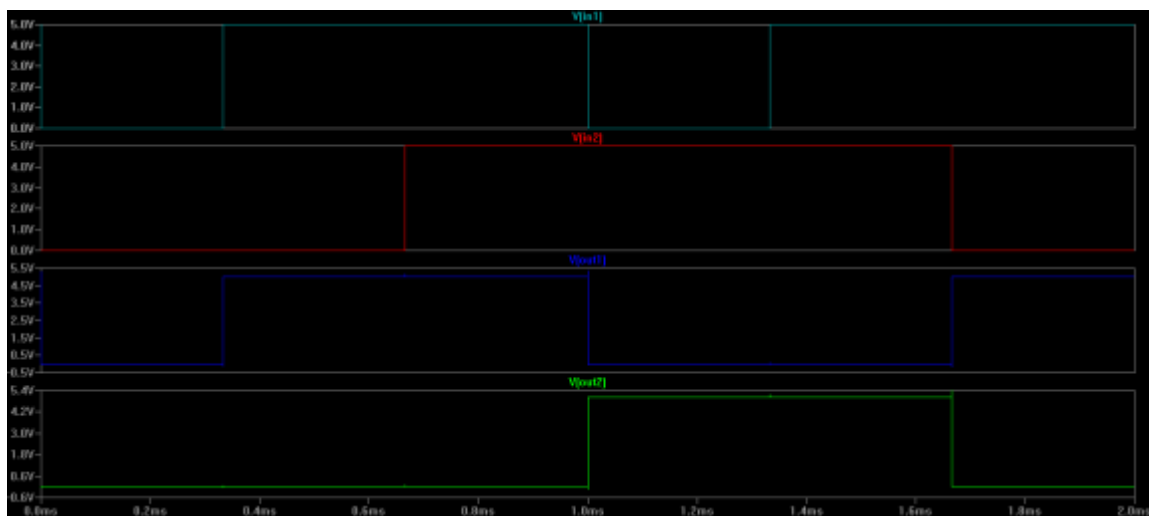
Explicação do funcionamento do circuito

1.a) Recorrendo ao programa LTSpice e aos ficheiros fornecidos, foram introduzidos sinais In1 e In2 que permitissem observar em todos os seus estados de funcionamento. Para In1 e In2 foram consideradas duas ondas quadradas com as seguintes características. $T_{In1}=1\text{ms}$, $T_{In2}=2\text{ms}$ Duty-Cycle_{In1}=66,6%, Duty-Cycle_{In2}=50%, $t_{\text{delay}In2}=0,666\text{ms}$.



dados de entrada da simulação

Foi efetuada simulação *transient* para 1 período dos sinais e obtido o seguinte gráfico:



Azul: VIn2; Verde: VIn1; Vermelho: VOut1; Ciano: VOut2

Observou-se o comportamento de VOut1 e VOut2 ao longo do tempo:

- Começando o teste, e estando ambos os sinais de entrada a LOW, os sinais de saída estão a LOW;
- Quando In1 é levado a HIGH, estando In2 LOW, Out1 fica a HIGH, o que é coerente com o esperado, pois In1 é ativado antes de In2, que não está ativo;
- Passando In2 a HIGH, os sinais Out1 e Out2 mantêm-se, pois In1 chegou primeiro;
- Quando In1 passa a LOW e In2 se mantém HIGH, Out1 passa a LOW e Out2 a HIGH, pois In2 chegou primeiro;
- Passando In1 a HIGH de novo, as saídas não mudam;
- Assim que In2 passa a LOW, Out2 passa a LOW, e Out1 passa a HIGH.

b) Em laboratório, colocaram-se resistências para a massa nas entradas $In1$ e $In2$ ($R_1 = 1,2k\Omega$ e $R_2 = 1,0k\Omega$ respectivamente), para garantir que não ficam num estado indefinido.

Foi usada fonte de tensão DC para aplicar tensão $V_{DD} = 5V$ ao circuito.



fonte de tensão DC

Ligaram-se $In1$ e $In2$ às margens da breadboard, e efetuaram-se transições “manuais” das tensões nas duas entradas. De seguida, mediram-se valores de tensão com multímetro para os diferentes estados de funcionamento do circuito.

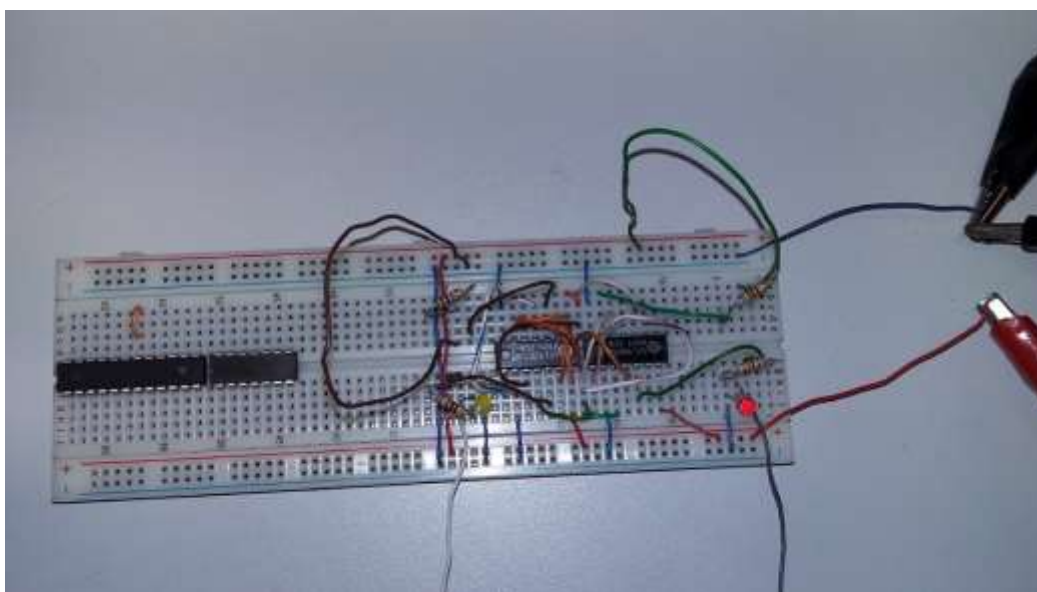
V_{In1}	V_{In2}	V_{Out1}	V_{Out2}
0V	0V	0V	0V
5,00V	0V	5,02V	0V
5,00V	5,00V	5,01V	0V
0V	5,00V	0V	5,02V
5,00V	5,00V	0V	5,00V
5,00V	0V	5,01V	0V

O 1º caso testado corresponde a um estado de funcionamento do circuito em que nenhum dos sinais de entrada está ativo, e, como tal, nenhuma das saídas está ativa.

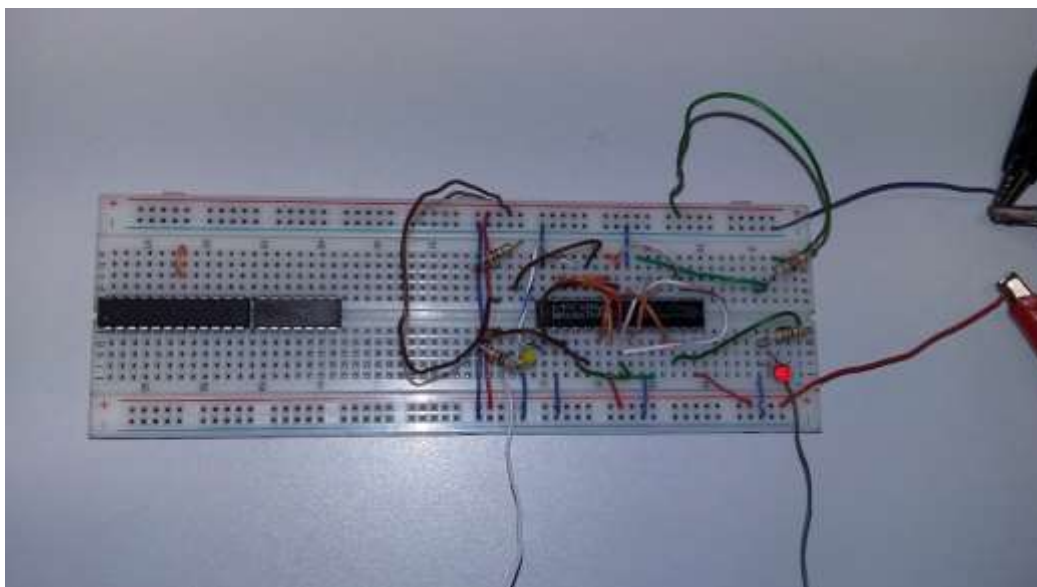
O 3º e o 5º caso testados correspondem a um estado em que, apesar de os dois sinais de entrada estarem ativos, um dos sinais chegou primeiro que o outro. Assim, no 3º $In1$ chega primeiro, e no 5º $In2$ chega primeiro. O 2º, 4º e 6º caso correspondem a estados de funcionamento do circuito em que apenas um dos sinais de entrada está ativo, o que leva a saída índice desse sinal a HIGH.

2. Ligou-se uma resistência ($R_3=1,0k\Omega$) e um led em série com Out1, e 1 resistência ($R_4 = 1,0k\Omega$) e um led em série com Out2 e testou-se o funcionamento do circuito para os casos que se seguem.

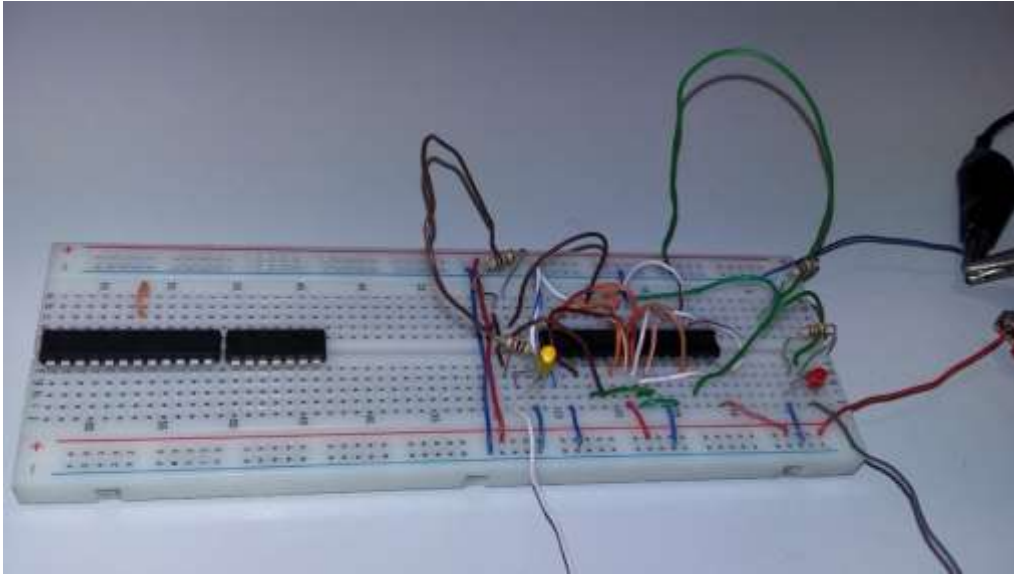
	VIn1	VIn2	VOut1	VOut2
caso 1	5,01V	0V	4,83V	0V
caso 2	5,02V	5,01V	4,79V	0V
caso 3	0V	5,00V	0,01V	3,80V
caso 4	5,00V	5,01V	0V	3,78V



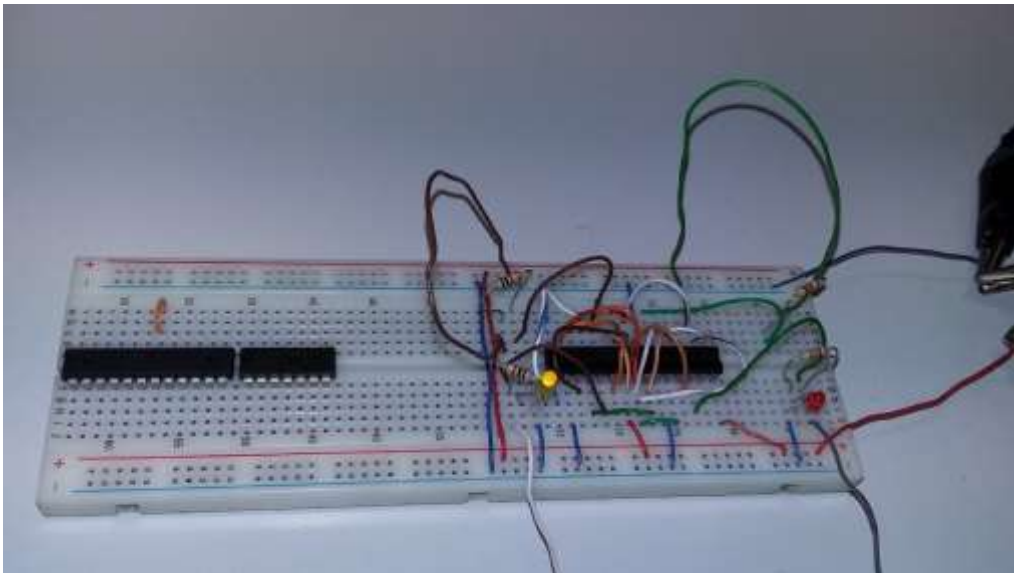
Caso 1 – In1 HIGH e In2 LOW



caso 2- In1 HIGH e In2 HIGH



Caso 3 – In1 LOW e In2 HIGH

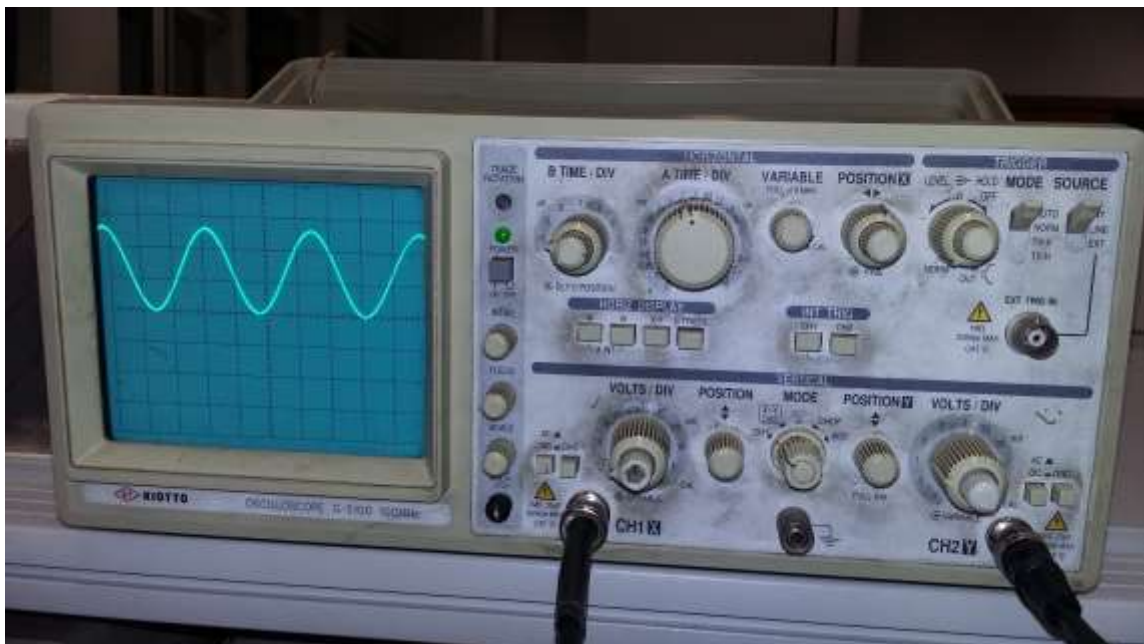


caso 4 – In1 HIGH; In2 HIGH

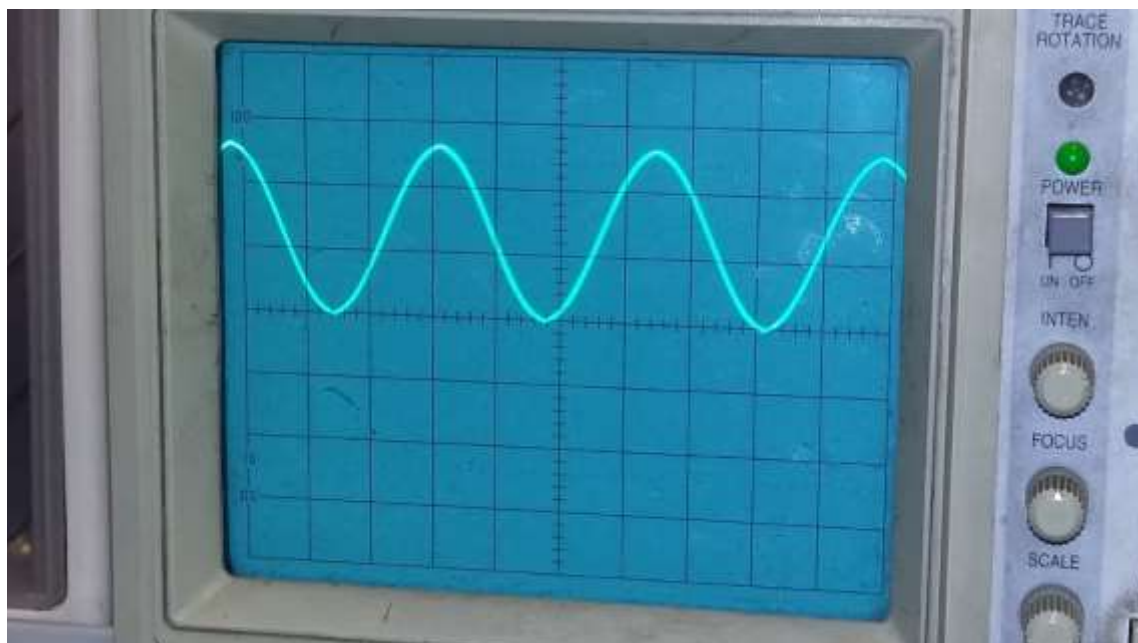
3. Com gerador de funções foi gerado um sinal V_{in1} tal que $V_{in1} = \left(\frac{V_{DD}}{2}\right) + \left(\frac{V_{DD}}{2}\right) \cdot \sin(\omega t)$. Foi ligado $In2$ a GND. Foi ligado $In1$ a CH1 do osciloscópio e $Out1$ a CH2 do osciloscópio.



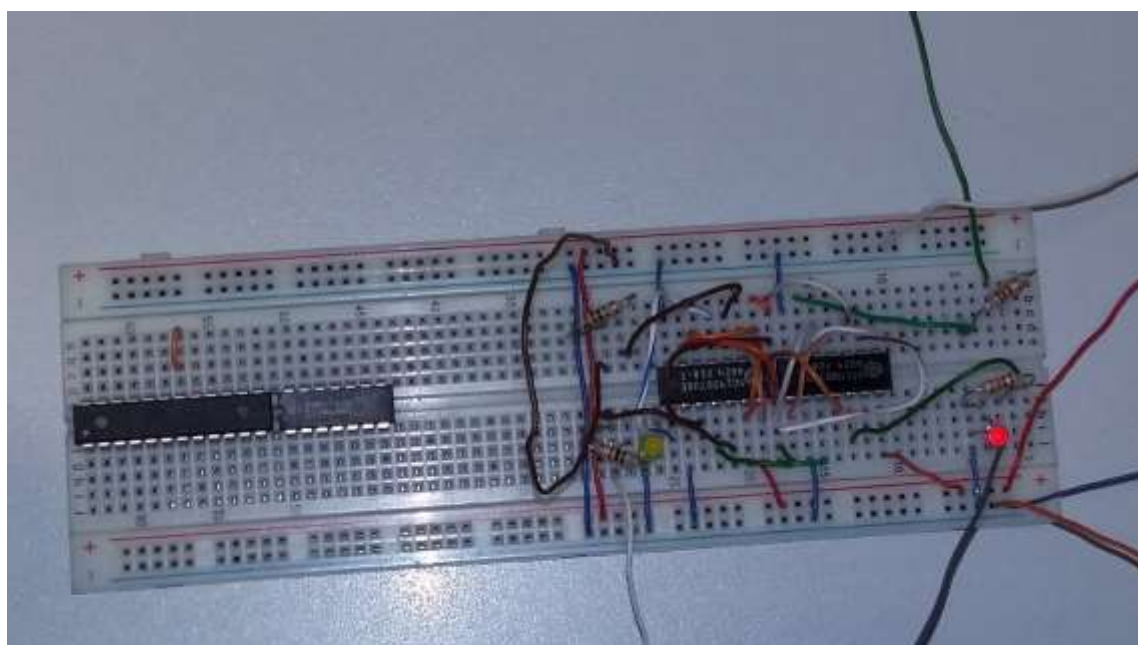
gerador de funções



Sinal de $f(t) = V_{in1}$ no osciloscópio



Detalhe de Vin1



O circuito nas condições em teste

Foi observado no osciloscópio o gráfico de V_{Out1} .

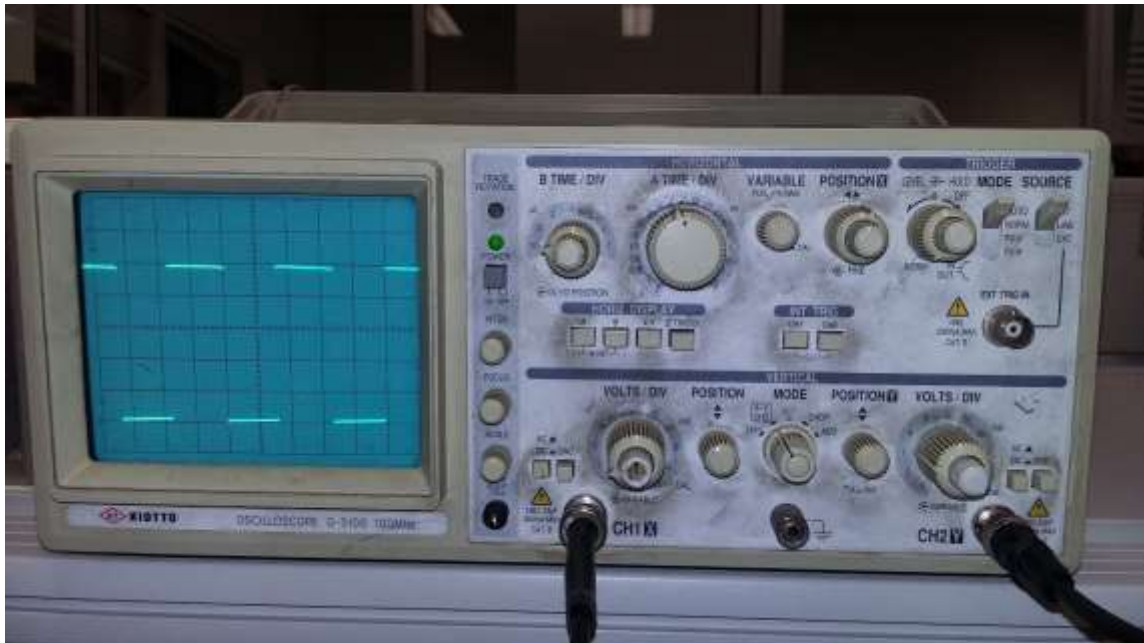


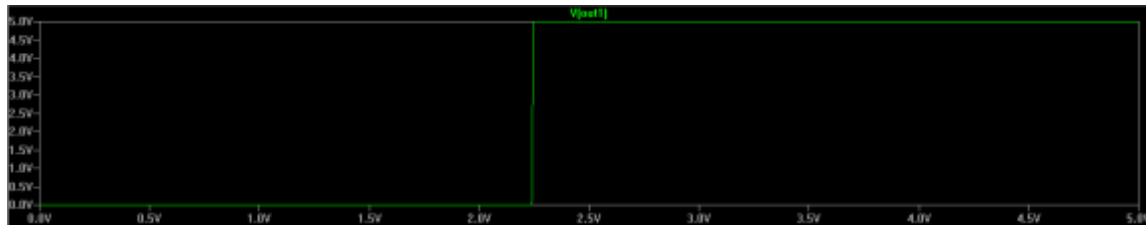
Gráfico de V_{Out1} no osciloscópio



Detalhe do gráfico de V_{Out1} no osciloscópio

Constatou-se que quando $V_{In1} > 2,5V \Rightarrow V_{Out1} = 2V$ e que quando $V_{In1} < 2,5V \Rightarrow V_{Out1} = -3V$.

4.a) Foi efetuada simulação DCSweep com $V_{In2} = 0$ e $V_{In1} \in [0, V_{DD}]$. Para se expressar V_{Out1} em função de V_{In1} , obteve-se o seguinte gráfico:



Verde: $f(V_{In1}) = V_{Out1}$

Valores de saída *high* e *low*

$$V_{OH} = 5V$$

$$V_{OL} = 0V$$

Valores de entrada *high* e *low*

$$V_{IH} = 2,243V$$

$$V_{IL} = 2,242V$$

Com base nesses valores, calculou-se margem de ruído para valores high e low

$$NM_H = V_{OH} - V_{IH} = 5 - 2,243 = 2,757V$$

$$NM_L = V_{IL} - V_{OL} = 2,242 - 0 = 2,242V$$

Ponto de Comutação

$$V_{SP} = 2,2423910V$$

b) No laboratório, usou-se o gerador de funções para gerar uma onda quadrada tal que $V_{In1max} = 5V$ e $V_{In1min} = 0V$, foi medida a característica da transferência de tensão (VTC), ativando-se o modo X-Y e o modo ALT do separador vertical do osciloscópio. Dessa forma, observou-se o gráfico de $V_{Out1} = f(V_{In1})$, com $V_{In2} = 0V$ e $V_{In1} \in [0, V_{DD}]$

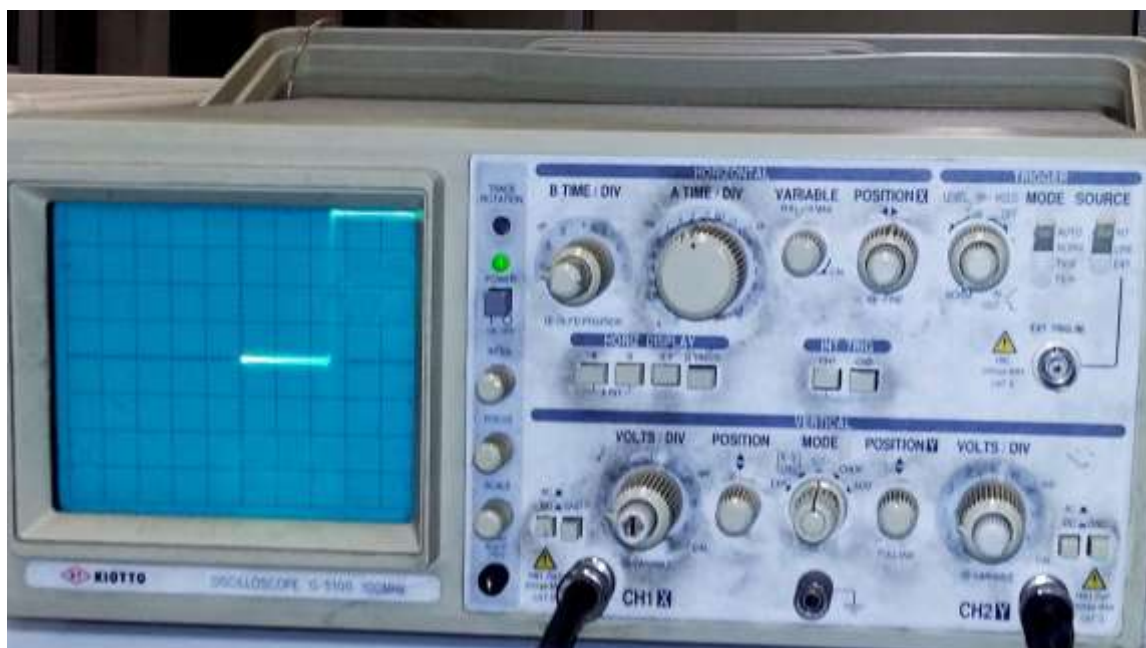
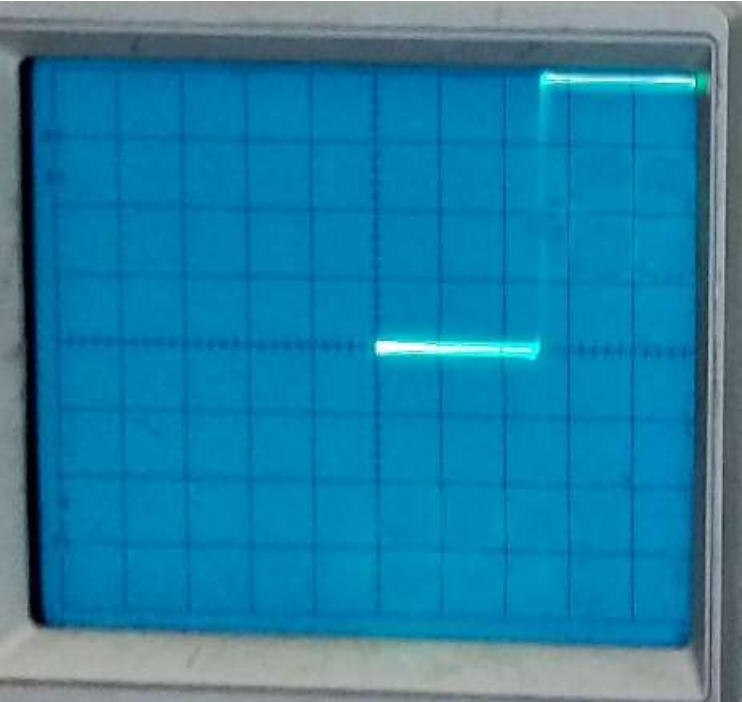


Gráfico de $f(V_{In1}) = V_{Out1}$ no osciloscópio - curva de transferência

Quando V_{In1} (eixo das abcissas), é menor que 2,5V, $V_{Out1}=0V$ (eixo das ordenadas), e quando V_{In1} é maior que 2,5V e menor que 5V (o máximo de tensão para esse sinal), V_{Out1} é igual a 5V.



detalhe do gráfico de $f(V_{In1}) = V_{Out1}$ 1

Analisou-se o estado de funcionamento dos transístores para $V_{In1}>2,5V$ e $V_{In2}=0$, para fornecer uma explicação dos valores obtidos.

	MPA1	MPB1	MPA2	MPB2	MPO1	MPO2
ON/OFF	OFF	OFF	ON	ON	ON	OFF
	MNA1	MNB1	MNA2	MNB2	MNO1	MNO2
ON/OFF	ON	ON	OFF	OFF	OFF	ON

Neste caso, existe caminho entre entre VDD e Out1 por NAND2 (MPA2 ou MPB2) e MPO1.

Como $NAND2OUT = VDD$ e MPA1 e MPB1 estão OFF, NO1 = 0V. Sendo assim, MPO1 está ON, portando NO2 passa para Out1, portando $V_{Out1} = VDD = 5V$, como observado por intermédio de medição com multímetro.

Para $V_{In1}<2,5V$ e $V_{In2}=0V$, reconstituiu-se o funcionamento dos transístores a partir dos resultados obtidos. Assim, como $V_{Out1} = 0V$, $NO2=VDD$ e $NO1=VDD$ ou $NO2=0V$. Como $V_{In2}=0V$, $NO2=VDD$. Logo, $NO1 = VDD$. Assim, MPA1 está ON. Portanto, não há caminho entre VDD e Out1. Mas como MNO1 está ON, há caminho entre GND e Out1. Assim, $V_{Out1}=0V$.

	MPA1	MPB1	MPA2	MPB2	MPO1	MPO2
ON/OFF	ON	OFF	ON	ON	OFF	OFF
	MNA1	MNB1	MNA2	MNB2	MNO1	MNO2
ON/OFF	OFF	ON	OFF	OFF	ON	ON

De facto, os resultados obtidos em laboratório diferem ligeiramente dos resultados obtidos por simulação neste ponto. Por simulação constatou-se que o ponto de comutação seria aproximadamente 2,24V. Em laboratório, o valor encontrado foi 2,5V. Concluiu-se que pode ter ocorrido por duas razões: o simulador recorre a versões idealizadas dos componentes que disponibiliza, portanto os resultados obtidos por simulação podem, em alguns casos, diferir das medições realizadas em laboratório; por outro lado, os sinais de I_{n1} usados na simulação e com recurso ao gerador de sinais, eram ondas com características de variação diferente, ie, em simulação usou-se uma onda DC que percorre-se o intervalo 0 a 5V, e em laboratório, usou-se uma onda quadrada de componente contínua 2,5, com $V_{In1min}=0V$, e $V_{In1max}=5V$.

Conclusões

O circuito árbitro foi montado e testado em sala de aula. Os resultados obtidos por simulação e nas medições em laboratório encontram-se em conformidade com o enunciado.

Como resultado do trabalho desenvolvido, há duas conclusões que se podem avançar. (i) Uma referente à fiabilidade dos resultados obtidos face à natureza dos sinais de entrada; e (ii) outra sobre a impossibilidade de generalização da explicação do funcionamento deste circuito a todas as implementações do circuito árbitro.

- (i) Como mostrado pela curva de transferência de tensão, quando $V_{In2}=0V$, para um valor de $V_{In1} \in [0,5V]$, V_{Out1} corresponderá sempre a um valor lógico definido salvo para V_{In1} entre V_{IL} e V_{IH} . Para este circuito, esse intervalo é muito curto, pelo que, se apenas uma das entradas for ativada, o resultado indicado pelas saídas disfruta de elevada fiabilidade, admitindo uma gama considerável de valores de entrada V_{In1} . O mesmo seria válido para V_{Out2} se considerado $V_{In1}=0V$ e $V_{In2} \in [0,5V]$;
- (ii) Como dito anteriormente, considerações mais amplas sobre o problema do árbitro e dificuldades de implementação de um árbitro síncrono ou assíncrono saem do âmbito deste trabalho. De facto, as circunstâncias sob as quais se trabalhou, permitiram desprezar muitos dos aspetos problemáticos da implementação de um árbitro, desde já o facto de as saídas reagirem quase instantaneamente às entradas ao invés de permanecerem ativas até que seja pressionado RESET. No entanto, constatou-se que na literatura sobre este problema, certos autores que defendem a impossibilidade de construir um árbitro assíncrono fiável fazem repousar a sua argumentação no facto de o domínio dos tempos de ativação dos sinais de entrada (variável contínua) e o domínio dos sinais de entrada e saída do circuito (variáveis discretas que podem tomar valores lógicos 0 ou 1) serem diferentes. Como os testes em laboratório envolveram transições manuais dos sinais de entrada, não se testou os tempos de resposta dos componentes com que se trabalhou, e outras grandezas que afetariam as saídas do circuito. Adicionalmente, a utilização de resistências em série com os sinais de entrada permitiu desprezar tensões muito baixas que influenciassem o estado do circuito. Posto isto, ressalva-se que este estudo decorreu em circunstâncias muito particulares, pelo que as conclusões retiradas não são extensíveis ao circuito árbitro de um modo geral.