1. Reference: 《数字电子技术基础》阎石 第五版
2. Web course: <https://www.bilibili.com/video/av12484416?from=search&seid=1183900937050422014>
3. Ep 01: 数字量, 离散不连续; 模拟量, 连续; 集成度的提高指的是数字技术; 电子电路, 处理信息能量转换; structure; interfaces; reliable; information; (2018-4-4)
4. Ep 02: log2(N/M); encoding; 编码唯一性; example, 学号; 数制; 二进制的补码; 等长编码, BCD码, ASCII码; (2018-4-4)
5. Ep 03: review; 格雷码, 相邻代码只有一位改变状态; 变长编码, 哈夫曼编码; 逻辑代数基础; 与或非电路; 数字电路就是与或非; (2018-4-4)
6. Ep 04: 异或; 真值表; 德摩根定理; 代入定理; 反演定理; 逻辑函数的表示方法; (2018-4-4)
7. Ep 05: review; 举重裁判电路; 表示方法的互相转换; 最小项之和等于最大项之积; (2018-4-4)
8. Ep 06: 化简逻辑函数; 卡诺图化简法; (2018-4-5)
9. Ep 07: multisim化简逻辑函数; (2018-4-5)
10. Ep 08: 用电压信号表示信息; 数字电路所有器件必须签合同; 正逻辑, 负逻辑; 二极管; 规定3V以上为1, 0.7V以下为0; 二极管与门, 二极管或门; (2018-4-5)
11. Ep 09: 二极管电路缺点, 电平有偏移, 带负载能力差; (2018-4-5)
12. Ep 10: 输入噪声容限; 输出特性; 信号流经电路会有延迟; 功耗, 静态功耗; (2018-4-5)
13. ep 11: 动态功耗-负载功耗; 反相器就是非门; 上拉永远PMOS, 下来永远NMOS; (2018-4-6)
14. Ep 12: 与非门; 带缓冲极的CMOS门; 看电路先分块; 漏极开路的门电路; CMOS传输门; 双向模拟开关; 三态输出门; (2018-4-6)
15. Ep 13: 双极型三极管; 特征曲线分三个部分, 截止区, 放大区, 饱和区; 图解分析法; 三极管的开关等效电路; 三极管反相器; 电压传输特性; (2018-4-6)
16. Ep 14: 输入噪声容限; 输入端负载特性; 扇出技术; (2018-4-6)
17. ep 15: 交流噪声容限; 电源的动态尖峰电流; (2018-4-6)
18. ep 16: 动态尖峰电流; 其他逻辑功能的门电路; 推拉式输出电路结构的局限性; OC门的结构特点; 外接上拉电阻的计算; 集成电路各种系列; TTL与CMOS的接口; (2018-4-7)
19. Ep 17: 组合逻辑电路的特点, 输出仅取决于当下输入, 不含记忆(存储)元件; 组合逻辑电路的设计方法, 逻辑抽象, 写出函数式, 选择器件; (2018-4-7)
20. Ep 18: 物理量, 编码, 处理, 译码, 物理量; 编码器, 将高低电平信号变成二进制代码; 普通编码器, 只允许一个电平信号; 3位二进制普通编码器; 有限编码器; 优先编码器, 只对优先权最高的进行编码; (2018-4-7)
21. ep 19: 利用附加控制端进行扩展; 译码器, 将二进制代码变成高低电平; 74HC138; (2018-4-7)
22. Ep 20: 二十进制译码器; 表达成最小项之和; 七段字符显示器; 数据选择器; (2018-4-7)
23. Ep 21: 用两个四选一接成八选一; 用数据选择器设计组合电路; n位数据选择器可以实现n+1变量组合电路; 半加器; 全加器; 多位加法器; 超前进位加法器; 用加法器设计组合电路; (2018-4-12)
24. ep 22: 竞争冒险现象; 2线-4线译码器中的竞争冒险; 检查方法, 分析法, 观测法; 消除方法, 把卡诺图中相切的框起来; 可编程器件; (2018-4-15)
25. Ep 23: 可编程器件, EDA软件, 硬件描述语言; FPGA芯片; EDA的技术特征, 电路软件化; Multisim, Pspice, Protel, Quartus II; 设计输入, 电路综合, 仿真, 硬件实现; 硬件描述语言HDL, 表达具有并行性, Verilog, VHDL; (2018-4-16)
26. ep 24: Verilog电路级, VHDL系统级; 状态转化图FSM; memory device; 记忆1位二进制信号; flip-flop分类, 按触发方式, 按逻辑功能; 状态表和真值表的区别, Q同时出现在输入和输出; 输入能直接改变输出; (2018-4-16)
27. Ep 25: 容差能力; 电平触发的触发器; D Latch; 脉冲触发的触发器; 触发于主从切换; (2018-5-7)
28. Ep 26: 主从SR触发器; 主触发器在打开期间只能翻转一次; (2018-5-7)
29. ep 27: mid-term; 边沿触发的触发器; 用两个电平触发D触发器组成的边沿触发器, 利用CMOS传输门的边沿触发器; (2018-5-8)
30. ep 28: 触发器的逻辑功能及其描述方法; 触发器按逻辑功能的分类; SR触发器; T触发器, 最常计数; 触发器的动态特性, 输入信号宽度, 传数延迟时间; (2018-5-8)
31. Ep 29: 建立时间, 保持时间, 传输延迟时间, 最高时钟频率; (2018-5-8)
32. ep 30: 时序逻辑电路的特点; 任一时刻的输出不仅取决于该时刻的输入, 还与电路原来的状态有关; 电路结构上, 包含存储电路和组合电路, 存储器状态和输入变量共同决定输出; 时序电路的分类, 同步时序和异步时序; Mealy型和Moore型; 状态转换表; (2018-5-9)
33. Ep 31: flip-flop timing; 驱动方程, 状态方程, 输出方程, 列状态转换表, 状态转换图; 异步时序逻辑电路的分析方法; 若干常用的时序逻辑电路, 寄存器, 移位寄存器; (2018-5-9)
34. Ep 32: 计数器; 同步计数器; 同步二进制计数器; 同步二进制加法计数器; 同步二进制减法计数器; 同步加减计数器; 单时钟方式; 双时钟方式; 同步十进制计数器, 加法计数器; (2018-5-9)
35. Ep 33: 减法计数器; 异步计数器; 二进制计数器(加法, 减法); (2018-5-10)
36. Ep 34: 将十进制的74160接成六进制计数器; 置数法; example, 用74160接成29进制; 计数器应用实例, 霓虹灯; 时序逻辑电路的设计方法; 同步时序的设计方法, 逻辑抽象, 状态化简, 状态分配, 选定触发器类型, 画出逻辑图, 检查自启动; (2018-5-10)
37. Ep 35(蓝衣牛仔): Mealy FSM, Moore FSM; 设计一个数字密码锁, 顺序输入三个1则锁开; 抽象并画出状态转化图, 状态化简, 状态分配, 选用JK触发器求方程组, 画逻辑图, 检查电路是否启动; (2018-5-11)
38. Ep 36(蓝衣牛仔): pipelining, 流水线; (2018-5-12)
39. Ep 37(褐衣棕裤): a pipelining methodology; pipeline example; pipelining summary, advantage, disadvantage; circuit interleaving; (2018-5-12)
40. Ep 38(褐衣棕裤): combining techniques; review; FSM limitations; Turing Machines; 冯诺伊曼结构, 哈佛结构; memory; 半导体存储器; 存储器单元cell, 字节Byte, 字Word; (2018-5-12)
41. Ep 39(黑袖牛仔): create patterns on the wafer; gate oxide and polysilicon; wires metal interconnect; 掩模ROM, 地址输入=>地址译码器=>存储矩阵=>输出缓冲器=>数据输出; ROM是一个组合电路; 存储矩阵每个交叉点是一个存储单元, 存储单元中有器件存入1, 无器件存入0; 掩模ROM出厂已经固定, 不能更改, 适合大量生产, 简单便宜非易失性; 可编程ROM(PROM), 存储单元不同; 加了一个熔丝; 可擦除的可编程ROM(EPROM); 用紫外线擦除; (2018-5-12)
42. Ep 40(黑袖牛仔): Stacked-gate Injection MOS; 电可擦除的可编程ROM; flash memory; 用存储器实现组合逻辑函数; 竖着是存储, 横着是逻辑; 随机存储器RAM; 读写速度快, 掉电没; 静态随机存储器sRAM; sRAM的存储单元, 六管CMOS; 动态随机存储器DRAM; 存储器容量的扩展; 位扩展方式, 字数够但位数不够; 字扩展方式, RAM, ROM位数够但字数不够; (2018-5-16)
43. Ep 41(褐袖长裙): 总体结构一样, 但存储单元不同; 片选信号让扩展成为可能; RAM在特殊条件下可以作为组合电路; 可编程逻辑器件PLD; PLD的发展和分类; PLD由ROM产生; FPGA; PAL, 存在时间较长; GAL, 现在还在用; OLMC; (2018-5-16)
44. Ep 42(褐袖长裙): EPLD; CPLD; FPGA基本结构; SRAM型FPGA芯片的结构; LUT查找表, DFF触发器, MUX数据选择器; 全局布线资源, SM阵列; 编程数据的装载; 可编程的数字开关; 并行和数据驱动型的矛盾; 脉冲波形的产生和整形; (2018-5-16)
45. Ep 43(灰衣蓝裙): 施密特触发器; 用门电路组成的施密特触发器; 集成施密特触发器; 双极型IC; CMOS IC; 用于波形变换; 用于鉴幅; 用于脉冲整形; 单稳态触发器; (2018-5-17)
46. Ep 44(灰衣蓝裙): 性能参数计算; 微分型; 输出脉宽; 集成单稳态触发器; 环形振荡器; 实用的环形振荡器; (2018-5-17)
47. Ep 45(白衣红裙): 脉冲电路的分析方法; 最简单的环形振荡器; 用施密特触发器构成的多谐振荡器; 对称式多谐振荡器; (2018-5-17)
48. Ep 46(白衣红裙): 非对称式多谐振荡器; 电压波形; 石英晶体多谐振荡器; 555定时器及其应用; 功能表(输出与输入的关系); (2018-5-17)
49. Ep 47(绿衣蓝裙): 用555实现多谐; (2018-5-18)
50. Ep 48(绿衣蓝裙): sound sampling basics; D/A转换器; 权电阻网络DAC; 电路结构和工作原理; 倒T型电阻网络DAC; 具有双极性输出的DAC; 电路实现; (2018-5-18)
51. Ep 49(黑衣白裙): DAC的转换精度和速度; 分辨率(理论精度); 转换误差(实际精度); 误差分析; 漂移误差; A/D转换器; A/D转换的基本原理; 采样定理; 量化和编码; 直接ADC; 输入-量化-编码; 采样保持电路; (2018-5-18)
52. Ep 50(黑衣白裙): 反馈比较型ADC; 逐次渐进型; 间接ADC; 双积分型; 电路实现; V-F变换型; ADC的速度与精度; (2018-5-18)
53. -