

Close ↴

P.D.A.

Computadora ejecuta programas Almacenados en memoria en binario q' es lo más fácil
4 tipos de N° TL c/sin signo - H con signo - Decimales de identificar
dotos

• Sin signo

• Modulo y signo

• C01

• C02

• Exceso. n° dígitos parte entera

$$\text{Ej. base } 10 = 3574 = 3 \times 10^3 + 5 \times 10^2 + 7 \times 10^1 + 4 \times 10^0$$

Binarios: n° TL sin signo de 0 a $2^n - 1$

Rango de 0 a $2^n - 1$

Teorema fundamental N° $\sum_{i=0}^{n-1} (\text{digito}_i) \times (\text{base})^i$

de la numeración

base s.t. no fracciones numeros

$$x_4 \times B^4 + x_3 \times B^3 + x_2 \times B^2 + x_1 \times B^1$$

p/ representar cualquier n° en decimal

Números con punto fijo: representan TL o fracciones con signo Tienen exacto la misma
cant. de dígitos y la coma ubicada en el mismo lugar.

Rango: dif. e/ el número > y el <

Resolvi: dif e/ 2 n° consecutivos.

Operaciones aritméticas:

• Suma: hoy ocurren los el posiciones

• Resta: 0-0:0 / -0=1 / 1-1:0 / 0-1= el de la izquierdo me presta 1

Bits de cond (banderas): bits q' el procesador establece acorde al rstd de una op.

• Z = vale 1 si el std. de los operandos son todos 0.

• C = 1 si hoy ocurren 0 o 1 s. hoy borrow

N = 1 si el std es negativo = el bit + significativo.

Sistema hexadecimal: Base: 16

Dígitos: {0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F}

V: se activa cuando el std. de una operación
n° c/signo no tiene el signo q' se podrá predecir a partir de los
signos de sus operandos.

Operación n° q' se le da representar en un sistema dado.

Values	Dígito hexadecimal	Código BCD
0	000	
1	001	
2	010	
3	011	
4	000	
5	010	
6	011	
7	000	
8	000	
9	011	
A	000	
B	010	
C	011	
D	000	
E	011	
F	011	

Sistema hexadecimal codificado en binario BCD

• P/ representar un dígito hexadecimal se usan siempre 4 bits.

funciones

- Si: Cada columna + neros los demás.
- f

críterios

* Estándar p/ representar n° decimales a binaria c/nº E decimal es codificado c/4 bits

BCD no hay límite de rango.

* Sistema decimal codificado en binario BCD

• P/ representar un dígito decimal se requieren 4 bits.

2 ámbitos de aplicación

Desempeñando se usa 1 byte por dígito

Por dígito se usan - Sin signo $8^3 = 1111000$ 11110000 6 8 6,15.

/ signo: $8^3 = 1111000$ 11110000 0000 8 7,15.

los 4 bits gr acompañan

último dígito representa el signo

+ 1100
- 1101

BS5, si C=1, el niblo es incorrecto

Empaque todo se reservan 4 bits p/ dígito + 34 más el signo

Suma en BCD • Al sumar 2 dígitos BCD, hoy 2 casos

$$\begin{array}{r} \text{Suma} \\ \hline \begin{array}{r} \text{<9} \\ \text{>9} \end{array} \end{array} \quad \begin{array}{r} + 43 \\ + 22 \\ \hline 65 \end{array} \quad \begin{array}{r} + 001 \\ + 000 \\ \hline 001 \end{array}$$

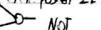
Cuando la suma de 2 dígitos da >9, hoy 9 genera un acarreo

$$\begin{array}{r} + 45 \\ + 27 \\ \hline 42 \end{array} \quad \begin{array}{r} + 001 \\ + 000 \\ \hline 001 \end{array} \quad \begin{array}{r} + 000 \\ + 000 \\ \hline 000 \end{array}$$

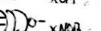
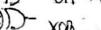
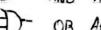
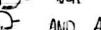
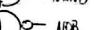
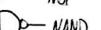
Lógica digital • Un circuito digital es en el q:

están presentes 2 voltajes lógicos. Se tiene q: todos los elen. poseen 2E.

• Componentes: dispositivos q: realizan \Rightarrow funciones



• básicas: AND, OR, NOT, NAND, NOR, XOR, XNOR



Algebra de Boole • leyes matemáticas q: gobiernan el comportamiento de los q: el. bts.

$$\text{De De Morgan: } \bar{A} \cdot \bar{B} = \bar{A} + \bar{B} \quad / \bar{A} \cdot \bar{B} = \bar{A} \cdot \bar{B}$$

$$\bar{A} : A$$

Identidad: $1 \cdot A = A / 0 \cdot A = A$

Nula: $0 \cdot A = 0 / 1 \cdot A = A$

Idempotencia: $A \cdot A = A / A + A = A$

Inversa: $A \cdot \bar{A} = 0 / A + \bar{A} = 1$

Comutativa: $A \cdot B = B \cdot A / A + B = B + A$

Asociativa: $(AB) \cdot C = A(BC) / (A+B)+C = A+(B+C)$

Distributiva: $A+B \cdot C = (A+B) \cdot C / A \cdot (B+C) = AB+AC$

Absorción: $A \cdot (A+B) = A / A + A \cdot B = A$

NOTA

Implementación de mazos: dado una secuencia de bits, averes resulta un par de caras posibles.

Vale

AND • $1 \text{ AND } 1 = 1$, $1 \text{ AND } 0 = 0$. Generalmente $\text{AND } X = X$

Al usar un operando 0, el rdo. cambia al valor del otro operando.

• Si el operando es 0, el rdo. sera 0. ($0 \text{ AND } 0 = 0$) ($0 \text{ AND } 1 = 0$)

$0 \text{ AND } X = 0$

OR • Operando valor 1, el rdo. es 1 independiente al operando

$(1 \text{ OR } 0 = 1)$ $(1 \text{ OR } 1 = 1)$ $1 \text{ OR } X = 1$

• Operando 0 y el otro, el rdo. sera el valor del otro operando.
 $(0 \text{ OR } 0 = 0)$ $(0 \text{ OR } 1 = 1)$ $0 \text{ OR } X = X$

Inicio

Cita

dx

ox

b

Close 2

Representación en binario con signo: BCS • Con n bits, 1 bit extremo izquierdo representa solo al signo.

n-1 bits es la magnitud $\rightarrow 1010$

0 = + $\begin{smallmatrix} 1 \\ - \end{smallmatrix}$

• Paro $-(2^{n-1}) \circ + (2^{n-1}-1)$

• La que hoy doble representación del 0: 0000 y 1111

Representación en C01 + C03

Paro $-(2^{n-1}-1) \circ + (2^{n-1}-1)$

Hoy 2 0: 000000 y 111111

Los son:

" - se complementan.

• Si en uno operando hoy overflow, es incorrecto, si do carry, se suma 1 al rdo.

Representación C02

Paro $-(2^{n-1}) \circ + (2^{n-1}-1)$

Solo 0.

El orden se desplaza por el rdo. quedó bien

Overflow en C02 = rdo erróneo?

Representación en Exceso

0: negativo $\begin{smallmatrix} 1 \\ - \end{smallmatrix}$ es positivo

Paro $-2^{(n-1)} \leq X \leq 2^{(n-1)-1}$

Si n=6: exceso=32

$-2^{(6-1)} = 000000$ $2^{(6-1)-1} = 111111$

= 0 - 32 $= 63 - 31$

Ejemplo Interpretar 1011010 q. está en exc.

1011010 100

1000000 1100000 es el 60 sin exceso

0000000 60 alternativa

• Cuando empieza con 1: + Interpretar el 0001110

con 0: - 1000000 1100000 El 1º es 29 en exceso

0000000 29 29

0000000 1111110 1111110 El -29 es el 1º sin exceso

Escribo el 15 en exc.

1111110 1111110 El 15 en exceso es 1000000

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

1111110 1111110 1111110

Clase 3

Representación de n^o en punto flotante permite mover el rango y representar n^o tanto grandes como pequeñas.

$$9,76 \times 10^{64} \quad \text{Exponente}$$

Mantisa

Exponente, mantisa

El rango de representación estará dado por

Mínimo número -:

Máxima número -:

Mínimo número +:

Máx. n° +:

Mantisa: La mantisa se resuelve interpretarse como un \mathbb{Z} , se toma como un n^o real c/ el punto decimal implícito a lo izquierdo de sus bits.

Mantisa de forma normalizada: Evita tener múltiples representaciones de un mismo número. La normalización consiste en hacer que su 1º dígito tenga valor 1.

La desventaja es q' no se podrá representar el 0.

Bit implícito: si no lo almacenara pierde adicionar un bit en la mantisa

Error absoluto: diferencia q' el n^o representado y el valor q' representar

$$EA \leq \text{Resolución}$$

$$\text{Error relativo} = EA / n^o \text{ a representar}$$

Muestra la medida de error de

en %.

Ej: balance

$> \text{valor}_1 < \text{error}$

$< \text{valor}_2 > \text{error}$

? rangos más grandes

Estándar IEEE 754 contiene ambas versiones de acuerdo p/ una representación fija

una norma

fracción normalizada, q' como disp del 1º bit.

expresado en exceso 2^{127} .

	Simple	Doble precisión	
Bits en signo	1	1	
Bits en exponente	8	11	<u>1, 8, 23</u> Simple
" en fracción	23	52	
Total bits	32	64	<u>1, 11, 32</u> Doble
Exponente en exceso	2^{127}	1023	
Rango de exponente	$-126 \text{ a } 127$	$-1022 \text{ a } +1023$	
Rango de n^o	$2^{-128} \text{ a } 2^{128}$	$2^{-1022} \text{ a } 2^{1024}$	

Ejemplos

3F800000.001111110000000000000000

01111111: en exceso a 127.0.

$$+1,0 \times 2^{127}$$

C0066666: 10000000000000000000000000000000

10000000000000000000000000000000: en exceso a 127.0.

$$-1,05 \times 2^{127}$$

Caso especiales: $E: 255/247 \quad M=0 \rightarrow \text{NaN}$

$E: 255/247 \quad M \neq 0 \rightarrow \text{Infinito}$

$E: 0 \quad M=0 \rightarrow \text{Cero}$

$E: 0 \quad M \neq 0 \rightarrow \text{Desnormalizado}$

Operaciones en punto flotante

Suma de dos gatos exponentes p=00010000000000000000000000000000
fijo: 00000000000000000000000000000000
ffff ffffff ffffff ffffff

Subimos en 1 → p=00010000000000000000000000000000
el exponente p: 00000000000000000000000000000000

Deberíamos hacer un corrimiento El resultado es 00010000000000000000000000000000
En IEEE se incluye en el exponente, con el mantiso a lo siguiente

IEEE 754 establece de acuerdo en como flotante. El estandar especifica como deben representarse los nros en coma flotante el simple o doble punto, y tambièn como deben realizarse los op. aritméticos y/o otros.

Implica mantisa, signo y exponente. Signo magnitud, sin embargo el 1º dígito, q: es = 0 si el exponente se representa en exceso, q: en este caso no se tiene como lo 1º sino como $(2^n - 1) - 1$.

Simple punto: el estandar IEEE-754 p/ lo representar en simple punto en coma flotante, sigue una cadena de 32 bits. El 1º bit es p/ el signo, los sig 8 son el exponente y los restantes 23 son la mantisa.

La mantisa es formada normalizada, q: la coma desp del 1º bit q: siempre es 1.

El exponente se representa en exceso

Doble punto: cadena de 64 bits. 1º bit del signo, 11 bits del exponente y los restantes 52 son la mantisa.

El bit restante está a la siguiente de lo,

ROM read only memory. Memoria de solo lectura q: almacena instrucciones y datos permanentes.

Circuito combinacional: conjunto de portales interconectados vía soldadura

o fx solo de la E de ese instante. La salida de la E viene seguida inmediatamente de la soldadura, q: retardos de los portales.

Cada portal tiene 1/2 E y 1 S. Cuando los valores de E cambian, la S también opera casi instantáneamente retrocediendo solo x el tiempo de propagación de la señal o tránsito de la puerta (retardo de puerta). Una dependencia.

Ej: multiplicador de 8F/canales: muchas E y 1 solo S.

Multiplexor: conecta varios E q: uno S. En un momento dado se selecciona 1 de los E p/q: pose x la S.

Circuitos secuenciales: los circuitos combinacionales proporcionan fx estables de un computadora digital. Sin embargo, excepto p/ el ROM, no proporcionan memoria o info de estado. P/ estos últimos, se usa una forma de circuitos logicos + empleados. La salida actual de un circuito secuencial no solo depende de la E actual, sino tambièn de la historia pasada de E. La S actual depende de la E actual y el E actual del circuito. Dependencia de E y historia.

Definir: condición para positivas de 2E q: siguen alternando de sp y se

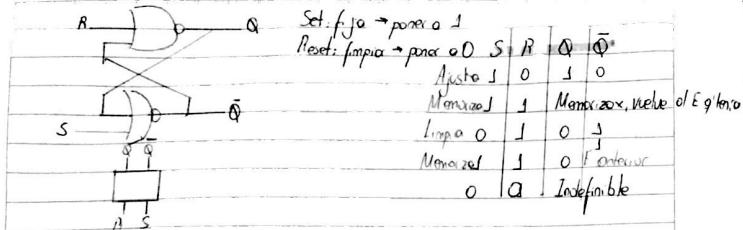
Biestable o flip flop. La forma + sencilla de un circuito es un biestable. Hay varios tipos pero todos ellos comparten 2 propiedades.

• El biestable es un dispositivo q: 2E. Està en uno de 2 E, en función de E, recordando el ultimo E. Entonces, el biestable puede funcionar como una memoria de 1 bit. Activado por nivel o por flujo.

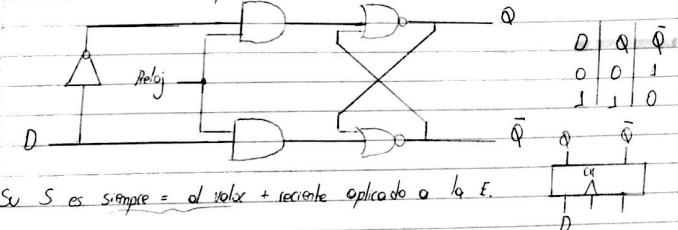
• El biestable tiene 2 salidas, son siempre complementarias. Denominadas:

F1/P-F2/R SR: el circuito tiene 2 E, S(set) y R(reset), y 2 S: Q y Q̄, y cada una en 2 portales NOR conectadas x retroalimentación.

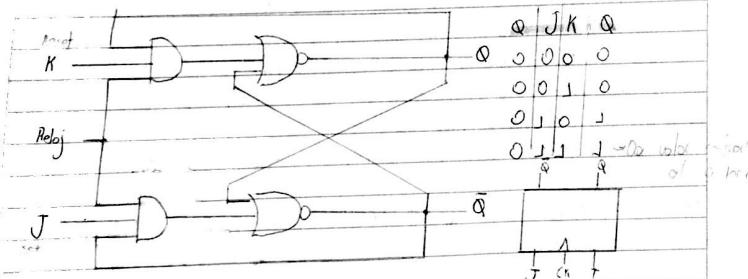
NOTA



FLIP-FLOP D: un problema de los SR es q: la condic S=1 & R=1 debe ser evitada. Una manera de hacerlo es permitir una unica E.



FLIP-FLOP JK: todas las combinaciones de val. de E son posibles.



J=sta 0 1
K=sta 0 0

si J=1 K=1, lo fx se llama comutador, lo solido se intercambia.

NOTA

6
FLIP-FLOP T = q' JK para con una sola entrada. Toggle lo contrario Q T Q

0 0 0

0 1 1

1 0 1

1 1 0

Registros se forman a partir de bistables de tipo D conectados en cascada. Un R con N bistables almacenara N bits.

Son sincronizados y los bistables gobernado por el mismo reloj.
Hoy 2 tipos de registros: almacenamiento y desplazamiento

• Registro de almacenamiento: D(D₀, D₁, D₂, D₃) dato o escribir
Q(Q₀, Q₁, Q₂, Q₃) dato leido

• desplazamiento: circuitos similares q: cuando se activan, desplazan sus bits de los bistables "hacia dcha" o "hacia izq".

Se clasifican en: E serie S paralelo

E serie S serie E/S serie: Entra/Sale un bit en

E paralelo S paralelo cada pulso de reloj.

E " S serie E/S paralelo: Entra/Sale N bits

Registros universales los bits del dato o el mismo pulso de reloj

Contadores: un contador de N bits se implementa usando N bistables I.

Se clasifican en

Asincrónicos y sincrónicos

Ascendentes y descendentes

Módulo N

NOTA

Close 5 Ciencia: tratamiento + procesos Información

↓
Automático

Análisis

Resuelve

↓ Usando

Computadoras

Software: programa, instrucciones

Lógica: reglas/estados

Hardware: flexibilidad y robustez

Computadora: máquina (sin inteligencia propia), digital, sincrónica (opera rápidas), control numérico y lógico (muestra 0 de 1), controlada x un programa (hace q' opere de manera automática) q' se almacena en una memoria y se romanea q' d' exterior.

Arquitectura y organización

Arquitectura: atributos visibles al programador. (Frente la natura de multiplicar)

Organización: como son implementados los atributos. (Hay una variedad de multiplicar o se hace mediante la suma?)

Todo lo familia Intel x86 comparte la misma org. básica. } -Banda compatibilidad de
Punto de vista: q' se ve con egocentrismo } codigos.

Lo que IBM system 370 comparte la org. básica. } -Sigue niveles versiones pl/
modifica límites del exterior
-Org cambia q' versiones

Estructura y fx

Estructura: todo en el nivel se relacionan las componentes individuales q' si.
Encima operan de los componentes individuales como parte de la estructura

Procesamiento de D: manipular y transformar

Almacenamiento: e. Instruc

Mov. de D: del usuario a la comp./S. de D al usuario.

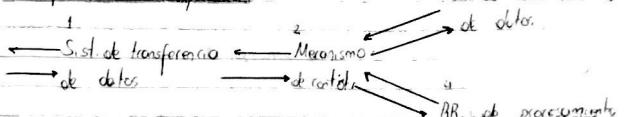
Control.

UC = controla todos los fx q' hace la PC: controla funcionamiento de componentes, lee e interpreta inst., control al flujo de D hacia y desde CPU

NU: circuito combinacional q' realiza op. aritméticas y log.

Registros: paciones q' almacenamiento de 1 valoridad.

Visión funcional de una computadora



Fj: -Almacenamiento, descarga el Táctil o disco 1 → 2 → 3 de datos.

-Procesamiento: de lógica a almacenamiento 3 → 2 → 4

-" " de almacenamiento o F/S (impres) 3 → 4 → 1

Estructura

Nivel superior

Perifericos	1- CPU	Manipula y transforma datos y controla el funcionamiento
Computadora	2- Memoria ppal	Almacena inst. y D
Línes de comunicac	3- Sist. interconex	Da comunicac. q' CPU, MP y I/O
	4- E/S	Mueve datos dentro y hacia el exterior

Computadora

•CPU	1- Registros	Almacenamientos de rápido acceso
	2- ALU	Hace cálculos y controla CPU
	3- U de control	Toma decisiones p/ ejecutar programas
	4- Interconex CPU	Une elem. del CPU

CPU → Bus D, direc, control

•Unidad de control	1- Decodificadores y registros	Tomar info de inst., los órdenes q' deben hacer
	2- Lógica de secuenciamiento	Est. del programado, se envian p/ los fx de los pl
	3- Memoria de C.	fx de la computadora.

U.D.C.

MBR (registro de dirección principal) sirve del disco duro q' identifica donde está la. Direc q' genera acceso

participa en la y genera esa acción. Contiene palabras fija + reciente.

MR (registro de errores de memoria) almacena del dato q' se quiere leer o escribir

IR (registro de instrucción) almacena la instrucción q' se está ejecutando.

PC (contador de programación) indica lo quex donde está el procesador en su secuencia de instr.

AC (acumulador) registro donde se almacenan temporalmente cantidades y tipos.

MQ (registro multiplicando) q' donde se coloca el multiplicando p/ lo multiplicar y donde

se forma el resultado p/ la división.

Minicomputadora (Universal Automatic Computer) - 1º PC comercial

• 1º en usar compiladores p/ traducir idioma de prog o mág.

MBR y MPR: sig de acceso a memoria, necesaria. Decimal d/ 11 dig. x palabra

p/L/E de memoria.

Sist de cinta magnética

Procesor

Procedimiento de comprobar de errores.

Tamaño de volúmenes de varia

IBM 701

- 1953: 702 = optimización de gestión

- 1953 IBM 1º PC / prog almacenado: 1º serie 100/1000

Uso científico

2º generación transistores

• Cambio tipo de varia.

+ registradores y buenas

- Menos coste

- Disp de E sólido

• Introduc lenguaje de programación

• Cables planos fo te

de contacto p/ el bus

3º generación circuitos integrados (conjunto de transistores)

• Pequeño tamaño de varia

- Mayor escala: + de 100 componentes

- Medio": 100-3000 componentes

- Gran": 3000-100.000

- Muy gran": 100.000-100 millones de componentes.

Serie IBM 6000 - Instrucciones similares

E/S similares

DEC PDP-8

- 1º miniordenador > velocidad, memoria, pero

- No necesitaba una arquitectura. Elevado n.º de partes.

- Apps. instrucción

- Estructura de bus "Adres de comp se forman descomponiendo memoria"

Memoria semiconductor

• 1970

- 1º memoria de 256 bits

- (copia: duplicado x uno)

- Lectura no destructiva

Lectura del almacenamiento

q' lecto en RAM y

permanente

Microprocesador Intel

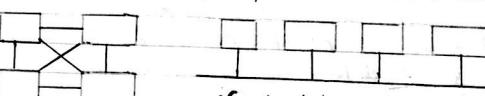
• 1971: 4004: 1º microprocesador de 4 bits

Todo el CPU en un solo chip

• 1974: 8008: 1º para otros generos.

• Filas de transistores q' interactúan entre si y conectan diversos nodos

• Interconexión de un sistema de computador formado x CPU, Memoria, E/S. Líneas q' conectan computador.



• Conexión mediante un medio compartido.

+ simple, requiere de arbitraje mediante un multiplexor, p/ autor recursos.

• Bus: Tienen conexiones independientes y de tipo punto a punto. Es un camino de comunicaciones q' conecta 1 o + dispositivos. Requiere de posicionamiento.

• Bus serie: datos enviados bit a bit. Bus paralelo: bits enviados al mismo tiempo.

- Ancho de bus = + info rápida.

- Transporto datos

- No hay dif. en abto v I

- Ancho determinado de los pines

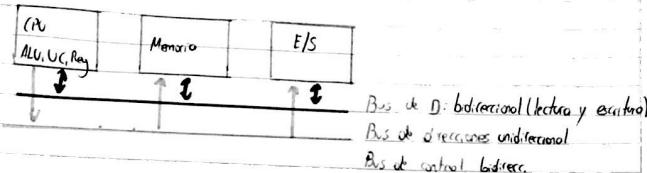
- 8, 16, 32, 64 bits.

Little-endian: almacenar bit - peso en la direc + foja

Big-endian: almacenar bit + peso "

NIST

Interconexión de un bus



D: si el bus es compartido, el/los byte tiene identidades llamadas direcciones.
La direc. identifica una celda de memoria en lo q almacena info.

Bus de datos transporta datos e info relevante.

direccion: Identifica la dirección de memoria del dato en tránsito.

Ej: Bobo tiene un bus de 32 bits dando un espacio de direcc. de 64K, #64K. Esto tiene q ver q/ la cant. de celulas, no con lo rapto.

"El memoria de celula tiene dato por el bus de D"

"de control": gobierna el uso y acceso a los buses de D y de direcciones.

Servos de escritura/lectura de memoria o E/S

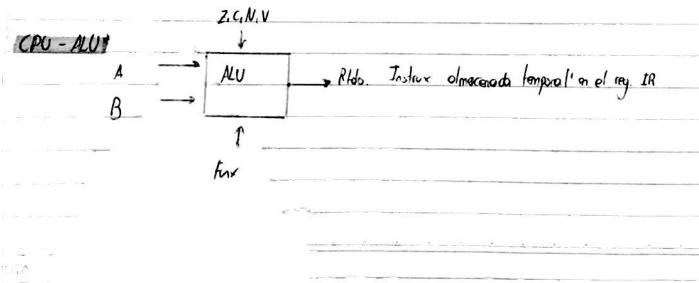
"de setas o habilitar"

"relaj."

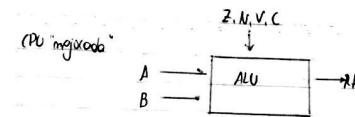
ped. dato o interrup.

Componentes del hardware dedicados a cada pje

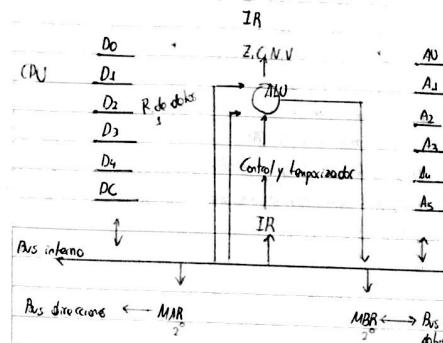
E/ teclado, mouse, joystick S/Monitor, impresora Procesamiento CPU, memoria
Almacenamiento Memoria, discos, cd-rom, CD, DVD.



10



PC → Control/Tempsazador



- 1º Reg. de prog global como si fuese memoria pero + rápida.
- 2º CPU interpreta mediante reg. auxiliares.
- 3º Registros conectados a los buses.
- 4º Reg. pl. / direcciones.

Close 6

Ciclo de instrucción: periodo en el q/ tarda el CPU en ejecutar una instrucción.

Procesamiento de instrucciones: - Busqueda: leer en memoria o los inst.

Ejecución: q/ inst. pedir impl. var. o var. inst. Ciclo de instrucción Ciclo de búsqueda: procesa la instruc. o parte de la instrucción de la memoria. Cada inst. contiene el código de op. y operando.

Ejecución: dato transferido q/ CPU a E/S, por eso de dato. Ciclo ejecución en JU, QJU en MAB. Usa almacenamiento indirecto. Cada m. P. se basa en

Ciclo de búsqueda y ejecución: La CPU busca una instruc. en memoria.

1- El PC contiene la direc. de la sig. instr. a buscar.

2- Luego de buscar la instruc., incrementa el PC pl. la sig. instr.

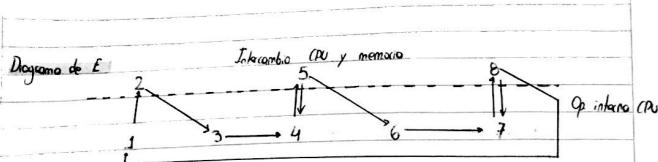
3- La instruc. buscada se roga en el IR (Inst. de forma binaria q/ específica de una

5- El CPU interpreta y lleva a cabo acciones.

NOTA

Claus de instrucciones:

- CPU - memoria: d. transferido el mem. y CPU (lectura o escritura)
- E/S: d. del CPU y E/S
- Proces. de D: CPU hace op. aritmética/lógica en D.
- Control: altera secuencia de ejec. de instr.



- 1º Calculo. Juegan instrucción determina lo dirección de la instr. o hacerse IAC
- 2º Busqueda instr. (el instr. de su posx de memoria o la CPU IF)
- 3º Desarrollo de instr. analiza instr. pl. determina lo op. a realizar y operando o esp.
- 4º Calculo dir. op. si op. implica referencia a un operando en memoria o E/S, se determinará dir.
- 5º Busqueda operando basa op. en mem. o E/S
- 6º Op. sobre D = ejecuta instr.
- 7º Cálculo dir. Rtb.
- 8º Almacenamiento Rtb.

Lenguaje assembly: lenguaje p/ comunicar el humano y máquina mediante código. El programa q. entiende este código será un ensamblador.

Close 7

Elementos de una instr. de máquina.

- Código de operación: especifica código o realizar
- Referencia del op. fuente: establece dónde se encuentra el operando.
- op. (lado donde almacenar Rtb).
- sig. op.: le dice al CPU dónde buscar sig. op. inst. disp. de la instr. anterior.

Op. fuente y Rtb's en: memoria, registro de CPU, dispositivo E/S

Tan sólo inst.: fijo / variable

11

D. de instrucción: una instr. está representada c/una secuencia de bits. Llamado formato de instrucción. Se utiliza una representación simbólica.

Se representan mediante abreviaturas llamadas mnemonicas.

Car. spx.	Referencia d. op.	Ref. d. op.	Ij: Mem. 1reg., memoy
			Valor d. memoy o reg.

Almacenamiento de datos: op. aritmética y lóg. Almacenamiento: trns. D del sist.

Instrucciones E/S: "el comp. y mecanismos exteriores".

Control

Formato de instrucción: Vario s/ S.D.

Máquina 4 dírex: 2dires p/op, 1 p/rtb, 1 p/ próx. instruc. Op1 → +
Add, DrRtb, Op1, Op2, DrRtb, Op2 → +
Máx. compas. = operando y longitud.
Rtb. ←
Próxinst.

Máquina 3 dírex: Add, DrRtb, DrOp1, DrOp2 → +
Dir. p/s instrucción en PC
PC → +
Rtb. ← PC DrOpInst
Próxinst. ←

Máquina 2 dírex: Add, Op1, DrOp2 → +
Mueve Op1 o reg temporal DrOp1 → +
Mueve dr Op2 para rtb. DrOp2 → +
48 bits.
DrPróxinst. PróxInst ←

Máquina 3 dírex: Add, Op1 → +
Reg. o CPU/Accumulator DrOp2 → + → Accumulator
PC → +
DrPróxinst. PróxInst ←

Ejemplo: $a = (b+c)^2 - e$

3 direc	2 direc	1 direc
add a,b,c	mov a,b	add b
mul a,a,d	add a,c	add c
sub a,e	mul a,d	mul d
	sub a,e	sub e
	store a	anexo control de memoria

Direc add: registro de mem. Modo q. el programador controla CPU

Tener en da tipo operar add y rest.

Si tiene complejidad, será + fácil su tipo D: rotularizar de D necesarios p/ llaves o solo inst. w.o.

Formato: longitud, nº direc, campo

Reg. val q. puede referencia

D.r. forma de especificar dr. y modos.

Tipo operar: transferencia(mov, load, store), add, sub, inc, dec, mul, and, or, xor, not, convers/in, out/ sobr, bifurcar / control del sistema.

Tipo de datos: direcciones / 16, p. fijo / flotante / ASCII, BCD / datos logicos.

Modos de direccionamiento: maneras de especificar un operando dentro de una instrucción en lenguaje ensamblado.

Se usa el modo de directo, q simplifica bits.

1º modo: si en op se usa varia var, se coloca en un reg.

2º: especificar op implícito

Modos: inmediato, directo, por reg. indirecto, por memoria, indirecto por registro, por desplazamiento, del stack.

Inmediato: registro.

Usado p/ constantes

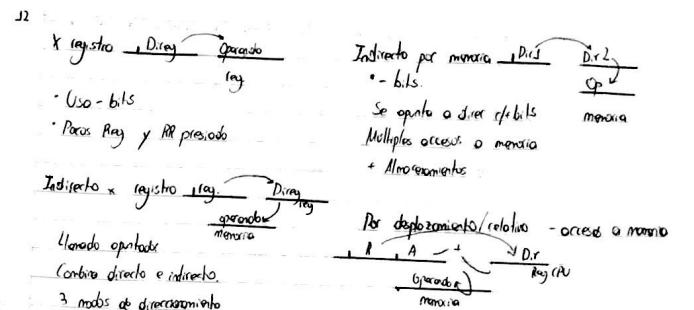
Apx x no mejores

registro limitado < campo

Directo, Dir, operando

Espacio limitado de direc < el campo

y variables globales



Desplazamiento

Combinar directo e indirecto mediante registro. Usa PC.

Direc de inst se suma al campo de inst. p/ tener dirección efectiva

Registro base

El registro referenciado contiene una dirección de memoria y el campo de direc. tiene un desplazamiento.

Indirecto: se opera la memoria q/ un reg. Se coloca acceder el campo de operando + + un desplazamiento. Usa un reg/modo direc.

Del stack: Arreglo lineal de localidades de memoria. Llamada directa vía otra, 1º en solo

Tiene un registro apuntador q/ se vale q/ la dirección de pila. Acceso q/ a pila.

Alta forma alternativa de dirección memoria. Siempre se opera q/ su dirección. *

Indirecta o incremento q/ se accede q/ dirección en form*

Cierre 8:

Reg. PC reduce el acceso a memoria y reduce el tiempo.

Offsets q/ alta 1º o son directos

* Direc. directa q/ lo almacenaba q/ donde, memoria en memoria

Organización de registros - Visibles al usuario: permiten minimizar referencias a mem. p/rol.

- R de control y E: usados x la UC p/ controlar lo q de la CPU
No hay espacio efectivo.

- R visible al usuario (referenciado por logica de memoria; puede haber restricciones en los registros p/ el usuario)
- Propósito gen: pone lo q ue quieras
- Datos
 - Direc: solo p/ direcciones (segmento, indice, pila)
 - Códigos de control: banderas. Bits como resto de operac.

Nº de registros:

- > n° reg + bits p/ especificar inst.
Alta tasa de instruc.
- Reg. seg = + referencia a memoria
 - Algunas máquinas permiten 2 reg. contiguos como uno solo.
- E/S y 32 registros, + no hay registro.

longitud

- No direc: son capaces de almacenar direc + grande.
- De d: habilitados p/ almacenar la memoria de D.
- Algunas máquinas permiten 2 reg. contiguos como uno solo.

Bits de control: no son alterados x el programador.

R de control y E usados p/ controlar qn de CPU. Hoy 4 excepciones.

PC - IR - MAR - MBR → Usados p/ transferir D

Organización de reg. CPU p/ rol: B/lo: registrando: mask alto bit de alta p/ alta baja

fu	s	b	lo	
AH A	AL >	FAX		CS
BS B	BL X	ESX		SS
CH C	CL X	ECX		DS
DH D	DL X	EDX		ES
				PS
				GS

De uso gen.

FID

FLAGS

Reg. prop. gen: p/ operands.

"D"

direccionamiento: p/ acceder a mem y almacenar
direc o indices

IR: direc a ejecutar. PC y banderas.

PC: direc sig. instruc.

Registers: AX: Acumulador, p/ op de E/S (AH, AL)

BX (BH:BL): registro base, puede ser indice p/ direccionamiento interno o cálculos.

SP/BP wordes p/ direc en pila
SD (stack pointer): CX: (CH:CL): registro contador, puede contener un valor p/ contador el nº veces q un dato se repite o un valor p/ rearmamiento de bits. Usado p/ muchos cálculos.

DX (DH:DL): registro de D. Algunas op de E/S requiere su uso, y las op de multiplicación y división q cifras grandes.

Generación de errores

Registers de segmento: CS: registro del segmento del código. Almacena la dirección inicial del segmento de código de un programa. Esta dirección + un byte de desplazamiento en el IP indica la dirección de una op. buscada de segm. superior 4 bits o su alta.

Un P de seg. tiene 16 bits y facilita un acceso a memoria p/ una dirección más un byte de desplazamiento en una res.

DS: reg. seg. D: dirección inicial de un segmento de D de prog. Esta dirección más un byte de desplazamiento en una res. genera una referencia a la localidad de un byte específico.

ES: reg. seg. extra: Asociado al RI (reg. indice) p/ manejar direc. de memoria, p/ acceder a otra seg sin mod. cambios. FS/GS: reg. extra de proc. E/S y p/ errores.

FP: Punto a lo q sig. inst. a ejecutar del seg. de código.

EFlags: contiene el E del procesador en un momento dado.

Direc de segmento: registro base segmento.

PC: se actualiza desp de ejecución de instrucción de memoria. q apunta a la sig. inst.

IR: se carga la instrucción, analiza el código de op. y ejecuta. Interacción D p/ memoria mediante MBR y MBR.

Debe haber R. ademas p/ E/S de los pu.

q lo q es más fácil de manejar.

No significa q q lo q se usa p/ una única fx, pero q es lo q es más recomendable.

Registros adicionales: SI DI, operaciones de int q invocan interruptos o faults.

BP SP: operaciones de memoria en pila o stack

E: 1. de 32 bits.

Org. registros (20 Motosolo 2000)

		10	RC
D0		A1	
D1		A2	E
D2	A3		• 8 reg de 32 bits de D
D3	A4		• 9 reg de direc
D4	A5		• 2 stacks.
D5	A6		
D6	Apilado usuario	A7	Arreglos de pila
D7	" supervisor.	A7'	
De datos			
De direcciones			
Parte de memoria			

Instrucciones - datos: formato de instrucción: operación en bytes de una instrucción.

Fuente: instrucción, destino, fuente, → son 2 operandos, q se especifican por mod, d, oto q se indica en la op. del CPU.

Llamada mem: especificar de una dirección de memoria

Reg: Reg. del CPU mem: dato inmediato.

Ej: inst. memoria reg, reg memoria.

Reg, mem reg, rm

Destino: fuente requerido destino. Un dato se almacena en el destino.

Inst. Intel 8085: Direcciónamiento por reg.:

ADD AX,BX → AX=AX+BX MOV AL,CH → AL=AH

ADD AL,AH → AL=AL+AH SUB AX,BX → AX=AX-BX

1. -bitm.s.

roab: decimal. " inmediato. 16, 32, 64, 128 - hexadecimal!

ADD AX,35AFh → AX=AX+35AFh MOV AL,3FH → AL=3FH

ADD AL,15 : AL=AL+15 SUB AX,1234h → AX=AX-1234h

NOTA

4

Directo

ADD AX,[35AFh] → AX=AX + cont. dir. 35AFh y 35B0h.

ADD AL,DAT0 → AL: AL + cont DAT0

Mov CH,MMA → CH: contenido mem. 4.

X registro: ADD AX,[BX] → AX=AX+dato contenido en dirección BX y lo q sigue.

Mov [BX],AL → dato de la dirección BX=AL

Dir. base + indice: Mov CX,[BX+SI] → CX=dato almacenado en BX+SI y lo q sigue.

Mov [BX+SI],CX → BX+SI=AL

Relativa + reg: Mov AL,[BX+2]: AL = dato en BX+2

Mov [BX+2],AX → [BX+2]=AL

Relativa base + indice: Mov AL,[BX+SI]ST: AL = dato en dirección BX+SI+2.

Mov [BX+SI+2],AL

Formato de instrucción: criterios de diseño: Inst. cortas v largas (- tiempo, inst. simples/bits depend).

Nº bits/sig.

Veloc. proc./memoria

Inst. cortas: procesa + rápido el proces.

Inst. sfer: p/ expresar op.

Diseñar bits p/ d. futuro.

Cierre q Veloc. procesador: duplica c/ 18 meses las inst. ejecutadas/seg.

Tamano memoria: reduplica c/ 36 meses

!! Genera desequilibrio. P/ equilibrar bruto, se usan → memorias rápidas y lenta como reg. o lento y barata como discos.

Jerarquía mem

Registers

Caché

M. ppal

Usa SPAM

Discos

CD, DVD

NOTA

P/ Cero, + pequeña, + rápida, > fric de acceso

M. lenta p/ el barato.

JM: p/ el obj. de gran capa, reducir acceso y

precio ↓

Características de memoria

Datos info

RAM: volatil

Datos fijos: no volatil

ROM / EPROM: permanente

Mem. p/p: acceso x palabra

Disco/caché: x bloques

Velocidad
mem. semiconductor

Mem. semiconductora

Tiempo acceso: tiempo d'
inicio d' op hasta

tempo = g. direcciones.

Alta velocidad p/p acceso o uno loco

dado es independiente d' los accesos ant.

Tiempo acceso: tiempo min. trasf.

+ ciclos, > 1° acceso.

Velocidad

Mem. magnética:

Dato: los bloques o ray tienen una

direc. única basada en bloques físicos, d' los bloques.

Asociativo: se oscura contenido d' celda.

bases q giran el disco.

* 1° el cabezal se ubica cerca d' lo que se lee. 2° va a la pista

y luego búsqueda secuencial sobre la pista. Tiempo variable.

Memoria de acceso aleatorio RAM (Random Access Memory). Se puede acceder a cualquier celda sin importar posic.

SRAM: basada en FF (estática)

DRAM: (dinámico) pasada en capas (Memoria D como rango eléctrica)

BRAM: almacena + info, pequeña, barata, lento. Hoy se representa x tendencia a la DRAM

SRAM + rápida, p/p caché

Organización elem. básica de memoria semiconductor: celda de mem.

Celdas - Bistable: representan 1 y 0.

Se puede escribir en ella.

Se pueden leer.

C/u tiene 3 terminales: selec., control, Efectivo

↓ Indica si es L/E.

selecciona celda de mem.

Una mem. de 1 bit lo implementamos el FF y oscuras reg. de n bits.

P/mem + grandes, requiere <> org.

Ley: efecto de la cache y efecto de cache

15

Organización chip C/chip contiene un arreglo de celdas de memoria

En mem. semiconductor se emplean 2 enfoques: 2D y 2 1/2 D.

2D - Organizado en 2^o pablos. d' 8 bits c/u. 1/lineas horizontales q' se conectan a c/u posic. de memoria, selec. un renglón.

• Lineas verticales conectan c/bits a los soldados.

• El otro q' está en el chip tiene 2^o soldados p/p E. (64 bits direc).

Muchas 2^o filas y en columnas. 2^o q' pablos chip y en c/u bit d' c/u pablos

2D 1/2 - Arreglo cuadrado

• Bits de = pablos disperso en chip. File = n° pablos / Columnas: longitud.

• Direc. direc. en 2 partes: 1º selec. renglón, 2º sobre columnas.

Comparación: 2D: bits en el mismo chip. Long. no grande d' pablos. de pocos bits. 1/linea de selección de pablos tiene q' tener un manejador y conectarlo al decoder. Ocupa mucha superficie. Dificulta el uso de los circuitos correctores de errores.

2 1/2 D: los bits d' uno mismo pablos estarán en <> chips.

El 2 1/2 D el estar los bits dispersos en <> chips, hoy < probabilidad de error.

Fila y columnas reducen complejidad del decod.

Problemas: 1) C/modulo sobre el espacio de direccionamiento requerido, pero solo sobre parte de pablos.

2) Longitud d' pablos es absurda, p/p módulos sin separación.

Solución: cubrir rango d' direc. c/u módulos de mem. en serie. C/u mod. en direc. c/u

Nueva tecn. RAM

DRAM: sigue =

Enhanced DRAM: contiene pequeños SRAM. SRAM guarda lo ultimo leído.

Cache DRAM contiene SRAM + grande. Usando como cache o buffer.

Synchronous DRAM compone la totalidad DRAM

Acceso sincronizado al reloj externo. Presente directo en RAM, RAM mantiene D. Mueve D en tiempo de reloj. CPU hace otra cosa mientras espera.

Cierre 10 Memoria cache: los CPU son + rápidos q' mem. I de circuitos de un chip: CPU lo usa p/ hacerlo + veloz Mem. pl/ l' rapac.

Así se generó una brecha entre la velocidad de lectura y el reembolso de la palabra. En todo ciclo de inst. se accede a memoria al menos una vez, p/ buscar At inst. y operarlos. La velocidad de ejecución del CPU se limita x el tiempo del ciclo de mem. No es un problema tecnológico, sino económico. La soluc. fue combinar memoria rápida y lenta.

La mem. cache tiene 2 principios. 1º Principio de localidad espacial de referencia: cuando se accede a una palabra, es probable q' el próximo acceso sea en la vecindad. 2º Princípio de localidad temporal de referencia: Es probable q' se vuelva a acceder a una misma posición.

Localidad espacial: sustentada en ejecutar secuencia de código, acceso a E con motivo/pilo, tendería a hacer próximos los accesos a los variables referenciados.

Localidad temporal: sustentada en formas de ciclos o bucles, subrutinas, pilas.

Cache: la idea es q' cuando se hace referencia a una palabra, ella y algunos de sus vecinos se traen de la mem. grande, p/ q' en el sig. acceso la palabra buscada se encuentre en el cache. La ventaja es q' lo prác. ya se encuentra en la cache rápidamente.

Acertos y fallas: efectividad expresada mediante frecuencia de aciertos. Acerto de cache: cuando los D necesitados x lo pedido CPU están contenidos en la cache. Fallo de cache: D buscado no se halló en el cache y debió buscarlo en mem. ppal.

* Lectura un flujo eléctrico crea un campo magnético.
* Banderas variadas: operan el pistón p/ minimizar E.

Cache L1 y L2. Hoy 2 niveles de cache.

Ej: pl. q' sea + eficiente convierte mejor el 90% orientado. Porcentaje de aciertos: 90% (L1)
" fallas: 10% (L2)

Si no se encuentra en L1 o L2, nos dirigimos a la mem. ppal. Se va descontando en cascadas.

Memoria externa ≠ interna/ppal
Varios dif.
Tratada como periféricos
Alcanzable mediante buses

Tipo mem. externa: Discos magnéticos
" ópticos: CD-ROM, CD-R, CD-RW, DVD
Cintas magnéticas.

Discos magnéticos: formados por platos, tienen una superficie de aluminio cubiertos q' óxido de hierro (material magnético).

El Al fue reemplazado x vidrio pq' el plato menor, tiene una sup. + lisa x lo tanto avanza x red. de defectos.

Princípio físico: pequeños círculos del disco son magnetizados en <> direcc. por un transductor (disp q' transforma energía de E en otra energía de soldad.)

Debo girar un marq. el disco y el transductor al momento de L/E
Mecánica de L/E: La L/E se realiza mediante una bobina.

El cobre es estacionario y el disco gira. Los 1 y 0 son almacenados mediante magnetización. Al escribir se requiere + energía q' al leer.

Organización de D: Los platos contienen anillos concéntricos llamados pistas q' se dividen en sectores.

Pistas: hoy existen el pistón. Si se reduce, l' lo romper. Si proximidad ab lo pistón, habrá > o < densidad de velocidad.

Lo mínimo q' ocupa un disco es un sector.

Blöque: + de un sector.

Velocidad angular constante q' tasa de rotación de pistón varía al sistema dif.

Un nº de sectores se les graban en una pista

El sector es la unidad de transferencia de/para de el disco cuando se lee o se escribe.

Cilindro-pista q tienen la misma pos. relativa en el plato.

Estructura de sector

512 bytes	512 bytes	12 bytes
Encabezado	Datos	Código de errores
Encabezado: info p/ sincronizar lectura e identificar sector		
D:		

(d) E. info p/ detectar y/o corregir errores.

Características posibles

Cabezal fijo: q/ pista tiene su cabezal, > componentes, + rápido.

Disco fijo: 1 solo cabezal, + lento, - componentes, - fragil

1 o 2 platos.

Mecanismo de cabezal: • Contacto. -v.de ch. lo golpea.

• Distancia fijo-fijo q se toque cabezal / disco + lento.

• Aerodinámico: el disco se acerca a orilla del cabezal. > ruido/movimiento.

Estructura de un disco

Múltiples platos, hoy 1 cabezal < rosa. Pistas alrededor forman cilindros de este forma de almacenamiento, reduce nº de rotaciones, + vel. de rot. D no están cerca en proximidad, sino en cilindro. Relacionados.

Velocidad de giro de disco

Medido en velocidad angular constante -CAV(ipm).

Un bit + recorrido al centro gira + lento q un bit en el extremo. Los bits ocupan > espacio en ↔ pistas. En L/E se requiere solo mover lo cabezal hasta una pista y esperar el sector.

RPM determina la velocidad de transf. de D (bytes/s)

NOTA

Capacidad máx. en disco

Tiempo Tiempo de seek/búsqueda: mover el cilindro/pista correcta

Lectura: esperar q pose el sector por lo cabezal

Tiempo de acceso: t. seek + t. latencia

Tiempo total = tiempo acceso + t. transferencia de D.

Capacidad del disco: cálculo

Capacidad bytes/sector × sectores/pista × pista/superficie × nº de superficies
Se desperdicia espacio en pistas exteriores.

Actualmente se usan zonas p/ capaz: cada zona tiene fijo lo cont. de bits/pista.

Requiere circuitos + complejos, no todas las zonas son =

Girobox en CAV todos =

en zonas. + sectores al exterior q/ todos = capaz.

Formato Define cont. tono, form de ↔ compres en q pista.

Se puede determinar por hardware o software.

Hardware: tono fijo p/ marcas físicas.

Software: tono dif., x SO.

Close 11 Almacenamiento óptico, monitores, impresoras

RAID (Redundant Array of Independent Disks): Almacén de arrreglo redundante de discos duros.

Conjunto de discos independientes q funcionan como 1 solo. Hay 7 tipos de organización.

RAID 0: separa datos equitativamente entre 2 discos. No protege los datos.

Si rompe 1 disco, se pierde la info. Pero si estan separados, reduce perdida.

Capac: 4 de 40 GB = 160 GB (equitativo) / 1 de 40 y 3 de 60: 160GB (desperdicio)

Capac máx.

RAID 1: existe redundancia. 2 discos mínimos. Hoy 16 discos lógicos. Físico hoy 12.

6 funcionan de espejo o res. de ruptura.

NOTA Capac: 2 de 40GB = 40GB q/ son = 1 de 40GB y otro de 60GB = 40GB bc de res.

RAID 3: separa, hoy paridad. Minimo 3 discos
Copac. 3 de 80GB = 160GB 3º disco al mejoramiento.

RAID 5: similar al 3, separa, paridad repartida. Minimo 3.
Copac. 3 de 80GB = 160GB

RAID 6: separa, paridad doble. minimo 4 discos. Copac. 4 de 80GB = 160GB

Combinaciones de RAID

RAID 0+1: separa, redundancia, 4 discos minimos.

Copac. 40 GB: 80GB / 1 de 40 GB y 3 de 60GB: 80GB

CD ROM: vendidos en el mercado solo p/ lectura. Luego aparecieron los q' se escribían una única vez. Fue de polícarbonato revestido de Al. D. almacena datos en pits (agujetas). Lectura x láser.

Velocidades: tiene vol. lineal constante + cerca del centro, del. velocidad. + alejado: + lento.
Reproducción: 75 sectores/seg.

Copacidad: $2\text{KB/sector} \times 75\text{ seg/seg} \times 60\text{ seg/min} \times 74\text{ min} = 666000\text{ KB} = 650\text{ MB}$

Acceso al CD-ROM: difícil, más cara, velocidad correcta s/ obviar.
Lee directo y ajusta a la velocidad requerida.

Estructura: 1,2 mm. orden: Etiqueta _____
Acetato _____
Aluminio _____ 5 pits

Pros y contras: Alta copia al inicio, focal p/ producir. Renovable, robusto, lento, solo lectura.

CD-Rewritable: erasable, compatible

WORM: write once, read multiple.

D: RW: bordable, compatible

Se pueden regrabar

Etiqueta

Aluminio

Plástico polícarbonato

Fil. que lo

RW: re-writable

Aluminio

Pisos

DVD: Digital video disk. 1º solo pensado solo p/ películas.
Se redijo el espacio en pits / bobina > capacidad.
Multi-copia, + capacidad.
S/ onda de láser, se accede a determinada copia.
Simple lado, simple copia (4,7GB)
doble copia (8,5GB)
Doble lado, doble copia (17GB)

Dif. de DVD blu-ray. Blu-ray > capacidad
magnetico, disp antiguo. Solo p/ back up actual en bases o entidades.
Acceso en serie, lento, económico.

MODEM (Modulador, PFM demodulador). Disp. convierte d. digitales en señales analógicas
q' vienen en cables, ópticos etc.
Modulación: modula señal
Demodulación: analógica a digital.
Tasa bits/seg: n° bits enviados < seg.
Banda: n° cambios de señal por seg. Si fama de modular
1 cambio: puede contener varios bits. Ej: teléfono: 2400 baudios de 1 a 0 q' cambian
Impulso modulado: frecuencia constante pero + ancho
Frecuencia: varía frecuencia
Fase: 0/1 o 0/1 <> fase

Es posible enviar varias bits por banda, serializando en frecuencias <>

SIMPL. MODEMS: PC controla: discto, tasa de bit, programa controlador etc.
comprime D. 2400 baudios max.

Dispositivo de Entrada de D. fijo y mapeo: entradas muy lento. 50 ms/seg.
de 8 bits/seg.
Mapeo: + rápido. 1 cambio en los bits de x e y por mil seg.

Click mouse bit por 1/10 seg

Dispositivos de salida de los monitores de video: alfanuméricos o gráficos
Impresoras: impacto o láser

Monitores: color o blanco y negro. Imagen formada de líneas x vez.
Los pixeles se marcan en un haz de electrones.
Se muestran 50/60 cuadros por seg.
Resolución: vertical: ~500 líneas. Horizontal: ~700 pix. x línea.
Pix. /seg: $\approx 60 \times 500 \times 700 \approx 2 \text{M pix.}$

Tipo de monitor de video: terminal y mapeado en memoria

Terminales: orientados al carácter. Conexión de ancho de banda pequeño.
Mapeado: permite mostrar imágenes y videos. Conexión al bus de memoria.
permite cambios rápidos. (gran ancho de banda).

Memoria de visualización

Monitores alfanuméricos: en memoria almacenan códigos de carácter.
Se convierten en pixeles x una RAM de caracteres.

Por carácter se generan pixeles sucesivos en líneas sucesivas.
"gráficos": cada pixel es representado x bits en memoria.

Los B/N pueden usar un bit/pixel.

En otros casos requieren varios bits/pixel.

líneas

RAM de caracteres: matriz de 7 columnas x 9 filas. Los bits de una línea
son leídos serial.

True color: almacena 24 bits x pixel y resuelve entre grande de banda
y ligar en la RAM de video.

Impresora de impacto: carácter formado (magenta/cian), matriz de puntos (cara carácter).
usa punzones, baja resolución.

19

lect cap 7 o ss estructura de comp y periféricos - Martínez Prio

De pixles: similar a pantalla alfanumérica. Imprime columna x vez. Usa RAM. La RAM se lee en paralelo x columna en vez de en serie x fila.

Impresora láser: produce page completo. De 300 a 1200 pix. por pulgada
cabecera móvil moviéndose a lo ancho del ~~papel~~ x papel con boguetes.

Impresora ink-jet: traductor q' lanza tinta a los pix. correctos q' la rotora
moviéndose sobre el papel.

Blanco y negro / color. Cuenta q' turbulencia térmica.

Pila: Estructura tipo LIFO, pl. almacenar y recuperar D de push y pop
Subrutina (f(x) o procedimiento): cd. dentro del programa independiente del resto
del cod.

Al hacer CALL, se guarda en pila el dato de IP.

"RET" se desciende al valor IP q' estaba en la pila pl. retornar

RAIDS		RAID 1		RAID 2		DMA RAID 3	
DNA	Discos	DNA	Discos	DNA	Discos	DNA	Discos
B1	#1	B1	1	B1	1	B1	1
2	1	2	2	2	2	2	2
3	3	3	3	3	3	3	3
4	4	4	4	4	4	4	4
5	5	5	5	5	5	5	5
6	6	6	6	6	6	6	6

RAID 5			RAID 6		
DNA	Discos	Disco	DNA	Discos	Disco
B1	1	2	B1	P1	B1
2	3,4	3	2	B2	B2
3	5	5,6	4	B3	Q2
4	6		5	B4	B4
			6	B5	B3
				B6	B6
				P2	Q3
				B7	B7
				P3	Q4
				B8	B8
				P4	Q5