

# Arquitetura e Organização de Computadores Trabalho 2 GA

Lúcio Renê Prade Rodrigo Marques de Figueiredo

**Objetivos:** Comprovar a melhora do desempenho do processador com a utilização de um mecanismo de predição e reforçar os conceitos de funcionamento do pipeline.

**Resultado Esperado:** Um índice em porcentagem da melhora do desempenho (compara a execução do mesmo código com e sem mecanismo de predição).



**Primeira Entrega:** Um simulador com os 5 estágios do pipeline, que tenha as seguintes funcionalidades.

- Leitura da memória de programa (arquivo texto com instruções para um vetor de instruções);
- Simulador de pipeline com 5 estágios (busca, decodificação, execução, memória e escrita do resultado);
- Banco de registradores com R0 a R31 (R0 fixo em zero);
- Utiliza uma política fixa para instruções de desvio condicional (Não Tomado);
- Mecanismo de invalidação da instrução se a execução do desvio for incorreta.



#### Instruções Suportadas:

ADD, ADDI, SUB, SUBI, BEQ, J

#### Banco de registradores:

Unsigned int R[32];

#### Sugestão da struct de instrução:

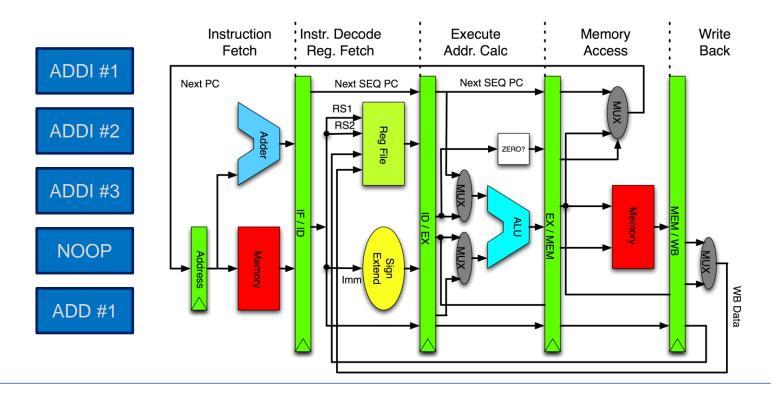
```
Struct {
Opcode
Op1
Op2
Op3
Temp1
Temp2
Temp3
Valida
}
```



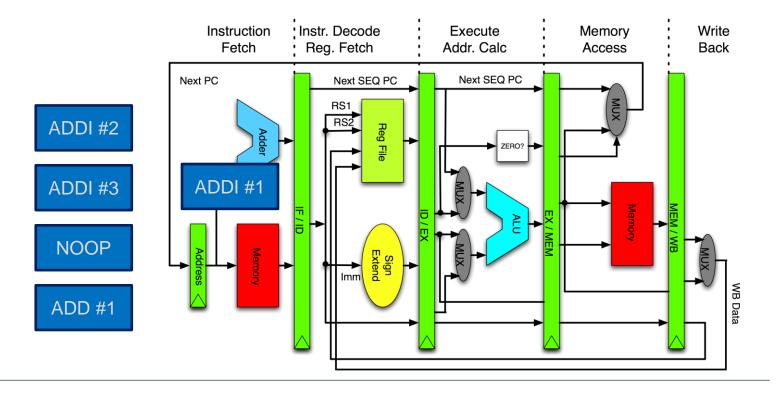
#### Caso de Teste:

```
addi R0 R1 neg1
addi R0 R2 ten
addi R0 R3 one
   noop
loop add 212
   noop
   noop
   beq 2 0 done
   noop
   noop
   noop
   beq 0 0 loop
   noop
   noop
   noop
done halt
neg1 .fill -1
ten .fill 10
one .fill 1
```

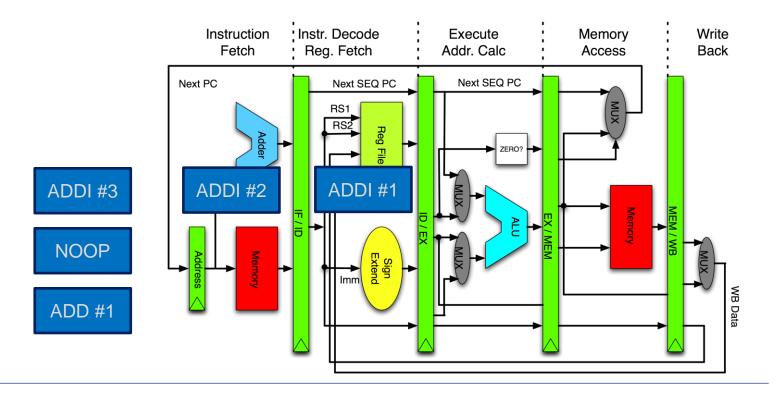




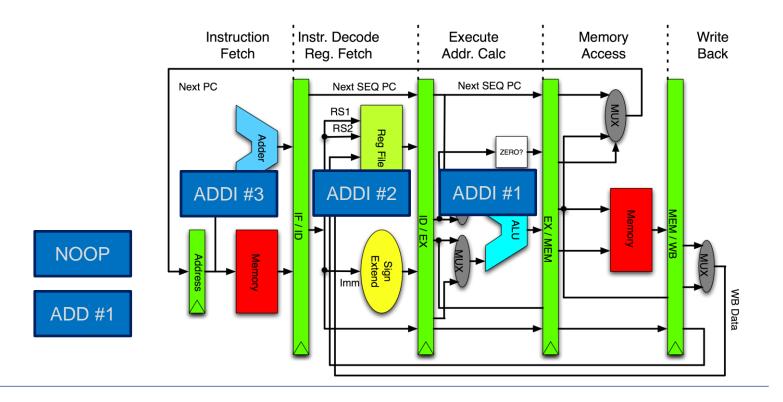




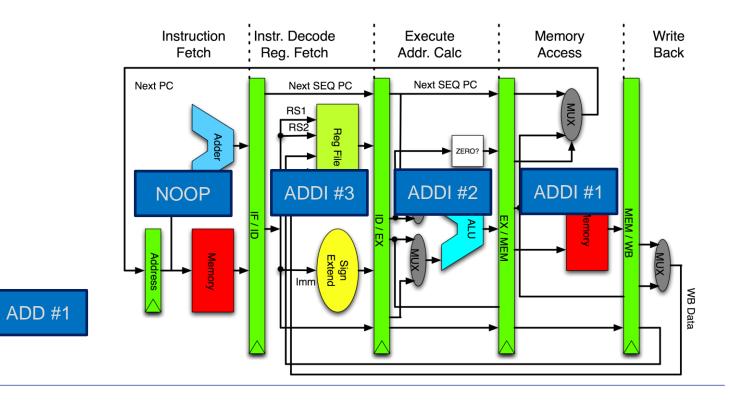




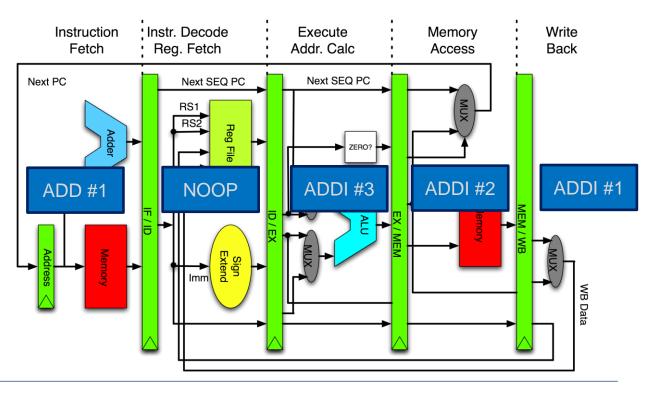








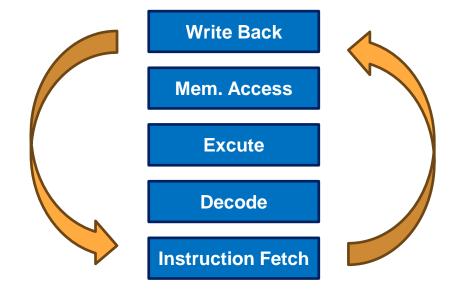






#### Dica:

Structs globais são repassadas a cada instrução





# OBRIGADO.



