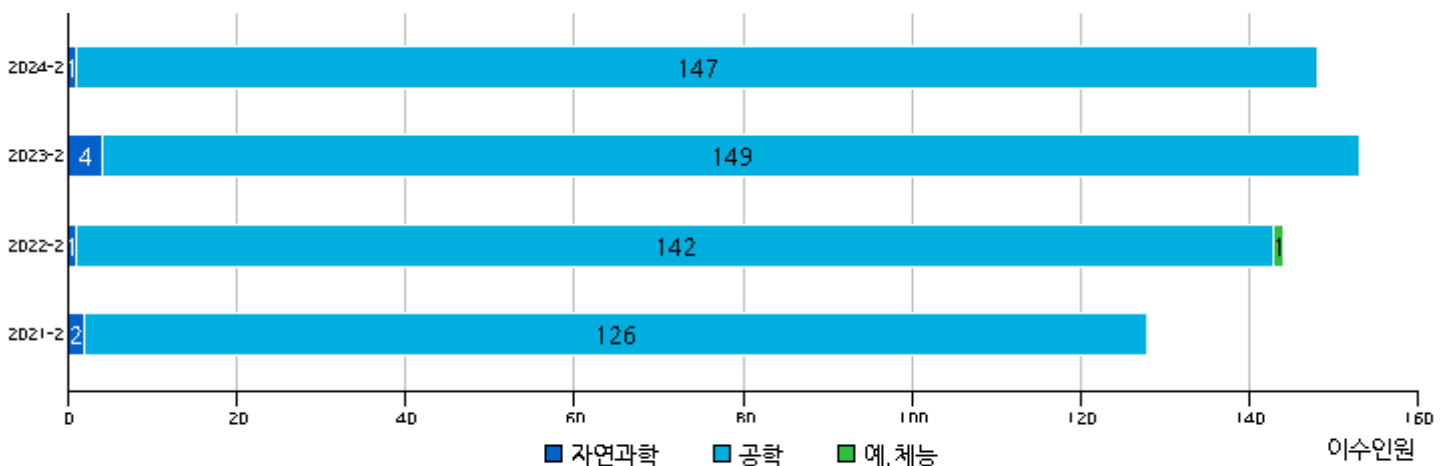
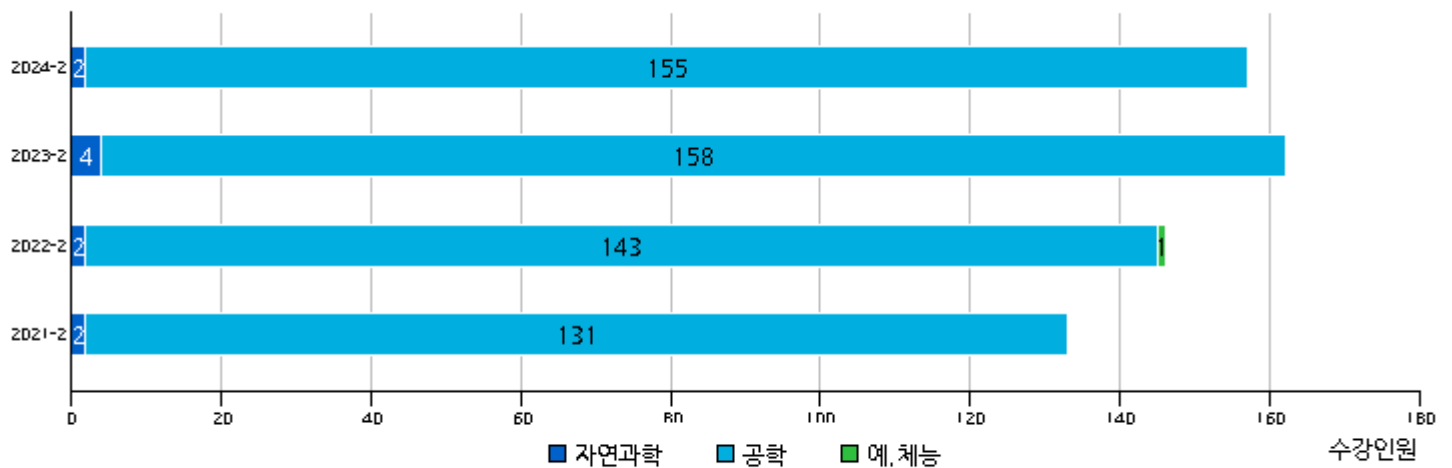
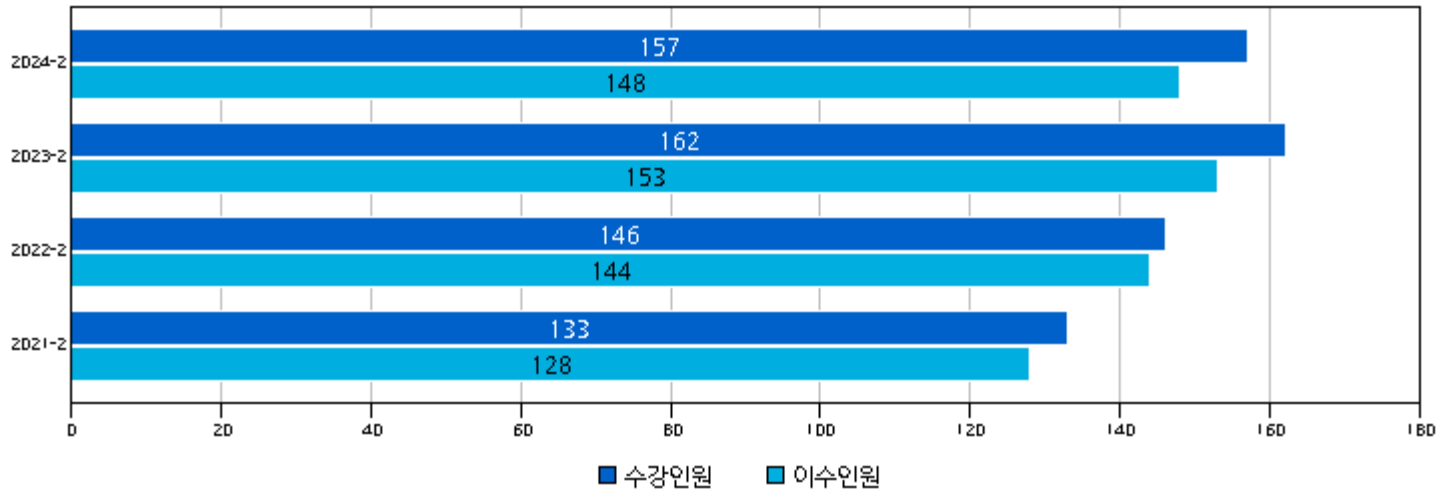


교과목 포트폴리오 (ELE3081 VLSI공학)

1. 교과목 수강인원



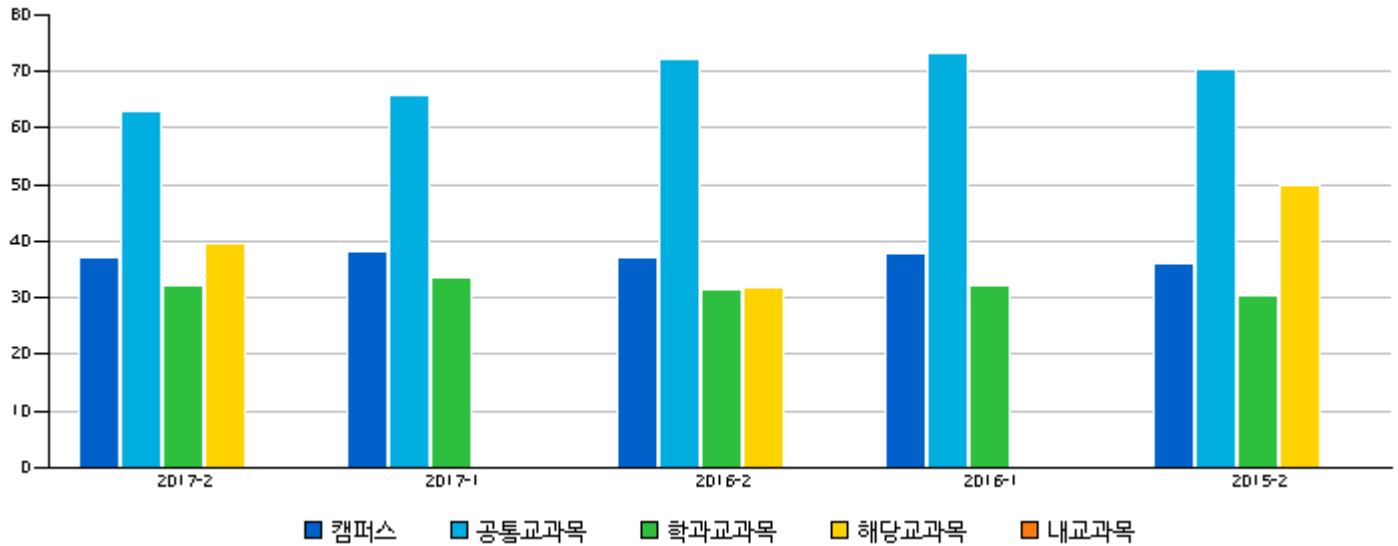
교과목 포트폴리오 (ELE3081 VLSI공학)

수업년도	수업학기	계열구분	수강인원	이수인원
2021	2	자연과학	2	2
2021	2	공학	131	126
2022	2	자연과학	2	1
2022	2	공학	143	142
2022	2	예,체능	1	1
2023	2	자연과학	4	4
2023	2	공학	158	149
2024	2	자연과학	2	1
2024	2	공학	155	147



교과목 포트폴리오 (ELE3081 VLSI공학)

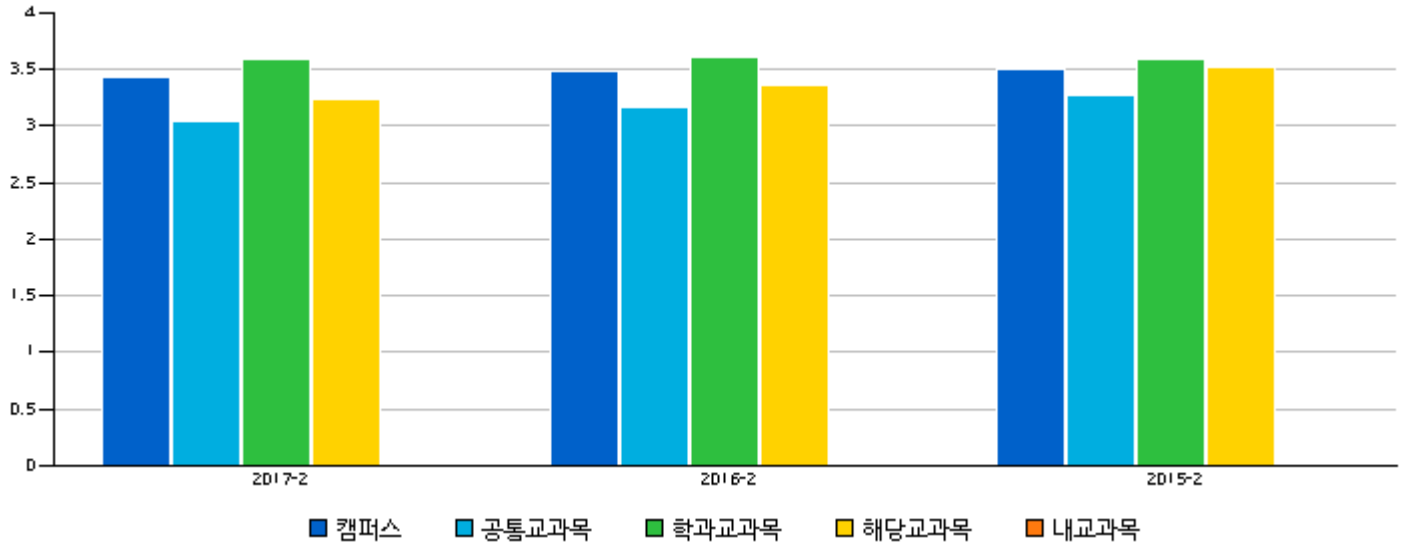
2. 평균 수강인원



수업년도	수업학기	캠퍼스	공통교과목	학과교과목	해당교과목	내교과목
2017	2	37.26	63.09	32.32	39.5	
2017	1	38.26	65.82	33.5		
2016	2	37.24	72.07	31.53	32	
2016	1	37.88	73.25	32.17		
2015	2	36.28	70.35	30.36	50	

교과목 포트폴리오 (ELE3081 VLSI공학)

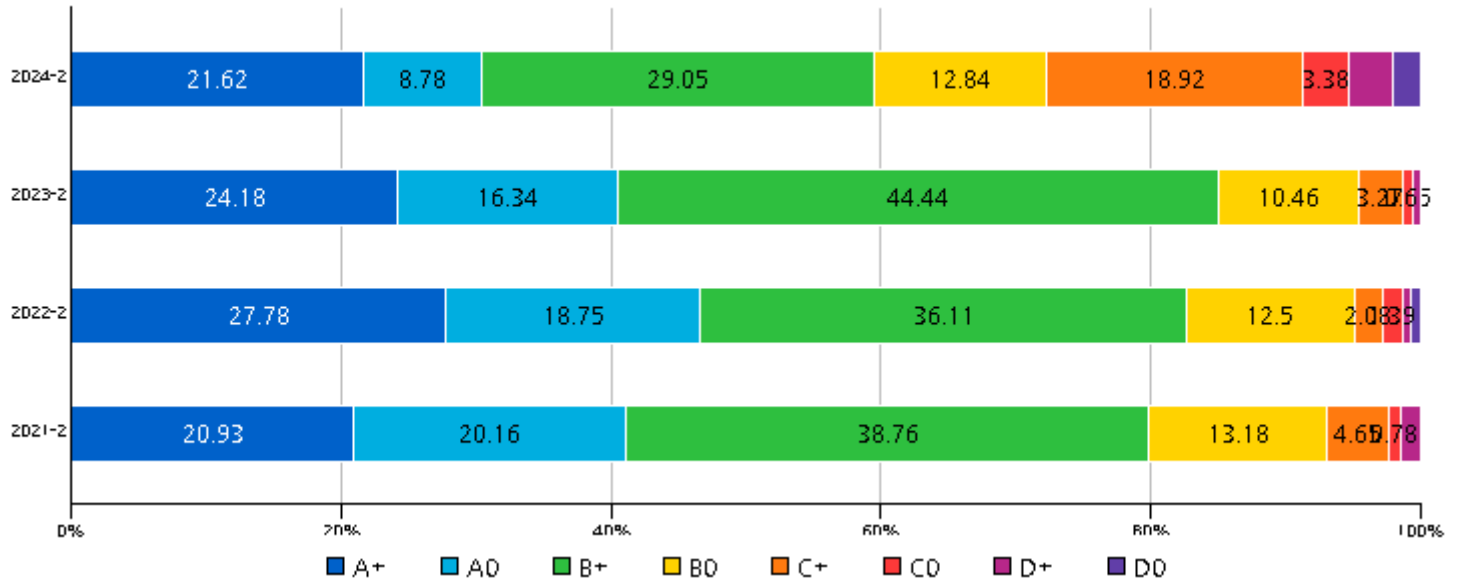
3. 성적부여현황(평점)



수업년도	수업학기	캠퍼스	공통교과목	학과교과목	해당교과목	내교과목
2017	2	3.44	3.05	3.59	3.24	
2016	2	3.49	3.16	3.61	3.37	
2015	2	3.51	3.28	3.6	3.53	

교과목 포트폴리오 (ELE3081 VLSI공학)

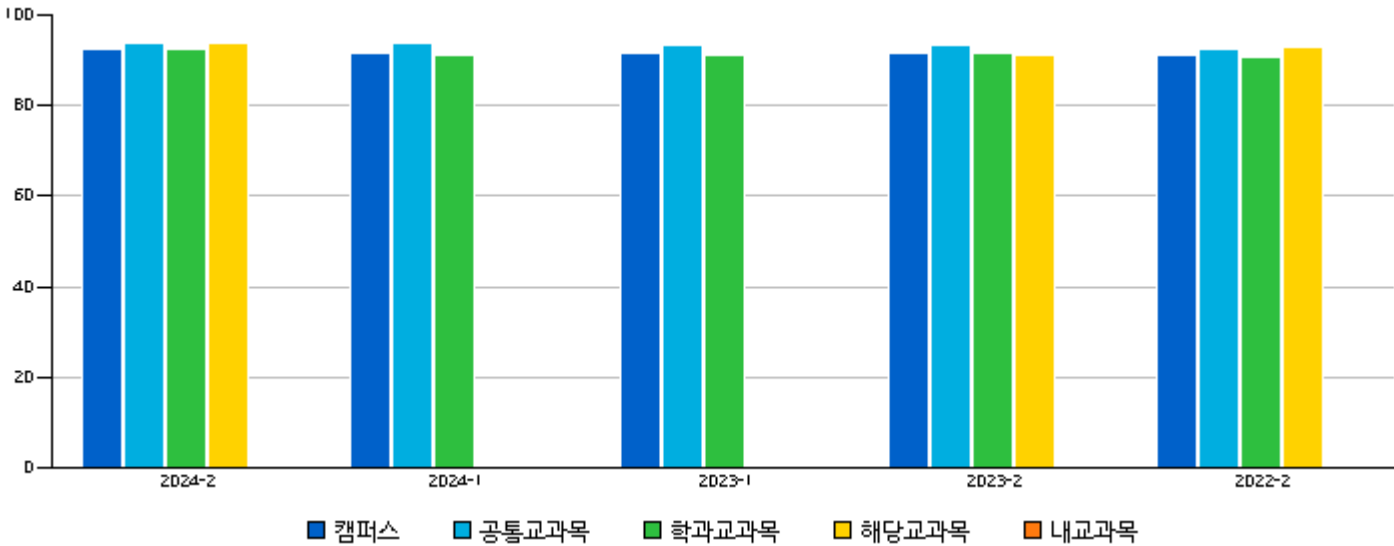
4. 성적부여현황(등급)



수업년도	수업학기	등급	인원	비율	수업년도	수업학기	등급	인원	비율
2021	2	A+	27	20.93	2023	2	C0	1	0.65
2021	2	A0	26	20.16	2023	2	D+	1	0.65
2021	2	B+	50	38.76	2024	2	A+	32	21.62
2021	2	B0	17	13.18	2024	2	A0	13	8.78
2021	2	C+	6	4.65	2024	2	B+	43	29.05
2021	2	C0	1	0.78	2024	2	B0	19	12.84
2021	2	D+	2	1.55	2024	2	C+	28	18.92
2022	2	A+	40	27.78	2024	2	C0	5	3.38
2022	2	A0	27	18.75	2024	2	D+	5	3.38
2022	2	B+	52	36.11	2024	2	D0	3	2.03
2022	2	B0	18	12.5					
2022	2	C+	3	2.08					
2022	2	C0	2	1.39					
2022	2	D+	1	0.69					
2022	2	D0	1	0.69					
2023	2	A+	37	24.18					
2023	2	A0	25	16.34					
2023	2	B+	68	44.44					
2023	2	B0	16	10.46					
2023	2	C+	5	3.27					

교과목 포트폴리오 (ELE3081 VLSI공학)

5. 강의평가점수



수업년도	수업학기	캠퍼스	공통교과목	학과교과목	해당교과목	내교과목
2024	2	92.56	93.8	92.33	94	
2024	1	91.5	93.79	91.1		
2023	1	91.47	93.45	91.13		
2023	2	91.8	93.15	91.56	91	
2022	2	90.98	92.48	90.7	93	

교과목 포트폴리오 (ELE3081 VLSI공학)

6. 강의평가 문항별 현황

번호	평가문항	본인평균 (가중치적용)	소속학과,대학평균과의 차이 (+초과,-:미달)				점수별 인원분포				
							매우 그렇 않 다	그 렇 지 않 다	보 통 이 다	그 렇 다	매우 그 렇 다
		5점 미만	학과		대학		1점	2점	3점	4점	5점
			차이	평균	차이	평균					
	교강사:										

No data have been found.

7. 개설학과 현황

학과	2025/2	2024/2	2023/2	2022/2	2021/2
융합전자공학부	3강좌(9학점)	3강좌(9학점)	3강좌(9학점)	3강좌(9학점)	2강좌(6학점)
반도체공학과	1강좌(3학점)	0강좌(0학점)	0강좌(0학점)	0강좌(0학점)	0강좌(0학점)

8. 강좌유형별 현황

강좌유형	2021/2	2022/2	2023/2	2024/2	2025/2
일반	2강좌(134)	3강좌(146)	3강좌(162)	3강좌(157)	0강좌(0)

9. 교과목개요

교육과정	관장학과	국문개요	영문개요	수업목표
학부 2024 - 2027 교육과정	서울 공과대학 융합전자공학부	<p>VLSI생산은 설계와 제조 의 2분야로 이루어진다 본 과목에서는 주로 설계과정에 필요한 지식을 다룬다.</p> <p>VLSI설계의 최종목표는 처리속도고속화,고집적도,저전력을 갖는 회로를 구현하는데 있다 CMOS회로 기술은 위에 기술한 최종목표를 달성할수 있는 회로기술로서 현재는 물론 장래 회로 구성 기본 소자로 널리 사용될 것이다</p> <p>본 강의에서는 CMOS에 대한 기본적인 전기적 특성을 구하기 위해 MOSFET의 물리적 특성을 규명하고 CMOS에 대한 AC및 DC특성을 구한다.현대 VLSI생산과정은 설계와 제조를 동시에 고려하여 최적화(낮은가격)하고 있으므로 제조과정을 이해 할 필요성이 있다.따라서 본강의에서는 Process기술개요를 설명한다</p> <p>처리속도를 구하기 위해 설계단계에서 사용할 수 있는 지연시간 모델과 Logical Effort라는 개</p>	<p>In this lecture we study VLSI Design Method while VLSI Engineering consists of 2 phases,Design and Manufacturing ones Whether digital systems are high speed,high density and low power,CMOS technology find ubiquitous use in majory in the majority of leading edge commercial applications.</p> <p>MOSFET is clarified for giving the concept of basic electrical characteristics including AC and DC ones in CMOS</p> <p>Modern process in producing VLSI are concurrently undergoing with Design and Manufacturing so that a process technology of CMOS should be understood for more design optimization. To calculate the operating speed,chip</p>	

교과목 포트폴리오 (ELE3081 VLSI공학)

교육과정	관장학과	국문개요	영문개요	수업목표
		<p>념을 사용하여 동작속도와 회로면적, 전력소비를 계산한다. Interconnection을 포함한 Wiring기술을 통해 동작 속도를 계산한다</p> <p>SPICE simulation 결과와 상기한 지연모델에 의한 결과를 서로 비교할 수 있도록 한다</p> <p>Digital회로에 사용되는 각종 회로 설계방법을 동작속도, 면적, 소비전력 측면에서 최적회로 설계기법을 조합회로와 순서회로에 대해 적용한다</p> <p>CAD Tool에 관한 개념을 설명한다</p>	<p>area and power consumption in CMOS, Logical Effort concept with a delayed model are used. Interconnection and wiring model in CMOS are given for the calculations.</p> <p>SPICE simulation is done for comparing with the above result</p> <p>All kind of CMOS circuit technologies are surveyed in terms of operating speed, area and power consumption in the combinational and sequential logic c</p>	
학부 2020 - 2023 교육과정	서울 공과대학 융합전자공학부	<p>VLSI생산은 설계와 제조의 2분야로 이루어진다. 본 과목에서는 주로 설계과정에 필요한 지식을 다룬다.</p> <p>VLSI설계의 최종목표는 처리속도고속화, 고집적도, 저전력을 갖는 회로를 구현하는데 있다. CMOS회로 기술은 위에 기술한 최종목표를 달성할 수 있는 회로기술로서 현재는 물론 장래 회로 구성 기본 소자로 널리 사용될 것이다</p> <p>본 강의에서는 CMOS에 대한 기본적인 전기적 특성을 구하기 위해 MOSFET의 물리적 특성을 규명하고 CMOS에 대한 AC 및 DC 특성을 구한다. 현대 VLSI생산과정은 설계와 제조를 동시에 고려하여 최적화(낮은가격)하고 있으므로 제조과정을 이해할 필요성이 있다. 따라서 본강의에서는 Process기술개요를 설명한다</p> <p>처리속도를 구하기 위해 설계단계에서 사용할 수 있는 지연시간 모델과 Logical Effort라는 개념을 사용하여 동작속도와 회로면적, 전력소비를 계산한다. Interconnection을 포함한 Wiring기술을 통해 동작 속도를 계산한다</p> <p>SPICE simulation 결과와 상기한 지연모델에 의한 결과를 서로 비교할 수 있도록 한다</p> <p>Digital회로에 사용되는 각종 회로 설계방법을 동작속도, 면적, 소비전력 측면에서 최적회로 설계기법을 조합회로와 순서회로에 대해 적용한다</p> <p>CAD Tool에 관한 개념을 설명한다</p>	<p>In this lecture we study VLSI Design Method while VLSI Engineering consists of 2 phases, Design and Manufacturing ones</p> <p>Whether digital systems are high speed, high density and low power, CMOS technology find ubiquitous use in majority in the majority of leading edge commercial applications.</p> <p>MOSFET is clarified for giving the concept of basic electrical characteristics including AC and DC ones in CMOS</p> <p>Modern process in producing VLSI are concurrently undergoing with Design and Manufacturing so that a process technology of CMOS should be understood for more design optimization.</p> <p>To calculate the operating speed, chip area and power consumption in CMOS, Logical Effort concept with a delayed model are used. Interconnection and wiring model in CMOS are given for the calculations.</p> <p>SPICE simulation is done for comparing with the above result</p> <p>All kind of CMOS circuit technologies are surveyed in terms of operating speed, area and power consumption in the combinational and sequential logic c</p>	
학부 2016 - 2019 교육과정	서울 공과대학 융합전자공학부	<p>VLSI생산은 설계와 제조의 2분야로 이루어진다. 본 과목에서는 주로 설계과정에 필요한 지식을 다룬다.</p> <p>VLSI설계의 최종목표는 처리속도고속화, 고집적도, 저전력을 갖는 회로를 구현하는데 있다. CMOS회로 기술은 위에 기술한 최종목표를 달성할 수 있는 회로기술로서 현재는 물론 장래 회로 구성 기본 소자로 널리 사용될 것이다</p> <p>본 강의에서는 CMOS에 대한 기본적인 전기적 특성을 구하기 위해 MOSFET의 물리적 특성을 규명하고 CMOS에 대한 AC 및 DC 특성을 구한다. 현대 VLSI생산과정은 설계와 제조를 동시에 고려하여 최적화(낮은가격)하고 있으므로 제조과정을 이해할 필요성이 있다. 따라서 본강의에서는 Process기술개요를 설명한다</p> <p>처리속도를 구하기 위해 설계단계에서 사용할</p>	<p>In this lecture we study VLSI Design Method while VLSI Engineering consists of 2 phases, Design and Manufacturing ones</p> <p>Whether digital systems are high speed, high density and low power, CMOS technology find ubiquitous use in majority in the majority of leading edge commercial applications.</p> <p>MOSFET is clarified for giving the concept of basic electrical characteristics including AC and DC ones in CMOS</p> <p>Modern process in producing VLSI are concurrently undergoing with Design and Manufacturing so that a process technology of CMOS should be understood for more design optimization.</p>	

교과목 포트폴리오 (ELE3081 VLSI공학)

교육과정	관장학과	국문개요	영문개요	수업목표
		<p>수 있는 지연시간 모델과 Logical Effort라는 개념을 사용하여 동작속도와 회로면적, 전력소비를 계산한다. Interconnection을 포함한 Wiring기술을 통해 동작 속도를 계산한다</p> <p>SPICE simulation 결과와 상기한 지연모델에 의한 결과를 서로 비교할수 있도록 한다</p> <p>Digital회로에 사용되는 각종 회로 설계방법을 동작속도, 면적, 소비전력 측면에서 최적회로 설계기법을 조합회로와 순서회로에 대해 적용한다</p> <p>CAD Tool에관한 개념을 설명한다</p>	<p>To calculate the operating speed, chip area and power consumption in CMOS, Logical Effort concept with a delayed model are used. Interconction and wiring model in CMOS</p> <p>are given tfor the calculations.</p> <p>SPICE simulation is done for comparing with the above result</p> <p>All kind of CMOS circuit technologies are surveyed in terms of operating speed, area and power consumption in the combinational and sequential logic c</p>	
학부 2013 - 2015 교육과정	서울 공과대학 융합전자공학부	<p>VLSI생산은 설계와 제조 의 2분야로 이루어진다 본 과목에서는 주로 설계과정에 필요한 지식을 다룬다.</p> <p>VLSI설계의 최종목표는 처리속도고속화, 고집적도, 저전력을 갖는 회로를 구현하는데 있다 CMOS회로 기술은 위에 기술한 최종목표를 달성할수 있는 회로기술로서 현재는 물론 장래 회로 구성 기본 소자로 널리 사용될 것이다</p> <p>본 강의에서는 CMOS에 대한 기본적인 전기적 특성을 구하기 위해 MOSFET의 물리적 특성을 규명하고 CMOS에 대한 AC및 DC특성을 구한다. 현대 VLSI생산과정은 설계와 제조를 동시에 고려하여 최적화(낮은가격)하고 있으므로 제조과정을 이해 할 필요성이 있다. 따라서 본강의에서는 Process기술개요를 설명한다</p> <p>처리속도를 구하기 위해 설계단계에서 사용할 수 있는 지연시간 모델과 Logical Effort라는 개념을 사용하여 동작속도와 회로면적, 전력소비를 계산한다. Interconnection을 포함한 Wiring기술을 통해 동작 속도를 계산한다</p> <p>SPICE simulation 결과와 상기한 지연모델에 의한 결과를 서로 비교할수 있도록 한다</p> <p>Digital회로에 사용되는 각종 회로 설계방법을 동작속도, 면적, 소비전력 측면에서 최적회로 설계기법을 조합회로와 순서회로에 대해 적용한다</p> <p>CAD Tool에관한 개념을 설명한다</p>	<p>In this lecture we study VLSI Design Method while VLSI Engineering consists of 2 phases, Design and Manufacturing ones</p> <p>Whether digital systems are high speed, high density and low power, CMOS technology find ubiquitous use in majory in the majority of leading edge commercial applications.</p> <p>MOSFET is clarified for giving the concept of basic electrical characterristics including AC and DC ones in CMOS</p> <p>Modern process in producing VLSI are concurrently undergoing with Design and Manufacturing so that a process technology of CMOS should be understood for more design optimization.</p> <p>To calculate the operating speed, chip area and power consumption in CMOS, Logical Effort concept with a delayed model are used. Interconction and wiring model in CMOS</p> <p>are given tfor the calculations.</p> <p>SPICE simulation is done for comparing with the above result</p> <p>All kind of CMOS circuit technologies are surveyed in terms of operating speed, area and power consumption in the combinational and sequential logic c</p>	
학부 2009 - 2012 교육과정	서울 공과대학 융합전자공학부	<p>VLSI생산은 설계와 제조 의 2분야로 이루어진다 본 과목에서는 주로 설계과정에 필요한 지식을 다룬다.</p> <p>VLSI설계의 최종목표는 처리속도고속화, 고집적도, 저전력을 갖는 회로를 구현하는데 있다 CMOS회로 기술은 위에 기술한 최종목표를 달성할수 있는 회로기술로서 현재는 물론 장래 회로 구성 기본 소자로 널리 사용될 것이다</p> <p>본 강의에서는 CMOS에 대한 기본적인 전기적 특성을 구하기 위해 MOSFET의 물리적 특성을 규명하고 CMOS에 대한 AC및 DC특성을 구한다. 현대 VLSI생산과정은 설계와 제조를 동시에 고려하여 최적화(낮은가격)하고 있으므로 제조과정을 이해 할 필요성이 있다. 따라서 본강의에서는 Process기술개요를 설명한다</p>	<p>In this lecture we study VLSI Design Method while VLSI Engineering consists of 2 phases, Design and Manufacturing ones</p> <p>Whether digital systems are high speed, high density and low power, CMOS technology find ubiquitous use in majory in the majority of leading edge commercial applications.</p> <p>MOSFET is clarified for giving the concept of basic electrical characterristics including AC and DC ones in CMOS</p> <p>Modern process in producing VLSI are concurrently undergoing with Design and Manufacturing so that a process technology of CMOS should be</p>	

교과목 포트폴리오 (ELE3081 VLSI공학)

교육과정	관장학과	국문개요	영문개요	수업목표
		<p>처리속도를 구하기 위해 설계단계에서 사용할 수 있는 지연시간 모델과 Logical Effort라는 개념을 사용하여 동작속도와 회로면적,전력소비를 계산한다. Interconnection을 포함한 Wiring기술을 통해 동작 속도를 계산한다</p> <p>SPICE simulation 결과와 상기한 지연모델에 의한 결과를 서로 비교할수 있도록 한다</p> <p>Digital회로에 사용되는 각종 회로 설계방법을 동작속도,면적,소비전력 측면에서 최적회로 설계기법을 조합회로와 순서회로에 대해 적용한다</p> <p>CAD Tool에관한 개념을 설명한다</p>	<p>understood for more design optimization. To calculate the operating speed,chip area and power consumption in CMOS,Logical Effort concept with a delayed model are used. Interconction and wiring model in CMOS</p> <p>are given tfor the calculations. SPICE simulation is done for comparing with the above result</p> <p>All kind of CMOS circuit technologies are surveyed in terms of operating speed,area and power consumption in the combinational and sequential logic c</p>	

10. CQI 등록내역

No data have been found.