



ΑΡΙΣΤΟΤΕΛΕΙΟ
ΠΑΝΕΠΙΣΤΗΜΙΟ
ΘΕΣΣΑΛΟΝΙΚΗΣ

Ηλεκτρονική III

Ακαδ. έτος 2021-22 | Ημ.Παράδοσης 9/1/2022

Εργασία Τελεστικού Ενισχυτή CMOS

Σταύρος Βασίλειος Μπουλιόπουλος 9671

Αρχιτεκτονική με *nMOSFET* είσοδο γιατί είχε περισσότερο υλικό στις διαφάνειες και στο βοηθητικό υλικό των αγγλικών pdf

1.Αρχική φάση(δεδομένα εκφώνησης για προδιαγραφές και παραμέτρους ,βήματα της θεωρίας του αλγορίθμου σχεδίασης T.E. CMOS και υπολογισμό πράξεων με MATLAB)

Βάσει του ΑΕΜ έχω προδιαγραφές

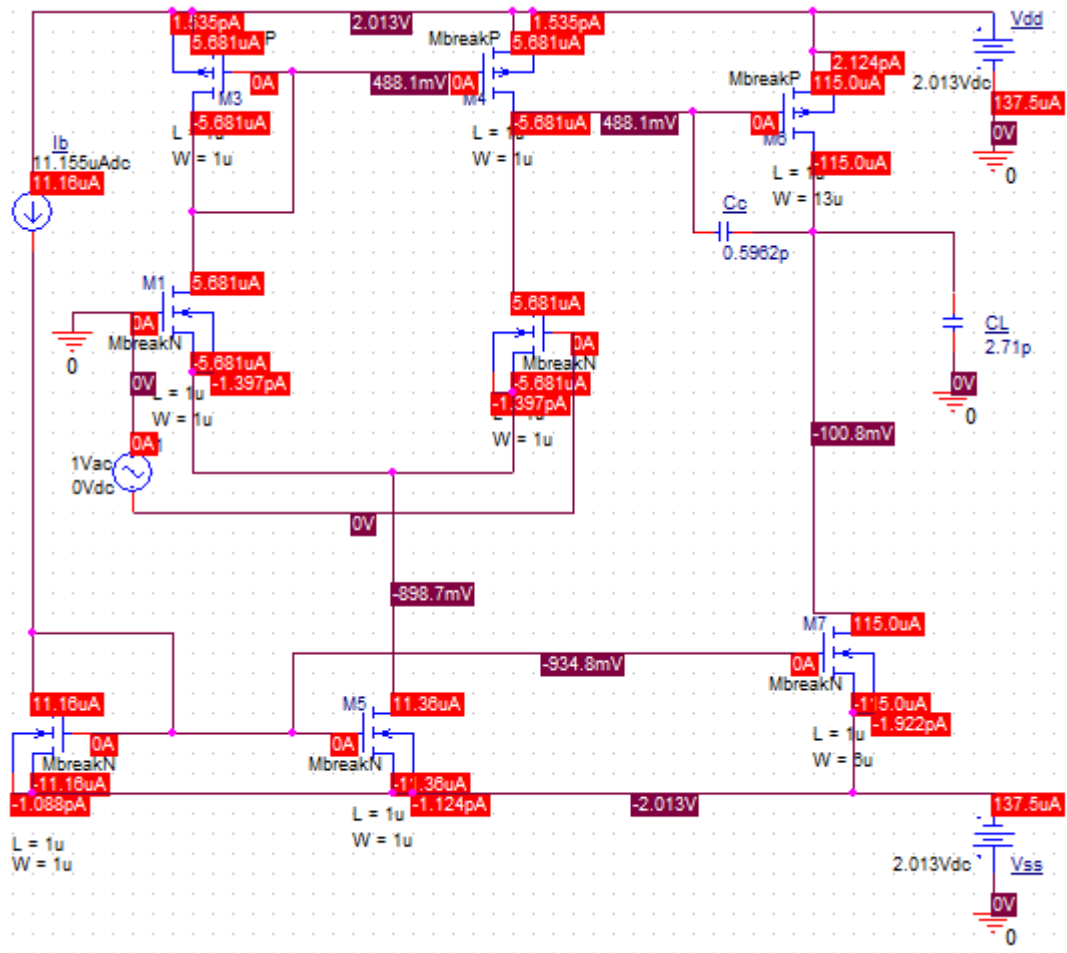
- $CL = 2.71pF$
- $SR > 18.71V/\mu s$
- $V_{dd} = 2.013V$
- $V_{ss} = -2.013V$
- $GB > 7.71MHz$
- $A > 20.71dB$
- $P < 50.71mW$

Βήματα Σχεδίασης T.E.

1. Δίνεται τεχνολογία MOSFET με μήκος καναλιού $0.35nm$ άρα επιλέγω 1.5 με 2 φορές μεγαλύτερο μήκος και θέτω $L=1\mu m$ για να αποφύγω φαινόμενα μικρού μήκους καναλιού και να έχω καλή συσχέτιση στους καθρέφτες ρευμάτων
2. Υποθέτω $z > 10GB$ κι για να είμαι σε περιθώριο φάσης κοντά στις 60° θέλω την ελάχιστη τιμή από $C_c > 0.22CL$,άρα $C_c = 0.5962pF$

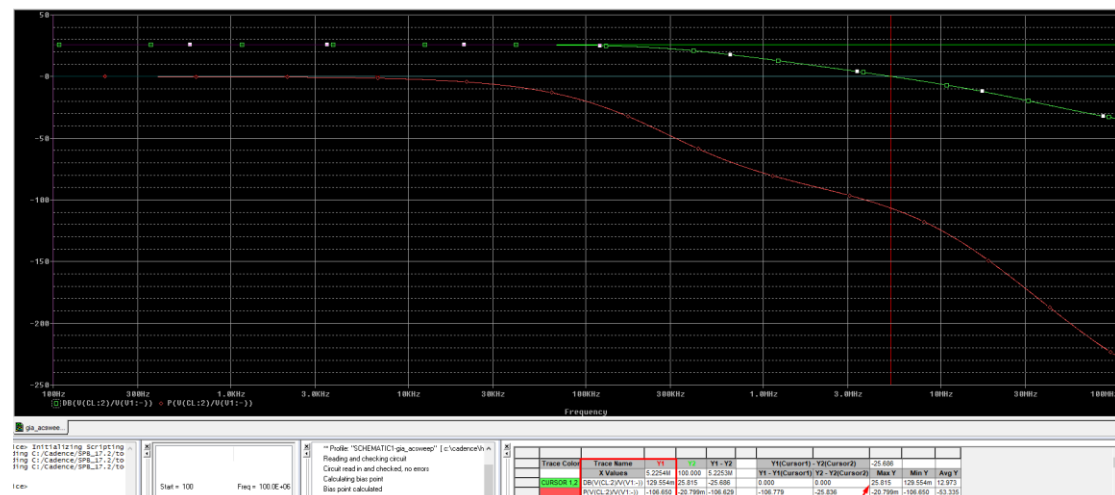
3. Για το ρεύμα πόλωσης διαφορικού ζεύγους(ουράς) I_5 θέλω την ελάχιστη τιμή του την οποία παίρνω από την $I_5 = S_R \cdot C_c$,όπου $S_R = 18.71\text{V}/\mu\text{s}$, άρα $I_5 = 11.155\mu\text{A}$
4. Από τα όρια διακύμανσης $V_{in} = [-0.1, +0.1]\text{V}$ και $V_{ton} = 0.786\text{V}$, $V_{top} = -0.9056\text{V}$ έχω για $S_3 = I_5 / [k_3 \cdot (V_{dd} - V_{inmax} - V_{to3max} + V_{to1min})^2]$
 $\Rightarrow S_3 = 0.0694 \Rightarrow S_3 = 1$, $S_4 = S_3 = 1$
5. Από την ανάγκη ο πόλος και το μηδενικό να μην είναι κυρίαρχα, ώστε να μην επηρεάζεται η συσνότητα αποκοπής του ενισχυτή ,θέλω $p_3 \gg 10\text{GB}$. Έχω $I_3 = I_5/2$ για $p_3 = g_{m3} / 2C_{gs3} = (2 \cdot k_p \cdot S_3 \cdot I_3)^{1/2} / (2 \cdot 0.667 \cdot W_3 \cdot L_3 \cdot C_{ox}) = 7.6972\text{Grad/s}$ ή $p_3 = 1.2251\text{GHz} \gg 77.1\text{Mhz}$,άρα ανισότητα OK
6. Για την σχεδίαση των S_1, S_2 θέλω τις διαγωγιμότητες g_{m1}, g_{m2} . Έχω $GB = 7.71\text{MHz}$, $g_{m1} = g_{m2} = GB \cdot 2\pi \cdot C_c$, $S_1 = S_2 = g_{m2}^2 / (k_n \cdot I_5) = 0.7478$
 $\Rightarrow S_1 = S_2 = 1$
7. Για την σχεδίαση του S_5 θέλω την τάση κόρου του transistor M_5 με τη χρήση της εξίσωσης για το κάτω όριο της περιοχής κοινού σήματος εισόδου . Έχω $V_{DS5sat} = V_{inmin} - V_{ss} - (I_5/\beta_1)^{1/2} - V_{to1max} = 0.793\text{V} > 0.1\text{V}$, $S_5 = 2 \cdot I_5 / [k_5 \cdot (V_{DS5sat})^2] = 0.3548 \Rightarrow S_5 = 1$, $S_8 = S_5 = 1$
8. Για να βρω S_6 κι I_6 θέλω 2° πόλο ίσο με 2.2GB . Έχω $I_4 = I_5/2$, $g_{m6} = 2.2 \cdot g_{m2} \cdot C_L / C_c$, $g_{m4} = (2 \cdot k_p \cdot S_4 \cdot I_4)^{1/2}$, $V_{SG4} = V_{SG6} \Rightarrow S_6 = S_4 \cdot g_{m6} / g_{m4}$, $I_6 = g_{m6} / (2 \cdot k_p \cdot S_6)$. Άρα $S_6 = 12.2295 \Rightarrow S_6 = 13$
9. Για να βρω εναλλακτικά το S_6 κι I_6 από $S_6 = g_{m6} / (k_6 \cdot V_{DS5sat}) = 7.2841 < 12.2295$, άρα συνεχίζω με την τιμή που είχα βρει στο προηγούμενο βήμα
10. Για την σχεδίαση του S_7 ώστε επιθυμητά ρεύματα I_5 και I_6 . Έχω $S_7 = (I_6/I_5) \cdot S_5 = 5.7523 \Rightarrow S_7 = 6$
11. Για τον έλεγχο της τιμής του κέρδους τάσης και των προδιαγραφών κατανάλωσης . Έχω $P_{diss} = (I_5 + I_6) \cdot (V_{dd} + |V_{ss}|) = 0.30324\text{mW} < 50.71\text{mW}$, $A_v = (2 \cdot g_{m2} \cdot g_{m6}) / (I_5 \cdot (\lambda_n + \lambda_p) \cdot I_6 \cdot (\lambda_n + \lambda_p)) = 582.7035\text{V/V}$ ή $A_v = 27.6545\text{dB} > 20.71\text{dB}$, άρα ανισότητες προδιαγραφών OK

2. Προσομοίωση στο Capture CIS Lite και έλεγχο των Ib,IS ώστε να συγκλίνουν βάσει των παραμέτρων που επέλεξα



Θέλω να ελέγξω τις ανισότητες των προδιαγραφών αν πληρούνται με τις ανάλογες αναλύσεις και τα κατάλληλα trace expressions και τον cursor .

Κάνω AC Sweep με την VAC πηγή για λογαριθμικό Bode διάγραμμα .

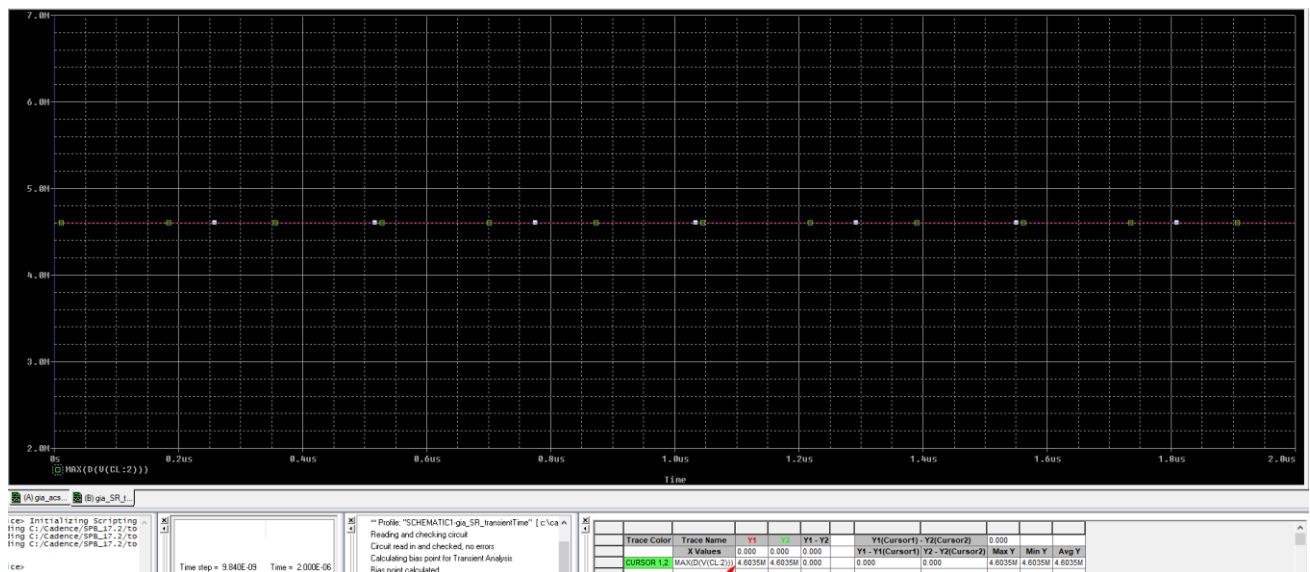
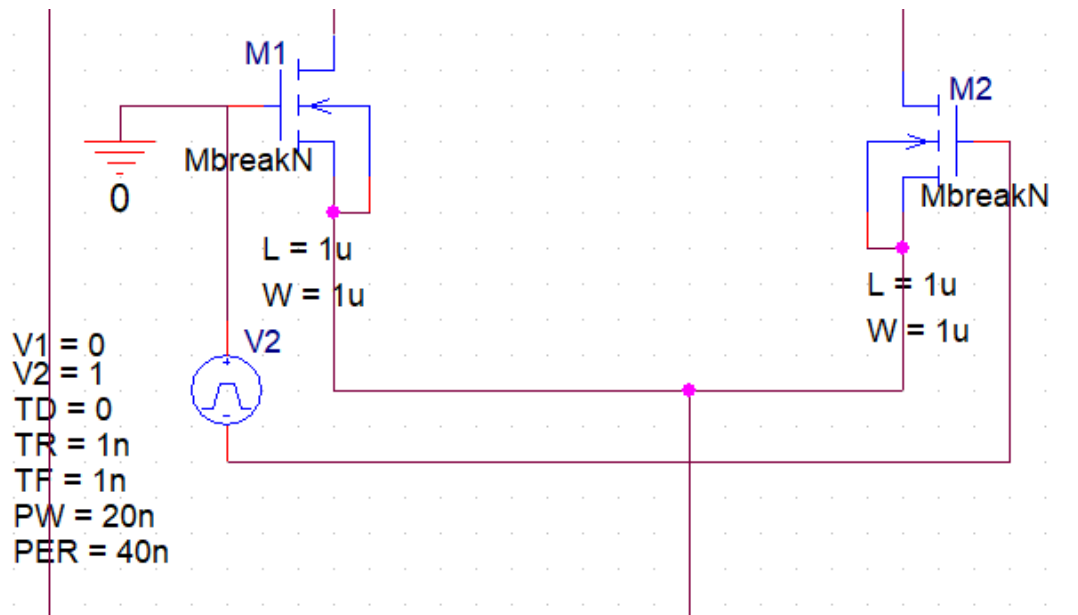


πλάτος A = 25.815dB > 20.71dB , OK

gain-bandwidth GB = 5.2254MHz < 7.71MHz , not OK

περιθώριο φάσης PM = 180° – 106.650° = 73.350° > 60° , not OK

Κάνω χρονική ανάλυση με παλμική πηγή για να βρω Slew Rate .



slew rate SR = 4.6035V/μs < 18.71V/μs , not OK

3.Μικρορυθμίσεις-Tuning(έλεγχο και ρυθμίσεις ώστε να πιάσω προδιαγραφές)

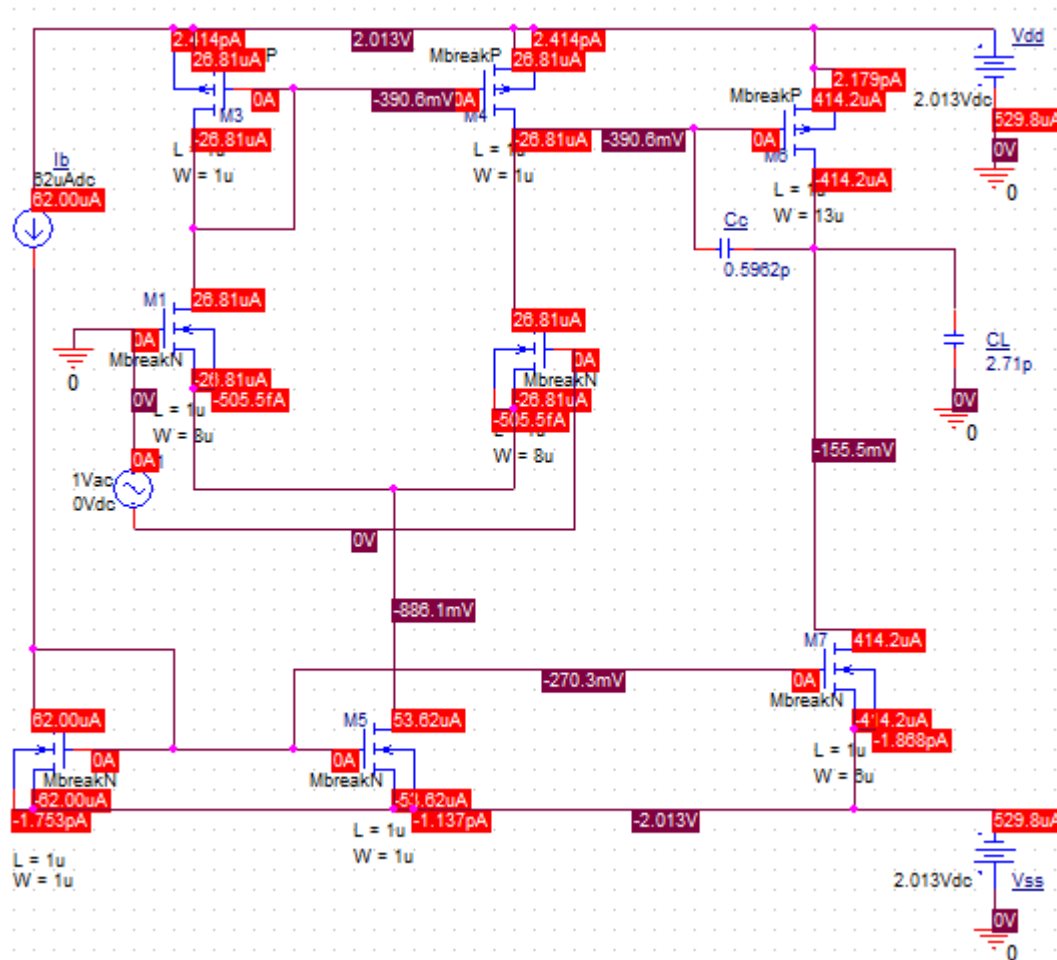
Α είναι οκ , GB κι SR θέλω να ανέβει,PM να ανήκει (45°,60°)

Σύμφωνα με το πινακάκι από το αγγλικό pdf σχεδίασης και πολλές δοκιμές στο κύκλωμα μου προκειμένου να βελτιώσω τις προδιαγραφές,καταλήγω στο να πειράξω ρεύμα αναφοράς Ib και S1,S2.

TABLE 6.3-1 Dependence of the Performance of Fig. 6.3-1 on dc Current, W/L Ratios, and the Compensating Capacitor

	Drain Current		M1 and M2		M3 and M4		Inverter	Inverter Load		Compensation Capacitor
	I_S	I_T	W/L	L	W	L	W_6/L_6	W_7	L_7	C_c
Increase dc Gain	$(\downarrow)^{1/2}$	$(\downarrow)^{1/2}$	$(\uparrow)^{1/2}$	\uparrow		\uparrow	$(\uparrow)^{1/2}$		\uparrow	
Increase GB	$(\uparrow)^{1/2}$		$(\uparrow)^{1/2}$							\downarrow
Increase RHP Zero		$(\uparrow)^{1/2}$					$(\uparrow)^{1/2}$			\downarrow
Increase Slew Rate	\uparrow									\downarrow
Increase C_L										\downarrow

Συγκεκριμένα : Ib = 62μΑ και W1=W2=8μm

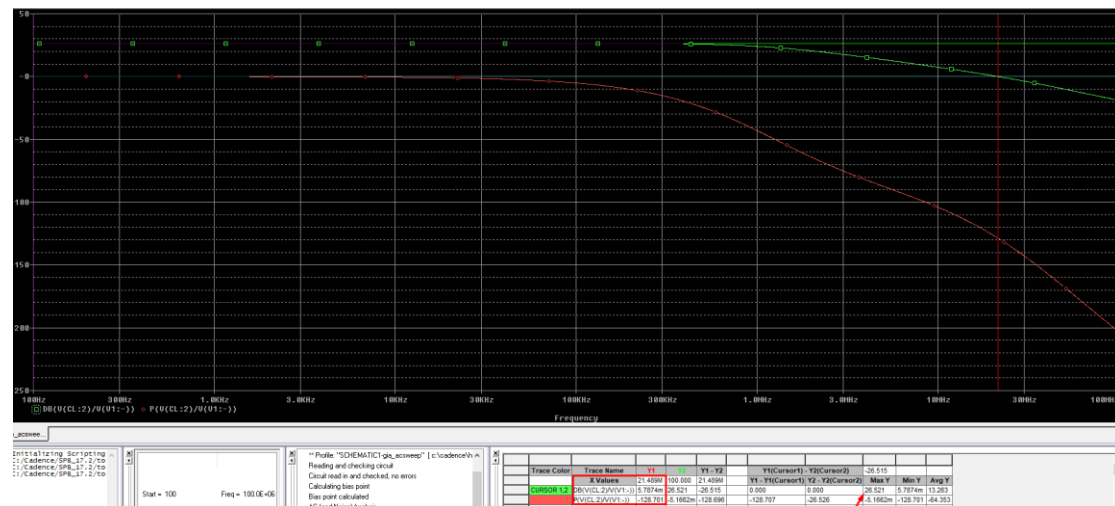


καταναλώμενη ισχύς :

$$P_{diss} = (I_5 + I_6) * (V_{dd} + |V_{ss}|) = (62\mu + 414.2\mu) * (2.013 + 2.013) =$$

$$= 1.91718\text{mW} < 50.71\text{mW} , \text{OK}$$

Όπως πριν έχω για AC Sweep με την VAC πηγή για λογαριθμικό Bode διάγραμμα .

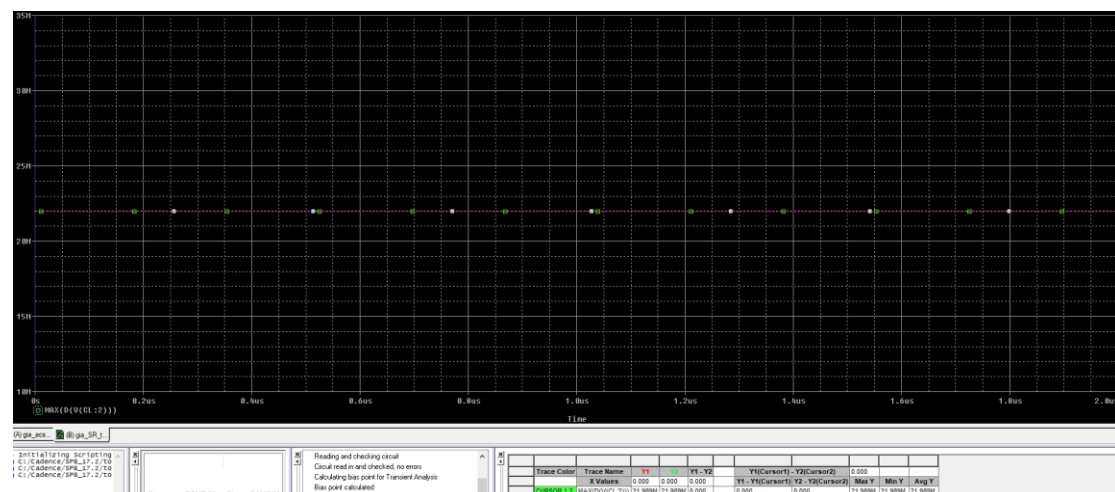


$$A = 26.521\text{dB} > 20.71\text{dB} , \text{OK}$$

$$GB = 21.489\text{MHz} > 7.71\text{MHz} , \text{OK}$$

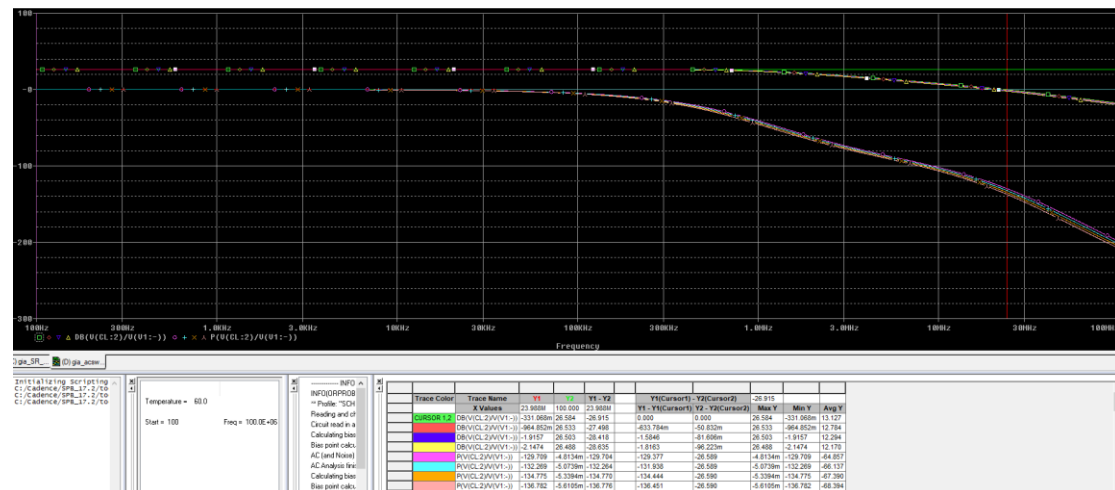
$$PM = 180^\circ - 128.701^\circ = 51.299^\circ < 60^\circ , \text{OK}$$

Όπως πριν έχω για χρονική ανάλυση με παλμική πηγή για να βρω Slew Rate .

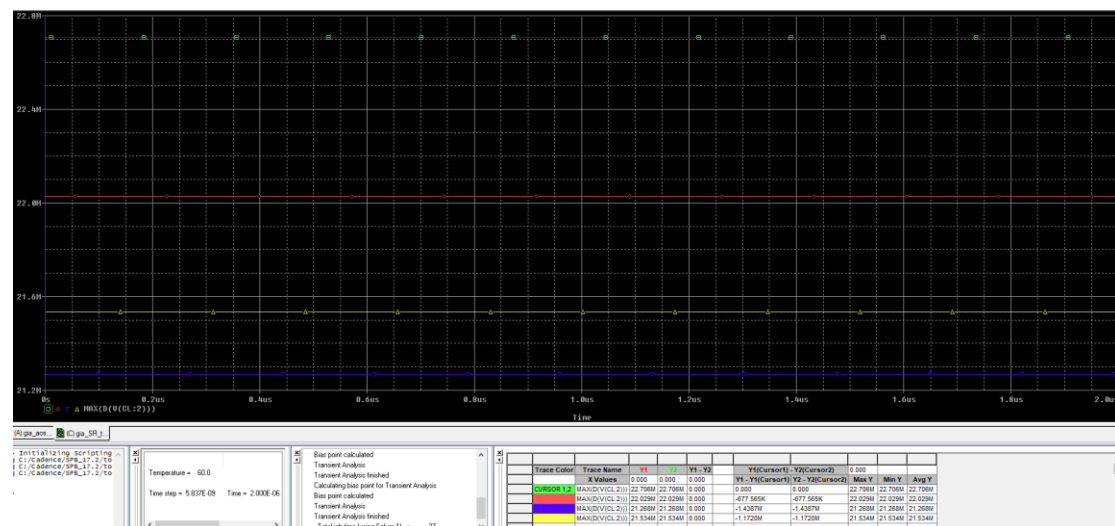


$$SR = 21.989 \text{ V}/\mu\text{s} > 18.71 \text{ V}/\mu\text{s} , \text{ OK}$$

Επιβεβαιώνω την ομαλή λειτουργία του Τ.Ε. για διαφορετικές θερμοκρασίες 0,20,40,60 βάζοντας και temperature sweep στις 2 προηγούμενες μελέτες . Οπότε έχω :



και



Παρατηρώ ότι παραμένουν να τηρούνται οι προδιαγραφές με ομαλότητα και μικρές αποκλίσεις ,συγκεκριμένα :

$$A=[26.488,26.584]\text{dB}>20.71\text{dB} , \text{ OK}$$

$$GB=23.988\text{MHz}>7.71\text{MHz} , \text{ OK}$$

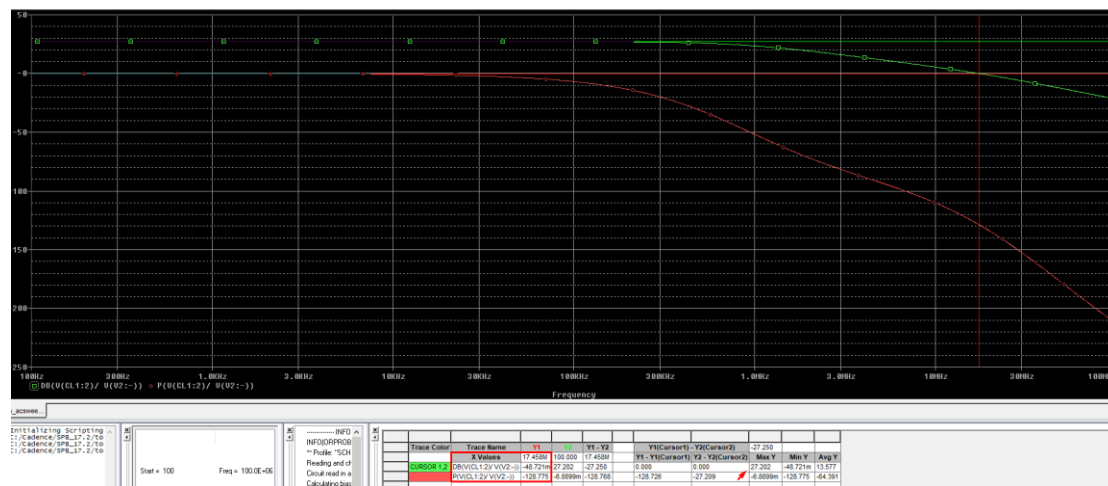
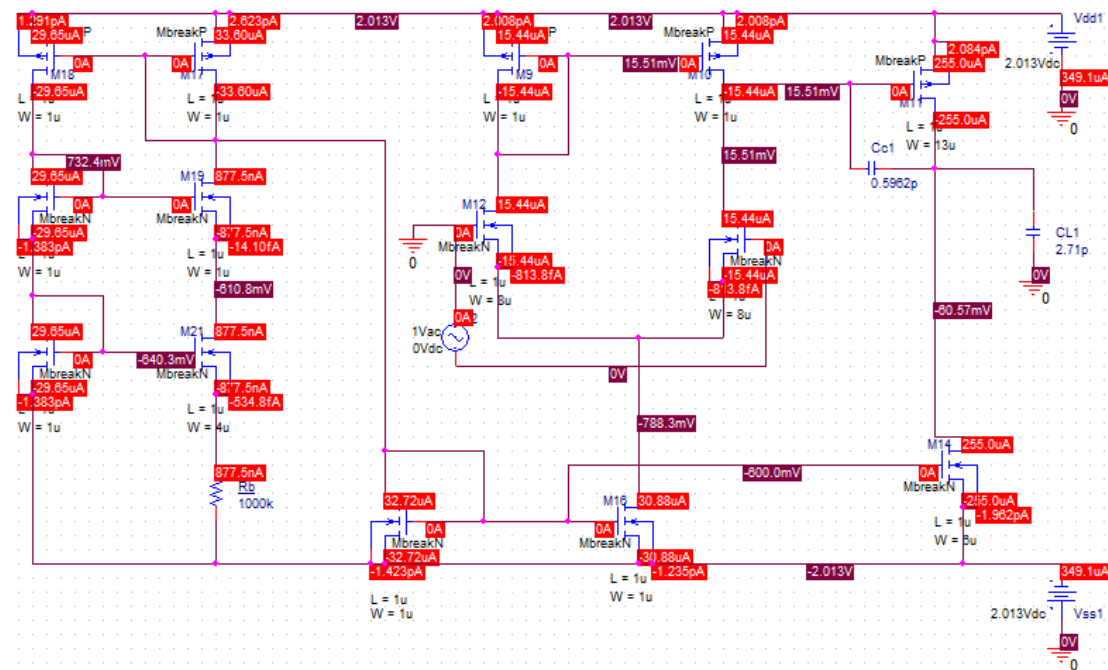
$$PM=[43.218^\circ,50.291^\circ]<60^\circ , \text{ κοντά στο } 45^\circ , \text{ OK όσο να'ναι}$$

$$\text{και } SR = [21.534,22.706]\text{V}/\mu\text{s} > 18.71 \text{ V}/\mu\text{s} , \text{ OK}$$

BONUS : Κύκλωμα πόλωσης για Ib με Widlar 4n+2p από pdf σελίδα 5

(είναι σε διαφορετικό αρχείο .dbk από τα προηγούμενα γιατί η Lite έκδοση δεν με αφήνει πολλές συνδέσεις συσκευών)

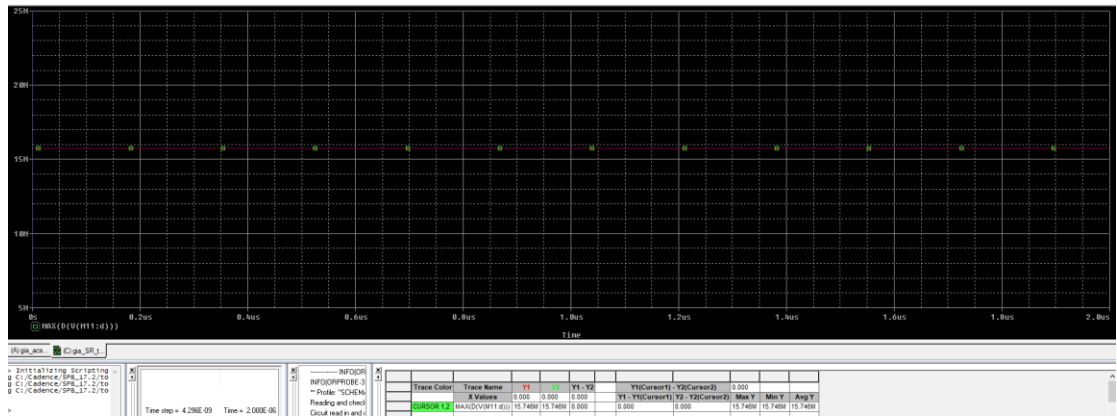
Μετά από την εφαρμογή καθρέφτη ρεύματος Widlar($W_{21}=4*W_{22}$) και προσπάθεια προσαρμογής της R_b δεν κατάφερα να καθρεφτίσω το ρεύμα στην τάξη των $62\mu A$ αλλά μέχρι τα $32.72\mu A$ με $R_b=1000k$.



$$A = 27.202\text{dB} > 20.71, \text{OK}$$

$$GB = 17.458\text{MHz} > 7.71\text{MHz}, \text{OK}$$

$$PM = 180^\circ - 128.775^\circ = 51.225^\circ < 60^\circ, \text{OK}$$



SR= 15.746 V/μs <18.71 V/μs , not OK