



Τμήμα Ηλεκτρολόγων Μηχανικών
και Μηχανικών Υπολογιστών ΑΠΘ

Αξιοπιστία Συστημάτων

Ακαδημαϊκό έτος 2022-23 - Δεκέμβριος 2022

“Using watchdogs to increase reliability”

Ομάδα 2

Μπουλιόπουλος Σταύρος Βασίλειος 9671

Γιαννόπουλος Νικόλαος 9629

Περιεχόμενα

- © Τι είναι το Watchdog/Γιατί το χρειαζόμαστε/Οι εφαρμογές του
- © Πρακτική μελέτη των Watchdog σε δίκτυα κινητής τηλεφωνίας
- © Σχεδιασμός κυκλώματος Watchdog με χρήση δέντρων αποφάσεων για την ανίχνευση σφαλμάτων στον επεξεργαστή
- © Λειτουργικό πρωτότυπο πολλαπλού Watchdog σε FPGA

Τι είναι το Watchdog/Γιατί το χρειαζόμαστε/Οι εφαρμογές του

Τι είναι το Watchdog

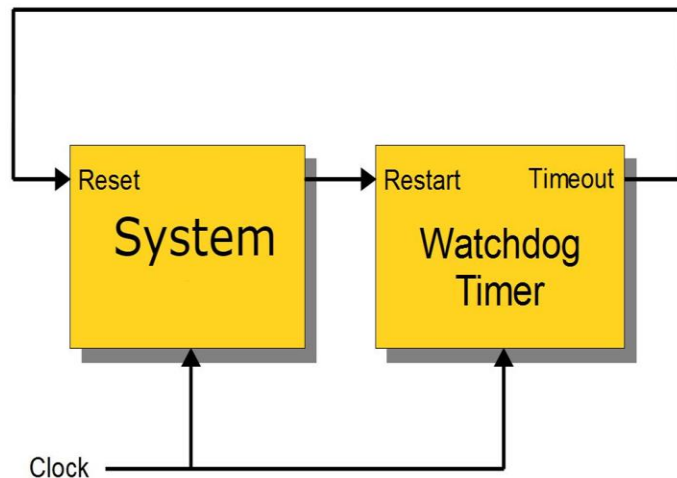
Ένα είδους χρονομετρητή λογισμικής ή ηλεκτρονικής φύσης

Γιατί το χρειαζόμαστε

Αποτροπή διακοπής της λειτουργίας του συστήματος από σφάλμα υλικού ή λειτουργικού συστήματος.

Οι εφαρμογές του

- Όπου η ανθρώπινη παρέμβαση είναι ανέφικτη
- Διαστημικές Αποστολές
- και τα συστήματα πρέπει να είναι αυτοδύναμα





1.

Πρακτική μελέτη των Watchdog σε δίκτυα κινητής τηλεφωνίας

Πρακτική μελέτη των Watchdog σε δίκτυα κινητής τηλεφωνίας

Εισαγωγή

- ⊙ Τα Opportunistic Mobile Networks(OMN) βασισμένα σε τεχνικές των Delay Tolerant Networks(DTN) εμφανίζονται για να αντιμετωπίσουν προβλήματα που δεν μπορεί το πρωτόκολλο TCP/IP, καθώς σε ένα ασύρματο περιβάλλον υπάρχουν συχνές αποσυνδέσεις, μοτίβα κινητικότητας και περιορισμένους πόρους από κόμβους
- ⊙ Ο μηχανισμός του watchdog κρίνεται κρίσιμος την στιγμή που ένας κόμβος συμπεριφέρεται εγωιστικά(selfish node)

Κύριος στόχος της μελέτης είναι η εφαρμογή ενός watchdog χρησιμοποιώντας έναν προσομοιωτή ONE , όπου επιλέγεται ένα ποσοστό κόμβων να εμφανίζουν εγωιστική συμπεριφορά και αξιολογούνται όλοι οι τύποι απόρριψης εκτός των εγωιστικών κόμβων.

Πρακτική μελέτη των Watchdog σε δίκτυα κινητής τηλεφωνίας

Ανάλυση στόχου και αρχιτεκτονικής συστήματος

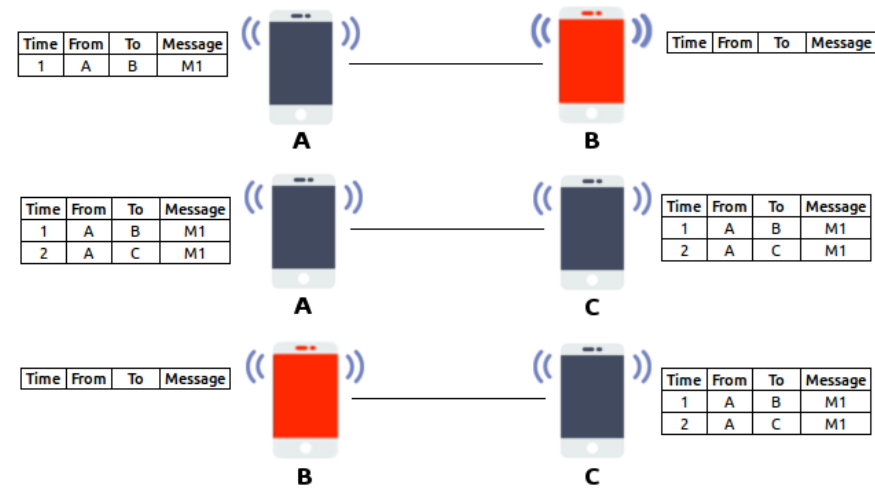
- ◎ Κύριος στόχος ενός watchdog είναι να παρακολουθεί αναμεταδόσεις μηνυμάτων στο δίκτυο. Πιο συγκεκριμένα να συγκρίνει κάθε πακέτο που προωθείται στο δίκτυο με τα περιεχόμενα του buffer του. Εάν η σύγκριση ταιριάζει, το περιεχόμενό του αφαιρείται. Διαφορετικά, μετά τη λήξη ενός χρονοδιακόπτη, ο κόμβος επισημαίνεται ως εγωιστής επειδή δεν προώθησε το μήνυμα.
- ◎ Στον μηχανισμό μας, κάθε κόμβος έχει ένα buffer προωθημένων μηνυμάτων, που ονομάζεται watchdog. Συγκεκριμένα, το watchdog περιέχει την ακόλουθη πλειάδα πληροφοριών: <timestamp, messageID, from, to>.

Πρακτική μελέτη των Watchdog σε δίκτυα κινητής τηλεφωνίας

Παράδειγμα watchdog στην επικοινωνία

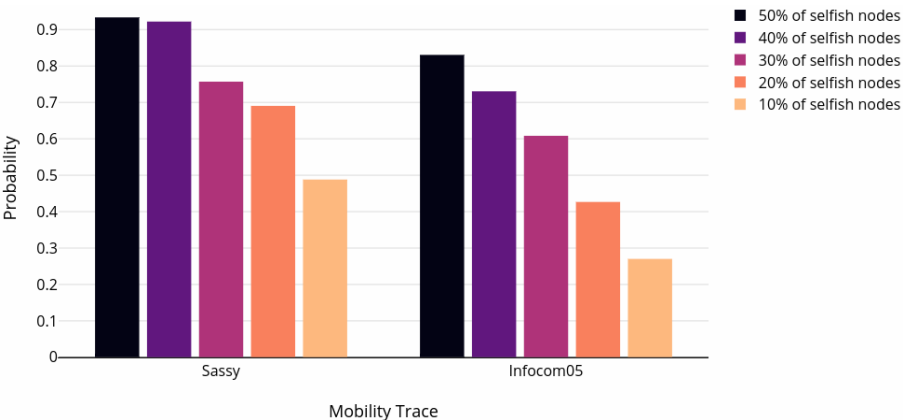
Κάθε μετάδοση που ανιχνεύεται προστίθεται στο Watchdog. Η διαδικασία έχει σχεδιαστεί για να αντιμετωπίσει την κατάσταση όπου οι κόμβοι μπορούν να παρεμποδίσουν τη διαδικασία παρακολούθησης. Έτσι,

- η διαδικασία παρακολούθησης είναι εξαιρετικά αυτόνομη χωρίς παρέμβαση που επιθυμεί ο χρήστης
- εάν ο κόμβος B δεν δέχεται να μεταφέρει το μήνυμα, είτε για ιδιοτελείς λόγους είτε όχι, ο φύλακας δεν προσθέτει καμία καταχώρηση στο B. Διότι στο OMN δεν μπορούμε να εγγυηθούμε ότι το μήνυμα παραδόθηκε πραγματικά στην άλλη άκρη.



Πρακτική μελέτη των Watchdog σε δίκτυα κινητής τηλεφωνίας

Πειράματα και αποτελέσματα



Μπορούμε να δούμε ότι όταν μειώνουμε το ποσοστό των εγωιστικών κόμβων στο δίκτυο, το ποσοστό απόρριψης μηνυμάτων λόγω εγωισμού ποικίλλει και στα δύο χρησιμοποιούμενα ίχνη.

	Sassy	Infocom5
Number of nodes	25	41
Duration (days)	79	3
Device type	T-Motes	iMote
Number of contacts	7565	22459
Contacts per minute	1.651	4.902
Average contact time (s)	9.476	231.755
Mean of the largest connected component	1.087	5.051
Average degree of nodes	0.008	0.477

	Sassy	Infocom5
Runtime (hours)	72	48
TTL (minutes)	300	
Buffer size	5M	
Routing	Epidemic	
Messages created per hour	2/hour	
Messages size	(250k, 500k)	
Transmission speed	250kBps	

A decorative network diagram in the top-left corner, featuring a complex web of interconnected nodes and lines, with some nodes highlighted in grey and others in white.

2.

**Σχεδιασμός κυκλώματος Watchdog
με χρήση δέντρων αποφάσεων για
την ανίχνευση σφαλμάτων στον
επεξεργαστή**

Σχεδιασμός κυκλώματος Watchdog με χρήση δέντρων αποφάσεων για την ανίχνευση σφαλμάτων στον επεξεργαστή

Πως?

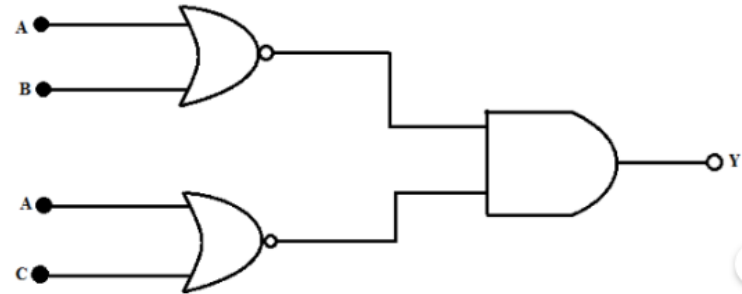
Χρησιμοποιεί ένα μοντέλο δέντρου απόφασης μηχανικής μάθησης

Δέντρο M.M



Αποτέλεσμα

- ◎ **190 logic gates**
- ◎ **2,1 ns time**

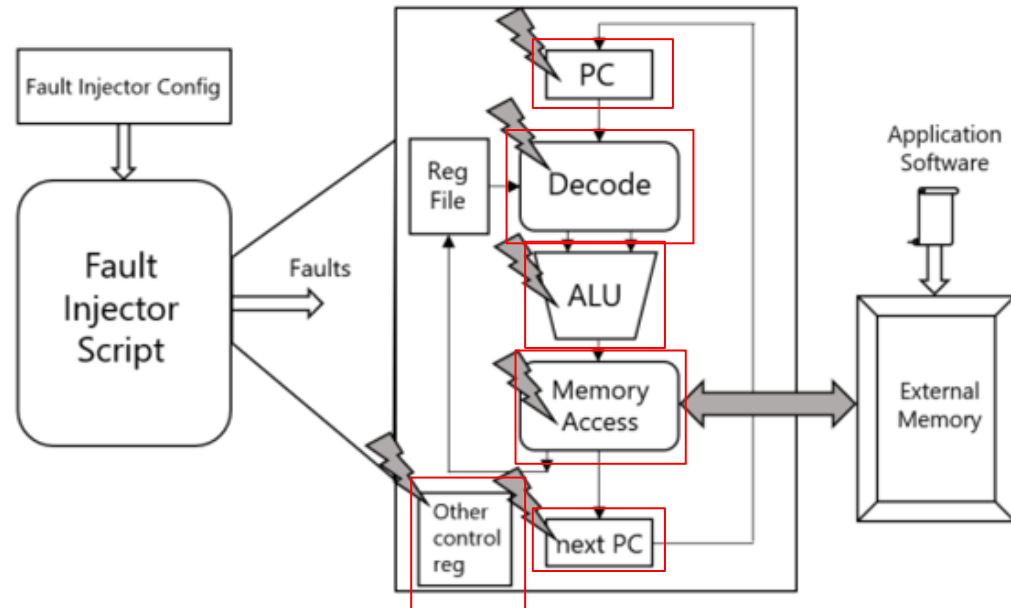


Σχεδιασμός κυκλώματος Watchdog με χρήση δέντρων αποφάσεων για την ανίχνευση σφαλμάτων στον επεξεργαστή

Μοντέλο Σφαλματος Επεξεργαστή

Χρησιμοποιώντας έναν **RISC** επεξεργαστή προέκυψαν τα εξής

- Program Counter
- Instruction Register
- ALU Register
- Processor Control Register
- Pipeline Control Register



Σχεδιασμός κυκλώματος Watchdog με χρήση δέντρων αποφάσεων για την ανίχνευση σφαλμάτων στον επεξεργαστή

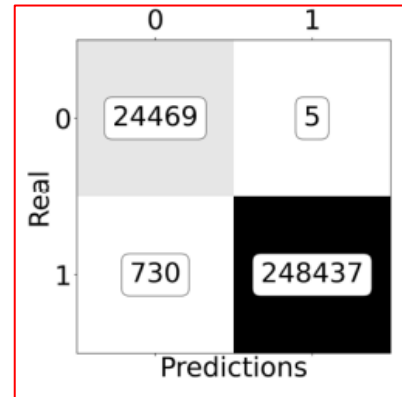
Αλγόριθμος μετατροπής δέντρου σε λογική συνάρτηση

input: tree – a graph describing a decision tree for binary data

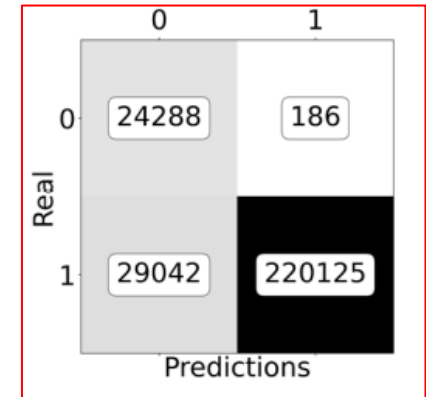
output: logic – a string of nested logical operations

```
function get_logic(tree)
  function subtree(node,depth)
    logic = ""
    if at an interior node
      x ← tree.get_feature_at_node[node]
      logic += "~x & ("
      logic += subtree(tree.left_child[node],depth+1)
      logic += ")"
      logic += "| x & ("
      logic += subtree(tree.right_child[node],depth+1)
      logic += ")"
    return logic
  else # leaf node
    return "True" if more fault examples at leaf else "False"
  return subtree(0,1)
```

High Fault Injection



Low Fault Injection



Σχεδιασμός κυκλώματος Watchdog με χρήση δέντρων αποφάσεων για την ανίχνευση σφαλμάτων στον επεξεργαστή

Υλοποίηση Κυκλώματος WATCHDOG & Επαλήθευση

- © Βασίστηκε στο αποτέλεσμα του Low Fault Injection.

Σε τεχνολογία **180 nm CMOS** με

- 148 λογικές πύλες δύο εισόδων
- 42 λογικούς αντιστροφείς

Σχεδιασμός κυκλώματος Watchdog με χρήση δέντρων αποφάσεων για την ανίχνευση σφαλμάτων στον επεξεργαστή

Αποτελέσματα

1. No Fault Injection 99,72%

3. Low Fault Injection Rate: 89,29%

2. High Fault Injection Rate 99,97%



3.

Λειτουργικό πρωτότυπο πολλαπλού Watchdog σε FPGA

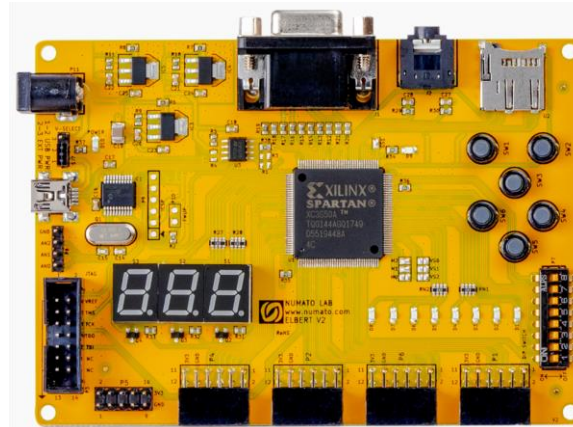
Λειτουργικό πρωτότυπο πολλαπλού Watchdog σε FPGA

Εισαγωγή

- Η Ασφάλεια
- Πολλαπλό watchdog
- FPGA Spartan-3A.

Χαρακτηρίζονται από

- Εγγυημένο χρόνο απόκρισης
- Συνεχή λειτουργία
- Αυτοδιάγνωση



Λειτουργικό πρωτότυπο πολλαπλού Watchdog σε FPGA

Το σύστημα

Το σύστημα αποτελείται από

1. Secured System ή Ενσωματωμένο Σύστημα
2. Safety System ή FPGA

Το **FPGA** είναι σε θέση

- ◎ Να φορτώσει μια νέα τιμή
- ◎ Να το μηδενίσει ή να το τερματίσει σωστά.

Λειτουργικό πρωτότυπο πολλαπλού Watchdog σε FPGA

Τι συμβαίνει όταν το χρονικό περιθώριο ξεπεραστεί?

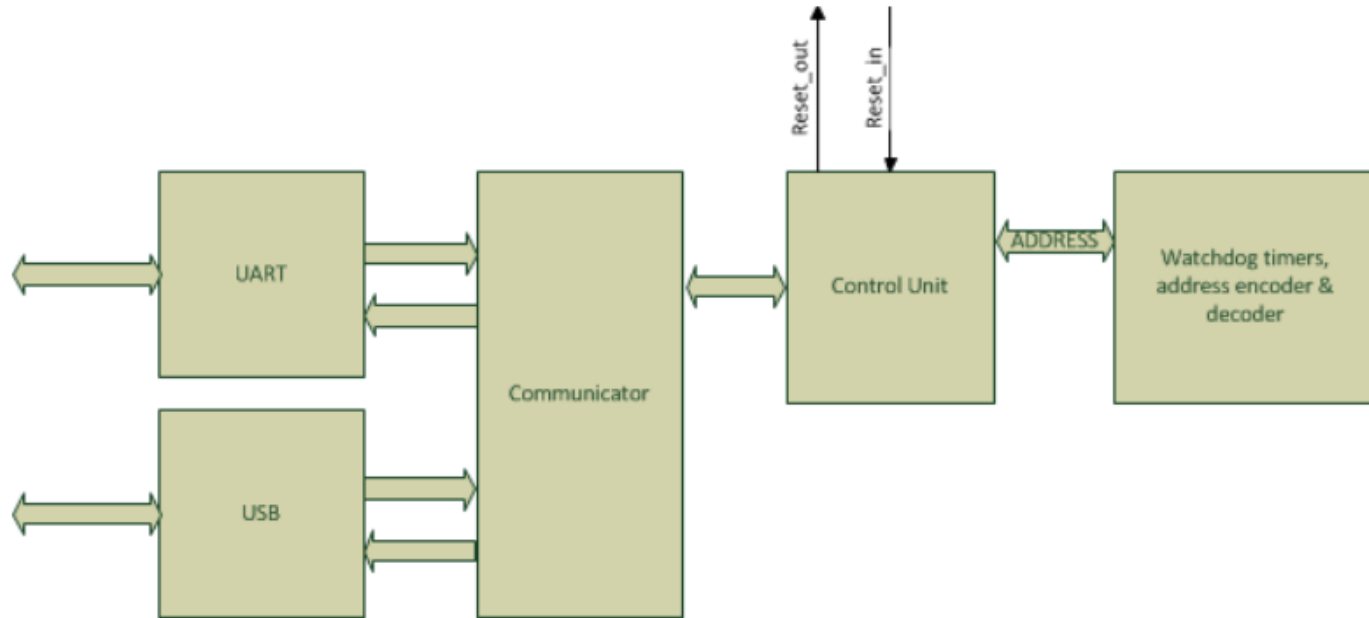
- ⊙ Το FPGA στέλνει μήνυμα ενεργοποίησης.

Το ενσωματωμένο σύστημα πρέπει να ανταποκριθεί

- ⊙ Επανεκκίνηση/επαναφορά της αποτυχημένης διεργασίας
- ⊙ Επανεκκίνηση/επαναφορά της αποτυχημένης διεργασίας και φόρτωση μιας νέας (π.χ. υψηλότερης)
- ⊙ Τερματισμός της αποτυχημένης διεργασίας σωστά.

Λειτουργικό πρωτότυπο πολλαπλού Watchdog σε FPGA

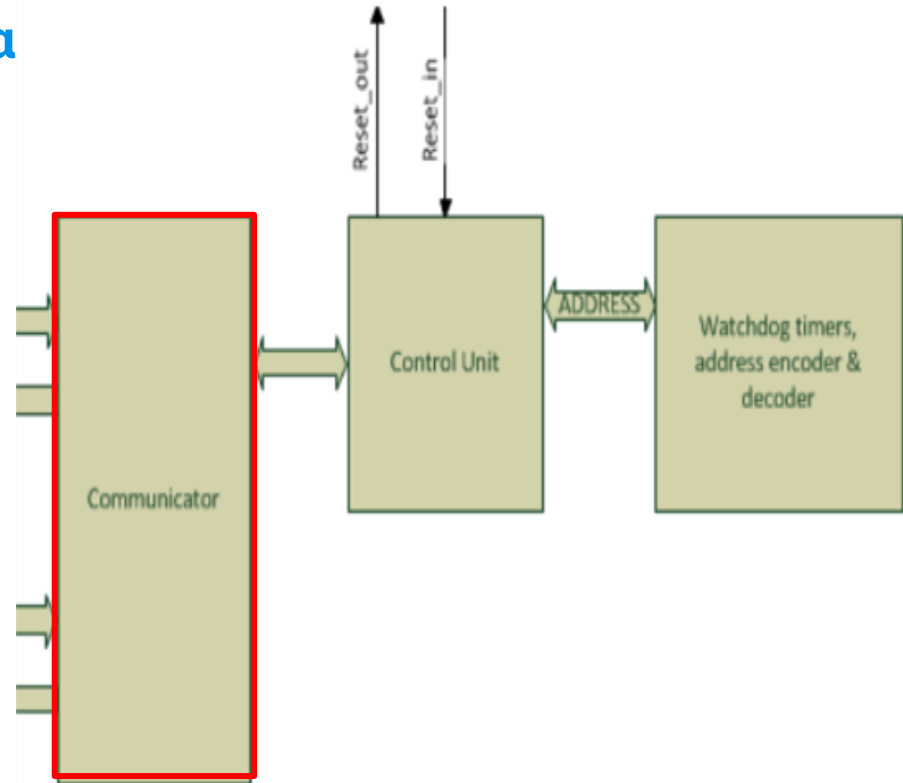
Αρχιτεκτονική συστήματος



Λειτουργικό πρωτότυπο πολλα

Communicator

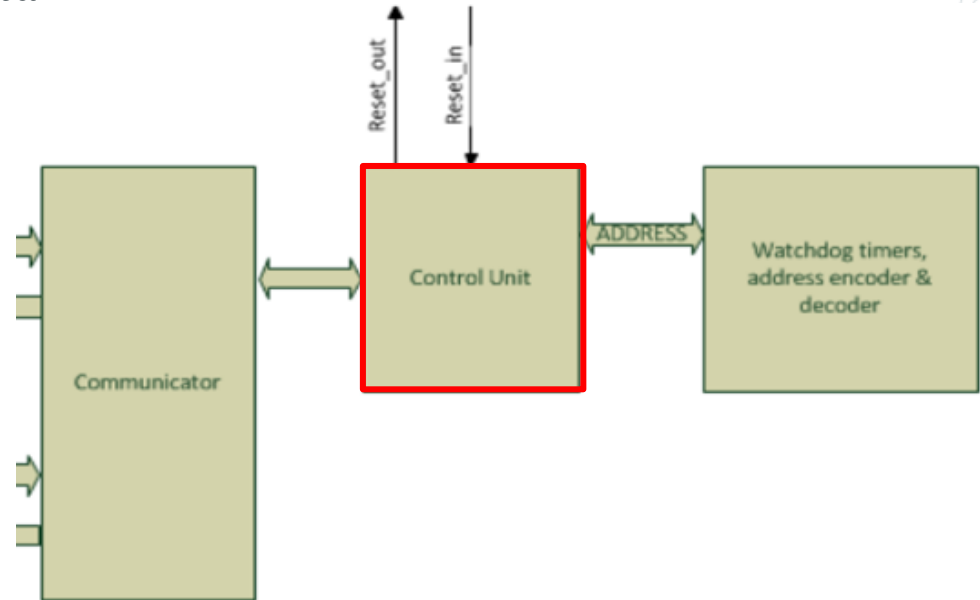
Message	Operation Code	First 8 bits	Next 24 bits
INIT	0x2D	Priority watchdog quantity (5 b), Delay in sec. (3 b)	-
LOAD	0x3B	Address	Value (lower bytes first)
RESET	0x1A	Address	-
TERMINATE	0xF9	Address	-
WARNING	0x49	Delay in sec. (lower 3 b)	-
ZERO	0x52	Address	-
ACK	0x6E	-	-



Λειτουργικό πρωτότυπο πολλαπλού Watchdog σε FPGA

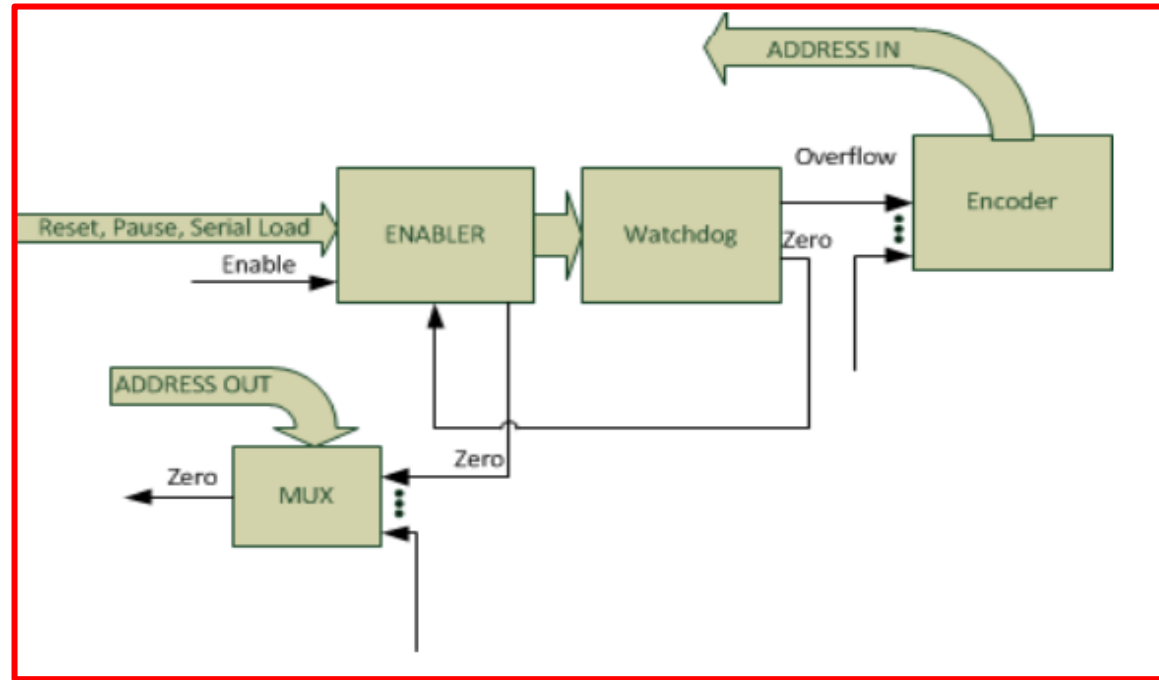
Control unit

- ⊙ Δέχεται και δημιουργεί μηνύματα
- ⊙ Ελέγχει όλα τα watchdogs.
- ⊙ Χρησιμοποιεί 2 καταχωρητές



Λειτουργικό πρωτότυπο πολλαπλού Watchdog σε FPGA

Watchdog



Ευχαριστούμε για την προσοχή σας

- [1] B. K. S. V. L. Varaprasad, R. Anilkumar, B. A. Prasad, S. P. Bondapalli and K. Padmapriya, "Design of Watchdog Circuit using Decision Trees for Detection of Single Event Upsets in Processor," *2021 Third International Conference on Inventive Research in Computing Applications (ICIRCA)*, 2021, pp. 1306-1311, doi: 10.1109/ICIRCA51532.2021.9544797.
- [2] M. Duriček, M. Pohronská and T. Krajčovič, "Functional prototype of multiple watchdog system implemented in FPGA," *2012 International Conference on Applied Electronics*, 2012, pp. 75-78.
- [3] M. Pohronská and T. Krajčovič, "Embedded systems with increased reliability using the multiple watchdog timers approach," *2010 International Conference on Applied Electronics*, 2010, pp. 1-4.
- [4] D. Soares, B. Matthaus, E. S. Mota and C. B. Carvalho, "A Feasibility Study of Watchdogs on Opportunistic Mobile Networks," *2018 IEEE Symposium on Computers and Communications (ISCC)*, 2018, pp. 00123-00128, doi: 10.1109/ISCC.2018.8538648.