

# TM52系列MCU

使用中主时钟频率及 LVR 设定注意事项

**Application Note** 

Rev 1.1

tenx reserves the right to change or discontinue the manual and online documentation to this product herein to improve reliability, function or design without further notice. tenx does not assume any liability arising out of the application or use of any product or circuit described herein; neither does it convey any license under its patent rights nor the rights of others. tenx products are not designed, intended, or authorized for use in life support appliances, devices, or systems. If Buyer purchases or uses tenx products for any such unintended or unauthorized application, Buyer shall indemnify and hold tenx and its officers, employees, subsidiaries, affiliates and distributors harmless against all claims, cost, damages, and expenses, and reasonable attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized use even if such claim alleges that tenx was negligent regarding the design or manufacture of the part.



## 修改记录

版本	日期	描述
V1.0	Feb, 2015	新颁
V1.1	Mar, 2015	1: 增加 B 版 IC 之 LVR 设定。(P.4~5) 2: 增加 B 版 IC 之 IAP 使用说明。(P.6)



## 目录

PRODUCT NAME	4
TM52 系列 MCU 使用中主时钟频率及 LVR	设定注意事项4

### **PRODUCT NAME**

TM52 系列 MCU

## TM52 系列 MCU 使用中主时钟频率及 LVR 设定注意事项

为提高 TM52 系列 MCU 上、下电时工作的可靠度及保护 ROM 中程序。客户在使用时应当开启 IC 的 LVR 功能,且 LVR 参数要配合 MCU 的主时钟频率来设定,LVR 参数与主时钟频率的对应关系如下表。同时在 MCU 上电后,程序中应增加足够的延时,以确保在 IC 电源稳定后再将系统时钟由慢时钟切换为快时钟。

系统时钟		最低 LVR 选项(可选较高的 LVR 电压,不可选更低)						
主时钟来源	主时钟 频率	M5254 M5258 F5284 F5288	F5284B F5288B	F5264 F5268 F5274 F5278	F5264B F5268B F5274B F5278B	F2280 F2284 F2230 F2234	F2280B F2284B F2230B F2234B	
FXT/2	8MHz	不支持此主	2.9V	2.9V (注1)	2.9V	不支持此	2.9V	
FRC/1	7.3MHz	时钟频率				主时钟频 率	2.8V	
FXT/2	6MHz	2.9V	2.9V	2.9V	2.9V	2.6V	2.6V	
FXT/2	4MHz	2.3V	2.3V	2.3V	2.3V	2.4V	2.4V	
FRC/2	3.7MHz	2.3 V						
FXT/2, /4	2MHz	1.9V	1.9V	1.8V	1.8V	2.4V	2.4V	
FRC/4	1.8MHz	1.9 V						
FXT/2, /4	1MHz	1.9V	1.9V	1.9V 1.8V 1.8V		1.5V	1.5V	
FRC/8	0.9MHz	无此分频	无此分频	无此分频	无此分频	1.5 V	1.3 V	

注 1: TM52F5264\F5268\F5274\F5278 FRC 可以跑 1 分频, 但建议 2 分频或以上。

FXT: 晶体振荡, FRC: 内部 RC 振荡。

注 2: 保险起见,禁止 LVR or LVR1 = disable 或对应的主时钟频率下 LVR 设定值低于上述表格所给 参考值。



TM52F2280(B)、TM52F2284(B)、TM52F2230(B)、TM52F2234(B)应设定 LVR1=ON, LVR2范围为: 2.4V~4.5V; LVR2电压选择如下:

#### **CMPVS**

0001: the Comparator input is  $V_{BAT}*12/24$ , LVR2=2.4V

0010: the Comparator input is  $V_{BAT}*12/25$ , LVR2=2.5V

0011: the Comparator input is V<sub>BAT</sub>\*12/26, LVR2=2.6V

0100: the Comparator input is  $V_{BAT}*12/27$ , LVR2=2.7V

0101: the Comparator input is V<sub>BAT</sub>\*12/28, LVR2=2.8V

0110: the Comparator input is V<sub>BAT</sub>\*12/29, LVR2=2.9V

0111: the Comparator input is V<sub>BAT</sub>\*12/30, LVR2=3.0V

1000: the Comparator input is V<sub>BAT</sub>\*12/31, LVR2=3.1V

1001: the Comparator input is V<sub>BAT</sub>\*12/33, LVR2=3.3V

1010: the Comparator input is V<sub>BAT</sub>\*12/35, LVR2=3.5V

1011: the Comparator input is V<sub>BAT</sub>\*12/37, LVR2=3.7V

1100: the Comparator input is V<sub>BAT</sub>\*12/39, LVR2=3.9V

1101: the Comparator input is V<sub>BAT</sub>\*12/41, LVR2=4.1V

1110: the Comparator input is V<sub>BAT</sub>\*12/43, LVR2=4.3V

1111: the Comparator input is V<sub>BAT</sub>\*12/45, LVR2=4.5V

#### TM52F2280(B)/2284(B)/2230(B)/2234(B) 使用 FRC/FXT 设定要求:

5V 应用-----LDOE=1, VSET=7

3V 应用-----LDOE=0 (VDD=VBAT, 不可 Power save)



#### IC 上电处理例程:

```
Delay_xxms();
                 // 延时子程序,上电延时若干 ms 的时间以确保 IC 电源电压稳定
// 主、副时钟开始切换
CLKPSC0=0:
                  // 即 CLKCON的 bit1~0=CLKPSC=xxxxxx10二分频 (默认是
                   xxxxxx11)
_nop_();
                  // 分频后至少要延时 8 个 nop
_nop_();
_nop_();
_nop_();
_nop_();
_nop_();
_nop_();
_nop_();
_nop_();
_nop_();
SELFCK=1;
                 // 切快钟为主时钟,切换后至少要延时 8 个 nop
_nop_();
// 主、副时钟切换完成
                 // 系统初始化子程序
System_int();
```

另:客户程序中,如果未对 ROM 做 IAP 操作或 IAP 操作完成时,需使 IAPALL = 0 (建议程序 每个循环都写 IAPALL = 0 )。IAPALL 寄存器如下:

SFR <b>97h</b>	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SWCMD	IAPALL/SWRST							
R/W	W						R/W	
Reset	-						0	

97h.7~0 **IAPALL(W):**写入 65h 以设置 IAPALL 控制标志;写入其它值则清除 IAPALL 标志。 97h.0 **IAPALL(R):**该标志指示闪存扇区可否通过 IAP 进行存取。该位结合 MVCLOCK 定义 IAP 存取区域。

注:以上A版的MCU,使用IAP功能只受IAPALL/MVCLOCK控制,而B版MCU多一道IAPWE设定,客户如未使用到IAP功能,则A/B版MCU程序兼容,如客户有使用IAP功能,则A版的程序需要增加IAP解锁(IAPWE)后才能用在B版MCU上。