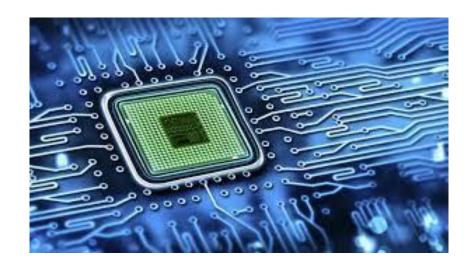


ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ

ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ ΥΠΟΛΟΓΙΣΤΩΝ

7° Εξάμηνο – Ροή Η Εισαγωγή στη Σχεδίαση Συστημάτων VLSI 2^η Εργαστηριακή Αναφορά



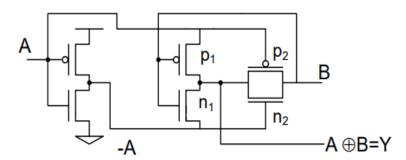
Σκόρδα Στεφανία, Α.Μ: 03118852

Παπαδημητρίου Κωνσταντίνος, Α.Μ: 03118133

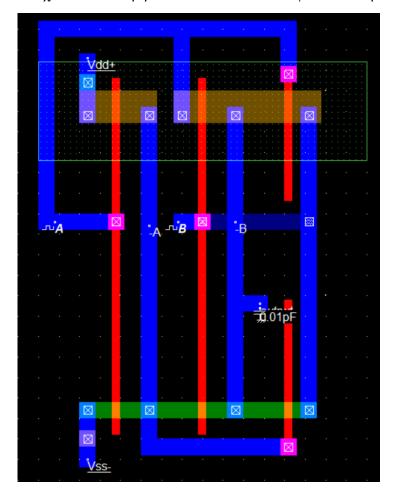
1η Άσκηση

Α Μέρος

Σχεδιάσαμε το κύκλωμα που υλοποιεί την ΧΟΡ, το οποίο αναπαρίσταται ως εξής:



Σχεδιάστηκε στο σχεδιαστικό περιβάλλον Microwind και φαίνεται παρακάτω:

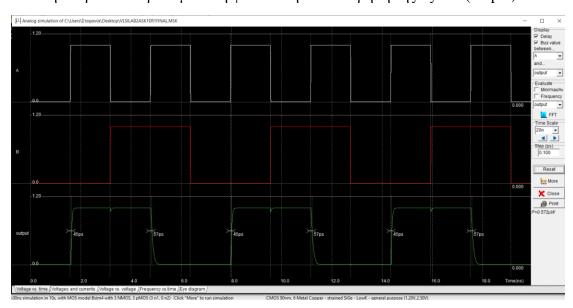


Εξήγηση Λειτουργίας του κυκλώματος:

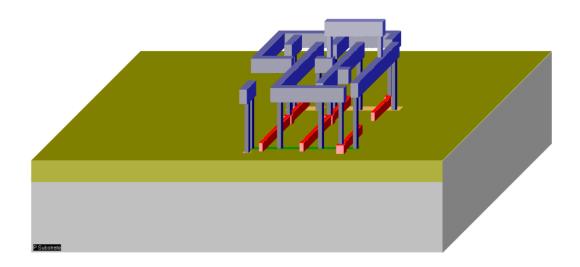
1) Αν το Α είναι low(0), τότε άγει το τρανζίστορ p2 και n2, οπότε η τιμή της εξόδου output παίρνει την τιμή του B, αφού όταν το B είναι low(0), άγει το τρανζίστορ p1 και όχι το p1, δηλαδή στο output φτάνει η τιμή p1. Ωστόσο, όταν το p1 είναι p1 είναι p1 είναι p1 και δεν άγει το p1, δηλαδή στην έξοδο φτάνει η τιμή του p1, η οποία είναι p1 είναι p2 είναι p1 είναι p2 είναι p1 είναι p2 είναι p2 είναι p2 είναι p3 είναι p3

2) Αν το Α είναι high(1), τότε δεν άγει ούτε το p2 ούτε το n2. Οπότε, το output παίρνει την τιμή -B, αφού όταν το B είναι low(0) άγει το p1 και όχι το n1, κάτι το οποίο σημαίνει ότι στο output φτάνει η τιμή 1, ενώ όταν το B είναι high(1) άγει το n1 και όχι το p1, δηλαδή στο output φτάνει η τιμή 0.

Από την παρακάτω προσομοίωση φαίνεται η καθυστέρηση της εξόδου(output).



Η τελική 3D απεικόνιση του κυκλώματος:

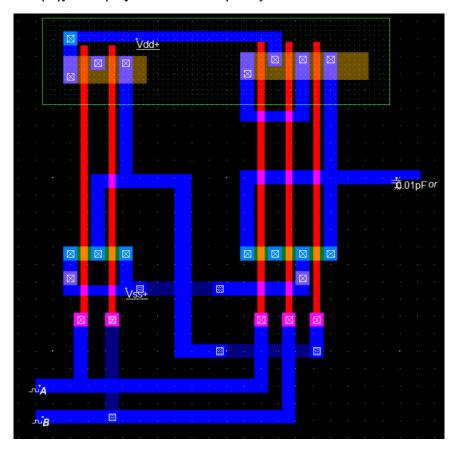


Όσον αφορά την υλοποίηση μιας πύλης XNOR με ανάλογο τρόπο, θα μπορούσαμε να υλοποιήσουμε το ίδιο κύκλωμα αλλά αντιμεταθέτοντας το p1 με το n1 και το p2 με το n2, ώστε όταν A=0 να παίρνουμε -B και για A=1 να παίρνουμε B.

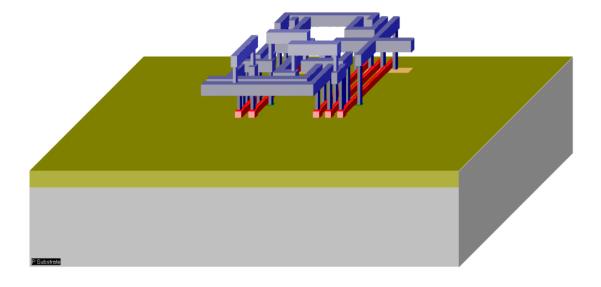
Β Μέρος

Ζητήθηκε να υλοποιηθεί εναλλακτικά η XOR σε μορφή σύνθετης πύλης με βάση τη σχέση Y=AxorB=(AB+A'B')'=(AB+X)', όπου X=A'B'=(A+B)'.

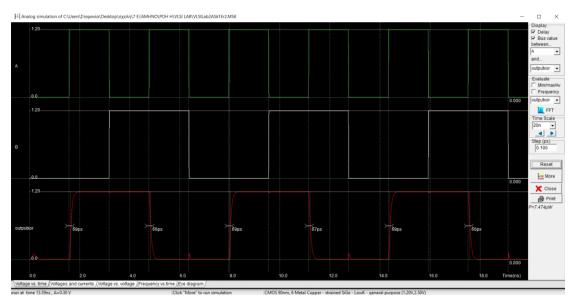
Παρατίθεται η σχεδίαση layout του κυκλώματος στο Microwind:



Η τελική 3D απεικόνιση του κυκλώματος:



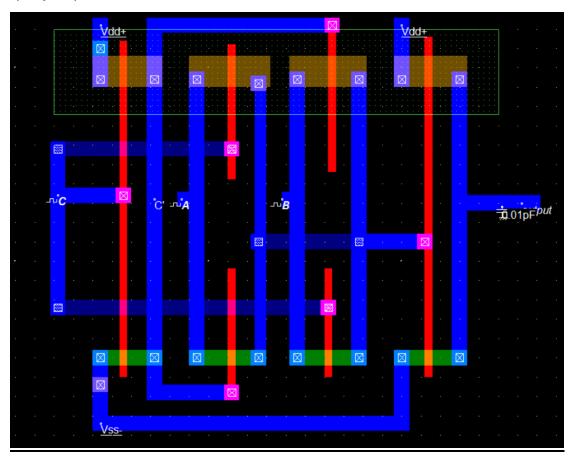
Η ορθή λειτουργία του κυκλώματος, καθώς και η καθυστέρηση φαίνονται στη συνέχεια, όπου παρατηρούμε σημαντικά αυξημένη την καθυστέρηση σε σχέση με την προηγούμενη υλοποίηση, λόγω του μεγαλύτερου αριθμού τρανζίστορ που χρησιμοποιήθηκαν:



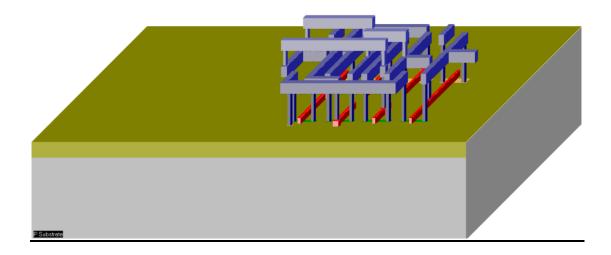
2^{η} Ασκηση

Α Μέρος

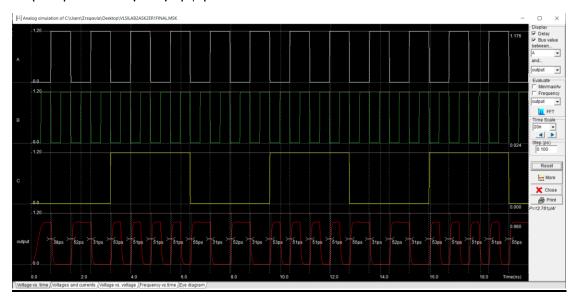
Παρατίθεται η σχεδίαση του αναστρέφων πολυπλέκτη 2 εισόδων(A,B) με σήμα ελέγχου C και έξοδο output. Για την υλοποίηση του κυκλώματος χρησιμοποιήθηκαν 8 τρανζίστορ.



Παρακάτω φαίνεται η 3D τελική απεικόνιση του κυκλώματος:

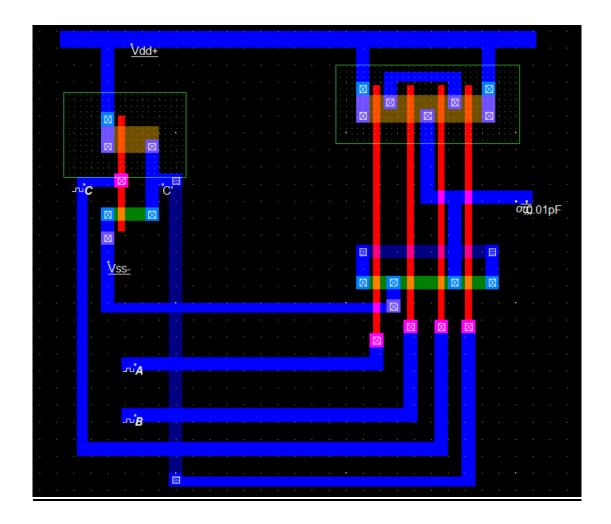


Η ορθή λειτουργία του κυκλώματος, καθώς και η καθυστέρηση που εισάγει φαίνεται στην παρακάτω κυματομορφή:

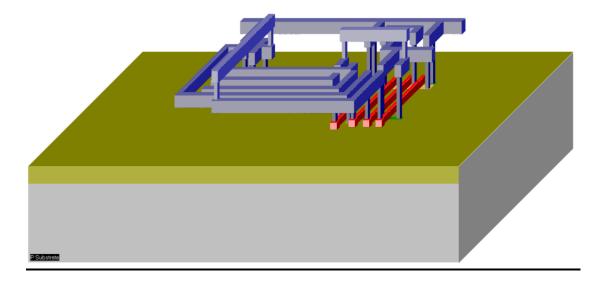


Β Μέρος

Παρακάτω παρουσιάζεται ο αναστρέφων πολυπλέκτης υλοποιώντας τον ως σύνθετη πύλη χρησιμοποιώντας την συνάρτηση Y = (AC' + BC)'.



Παρακάτω φαίνεται η 3D τελική απεικόνιση του κυκλώματος:



Η ορθή λειτουργία του κυκλώματος, καθώς και η μεγαλύτερη από ότι προηγουμένως καθυστέρηση (λόγω του μεγαλύτερου κατά 2 αριθμού τρανζίστορ) που εισάγει φαίνεται στην παρακάτω κυματομορφή, :

