



ΕΘΝΙΚΟ ΜΕΤΣΟΒΙΟ ΠΟΛΥΤΕΧΝΕΙΟ
ΣΧΟΛΗ ΗΛΕΚΤΡΟΛΟΓΩΝ ΜΗΧΑΝΙΚΩΝ ΚΑΙ ΜΗΧΑΝΙΚΩΝ
ΥΠΟΛΟΓΙΣΤΩΝ
ΤΟΜΕΑΣ ΤΕΧΝΟΛΟΓΙΑΣ ΠΛΗΡΟΦΟΡΙΚΗΣ ΚΑΙ ΥΠΟΛΟΓΙΣΤΩΝ
ΕΡΓΑΣΤΗΡΙΟ ΜΙΚΡΟΫΠΟΛΟΓΙΣΤΩΝ ΚΑΙ ΨΗΦΙΑΚΩΝ ΣΥΣΤΗΜΑΤΩΝ

Γενικά Θέματα VLSI Bonus

στο μάθημα «Εισαγωγή στη Σχεδίαση Συστημάτων VLSI»

της φοιτήτριας

Σκόρδα Στεφανία, Α.Μ: 03118852

Εξάμηνο: 7^ο

Ροή Η

(1)

Τετραδική Εφεύρεια Ήπρος Μάροισου του μαθητή

"Ειπαγμή σε δικαιοίων μασκόπων VISI"

Α/Η: Διεύθυνσις Σχέδια

Α.Η.: εΠΙ8252

Ρέμα 1°

$$F_1 = (ABC + A'B'C'D')' = (A' + B' + C')(A + B + C + D)$$

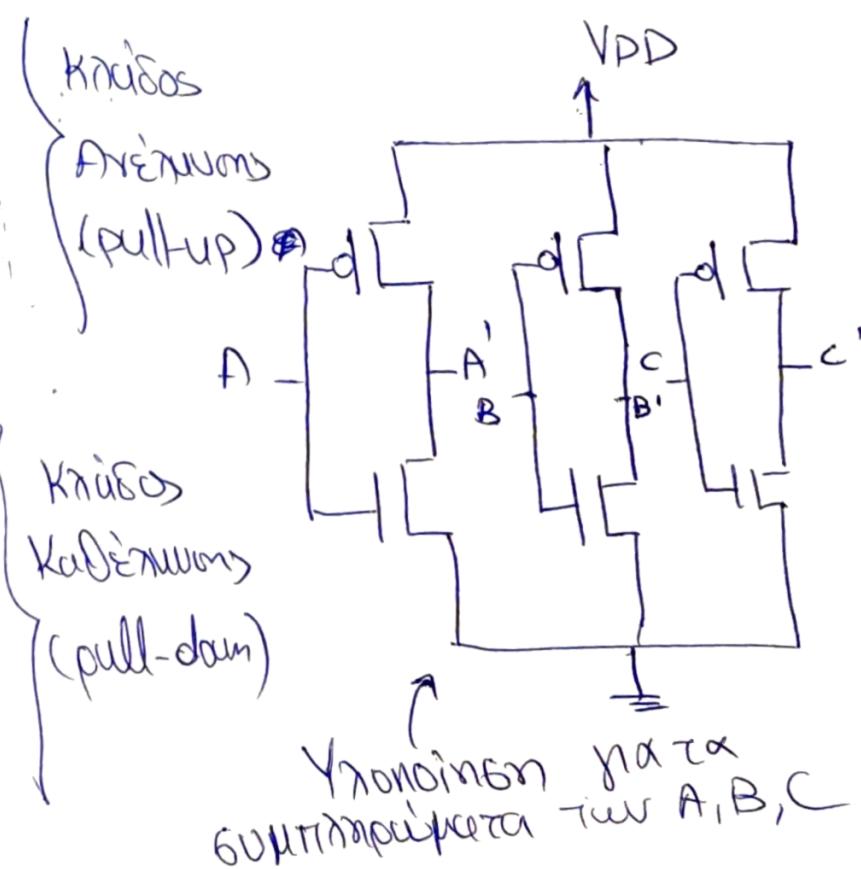
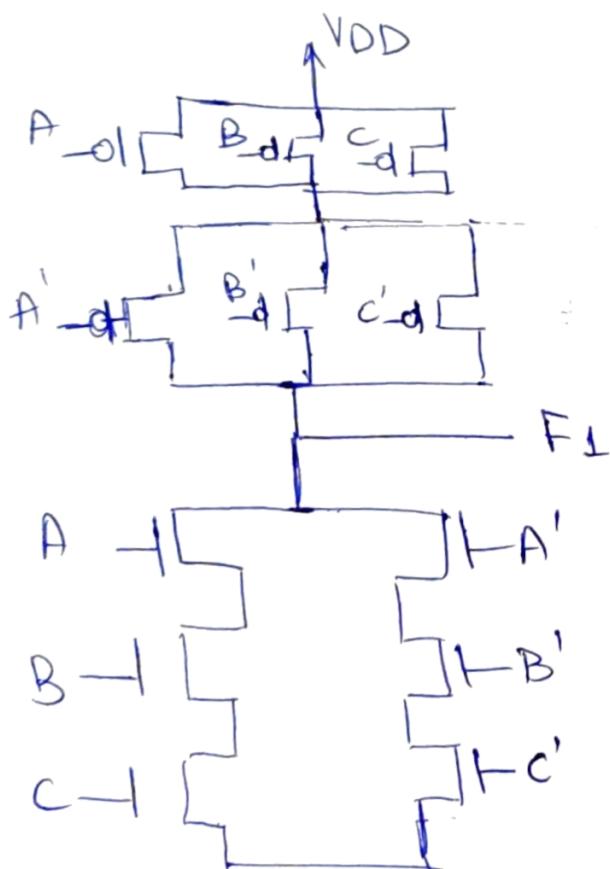
Αν έχειασουμε την $F_{KK} = f_1'$ έχουμε $N=7$ και $M=4$

Συναδή Ως έχουμε ανολικά $2N+gM = 2 \cdot 7 + 2 \cdot 4 = 22$

τραυγίσιορ. Ενώ, αν υιονοίσουμε την ~~$F_{KK} = (A'B'C'D')$~~

$F_{KK} = (A' + B' + C')(A + B + C + D)$ Ως έχουμε $N=7$ και $M=3$

και Ι ανεβριθεία στην έξοδο, δηλ. σύνολο ματραγίσιων. Αριθμός πολύφερει κάποια υπονόμων περισσότερο.

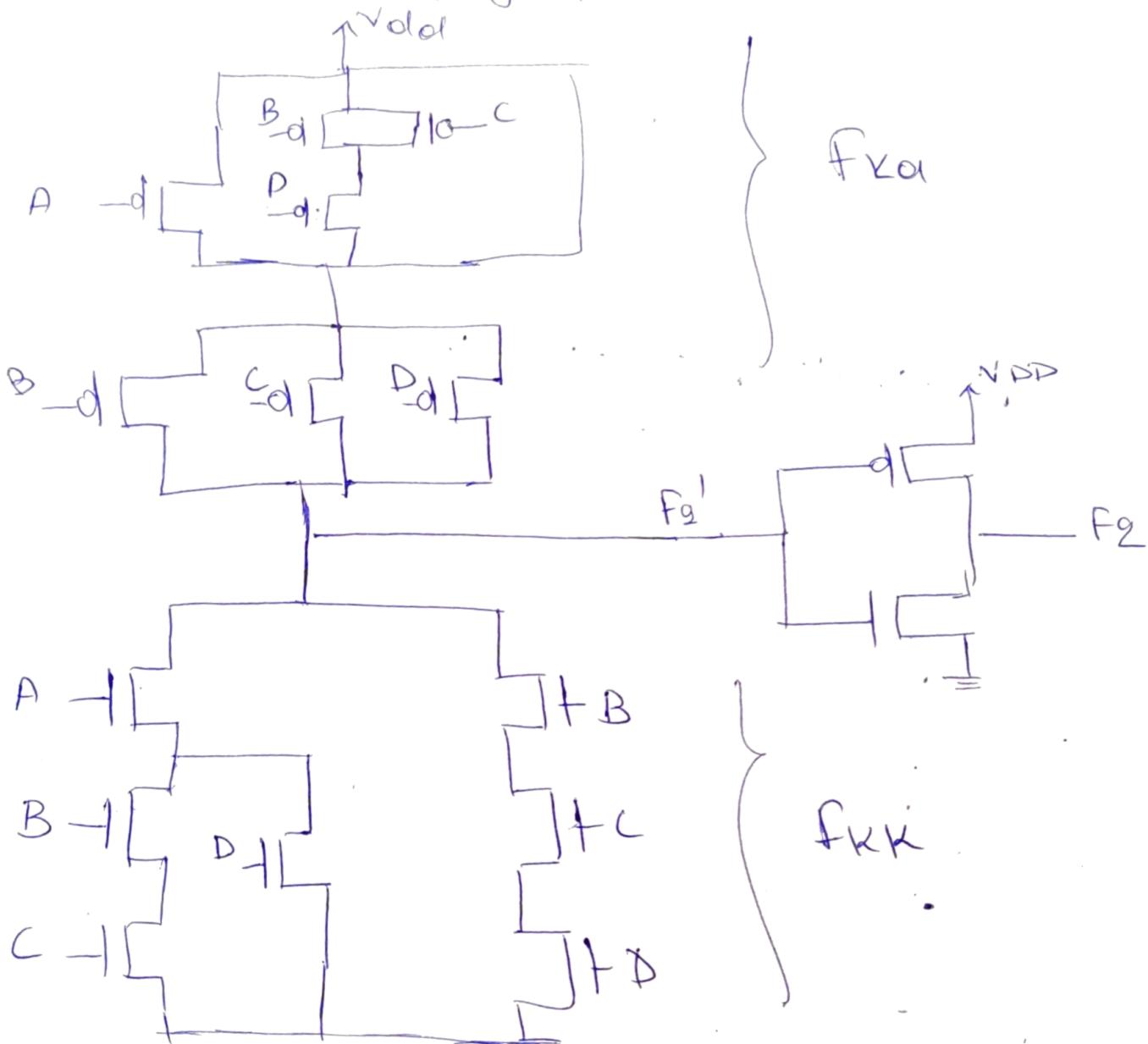


(2)

$$F_2 = A(BC + D) + BCD$$

Σημείος δεν υπάρχουν τονούμενες μεταβολής, δυκιφέρει και συλλογισμούμε την $F_{KK} = F_2$ και να θέσουμε αντιεροφέα στην εξόδο. Ανταντί: $N = T$, $M = O + \text{Inverters}$:

$$\therefore 14 + 2 = 16 \text{ τροχιστροφές.}$$



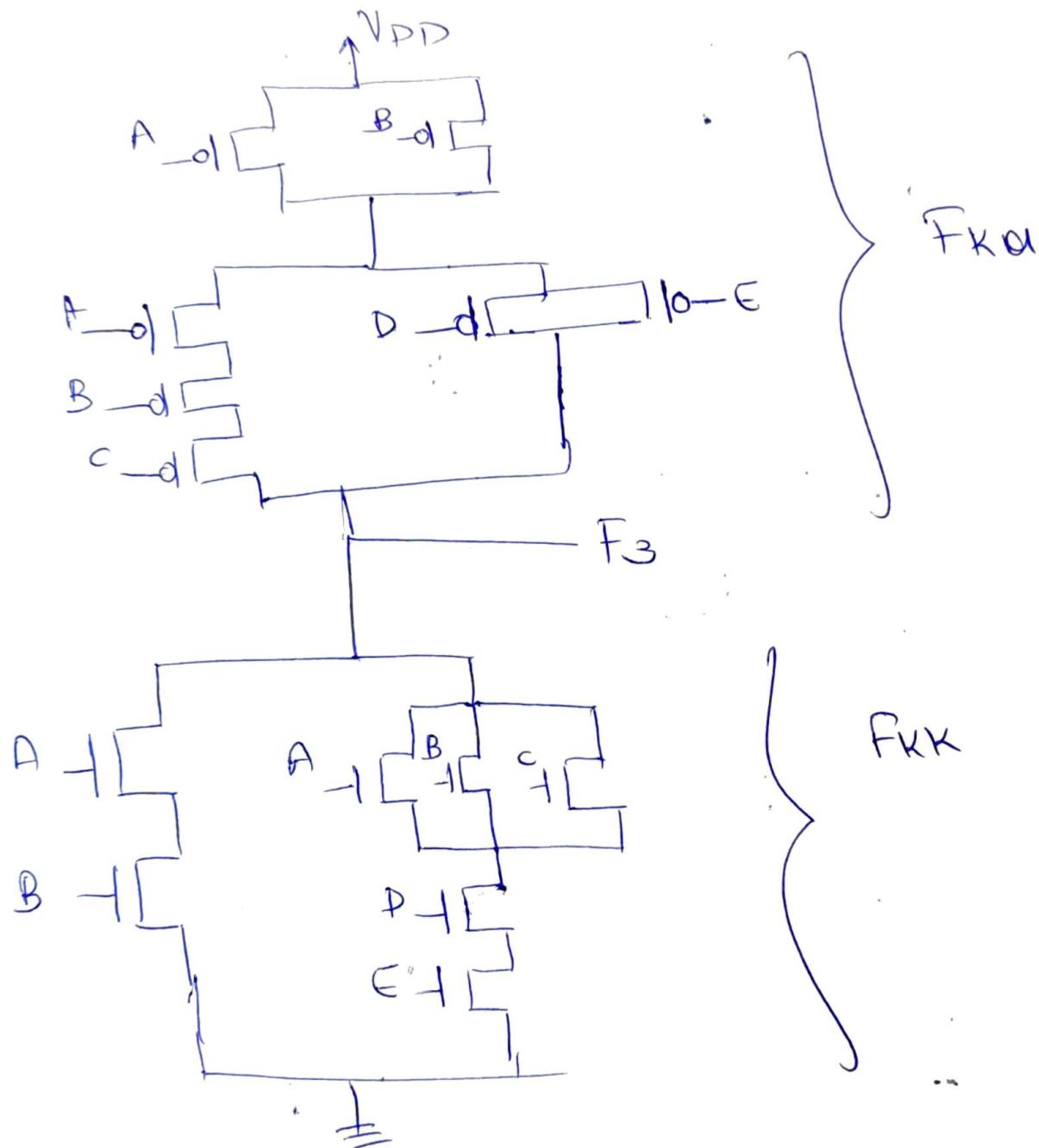
(3)

$$F_3 = [AB + (A+B+C)DE]^*$$

Αφοι δεν έχουμε τον ούπερες μεταβολής στην F_3' :

$$F_{KK} = F_3' \text{, αποτ.}$$

$$N=9, M=0 \Rightarrow 2N+gM = 14 \text{ Τριαγιόρας.}$$



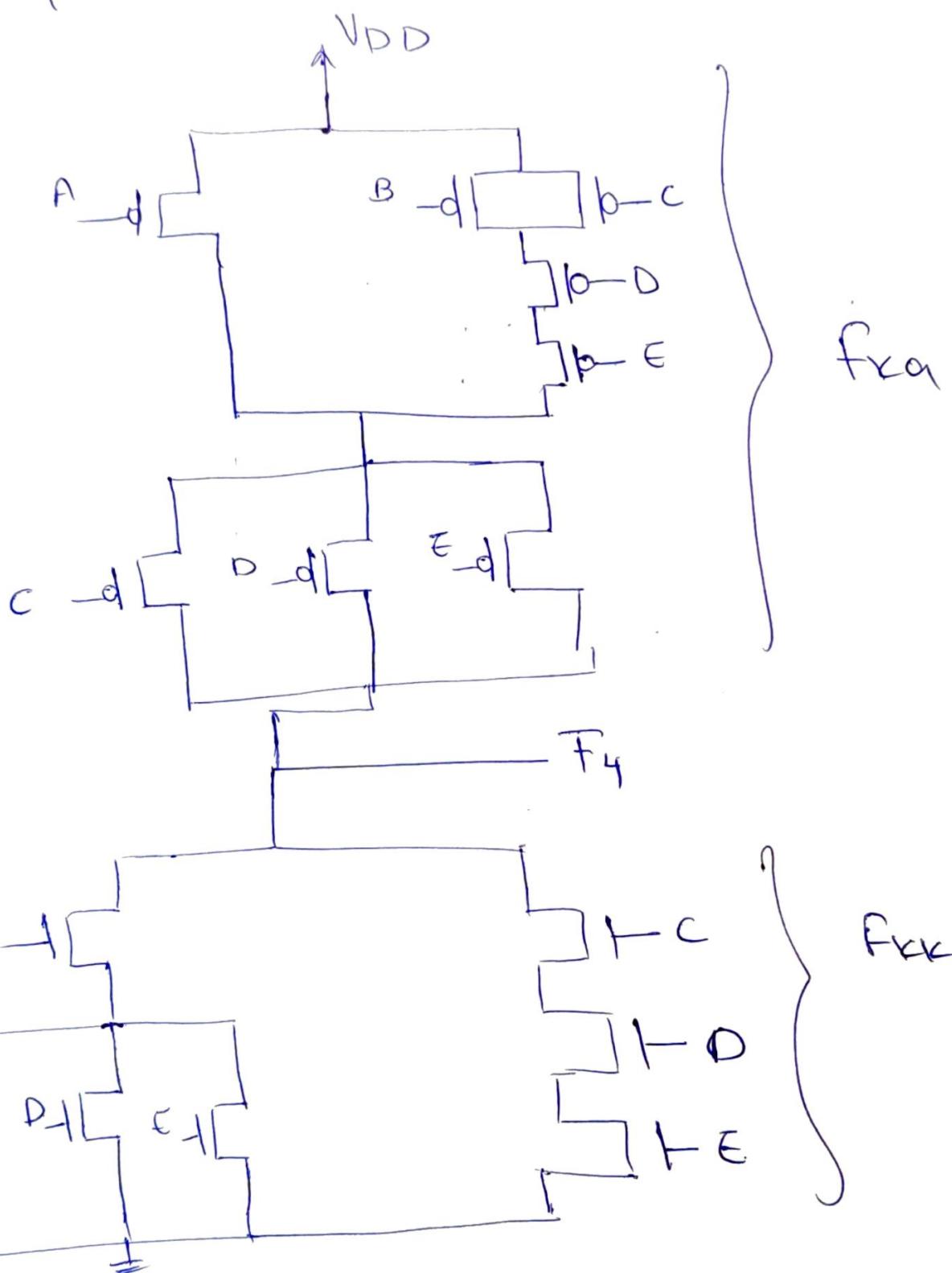
④

$$F_4 = [A(BC + D + E) + CDE]'$$

Δεν έχουμε τα όλα τα μέταβολητές σε ηλεκτρούμε

$$F_{KK} = F_4 \text{. Από } N = 8, M = 0 \Rightarrow 2N + 2M = 16$$

Τριγωνικός :



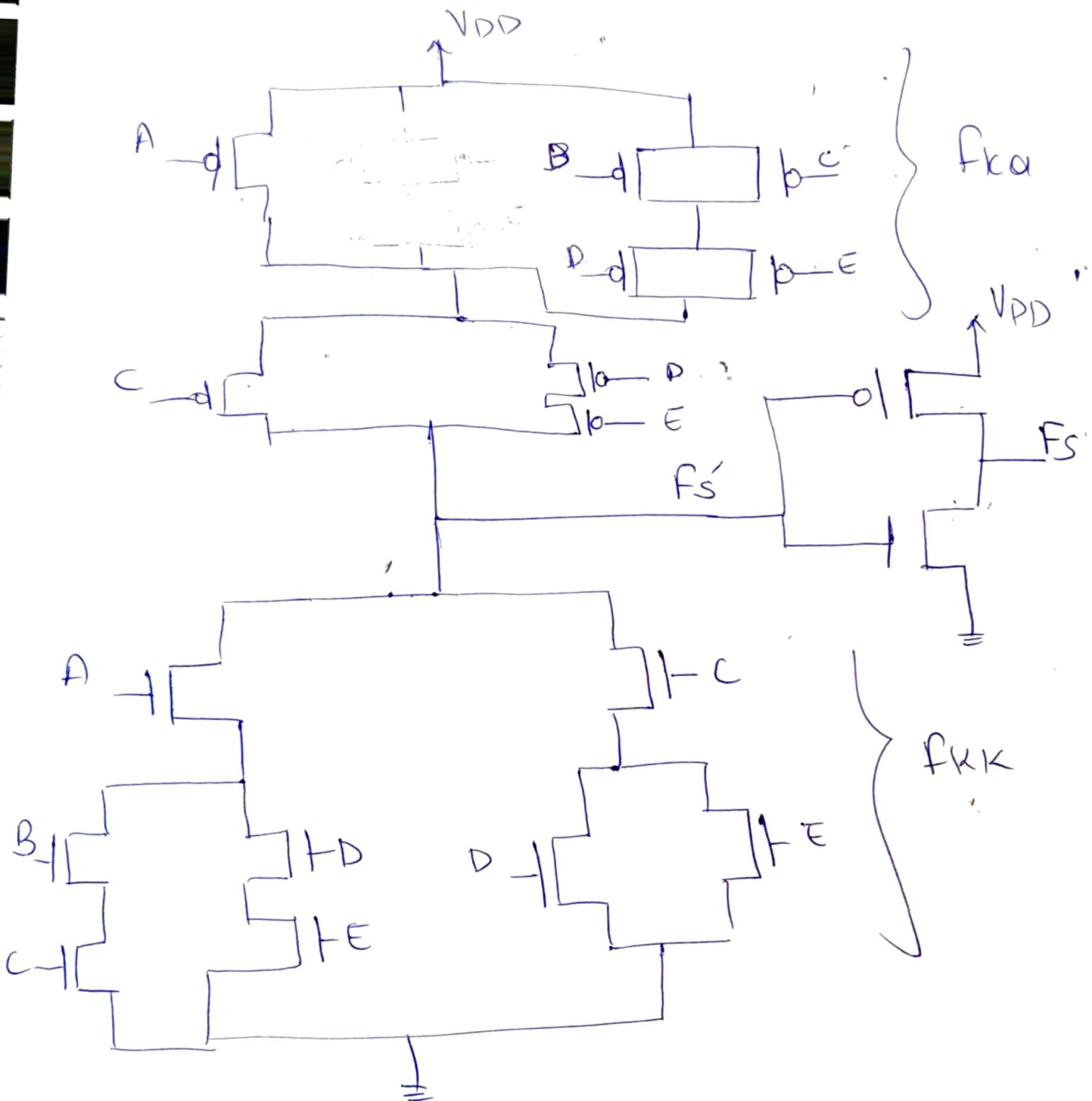
$$f_5 = A(BC + DE) + C(D+E)$$

(S)

ΔΙΕΥ ΕΧΟΥΜΕ ΖΟΡΟΙΜΕΣ ΜΕΤΑΒΛΗΤΕΣ Άπω, $N=8, M=0$

$$\Rightarrow 2N + 2M^+ = 16 + 2 = 18 \text{ τριάδες μεταβλήτων}$$

MONOINOM ΤΗΣ $f_{KK} = f_2$



$$F_6 = [\bar{A}'\bar{B}'\bar{C}'\bar{D}' + (AB+CD)E]'$$

⑥

Αν επιλέγουμε $F_{KK} = F_6'$, οι εκθέτες $N = 9$ και $M = 4$

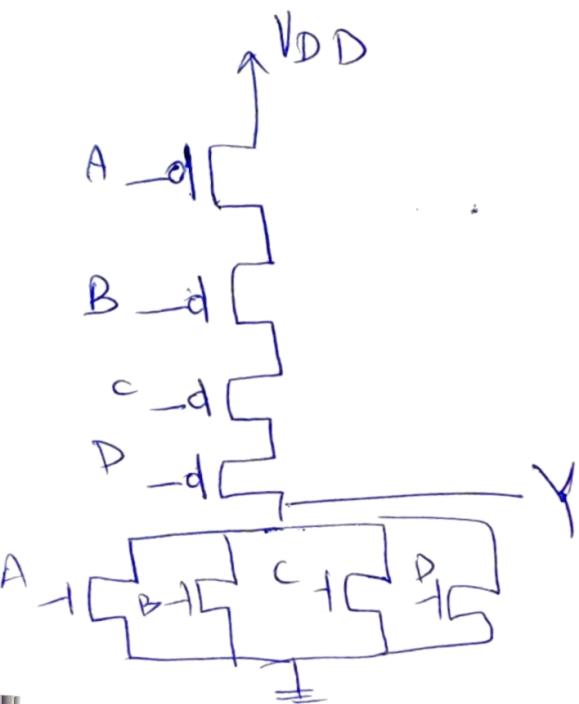
όπως $2N+2M = 2 \cdot 9 + 2 \cdot 4 = 26$ επανδρώσεις. Αν έχουμε $Y = A'B'C'D' = (A+B+C+D)'$ ανά De Morgan

$$\text{η } F_6 = [(A+B+C+D)' + (AB+CD)E]' \Rightarrow$$

$F_6 = [Y + (AB+CD)E]'$, δηλαδή οι εκθέτες $N' = 6$ και $M' = 0$, οπού η γνωστικότητα είναι με $2N'+2M' = 2 \cdot 6 = 12$ τρανζίστορα όπου η Y υπολογίζεται με 8 τρανζίστορα ($2 \cdot 4 + 2 \cdot 0 = 8$). Αφού, ενσυνει:

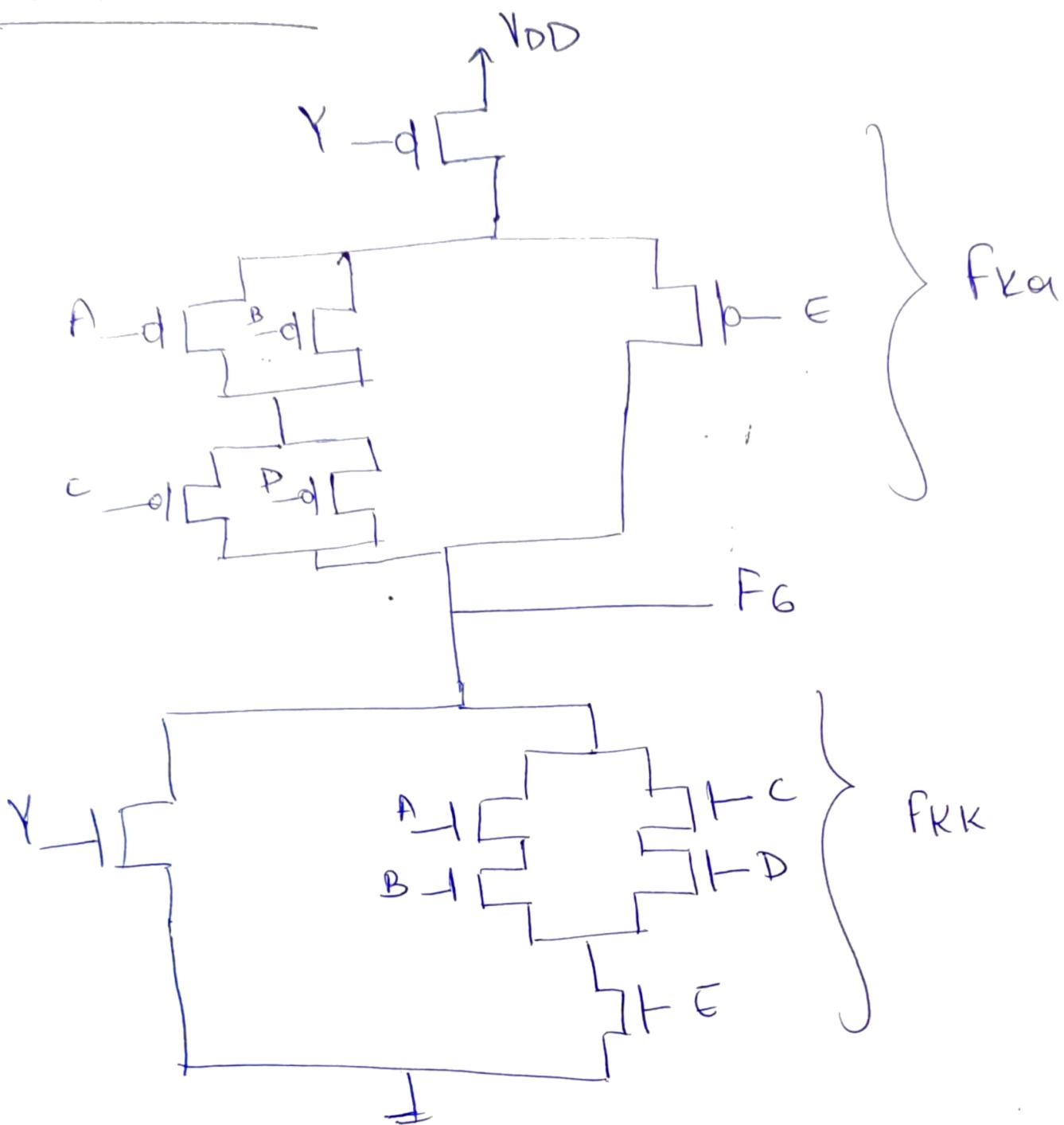
$2N' + 2 \cdot 4 = 12 + 8 = 20$ τρανζίστορα. Το ίδιο, εξεδιδούμε 2 νησο-μηχανήματα.

Πατούμε Y : $F_{KK}(Y) = Y = A+B+C+D$



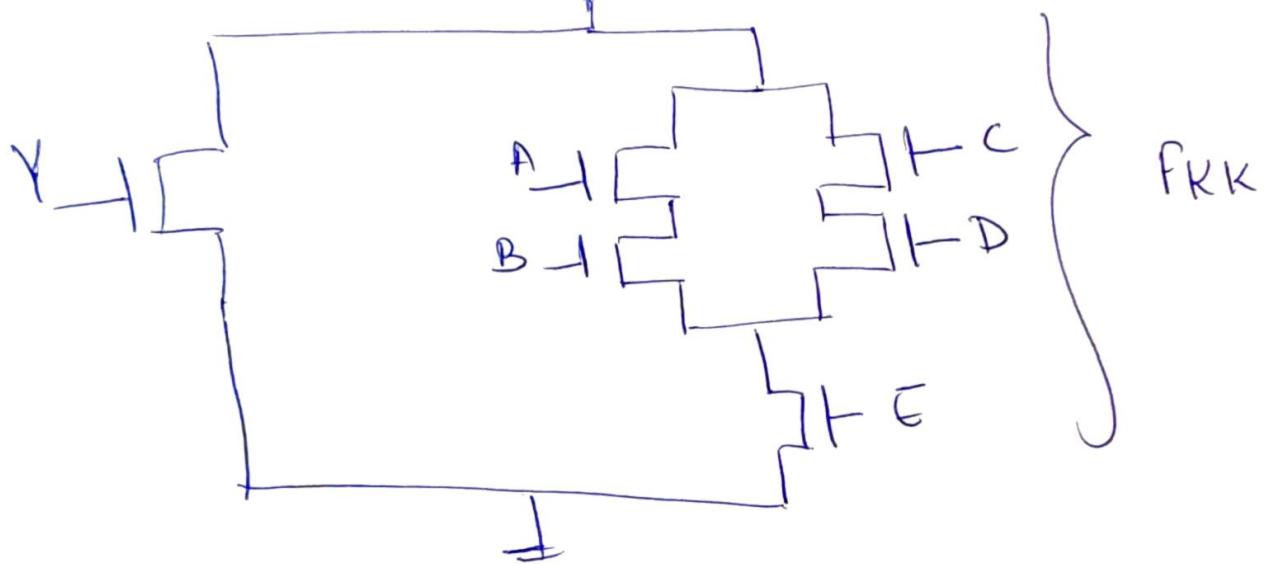
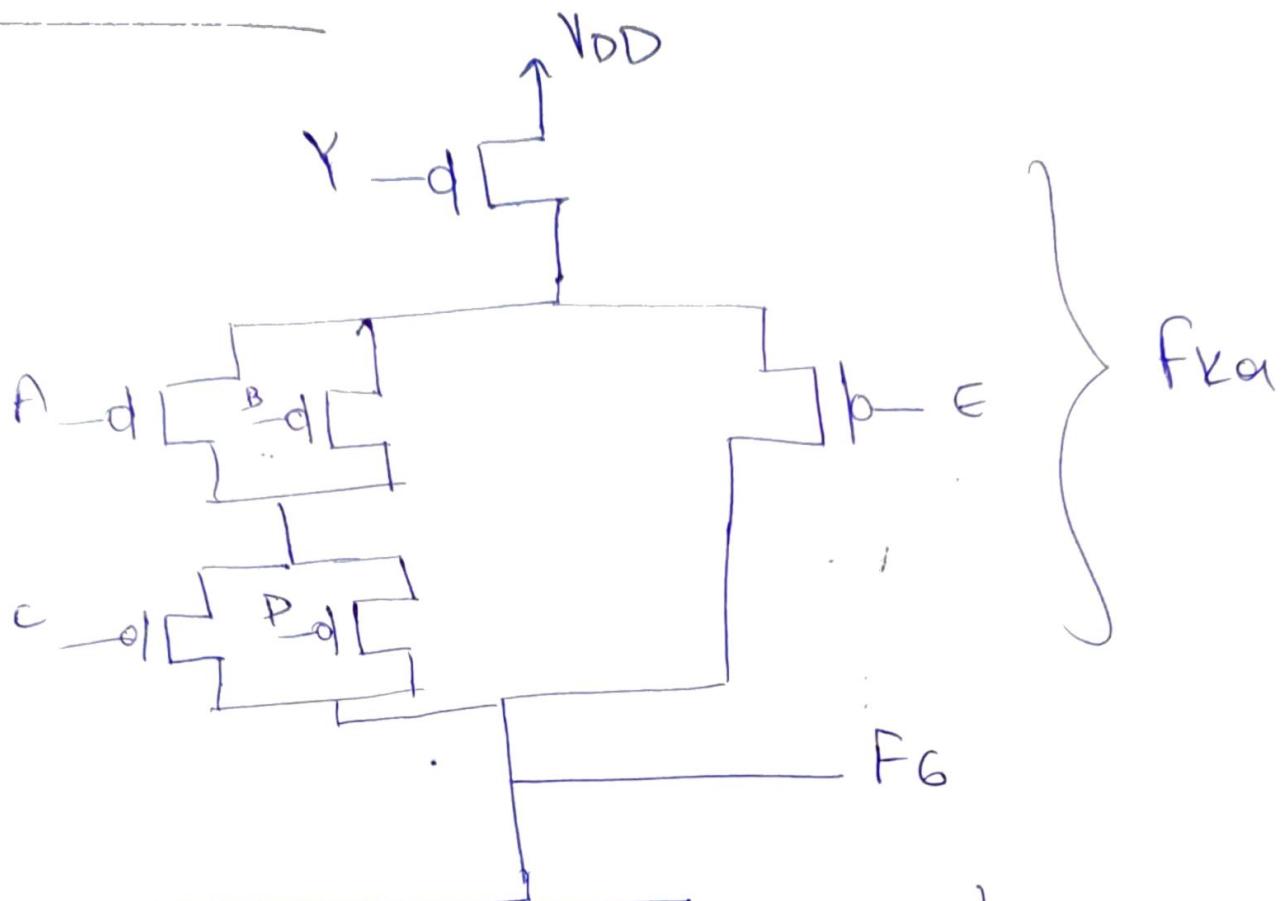
Rid my F6:

二



(b)

Fida my F6:

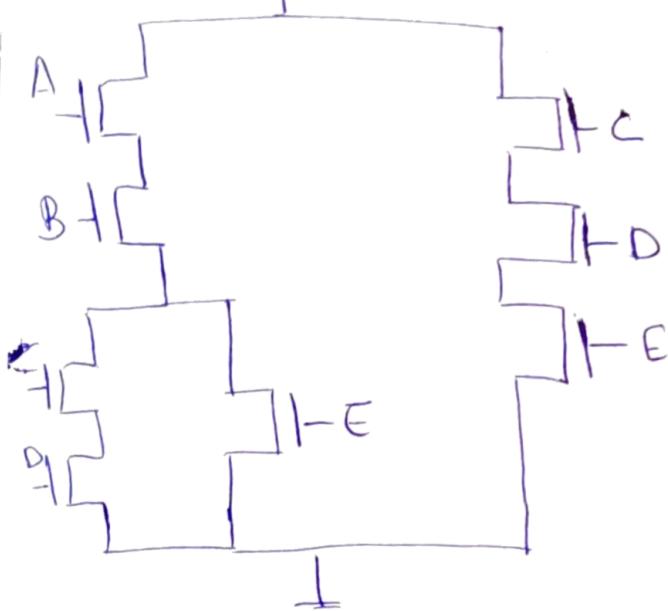


Θέμα 2

$$F_1 = [AB(CD+E)+CDE]'$$

Γράφος Καθέλιντς

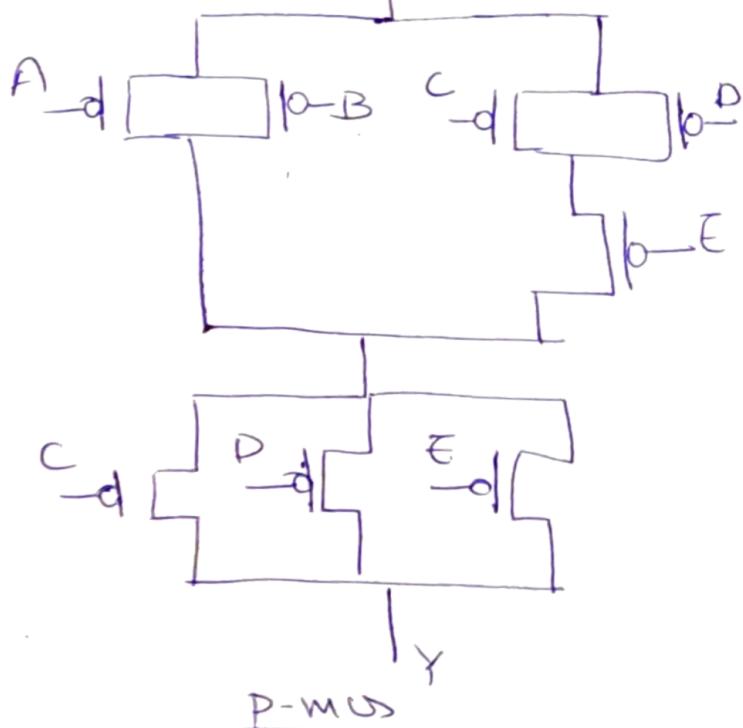
F_{KK}



n-mos

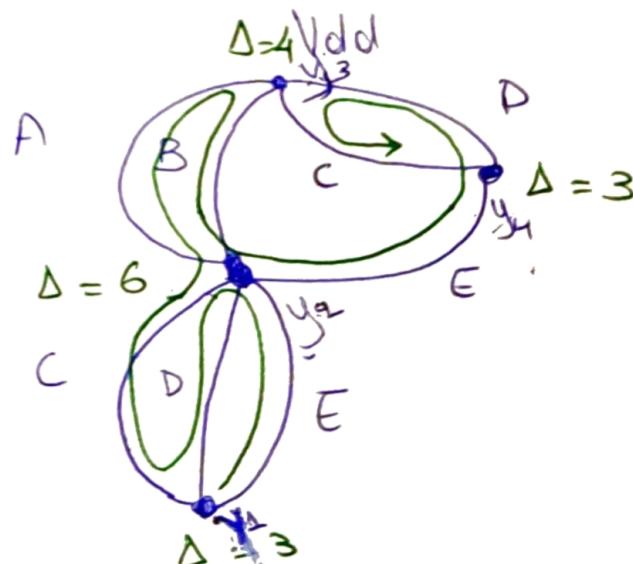
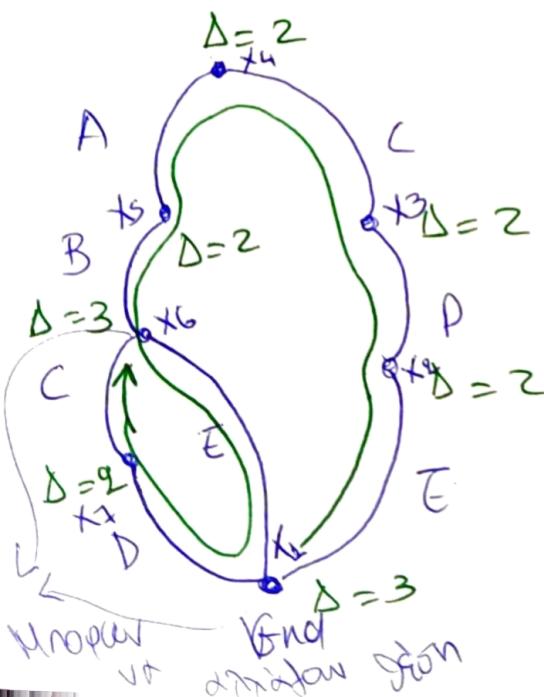
Γράφος Ανέλιντς

F_{KOI}



p-mos

Σχεδιάζουμε τους γράφους Fuller:



Με πρόσινο σχεδιό φαίνεται το μονοπάτι Euler που επιλέχθηκε. Η διαδρομή αυτή είναι:

$$E \rightarrow D \rightarrow C \rightarrow A \rightarrow B \rightarrow E \rightarrow D \rightarrow C$$

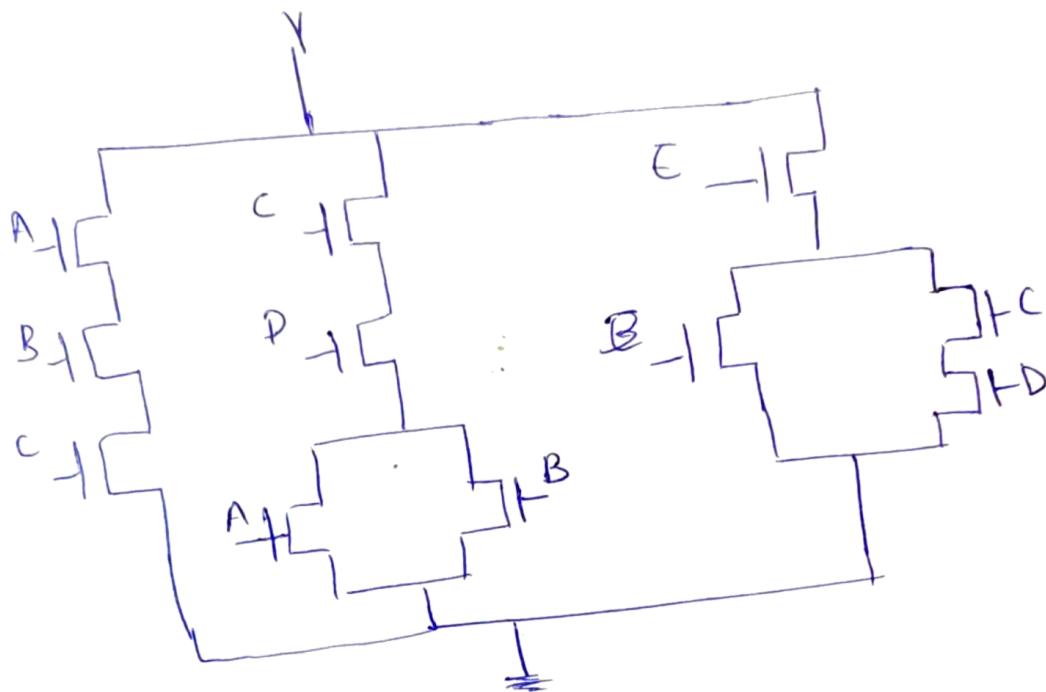
Στην ενέχεια φαίνεται η υπότοινη της επίρρεψης
στο σχεδιασμό περιβάλλον του micrawind.

(P)

$$F_2 = [ABC + (A+B)CD + (B+D)E]'$$

Γράφος Καθέλιμψ

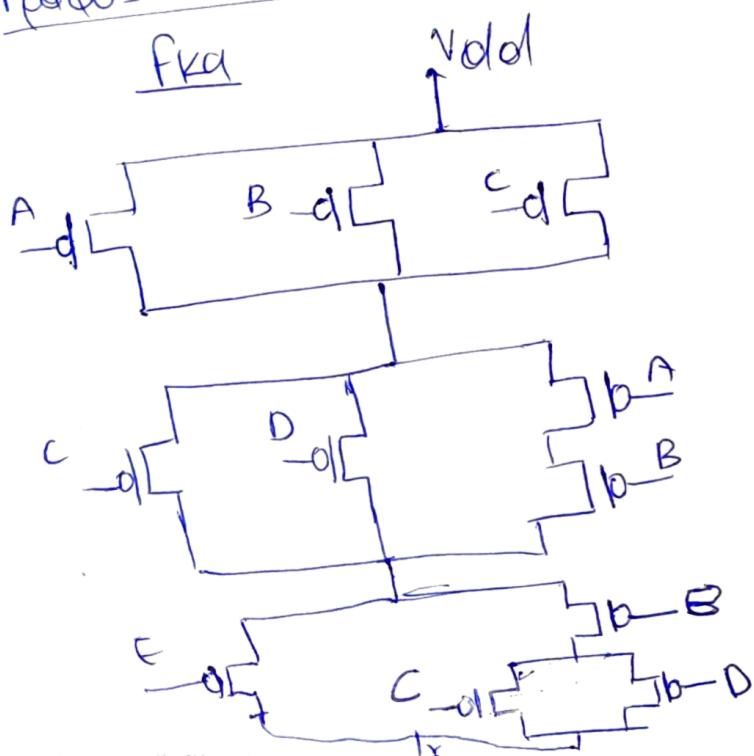
f KK



n-γράφος

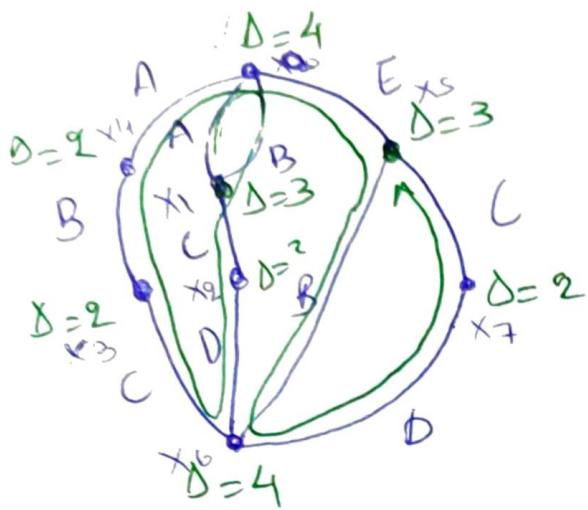
Γράφος Ανέχουντος

FKA

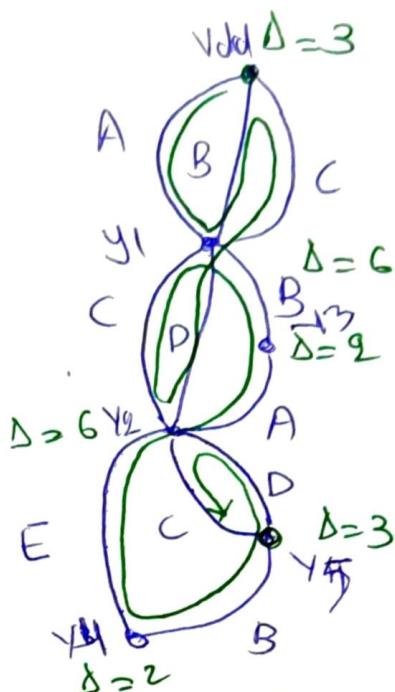


(11) Στοιχεία για τους γράφους Euler και διανομής

η-γράφος
-odd



p-γράφος



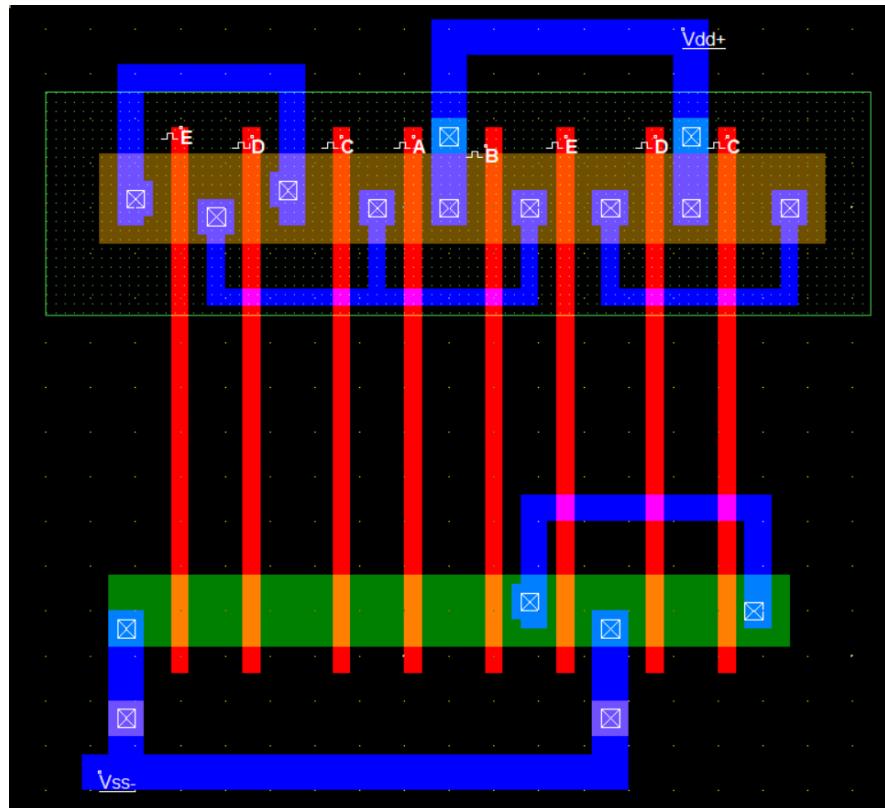
Με πρόσκο χρήση φύλων το πονορέα Euler του επιλέχτη. Η διαδρομή είναι:

$$A \rightarrow B \rightarrow C \rightarrow D \rightarrow C \rightarrow B \rightarrow A \rightarrow E \rightarrow B \rightarrow D \rightarrow C$$

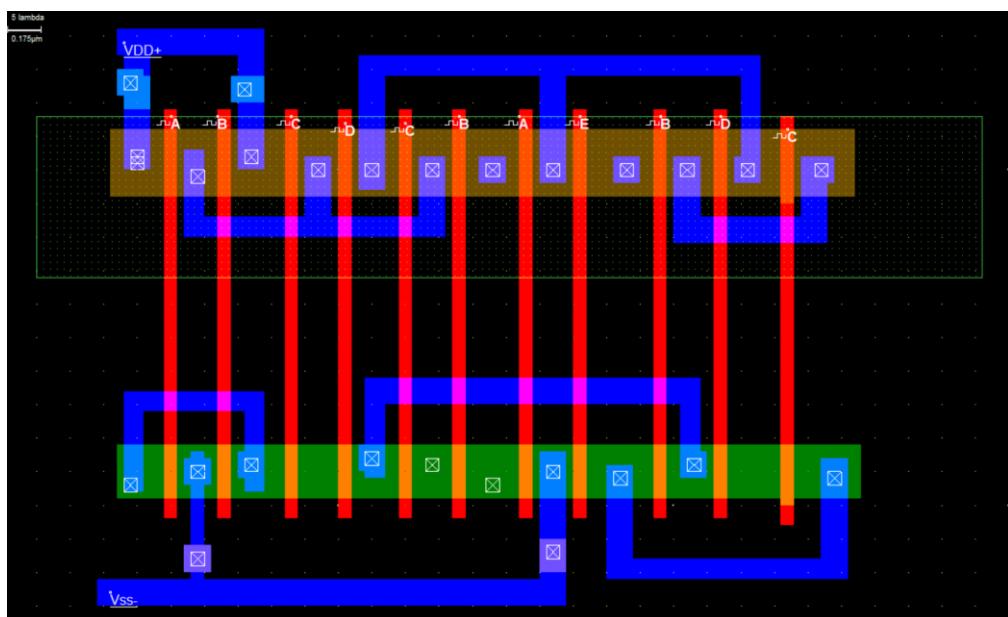
Στη συνέχεια δείχνουμε τη λειτουργία της συγκεκριμένης σε σχεδιασμό περιβάλλον του Microsoft.

Θέμα 2^ο

Layout της F1 = [AB(CD+E)+CDE]' μέσω του σχεδιαστικού προγράμματος Microwind:



Layout της F2 = [ABC+(A+B)CD+(B+CD)E]' μέσω του σχεδιαστικού προγράμματος Microwind:



Δεκα 3ο

(12)

Η Σοληνική μεταφορά του Θέτωματος σε κυκλοποίηση είναι η

$$Y = A \oplus B = [(AB)'(A+B)]' \text{ γνωστή ως τύπωμα}$$

και είδος της λεξίδων. Θέτωμα $X = (AB)' \Rightarrow N=2$,

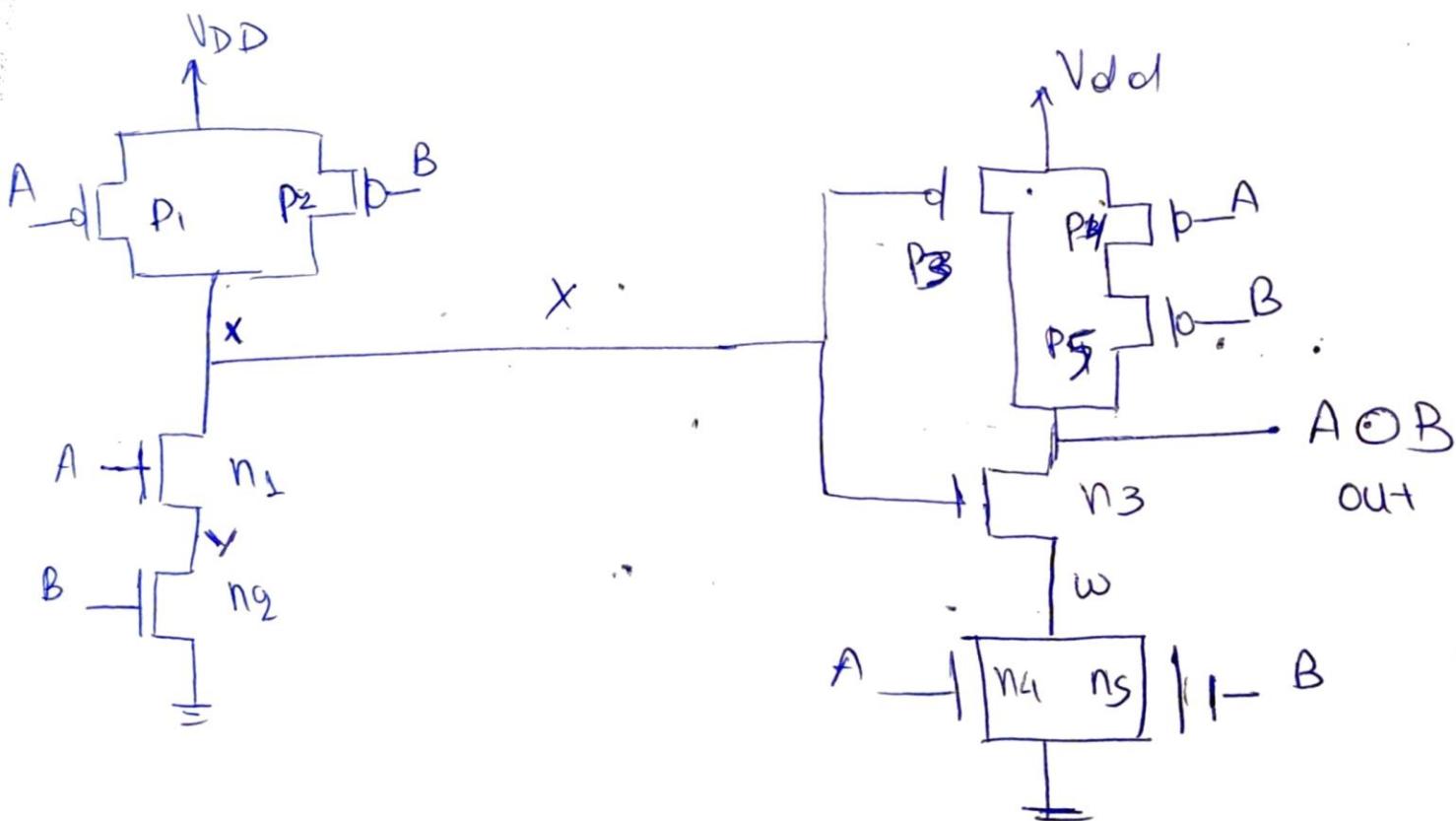
$$M=0 \Rightarrow 2N+2M=4 \text{ προηγ. για το } X.$$

Τι από το X :

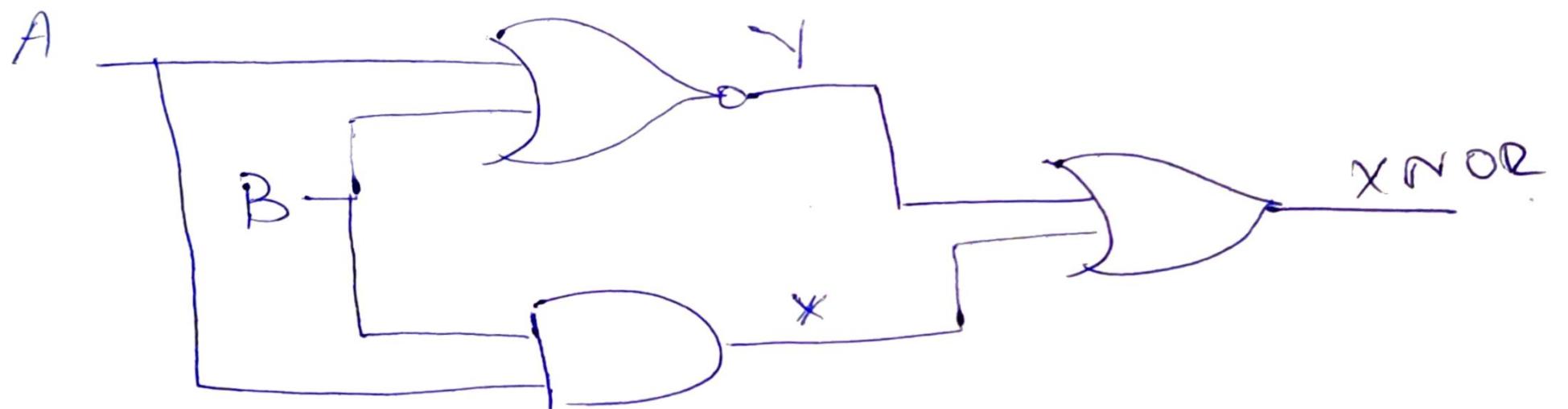
$$f_{KK} = X' = AB, f_{KA} = A+B$$

Για την $A \oplus B$:

$$f_{KK} = (AB)'(A+B) = X(A+B) \text{ και } f_{KA} = X(AB)$$



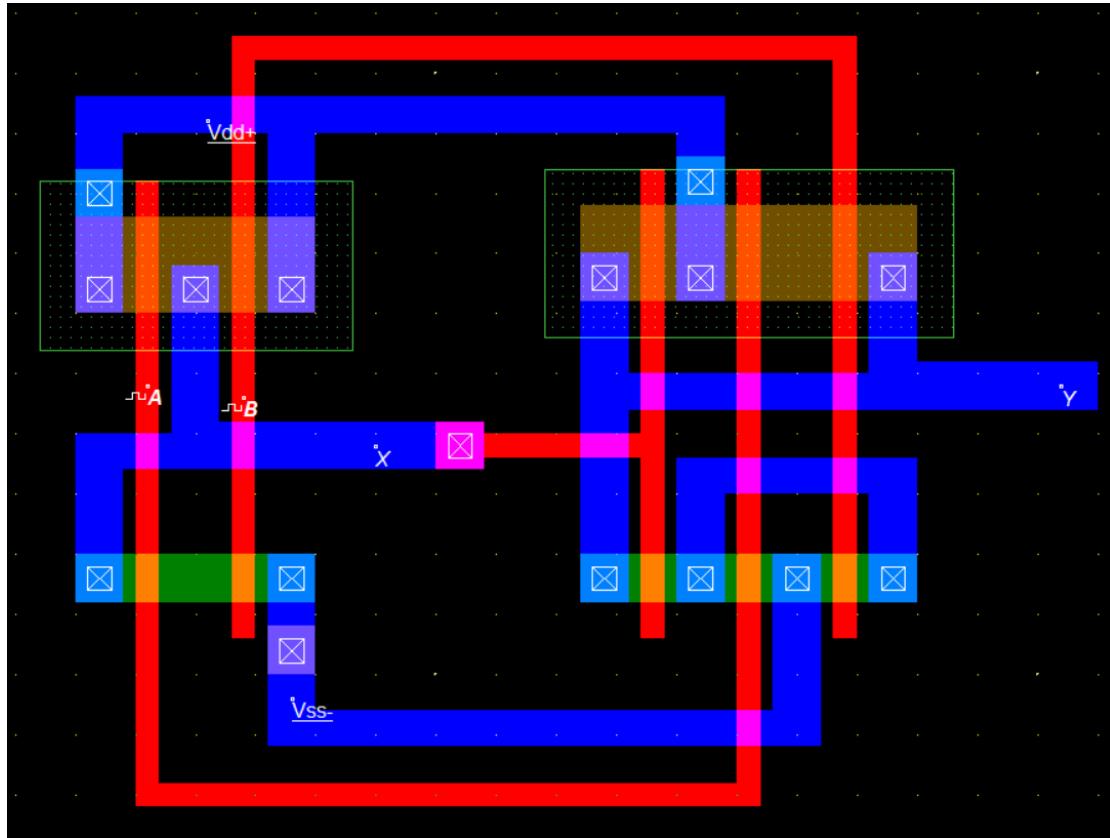
Me nūzε



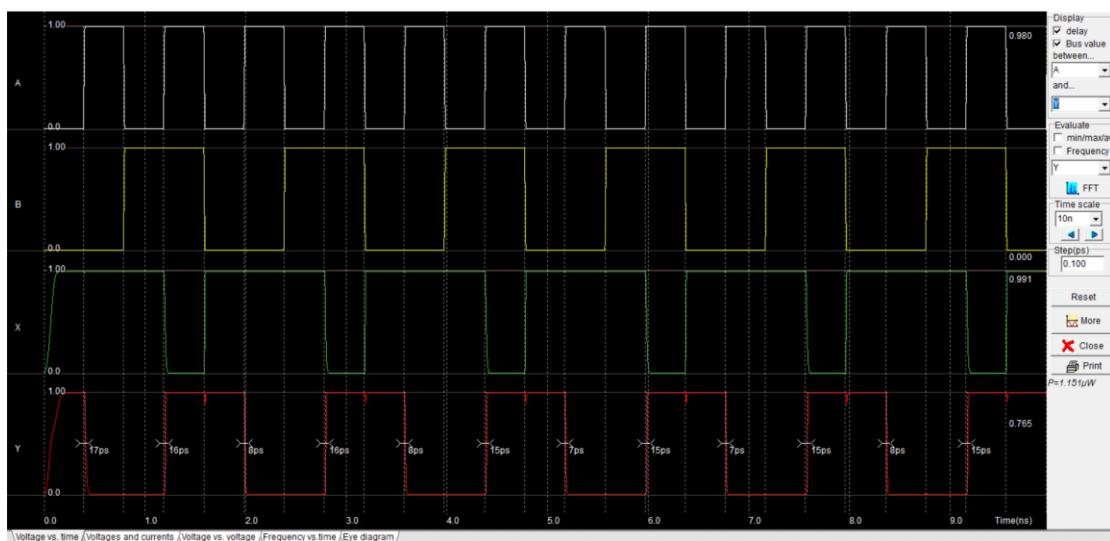
Η δομή περιγραφή της XNOR σε Verilog γινόταν να το
layout + παραπομπή παραγάγεται:

Θέμα 3^ο

Το layout της συνάρτησης A(xnor)B όπως αυτό σχεδιάστηκε χωρίς την χρήση της Verilog υλοποιημένο στο σχεδιαστικό πρόγραμμα Microwind.



Η αντίστοιχη προσομοίωση:



Η δομική περιγραφή της στη γλώσσα Verilog σε επίπεδο τρανζίστορ:

```

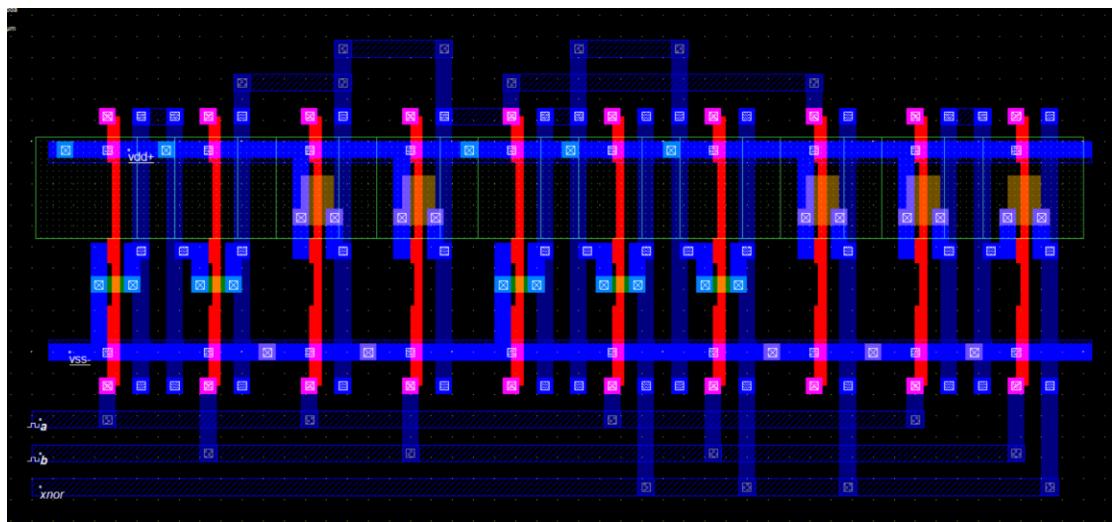
module XNOR(xnor,a,b);
    input a,b;
    output xnor;

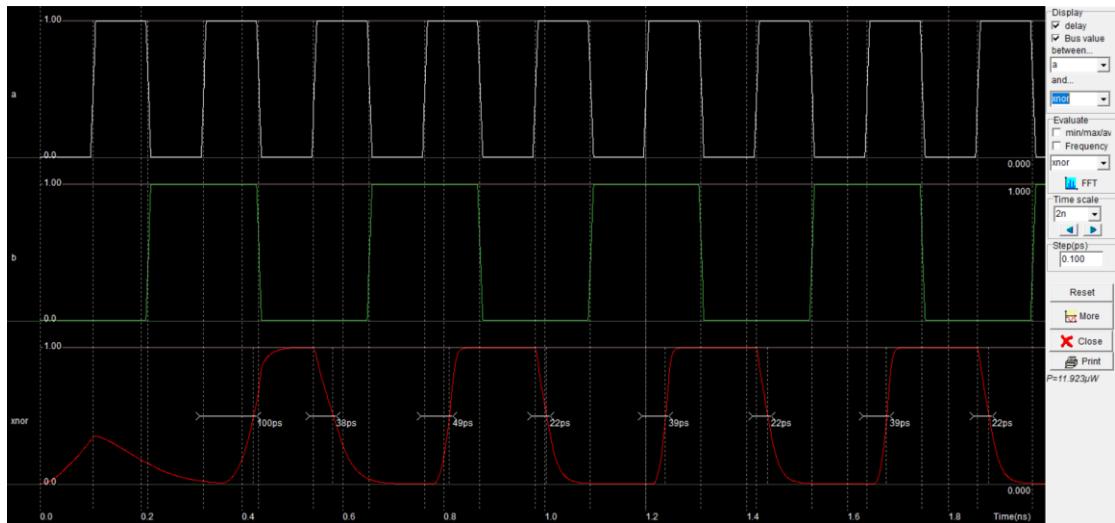
    wire x,y,w,z;

    nmos n1(y,Vss,b);
    nmos n2(x,y,a);
    pmos p1(x,Vdd,a);
    pmos p2(x,Vdd,b);

    nmos n3(w,Vss,x);
    nmos n4(xnor,w,a);
    nmos n5(xnor,w,b);
    pmos p3(xnor,Vdd,x);
    pmos p4(z,Vdd,a);
    pmos p5(xnor,z,b);
endmodule

```





Η δομική περιγραφή της στη γλώσσα Verilog σε επίπεδο πυλών:

```
module xnor_2gates(xnor_2,a,b);
    input a,b;
    output xnor_2gates;

    wire x,y;

    and(x,a,b);
    nor(y,a,b);

    or(xnor_2gates,x,y);
endmodule
```

β) Η υλοποίηση της XNOR 3 εισόδων A,B,C θα γίνει με τη χρήση της γλώσσας Verilog σε επίπεδο πυλών:

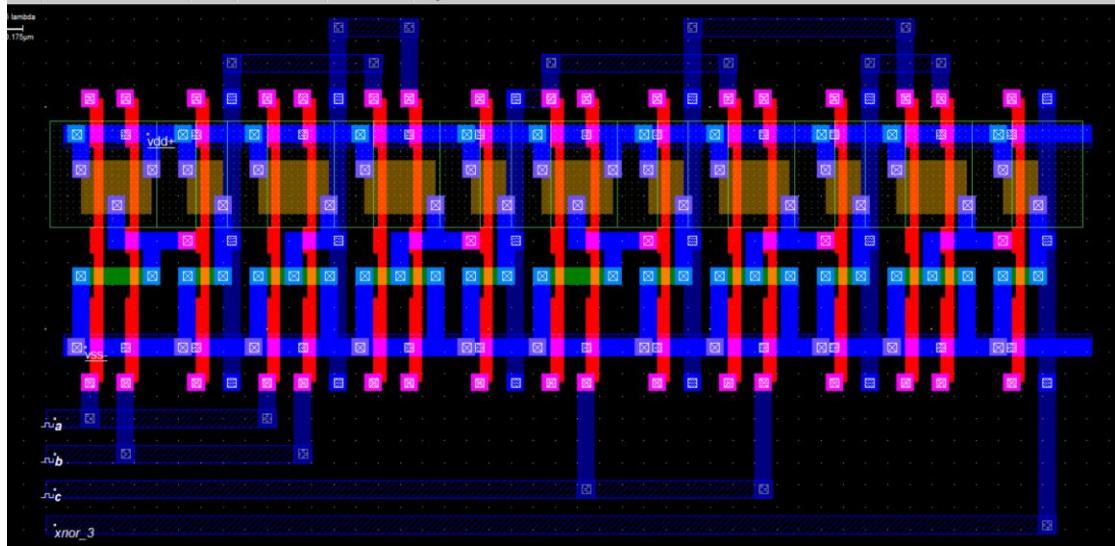
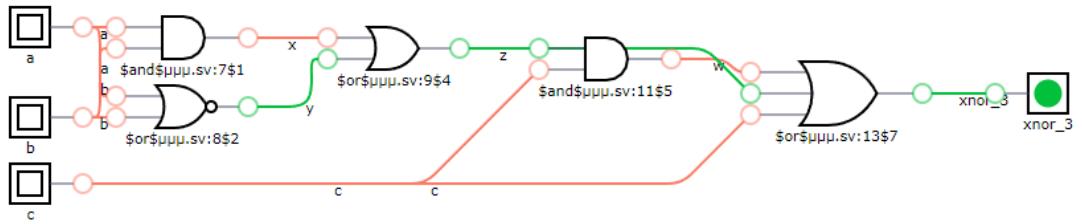
```
module xnor_3(xnor_3,a,b,c);
    input a,b,c;
    output xnor_3;

    wire x,y,z,w,t;

    and(x,a,b);
    nor(y,a,b);
    or(z,x,y);

    and(w,z,c);
    or(t,z,c);
    or(xnor_3,w,t);

endmodule
```



Και η αντίστοιχη προσομοίωση:



Θέμα 4ο

(14)

a) Απουλωδικό ποντίς σε S_3 (100δό, 8Έβδο)

b) Αποτέλεσμα της σε S_1 (1 ΕΙ6, 3 σύμπατα η., 8Έβ.)

a) Δικτυώσιμε τα πάνω αιγαίνεια του απουλωδικού ποντίκη.
Επιλέγουμε ειδόσους S_2, S_1, S_0 και εξόδους
 $m_7, m_6, m_5, m_4, m_3, m_2, m_1, m_0$.

S_2	S_1	S_0	m_7	m_6	m_5	m_4	m_3	m_2	m_1	m_0
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

Προκένευση, τα $m_7, m_6, m_5, m_4, m_3, m_2, m_1, m_0$ αναπτύχθουν σε λογιστικούς. Άρα, γράψουμε:

$$m_0 = \sum(0) = S_2' S_1' S_0' \xrightarrow{\text{De Morgan}} m_0 = (S_0 + S_1 + S_2)'.$$

$$m_1 = \sum(1) = S_2' S_1' S_0 \Rightarrow m_1 = (S_2 + S_1 + S_0)'$$

$$m_2 = \sum_2 = S_2' S_1 S_0' \Rightarrow m_2 = (S_2 + S_1 + S_0)'$$

$$m_3 = \Sigma(3) = S_2' S_1 S_0 \Rightarrow m_3 = (S_2 + S_1 + S_0')'$$

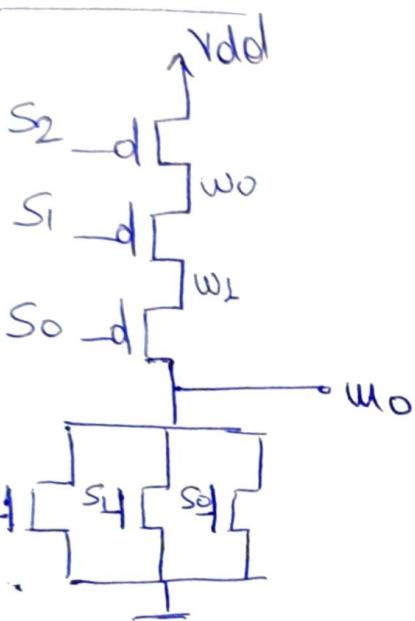
$$m_4 = \Sigma(4) = S_2 S_1' S_0 \Rightarrow m_4 = (S_2' + S_1 + S_0)$$

$$m_5 = \Sigma(5) = S_2 S_1' S_0 \Rightarrow m_5 = (S_2' + S_1 + S_0')$$

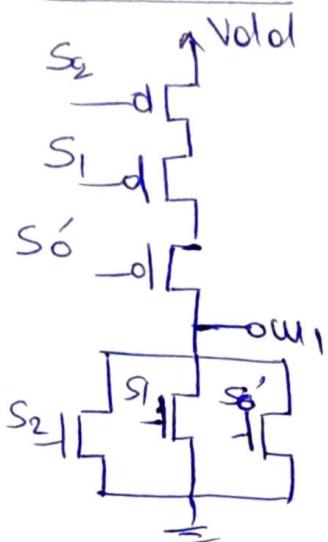
$$m_6 = \Sigma(6) = S_2 S_1 S_0' \Rightarrow m_6 = (S_2' + S_1' + S_0)$$

$$m_7 = \Sigma(7) = S_2 S_1 S_0 \Rightarrow m_7 = (S_2' + S_1' + S_0')$$

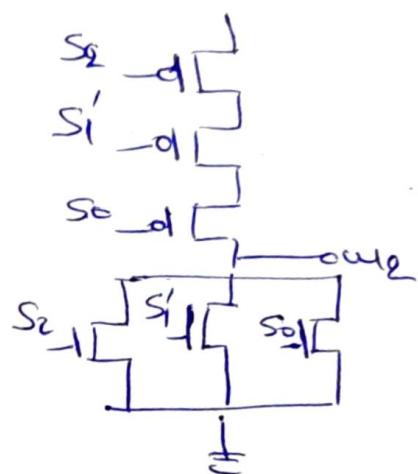
$\Gamma(a \rightarrow m_0 m_0)$



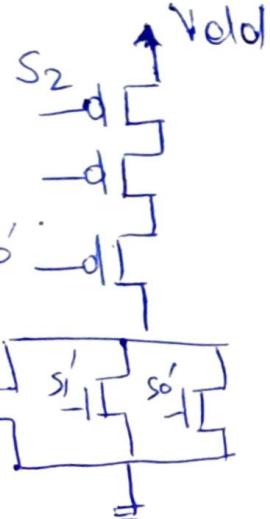
$\Gamma(a \rightarrow m_1 m_1)$



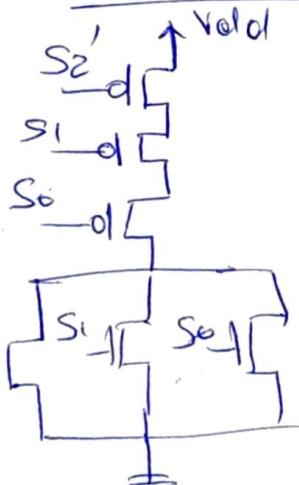
$\Gamma(a \rightarrow m_2 m_2)$



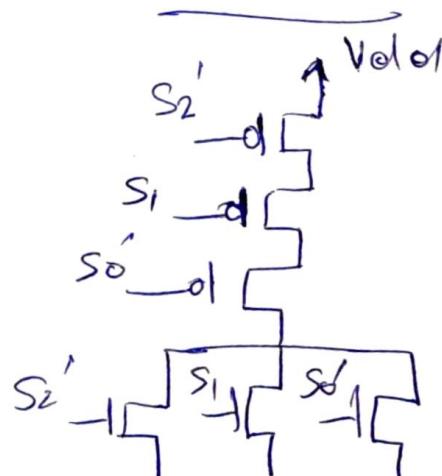
$\Gamma(a \rightarrow m_3 m_3)$



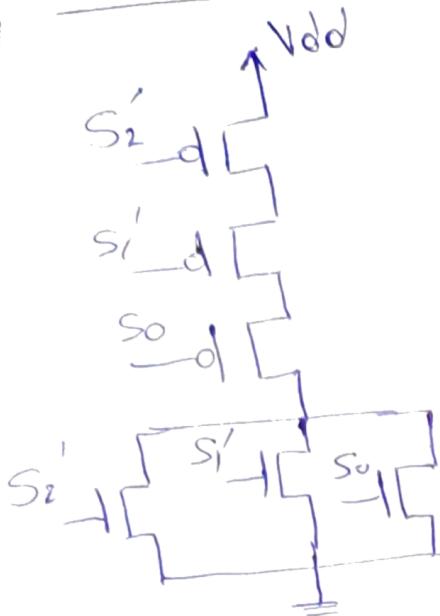
$\Gamma(a \rightarrow m_4 m_4)$



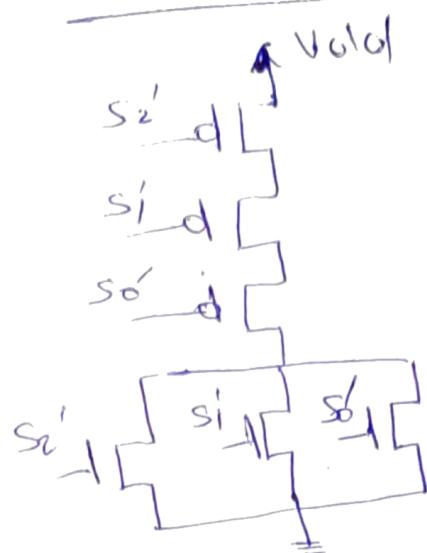
$\Gamma(a \rightarrow m_5 m_5)$



Fiction

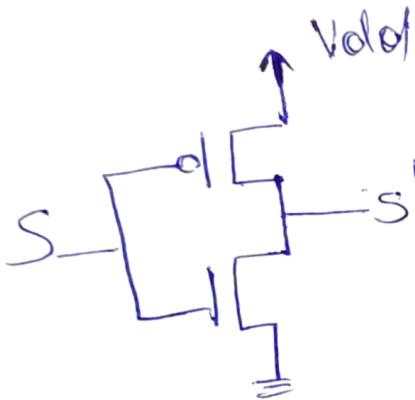


Find the mistake



16

Πώς χρειαστικό το βακτηλία ή χρυσό μετάλλιο;



8) Ανοργάνωτης ή οε 8

6) Αποτίθεταις 1 σε 8
Τόσον εύκολης είναι η εύκολης, όταν έχουμε $\log_2 8 = 3$ σημαντικές

So So were numerous m₁, m₂, m₃, m₄, m₅, m₆, m₇, m₈.

~~Σε παραπάνω σημείο~~ Οι διδακτούχες των πανεπιστημίων αποτελούν

Επιδρούσεις των μέτρων											
E	S ₂	S ₁	S ₀	m ₅	m ₆	m ₅	m ₄	m ₃	m ₂	m ₁	m ₀
0	X	X	X	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	0	0	1
1	0	0	1	0	0	0	0	0	0	1	0
1	0	1	0	0	0	0	0	0	1	0	0

E	S_2	S_1	S_0	m_7	m_6	m_5	m_4	m_3	m_2	m_1	m_0
1	0	1	1	0	0	0	0	1	0	0	0
1	1	0	0	0	0	0	1	0	0	0	0
1	1	0	1	0	0	1	0	0	0	0	0
1	1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	1	0	1	0	0	0	0	0

(17)

Βρέπουμε την αντανακτική, ελαχιστόπων - έξι δων

- $m_0 = \Sigma(8) = E S_2' S_1' S_0' \xrightarrow{\text{De Morgan}} m_0 = (E' + S_2 + S_1 + S_0)'$
- $m_1 = \Sigma(9) = E S_2' S_1' S_0 \Rightarrow m_1 = (E' + S_2 + S_1 + S_0)'$
- $m_2 = \Sigma(10) = E S_2' S_1 S_0' \Rightarrow m_2 = (E' + S_2 + S_1' + S_0)'$
- $m_3 = \Sigma(11) = E S_2' S_1 S_0 \Rightarrow m_3 = (E' + S_2 + S_1' + S_0)'$
- $m_4 = \Sigma(12) = E S_2 S_1' S_0' \Rightarrow m_4 = (E' + S_2' + S_1 + S_0)'$
- $m_5 = \Sigma(13) = E S_2 S_1' S_0 \Rightarrow m_5 = (E + S_2' + S_1 + S_0)'$
- $m_6 = \Sigma(14) = E S_2 S_1 S_0' \Rightarrow m_6 = (E' + S_2' + S_1 + S_0)'$
- $m_7 = \Sigma(15) = E S_2 S_1 S_0 \Rightarrow m_7 = (E' + S_2' + S_1' + S_0)'$

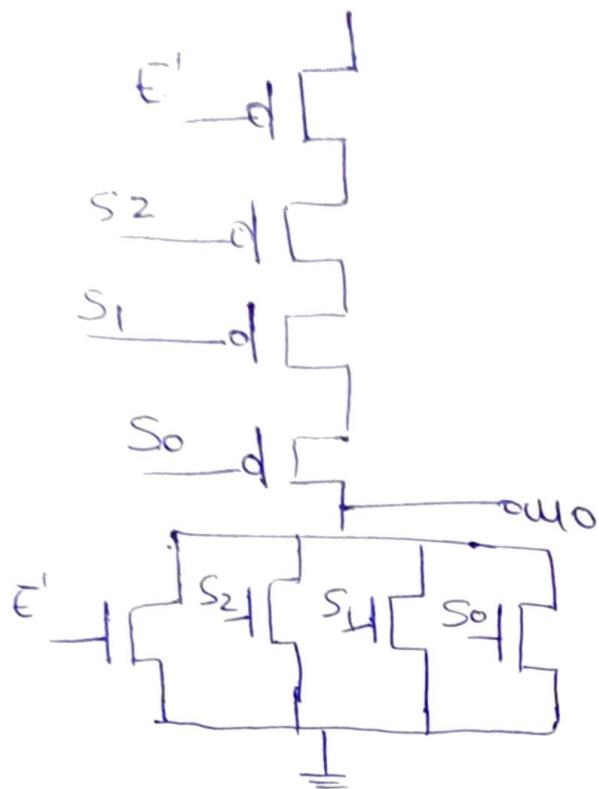
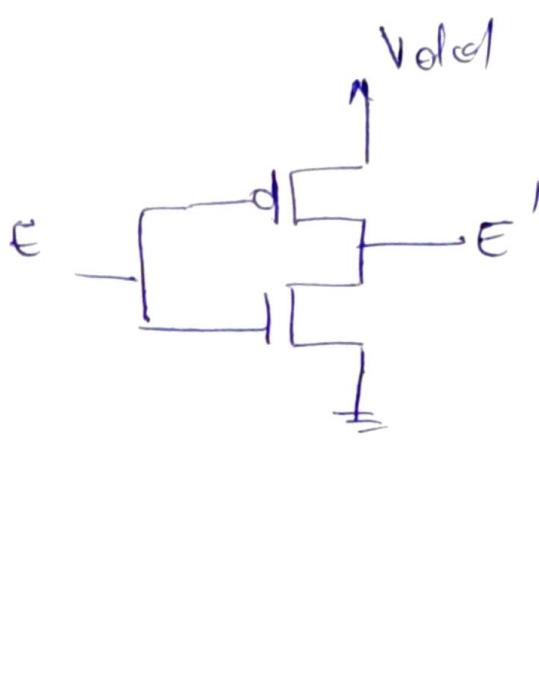
..

Fix Thy Mo:

(18)

όπου το συγκεκριμένο

τον Ε:



Όποιως γίνεται για τα $m_1, m_2, m_3, m_4, m_5, m_6$.

Αυτορεύοντας στην σύνθεση οι κώδικες σε Verilog
καλύπτουν κάποιες πιροσφριώδεις.

Θέμα 4º

A) Αποκωδικοποιητής 3 σε 8 σε γλώσσα Verilog

```
module dec3_8(m0,m1,m2,m3,m4,m5,m6,m7,S2,S1,S0);
    input S2,S1,S0;
    output (m0,m1,m2,m3,m4,m5,m6,m7);
    wire
w0,w1,w2,w3,w4,w5,w6,w7,w8,w9,w10,w11,w12,w13,w14,w15,nS2,nS1,nS0;

    //inverted control signals
    pmos p1(nS0,Vdd,S0);
    nmos n1(nS0,Vss,S0);
    pmos p2(nS1,Vdd,S1);
    nmos n2(nS1,Vss,S1);
    pmos p3(nS2,Vdd,S2);
    nmos n3(nS2,Vss,S2);

    //m0
    pmos p4(w0,Vdd,S0);
    pmos p5(w1,w0,S1);
    pmos p6(m0,w1,S2);
    nmos p4(m0,Vss,S0);
    nmos p5(m0,Vss,S1);
    nmos p6(m0,Vss,S2);

    //m1
    pmos p7(w2,Vdd,nS0);
    pmos p8(w3,w2,S1);
    pmos p9(m1,w3,S2);
    nmos p7(m1,Vss,nS0);
    nmos p8(m1,Vss,S1);
    nmos p9(m1,Vss,S2);

    //m2
    pmos p10(w4,Vdd,S0);
    pmos p11(w5,w4,nS1);
    pmos p12(m2,w5,S2);
    nmos p10(m2,Vss,S0);
    nmos p11(m2,Vss,nS1);
    nmos p12(m2,Vss,S2);

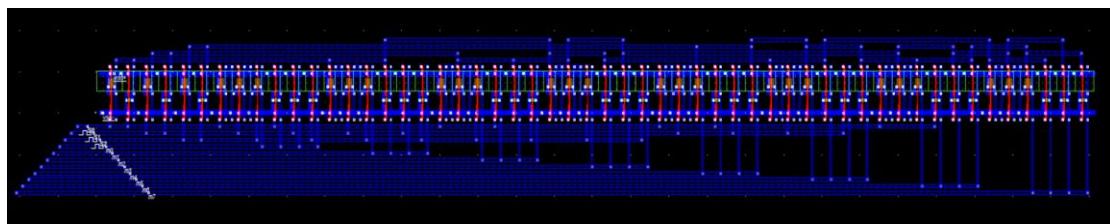
    //m3
    pmos p13(w6,Vdd,nS0);
    pmos p14(w7,w6,nS1);
    pmos p15(m3,w7,S2);
    nmos p13(m3,Vss,nS0);
    nmos p14(m3,Vss,nS1);
    nmos p15(m3,Vss,S2);
```

```

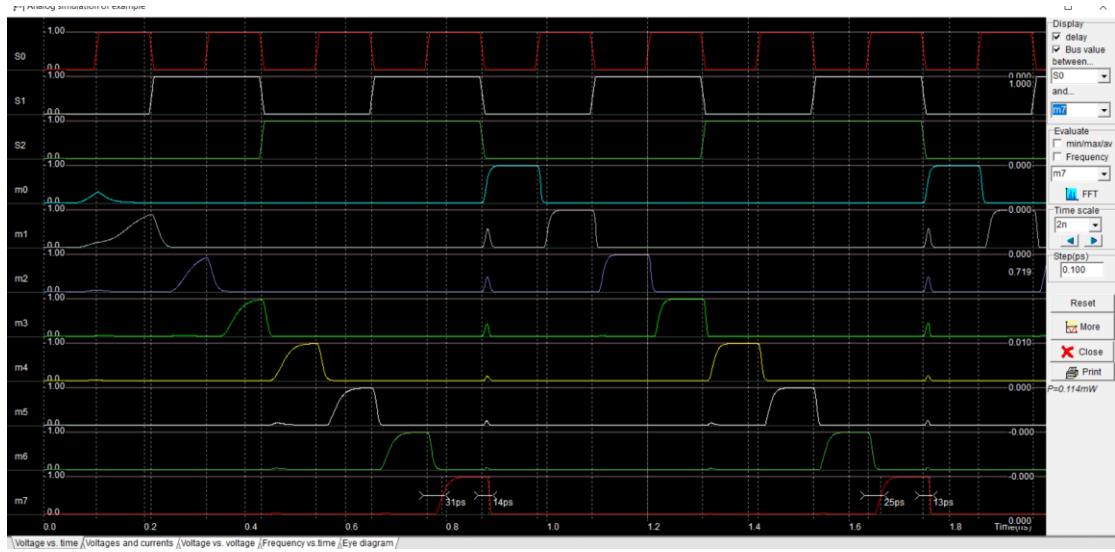
//m4
pmos p16(w8,Vdd,S0);
pmos p17(w9,w8,S1);
pmos p18(m4,w9,nS2);
nmos p16(m4,Vss,S0);
nmos p17(m4,Vss,S1);
nmos p18(m4,Vss,nS2);
//m5
pmos p16(w10,Vdd,nS0);
pmos p17(w11,w10,S1);
pmos p18(m5,w11,nS2);
nmos p16(m5,Vss,nS0);
nmos p17(m5,Vss,S1);
nmos p18(m5,Vss,nS2);
//m6
pmos p16(w12,Vdd,S0);
pmos p17(w13,w12,nS1);
pmos p18(m6,w13,nS2);
nmos p16(m6,Vss,S0);
nmos p17(m6,Vss,nS1);
nmos p18(m6,Vss,nS2);
//m7
pmos p16(w14,Vdd,nS0);
pmos p17(w15,w14,nS1);
pmos p18(m7,w15,nS2);
nmos p16(m7,Vss,nS0);
nmos p17(m7,Vss,nS1);
nmos p18(m7,Vss,nS2);
endmodule

```

Το κύκλωμα μέσω Microwind:



Η αντίστοιχη προσομοίωση:



B) Αποπλέκτης 1 σε 8 υλοποιημένος σε γλώσσα Verilog:

A' Τρόπος:

```
module demux1_8(m0,m1,m2,m3,m4,m5,m6,m7,S2,S1,S0,E)
    input E,S2,S1,S0;
    output m0,m1,m2,m3,m4,m5,m6,m7;
    wire
nE,nS2,nS1,nS0,w1,w2,w3,w4,w5,w6,w7,w8,w9,w10,w11,w12,w13,w14,w15,w16,w
17,w18,w19,w20,w21,w22w,w23,w24;

    //inverted control signals
    pmos p1(nS0,Vdd,S0);
    nmos n1(nS0,Vss,S0);
    pmos p2(nS1,Vdd,S0);
    nmos n2(nS1,Vss,S0);
    pmos p3(nS2,Vdd,S0);
    nmos n3(nS2,Vss,S0);
    pmos p4(nE,Vdd,E);
    nmos n4(nE,Vss,E);
//m0
    pmos p5(w1,Vdd,nE);
    pmos p6(w2,w1,S0);
    pmos p7(w3,w2,S1);
    pmos p8(m0,w3,S2);
    nmos n5(m0,Vss,nE);
    nmos n6(m0,Vss,S0);
    nmos n7(m0,Vss,S1);
    nmos n8(m0,Vss,S2);
//m1
    pmos p9(w4,Vdd,nE);
    pmos p10(w5,w4,nS0);
    pmos p11(w6,w5,S1);
    pmos p12(m1,w6,S2);
```

```

nmos n9(m1,Vss,nE);
nmos n10(m1,Vss,nS0);
nmos n11(m1,Vss,S1);
nmos n12(m1,Vss,S2);
//m2
pmos p13(w7,Vdd,nE);
pmos p14(w8,w7,S0);
pmos p15(w9,w8,nS1);
pmos p16(m2,w9,S2);
nmos n13(m2,Vss,nE);
nmos n14(m2,Vss,S0);
nmos n15(m2,Vss,nS1);
nmos n16(m2,Vss,S2);
//m3
pmos p17(w10,Vdd,nE);
pmos p18(w11,w10,nS0);
pmos p19(w12,w11,nS1);
pmos p20(m3,w12,S2);
nmos n17(m3,Vss,nE);
nmos n18(m3,Vss,nS0);
nmos n19(m3,Vss,nS1);
nmos n20(m3,Vss,S2);
//m4
pmos p21(w13,Vdd,nE);
pmos p22(w14,w13,S0);
pmos p23(w15,w14,S1);
pmos p24(m4,w15,nS2);
nmos n21(m4,Vss,nE);
nmos n22(m4,Vss,S0);
nmos n23(m4,Vss,S1);
nmos n24(m4,Vss,nS2);
//m5
pmos p25(w16,Vdd,nE);
pmos p26(w17,w16,nS0);
pmos p27(w18,w17,S1);
pmos p28(m5,w18,nS2);
nmos n25(m5,Vss,nE);
nmos n26(m5,Vss,nS0);
nmos n27(m5,Vss,S1);
nmos n28(m5,Vss,nS2);
//m6
pmos p29(w19,Vdd,nE);
pmos p30(w20,w19,S0);
pmos p31(w21,w20,nS1);
pmos p32(m6,w21,nS2);
nmos n29(m6,Vss,nE);
nmos n30(m6,Vss,S0);
nmos n31(m6,Vss,nS1);

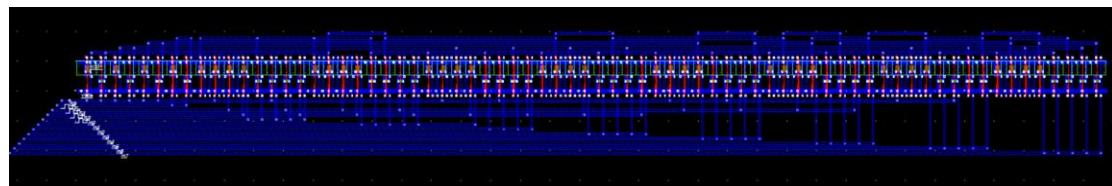
```

```

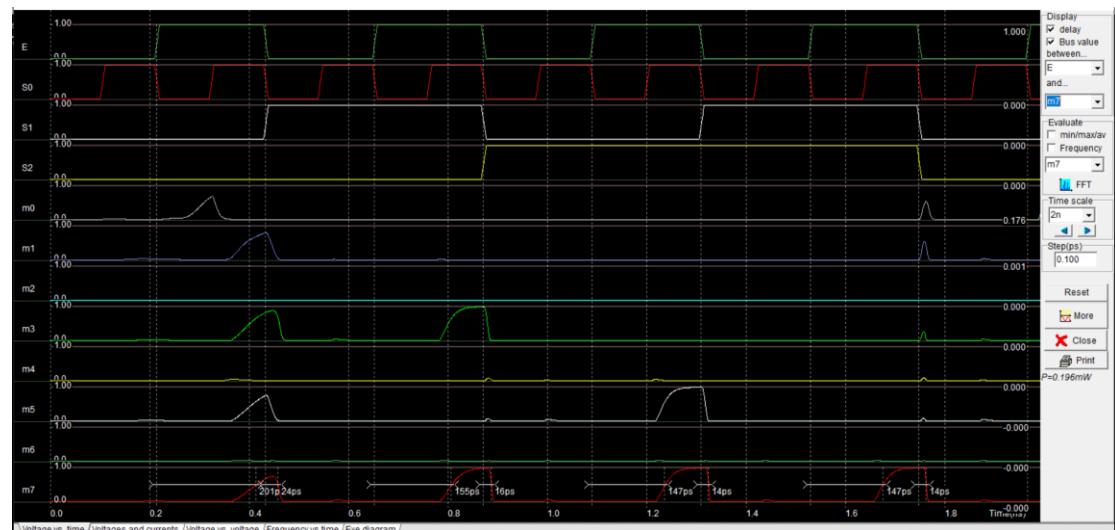
nmos n32(m6,Vss,nS2);
//m7
pmos p33(w22,Vdd,nE);
pmos p34(w23,w22,nS0);
pmos p35(w24,w23,nS1);
pmos p36(m7,w24,nS2);
nmos n33(m7,Vss,nE);
nmos n34(m7,Vss,nS0);
nmos n35(m7,Vss,nS1);
nmos n36(m7,Vss,nS2);
endmodule

```

Το κύκλωμα μέσω Microwind:

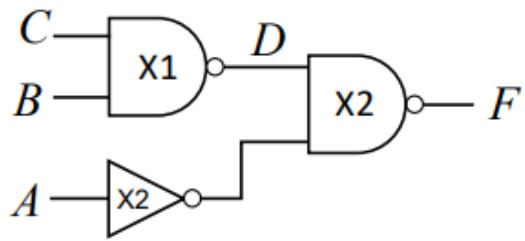


Η αντίστοιχη προσομοίωση:



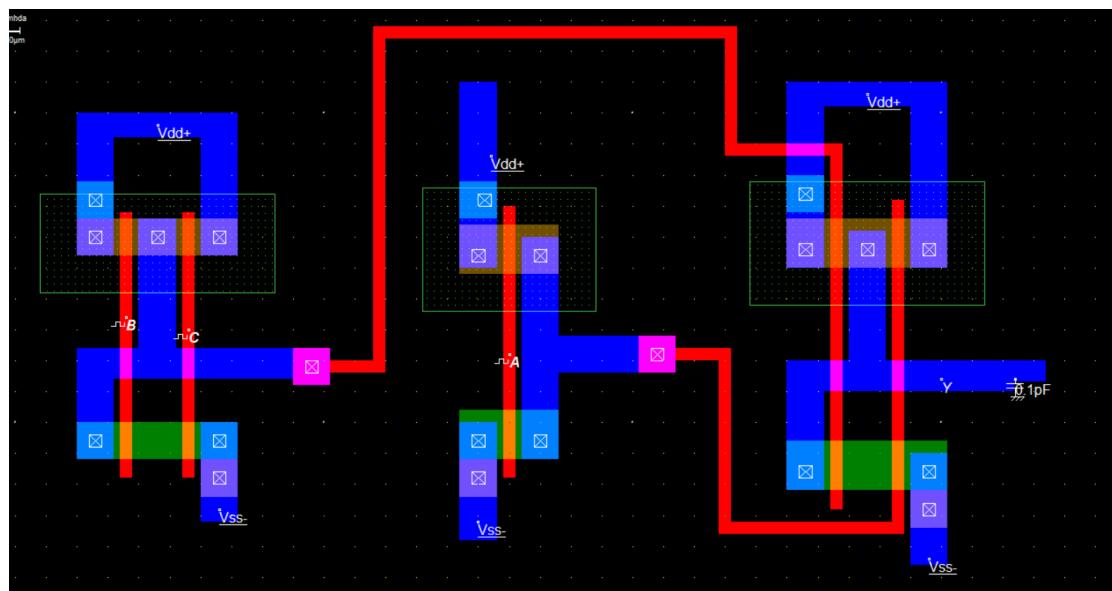
B' Τρόπος: Με 2 Αποκωδικοποιητές 1 σε 4

Θέμα 5^ο

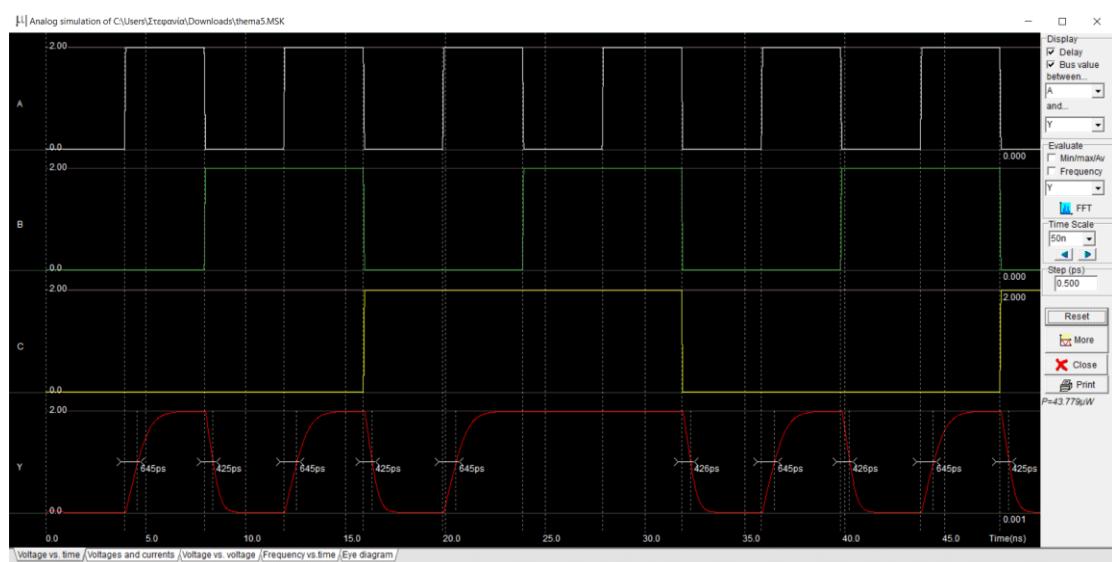


$$F = A + BC = [(A)'(BC)]'$$

Η υλοποίηση της συνάρτησης μέσω του σχεδιαστικού προγράμματος Microwind:



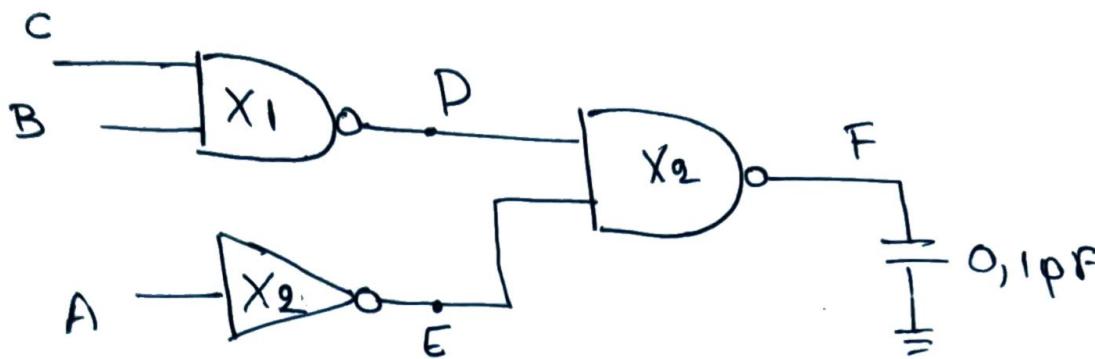
Και η αντίστοιχη προσομοίωση:



Θέματα 5

(19)

B)



Καθυστέρηση Αρόδου $C \rightarrow F$

Για να έχουμε αρόδο της F πρέπει να έχωμε κάθοδο στην D ή αλλά αρόδο της C, καθώς έχουμε διαδοχικές αναστρέψιμες συνδεσμοποιήσεις. Αποτελεί $C \uparrow D \uparrow F \uparrow$

$$t_{rc-F} = t_{fc-C-D} + t_{rd-F}$$

$$\cdot t_{fc-C-D} = t_{pfC} + C_{LD} \cdot K_{load,C}$$

$$\begin{aligned} \text{NAND}(X_1) : \quad & \text{Pin A: } t_{pfC} = 0,0195 \text{ ns} \\ & \text{NAND}(X_2) : C_{LD} = 0,0082 \text{ pF} \\ & K_{load,C} = 2,8429 \text{ ns/pF} \end{aligned} \quad \Rightarrow$$

$$\Rightarrow t_{fc-C-D} = 0,04881 \text{ ns}$$

$$\cdot t_{rd-F} = t_{prD} + C_{LF} \cdot K_{load,D}$$

$$\begin{aligned} \text{NAND}(X_2) : \quad & \text{Pin A: } t_{prD} = 0,0286 \text{ ns} \\ & C_{LF} = 0,1 \text{ pF} \\ & K_{load,D} = 2,1944 \text{ ns/pF} \end{aligned}$$

$$t_{rd-F} = 0,24804 \text{ ns}$$

Apa η καθυστέρησης ανάδου από C των F.

$$\boxed{t_{rc-F} = 0,29085 \text{ ns}}$$

Για να έχουμε κοινό διάστημα στην F πρέπει να έχουμε διάστημα της E και κοινό διάστημα της A, καθώς έχουμε διαδοχικές αναβιρέψουσες αυδεκμολογίες. Ανησυχή

$$A \rightarrow E \nearrow F \searrow$$

$$\underline{t_f A-F = t_{rA-E} + t_{fE-F}}$$

$$\circ t_{rA-E} = t_{prA} + C_{LE} \cdot K_{load,A}$$

NOT(X2)

NAND(x2)(pinB) {

$$t_{prA} = 0,0228 \text{ ns}$$

$$C_{LE} = 0,0086$$

$$K_{load,A} = 2,2629 \text{ ns/pf}$$

$$\left\{ \begin{array}{l} t_{rA-E} = \\ 0,04226 \text{ ns} \end{array} \right.$$

$$\circ t_{fE-F} = t_{pfE} + C_{LF} \cdot K_{load,E}$$

NAND(x2)(pinB)

$$\left\{ \begin{array}{l} t_{pfE} = 1,3923 \text{ ns} \\ C_{LF} = 0,1 \text{ pf} \end{array} \right.$$

$$K_{load,E} = 1,3923 \text{ ns/pf}$$

$$\left\{ \begin{array}{l} t_{fE-F} = \\ 1,53213 \text{ ns} \end{array} \right.$$

Apa

$$\boxed{t_f A-F = 1,57439 \text{ ns}}$$