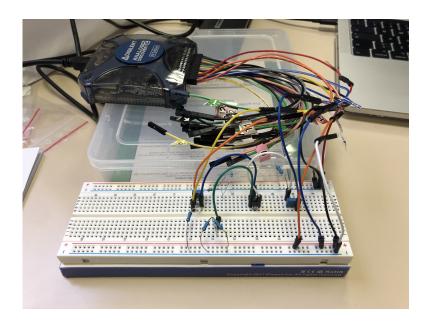
Es03B: BJT – Amplificatore

Gruppo 1G.BM Gabriele Astorino, Stefano Romboni, Matteo Morresi

28 ottobre 2021



Misura dei componenti circuitali

Di seguito si riportano le misure per tutti i componenti circuitali utilizzati (per le resistenze in serie ed in parallelo si sono misurate singolarmente le resistenze che componevano la combinazione e successivamente calcolato il misurando e propagato l'errore):

- $R_C = (5.04 \pm 0.05) [k\Omega];$
- $R_E = (500 \pm 4) [\Omega];$
- $R_1 = (70.5 \pm 0.5) [k\Omega];$
- $R_2 = (10.00 \pm 0.08) [k\Omega];$
- $C_{\rm IN} = (230 \pm 10) \,[\rm nF];$
- $C_{\text{OUT}} = (96 \pm 4) \text{ [nF]}.$

Verifica del punto di lavoro

1.a Misura delle componenti quiescienti

Si sono misurate le differenze di potenziale $V_{\rm BE}^Q$, $V_{\rm CE}^Q$ con il multimetro digitale, mentre la corrente di collettore quiescente è stata misurata indirettamente passando per la misura diretta della tensione ai capi della resistenza di collettore $V_{R_C}=(5.68\pm0.03)$ [V], da cui si hanno i seguenti valori

$$V_{\rm BE}^Q = (630 \pm 4) \ [{\rm mV}] \quad V_{\rm CE}^Q = (3.73 \pm 0.03) \ [{\rm V}] \quad I_{\rm C}^Q = (1.13 \pm 0.06) \ [{\rm mA}].$$

Ci si aspetta una $V_{\rm BE}^Q \simeq V_{\rm TH} \simeq 0.6 \div 0.7$ [V], che è compatibile con la misura. Dall'equazione della maglia di base si ricava la seguente espressione (approssimata) per la corrente di collettore:

$$I_{\mathrm{C}}^{Q} = \frac{V_{\mathrm{BB}} - V_{\mathrm{BE}}^{Q}}{R_{E} + R_{\mathrm{BB}}/h_{fe}},$$

con $h_{fe} \simeq 100$, $R_{\rm BB} = R_1 \parallel R_2$ e $V_{\rm BB} = R_2(V_{\rm CC} - V_{\rm EE})/(R_1 + R_2)$. Da cui si ottiene un valore atteso di $I_{\rm C}^Q \simeq 0.9 \div 1.1$ [mA], compatibile con quello misurato. Per una stima del valore atteso di $V_{\rm CE}$ si può usare l'equazione della maglia di collettore; assumendo $I_{\rm C}^Q \simeq -I_{\rm E}^Q$ si ha:

$$V_{\text{CE}}^Q = V_{\text{CC}} - V_{\text{EE}} - (R_{\text{C}} + R_{\text{E}})I_{\text{C}}$$

Da cui $V_{\text{CE}}^Q \simeq 3.9 \div 5.0$ [V]. La retta di carico nel piano $(I_{\text{C}}, V_{\text{CE}})$ interseca l'asse delle ascisse in $V_{\text{CC}} - V_{\text{EE}} = 10$ [V] e quello delle ordinate in $(V_{\text{CC}} - V_{\text{EE}})/(R_C + R_E) \simeq 1.8$ [mA]. Quindi il punto di lavoro del transistor nel nostro caso è circa a metà della retta di carico, leggermente spostato verso la zona di saturazione.

1.b Misura delle tensioni ai terminali del transistor

Anche in questo caso si sono misurate le tensioni ai terminali con il multimetro digitale (riferite a $V_{\rm EE}$), da cui le seguenti misure

$$V_{\rm B} = (1.191 \pm 0.006) \text{ [V]} \quad V_{\rm E} = (564 \pm 3) \text{ [mV]} \quad V_{\rm C} = (4.32 \pm 0.03) \text{ [V]}.$$

Per il calcolo dei valori attesi per queste tensioni si sono usate le seguenti espressioni:

$$\begin{split} V_{\mathrm{E}}^{Q} &= -R_{\mathrm{E}}I_{\mathrm{E}}^{Q} \\ V_{\mathrm{B}}^{Q} &= -R_{\mathrm{E}}I_{\mathrm{E}}^{Q} + V_{\mathrm{BE}} \\ V_{\mathrm{C}}^{Q} &= -R_{\mathrm{E}}I_{\mathrm{E}}^{Q} + V_{\mathrm{CE}} \end{split}$$

Da cui, prendendo $I_{\rm C}^Q \simeq -I_{\rm E}^Q$, si ottengono:

$$V_{\rm B}^Q = 1.15 \; [{
m V}] \quad V_{\rm E}^Q = 0.55 \; [{
m V}] \quad V_{\rm C}^Q = 4.45 \; [{
m V}]$$

1.c Stima della corrente di base

Assumendo il guadagno in corrente $h_{fe} \simeq 100$, si ha una corrente di base stimata a circa $I_{\rm B}^Q \simeq I_{\rm C}^Q/h_{fe}$ da cui $I_{\rm B}^Q \simeq 11.3~[\mu{\rm A}]$, dove l'incertezza di misura non è riportata in quanto non conosciamo quella su h_{fe} . Misurando adesso la corrente che scorre nel partitore è data da

$$I = \frac{V_{\rm CC} - V_{\rm EE}}{R_1 + R_2}$$

da cui $I=(124.2\pm0.9)~[\mu {\rm A}]$, dove abbiamo associato come incertezza di misura ai valori $V_{\rm CC}=5~[{\rm V}]$ e $V_{\rm EE}=-5~[{\rm V}],~10~[{\rm mV}]$ come da datasheet.

Si nota quindi che $I_{\rm B}^Q/I \simeq 0.09$ e si può quindi affermare che sia un partitore rigido anche se l'approssimazione risulta un po' debole: ci si aspetta quindi che il guadagno possa non essere compatibile con R_C/R_E ma che si debba tener conto della resistenza della giunzione.

Risposta a segnali sinusoidali di frequenza 10 kHz

2.a Verifica dell'inversione di fase del segnale in uscita

Per verificare l'inversione del segnale in uscita si è ricorso a due metodi: il primo visualizzare la modalità XY dell'oscilloscopio; il secondo misurare la fase tra i due segnali a partire dalla misure, tramite cursori, dell'intervallo temporale tra due zeri nella discesa dei due segnali.

Si riporta ora un'immagine dell'oscilloscopio e successivamente i risultati per le due differeti metodologie.

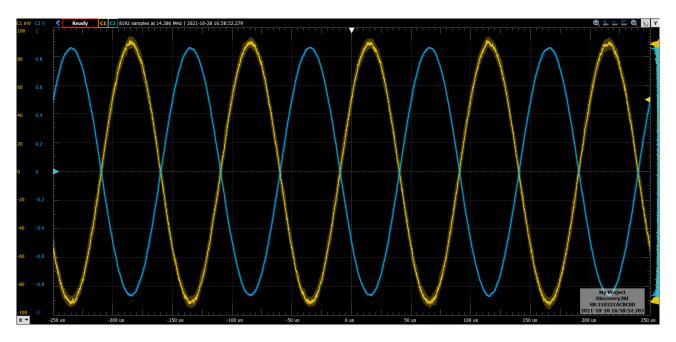


Figura 1: Visualizzazione dei due canali, in entrata ed in uscita, dell'oscilloscopio.

Modalità XY

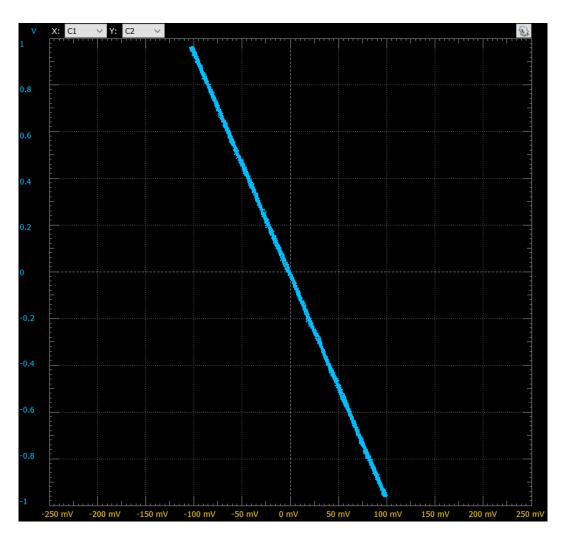


Figura 2: Modalità XY dell'oscilloscopio.

Dalla modalità XY dell'oscilloscopio si noita bene come lo sfasamento tra i due segnali sia di π radianti, in quanto la retta visualizzata è la bisettrie del secondo e quarto quadrante.

Sfasamento tra i segnali

L'intervallo temporale tra due discese consecutive dei segnali in entrata ed in uscita, è misurato con i cursori a $\Delta t = (50.2 \pm 0.3)~\mu s$, dove si è associata come incertezza di misura l'errore di lettura dovuto all'ulizzo dei cursori.

A questo punto, detto $\Delta \phi$ lo sfasamento tra i segnali e f la frequenza del segnale, sarà

$$2\pi f = \frac{\Delta \phi}{\Delta t}.$$

Per trovare la frequenza del segnale si è eseguito un fit dei minimi quadrati su un acquisizione del segnale in ingresso con la funzione $curve_fit$ di python e interpolato i dati con una media mobile di passo 5 così da ridurre la possibile presenza di rumore, associando come incertezza a ciascun dato estrapolato la deviazione standard della media sommato in quadratura con lo 0.5~% della misura dovuto all'oscilloscpio.

Essendo una forma d'onda sinusoidale, la forma erogata dal generatore, si è utilizzato un modello

$$y(x; A, f, \phi, B) = A\sin(2\pi f x + \phi) + B \tag{1}$$

utilizzando **absolute_sigma** = False, in quanto le incertezze di misura non sono puramente stocastiche. Per completezza si riportano i risultati di best fit di seguito (ad eccezione di frequenza e χ^2 gi riportati in legenda). A questo punto, essendo $f = (9999.8 \pm 0.2)$ Hz, si ha

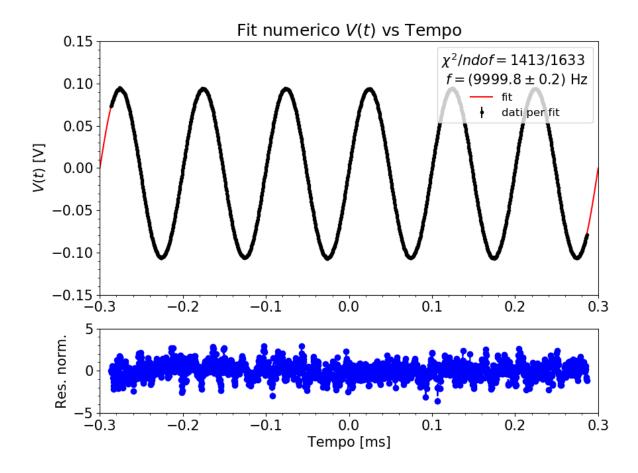


Figura 3: Grafico tensione del segnale in ingresso versus tempo per la misura della frequenza del segnale.

$$\Delta \phi = 2\pi f \Delta t = (3.15 \pm 0.02) [\text{rad}] = (180 \pm 1) [\text{deg}].$$

che è compatibile con quanto atteso: l'amplificatore è invertente.

A [mV]	ϕ [rad]	B [mV]
100.16 ± 0.02	0.0590 ± 0.0002	-6.07 ± 0.01

Tabella 1: Tabella con i risultati di best fit non riportati in legenda.

2.b Misura del guadagno per piccoli segnali e verifica linearità del circuito e i suoi limiti

Per questa sezione si sono effettuate 13 misure di ampiezze picco picco con i cursori per entrambi i segnali, 9 in regime lineare e 4 fuori dal regime attivo del transistor. Si è quindi eseguito un fit dei minimi quadrati con la funzione $curve_fit$ di python sulle 9 misure con un modello lineare con intercetta uguale a 0 in quanto, in tale tegime, i due segnali sono legati dalla relazione $V_{\text{OUT}} = A_{\text{V}}V_{\text{IN}}$.

Il modello utilizzato è quindi

$$y(x;A) = Ax \tag{2}$$

per il quale si è scelto di utilizzare **absolute_sigma** = False, causa la natura non puramente stocastica dell'incertezza di misura associata alle misure di tensione: 0.5 % della misura in quanto preponderante rispetto ai termini di lettura e dell'errore sul volt division.

Si è inoltre utilizzato gli errori efficaci in quanto le incertezze sulle ascisse propagate attraverso il modello non risultano trascurabili rispetto a quelle delle ordinate.

A questo punto le misure in regime non lineare sono comunque riportate nel grafico, così da mostrare chiaramente la non linearità del transistor per valori di tensione che portano fuori dal regime attivo il BJT. Si riportano ora i risultati di best fit e le misure raccolte.

$V_{\rm IN} \ [{ m mV}]$	$\sigma V_{\rm IN} [{ m mV}]$	$V_{ m OUT}$ [V]	$\sigma V_{ m OUT} [m V]$
101.0	0.5	0.964	0.005
140.4	0.7	1.346	0.007
180.1	0.9	1.730	0.009
200	1	1.92	0.01
300	2	2.89	0.01
402	2	3.85	0.02
500	3	4.80	0.02
603	3	5.89	0.03
702	4	6.79	0.03
801	4	7.46	0.04
997	5	8.75	0.04
1202	6	9.19	0.05
1404	7	9.12	0.05

Tabella 2: Tabella con le misure dei valori di ampiezza picco picco per i canali in ingresso ed in uscita all'amplificatore.

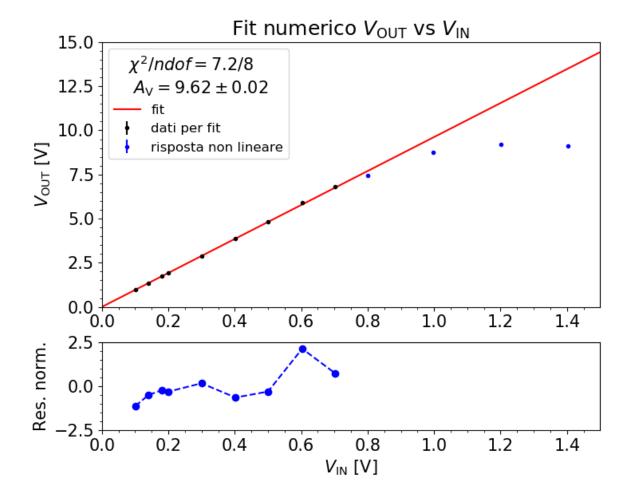


Figura 4: Grafico V_{OUT} vs V_{IN} con riportato in legenda il valore del χ^2 sui gradi di libertà e il valore restituito per il coefficiente angolare della reta, ovvero il guadagno. Inoltre in rosso è riportato il fit, in nero i dati sperimentali in regime lineare ed in blu quelli fuori dal regime attivo.

Discutiamo adesso quanto trovato.

Partendo dal valore del guadagno, questo non risulta compatibile con il valore atteso. Si ha infatti che

$$|A_{\mathrm{V},ATT}| = \frac{R_C}{R_E + h_{ie}/h_{fe}} \approx \frac{R_C}{R_E}$$

da cui

$$|A_{V,ATT}| \approx 10.1 \pm 0.2.$$

Come si nota, valore atteso e valore stimato tramite best fit non sono compatibili tra loro. Questo potrebbe essere dovuto al fatto che l'approssimazione di partitore stiff non sia sufficientemente robusta: essendo $h_{ie} = (\eta V_{\rm T})/I_{\rm B} \approx 2.5 \div 3.2 \ [{\rm k}\Omega]$ per la corrente di base quiesciente nel nostro circuito ed $\eta \approx 1.1 \div 1.4$ per il transistor BJT, allora $h_{ie}/h_{fe} \approx 25 \div 32 \ [\Omega]$. Risulta dunque $R_E + h_{ie}/h_{fe} \not\approx R_E$ e dovrebbe essere circa $h_{ie} \rightarrow h_{ie}/50$.

Doveva quindi essere al più $I_{\rm B} \to I_{\rm B}/50$ affichè l'approssimazione di partitore rigido fosse sufficientemente robusta e $|A_{\rm V,ATT}| = R_{\rm C}/R_{\rm E}$.

Considerando adesso l'espressione non approssimata ed i due valori sopra riportati per h_{ie} , si ha $|A_{V,ATT}| \approx 9.47 \div 9.60$, che risulta ora compatibile con quanto stimato tramite best fit.

2.d Discussione effetto di clipping

Si discute adesso l'effetto di clipping. A tale scopo sono stati fatti screenshot dell'oscilloscopio per ampiezze del segnale di ingresso pari a 400 [mV], 500 [mV] e 600 [mV].

Si riportano ora le immagini e successivamente i commenti.



Figura 5: Effetto di clipping per ampiezza del segnali in ingresso pari a 400 [mV].

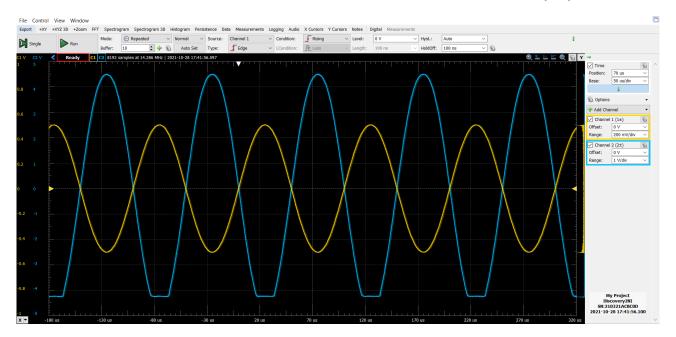


Figura 6: Effetto di clipping per ampiezza del segnali in ingresso pari a 500 [mV].

Questo fenomeno è legato all'ampiezza del segnale in ingresso, in quanto una volta che $V_{\rm IN}$ raggiunge una certa ampiezza, sommandosi a $V_{\rm CE}$, porti di fatto il punto di lavoro a muoversi lungo la retta di carico con conseguenza che questo possa uscire dal regime attivo e finire nei regimi di saturazione e/o di interdizione. In particolare se il punto di lavoro non si trovasse al centro della retta di carico nella zona attiva, ma per esempio spostato verso saturazione, allora una volta che l'ampiezza del segnale in ingresso è sufficientemente grande, il transistor entrerà prima in saturazione e solo per valori di ampiezza maggiori anche in interdizione. Questo è esattamente quello che succede nel nostro caso, infatti la retta di carico va da 0 [V] a 10 [V] ($V_{\rm CC} - V_{\rm EE}$), con $V_{\rm CE}^Q = (3.73 \pm 0.03)$ [V] e dunque il punto di lavoro risulta spostato verso la zona di saturazione: per un segnale in ingresso di ampiezza da 400 [mV] a (almeno) 500 [mV], si ha quindi il transistor in zona di saturazione ed il segnale in uscita risulta asimmetrico e segato per valori rispettivamente di circa -3.7 [V] e -4.3 [V]; per un segnale di ampiezza 600 [mV] invece risulta simmetrico (circa) e segato da entrambi i valori, negativi e positivi, vicini al minimo e al massimo della forma d'onda sinusoidale, poiché il transistor entra sia in saturazione che in interdizione.

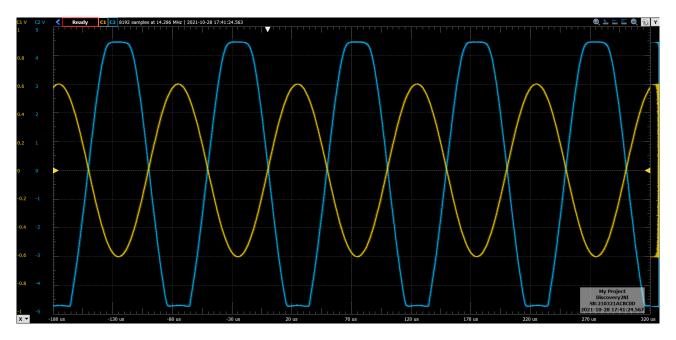
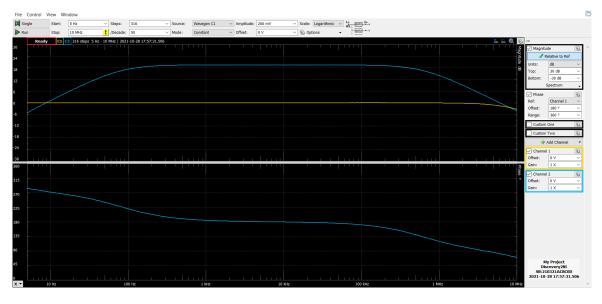


Figura 7: Effetto di clipping per ampiezza del segnali in ingresso pari a 600 [mV].

Risposta in frequenza

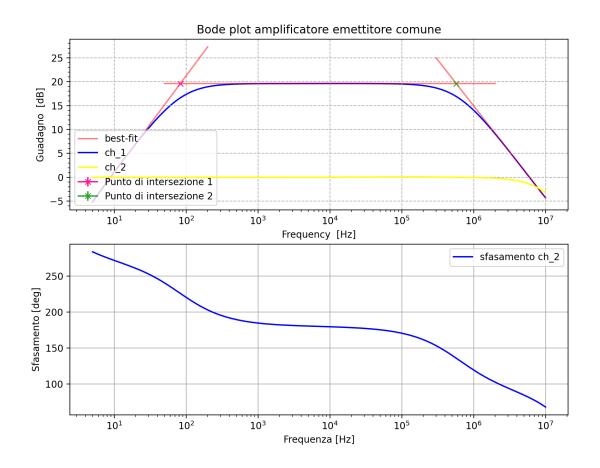
3.a Risposta in frequenza dell'amplificatore



Da notare il comportamento per frequenze superiori a 4 [MHz], in cui la risposta del circuito è disturbata dall'accoppiamento tra i fili utilizzati (non coassiali).

3.b Determinazione delle frequenze di taglio dell'amplificatore

Per determinare le frequenze di taglio dell'amplificatore abbiamo graficato i dati esportati dal AD2 tramite la modalità Network Analyzer e li abbiamo graficati tramite python associandosi un incertezza circa costante (non riportata su grafico) per le misure a tutte le frequenze di 0.06 [dB] (ciò è dovuto all'incertezza con cui il software memorizza i segnali pari a circa 0.5% della misura). Successivamente abbiamo eseguito un best-fit tramite un modello lineare della parte iniziale (frequenza tra 5 [HZ] e 50 [Hz]), della parte intermedia (frequenza tra 1 [kHz] e 100 [kHz]) e della parte finale (frequenza tra 2 [MHz] e 4 [MHz]). Di seguito i risultati ottenuti:



Fit	χ^2/ndof	m [dB/Hz](coefficiente angolare)	q [dB](intercetta)
Retta obliqua positiva	4.55/98	130.39 ± 0.05	-19.24 ± 0.01
Retta orizzontale	2/98	none	19.616 ± 0.001
Retta obliqua negativa	98/98	19.16 ± 0.03	20.19 ± 0.03

Successivamente abbiamo trovato i due punti di intersezione e ricavato dunque le frequenze di taglio:

$$f_{HPF}=83.33\pm0.03$$
 [Hz] (frequenza di taglio filtro passa-alto) $f_{LPF}=571.6\pm0.2$ [kHz] (frequenza di taglio filtro passa-basso).

Il valore atteso della frequenza di taglio per il filtro passa-alto è stato calcolato considerando il circuito (a basse frequenze) come la serie del condensatore C_{in} e della resistenza equivalente R_{eq} , quest'ultima data dal parallelo $R_1 ||R_2||h_{fe}R_E$. Le due grandezze risultano tra loro compatibili.

$$f_{HPF,att} = \frac{1}{2\pi (R_1 || R_2 || h_{fe} R_E) C_{in}} = 93 \pm 7 \quad \text{[Hz]};$$

(è stato considerato il valore nominale di h_{fe} , poichè privo di incertezza). Per la frequenza di taglio del filtro passa-basso è stato considerato il circuito come un amplificatore in cui è stata inserita un impedenza tra ingresso e uscita, ovvero la capacità parassita della giunzione BC, C_T , e in seguito tramite il teorema di Miller è stato considerato il circuito equivalente, ovvero togliendo l'impedenza Z_{C_T} dalla modellizazione ed inserendo un'impedenza Z_1 tra ingresso e il riferimento $V_{\rm EE}$. A questo punto si ha un circuito passa-basso con resistenza

 R_{eq} pari a $R_{BB} \| R_{in}$ da cui si ottiene la nostra espressione per la frequenza di taglio:

$$\begin{split} R_{BB} &= R_1 \| R_2; \\ R_{in} &= h_{ie} + h_{fe} R_E \simeq h_{fe} R_E; \\ f_{LPF,att} &= \frac{1}{2\pi (R_{BB} \| R_{in}) C_T (1 - A_v)} \simeq \frac{1}{2\pi (R_1 \| R_2 \| h_{fe} R_E) C_T (1 - A_v)} = 251 \quad \text{[kHz]} \quad \text{(valore nominale)}. \end{split}$$

Il valore della frequenza di taglio attesa è stato ottenuto considerando il guadagno del circuito $A_{\rm V}=9.62$ (valore nominale) e con una capacità $C_T=8$ [pF] (valore nominale da datasheet). Il valore della capacità C_T rappresenta il valore massimo che questa può assumere. Considerando invece un valore di capacità pari a $C_T=3$ [pF] si ottiene una frequenza di taglio pari a:

$$f_{LPF,att} = 670$$
 [kHz] (valore nominale).

Per cui il valore da noi ottenuto tramite best fit risulta in accordo con il valore atteso considerando il range di valori di C_T .

Dichiarazione

I firmatari di questa relazione dichiarano che il contenuto della relazione è originale, con misure effettuate dai membri del gruppo, e che tutti i firmatari hanno contribuito alla elaborazione della relazione stessa.