Pandos+ phase3

Stefano Staffolani, Filippo Speziali

Settembre 2022

Contents

1	Introduzione	•
2	Logica del Livello di Supporto	
3	Implementazione 3.1 TLB-Refill event handler 3.2 Pager	
4	3.3 Eccezioni del livello di supporto	

1 Introduzione

In questa fase viene implementato il livello di supporto. Questo livello consente la virtualizzazione della memoria e il supporto per i devices di input output orientati ai caratteri.

2 Logica del Livello di Supporto

La virtualizzazione della memoria viene gestita nel seguente modo: per ogni indirizzo logico su cui la traduzione viene effettuata, avviene una ricerca hardware nel TLB, se non viene trovata nessuna corrispondenza viene sollevato un evento TLB. Questo evento viene gestito dal uTLB_RefillHandler che andrà a creare una corrispondenza nel TLB. Il controllo verrà poi ceduto al processo corrente che ricomincierà ilo meccanismo di traduzione della memoria.

3 Implementazione

Ogni processo utente possiede una tabella delle pagine. Ogni entry di questa tabella consiste di un campo entryHi e un campo entryLo per garantire la memoria virtuale viene utilizzata un'area riservata in memoria chiamata swap pool. l'accesso a quest'area di memoria viene controllato mediante un semaforo. Abbiamo adottato l'ottimizzazione del Master Semaphore ovvero il processo Test che crea gli otto U-proc si fermerà su questo semforo dopo averli creati, verrà sbloccato solo quando tutti i processi termineranno segnalando tramite una V operation sul Master Semaphore, una volta sbloccato il Test terminerà e il lo scheduler manderà il sistema in System Halted. La swap pool viene acceduta in mutua esclusione tramite un apposito semaforo, inoltre per tenere traccia dei processi che accedono e utilizzano la swap pool usiamo un'array che tiene traccia dell'asid del processo. Anche le syscall di I/O su devices lavorano in mutua esclusione.

3.1 TLB-Refill event handler

Questa funzione gestisce l'evento TLB-Refill che si verifica quando non viene trovata una corrispondenza nel TLB durante la traduzione delle pagine. Il numero di pagina viene determinato attraverso il campo EntryHi dello stato dell'eccezione trovato all'inzio del BIOS Data Page. La page table entry viene

poi scritta all'interno del TLB tramite la funzione TLBWR. Il controllo viene poi ceduto attraverso un LDST al processo corrente.

3.2 Pager

Quando si verifica una page fault viene chiamato il pager. Il pager prima di tutto determina la causa dell'eccezione. Successivamente accede in mutua esclusione alla swap pool table. Attraverso un algoritmo di rimpiazzamento viene scelto un frame i. Se questo frame è occupato il TLB viene aggiornato e la pagina viene sostituita. Viene aggiornata la swap pool e il TLB. Infine il controllo viene ripassato attraverso un LDST al processo che ha sollevato l'eccezione. Per lavorare con la swap pool il pager è in mutua esclusione, dunque vengono disabilitati gli interrupt e poi abilitati in seguito. Inoltre la pagina trovata verrà scritta nel TLB, tramite la funzione TLBWI, se non è già presente, ovvero solo se la funzione TLBP ha dato Index.P uguale a 0.

3.3 Eccezioni del livello di supporto

Il gestore delle eccezione viene invocato a seguito di una syscall con codice positivo o a seguito di una program trap. Quest'ultima risulterà nella terminazione del processo che ha sollevato l'eccezione. Se l'eccezione è un' eccezione con $Cause\ code$ uguale a 8 allora il controllo passerà al gestore delle syscall. Le syscall del livello di supporto sono cinque. Una volta terminata la syscall il valore di ritorno verrà posizionato nel registro v0, il PC verrà incrementato e il controllo passerà al processo che ha sollevato l'eccezione tramite un LDST.

4 Difficoltà

Le difficoltà sono state riscontrate principalmente nella parte relativa al pager e alla gestione della memoria, poichè è stata necessaria una una attenta lettura della documentazione principle of operations di umps3. In particolare siamo rimasti bloccati per buona parte quando leggevamo dai flash devices, poichè la NSYS5 DOIO ritornava uno status code che non riuscivamo ad interpretare, in questo è stato fondamentale l'aiuto e la disponibilità del Tutor. Il problema era dovuto ad una inizializzazione scorretta dell'indirizzo della swap pool. L'altra diffioltà incontrata è stata nella SYS5 Read Terminal che

ha ritornato degli errori che non siamo riusciti a comprendere, in particolare errori relativi al mancato invio dell'ACK da parte degli interrupt al terminale, il tutto nonostante nonostante passasse completamente i test relativi alla fase 2. Quest'ultima non ha reso possibile il completamento del test.