

# ARHITEKTURA RAČUNARA

Laboratorijske vežbe – test. (9 poena)

Predaja projekta iz laboratorijskih vežbi započinje sa testom. Test se sastoji iz tri dela:

1. (3 poena) jedno slučajno izabrano pitanje sa donje liste.
2. (3 poena) jedno slučajno izabrano pitanje sa donje liste.
3. (3 poena) jedno slučajno izabrano pitanje sa donje liste.

Napomene: na testu treba postići barem **5 poena**! Uspešan test je neizostavni deo predaje projekta i uračunava se u mogućih maksimalnih 30 poena.

Opšta pitanja:

1. NOT, NAND, NOR, AND, OR I XOR LOGIČKE KAPIJE (tablice istinitosti, ISO/DIN simbol)
2. PREKIDAČ, LED, PULL UP, PULL DOWN I CURRENT LIMITER (povezivanje sa digitalnim kolima)
3. BINARNO SABIRANJE, POLUSABIRAČ, POTPUNI SABIRAČ (tabela operacije, šema)
4. BINARNO ODUZIMANJE, POMOĆU POTPUNOG SABIRAČA (tabela operacija, šema)
5. BINARNI KOMPARATOR, MODULARNO POVEĆAVANJE BROJA BITOVA KOMPARATORA (blok dijagram)
6. BUFER SA TRI STANJA, DVOSMERNI DRAJVER MAGISTRALNE
7. DIGITALNI MULTIPLESER (tablica istinitosti, šema „4 to 1“ MUX-a)
8. MODULARNO POVEĆAVANJE BROJA KANALA MULTIPLESERA (blok dijagram: „4 to 1“ → „16 to 1“ )
9. DIGITALNI DEMULTIPLESER (tablica istinitosti, šema „1 to 4“ DMUX)
10. DEKODER SA POZITIVNOM LOGIKOM (2/4, tablica istinitosti, šema)
11. DEKODER SA NEGATIVNOM LOGIKOM (2/4, tablica istinitosti, šema)
12. MODULARNO POVEĆAVANJE BROJA KANALA DEKODERA (blok dijagram: „2/4“ → „4/16“ )
13. REALIZACIJA FUNKCIJE KOMBINACIONE LOGIKE: U OBLIKU MINTERMA (logičke kapije)
14. REALIZACIJA FUNKCIJE KOMBINACIONE LOGIKE: U OBLIKU MAKSTERMA (logičke kapije)
15. REALIZACIJA FUNKCIJE KOMBINACIONE LOGIKE SA DIGITALNIM MULTIPLESEROM
16. REALIZACIJA FUNKCIJE KOMBINACIONE LOGIKE SA DEKODEROM
17. REALIZACIJA FUNKCIJE KOMBINACIONE LOGIKE SA (EP)ROM-OM
18. RS, R'S' I D FLIP-FLOP. LATCH I REGISTAR (šema)
19. REALIZACIJA RAM-A POMOĆU REGISTARA (funktionalni blok dijagram)
20. VRSTE KORISNIČKO PROGRAMIBILNIH UREĐAJA (FPD) PO KOMPLEKSNOSTI, KARAKTERISTIKE POJEDINIH TIPOVA (nabiranje)

2023. Subotica