

Curso de Introdução à Design de Hardware Reconfigurável em FPGA

Profs. Amanda Martinez e Zoé Magalhães

06/08/2023

Lista de Exercícios 1

O objetivo desta lista de exercícios é conduzir os alunos através de uma série de desafios que, ao serem concluídos, resultarão no desenvolvimento de um projeto funcional: um cronômetro. Em todos os exercícios da lista fornecemos dicas para auxiliar no desenvolvimento, mas é importante salientar que existem outras opções de desenvolvimento, ou seja, não é mandatório seguir o fluxo de desenvolvimento que estamos sugerindo.

Exercício 6 - Adicionar as features de pause e stop no cronômetro.

Para finalizar o projeto do cronômetro digital precisamos adicionar as features de pause e stop. Para tal, deve-se adicionar duas entradas controladas por switches: `timer_pause` e `timer_stop`.

A contagem do tempo só deverá ser incrementada se ambas estiverem em nível lógico baixo. Quando `timer_pause` estiver nível lógico alto, a contagem de tempo deve manter o valor atual. Quando o `timer_stop` está em nível lógico alto, a contagem deve parar e o cronômetro deve reiniciar para 00:00.

Dito isso, o objetivo desse exercício é adicionar as features pause e stop ao hardware desenvolvido nos exercícios anteriores.

1. Faça as seguintes alterações no *design* do exercício 5.
 - a. Adicione duas entradas a entidade: `timer_pause` e `timer_stop` (não esqueça de mapeá-las no arquivo de constraints também).
 - b. Adicione a lógica necessária para que o cronômetro tenha as features de pause e stop.

