

# Arquitectura RISC-V: Aplicaciones y Tendencias Actuales

Carlos Gomez<sup>[2202148]</sup> Santiago Camargo<sup>[2211873]</sup> Santiago Meneses<sup>[2200255]</sup>

Universidad Industrial de Santander, Bucaramanga, COL

**Abstract.** The open and extensible instruction set architecture, RISC-V, has become a very promising and innovative option for artificial intelligence and embedded systems applications. Exploring recent advances in RISC-V, evaluating its viability in AI accelerators, embedded systems, and looking at its strengths compared to traditional architectures such as RISC and CISC. Cases such as the AI-ISP accelerator and the real-time EEG-based emotion detection system stand out, demonstrating the capabilities of RISC-V. Without a doubt a fundamental architecture for future technologies.

**Keywords:** RISC-V, Processor Architecture, Artificial Intelligence, Embedded Systems, Energy Efficiency.

**Resumen** La arquitectura de conjunto de instrucciones abierta y extensible, RISC-V, se ha convertido en una opción muy prometedora e innovadora para aplicaciones de inteligencia artificial y sistemas integrados. Explorando los avances recientes en RISC-V, evaluando su viabilidad en aceleradores de inteligencia artificial, sistemas integrados, y observar sus fortalezas en comparación con arquitecturas tradicionales como RISC y CISC. Se destacan casos como el acelerador AI-ISP y el sistema de detección en tiempo real de emociones basadas en EEG, que demuestran las capacidades de RISC-V. Sin duda una arquitectura fundamental para futuras tecnologías.

**Palabras clave:** RISC-V, Arquitectura de Procesadores, Inteligencia Artificial, Sistemas Embebidos, Eficiencia Energética.

strucciones reducido (RISC) y las computadoras con conjunto de instrucciones complejo (CISC), si bien son efectivas, no son lo suficientemente adaptables para satisfacer las necesidades de las aplicaciones actuales y emergentes. En este sentido, RISC-V ofrece una solución atractiva por su naturaleza de código abierto, permitiendo a los desarrolladores modificar y ampliar su conjunto de instrucciones según las necesidades del proyecto.

Numerosos estudios han evaluado la eficacia de RISC-V en una variedad de aplicaciones. Por ejemplo, Zong-Mao Wu, Yu-Chi Lin y Chih-Wei Liu (2024) crearon un acelerador AI-ISP que demuestra cómo las extensiones ISA de RISC-V pueden mejorar significativamente el procesamiento de señales de imagen. De manera similar, Wai-Chi Fang (2023) demostraron la utilidad de RISC-V en un sistema de detección de emociones en tiempo real basado en EEG, destacando su eficacia y su capacidad para adaptarse a entornos de borde, también, Yimin Gao junto con los demás autores (2023) presentaron el marco LiteAIR5 para el diseño y modelado de núcleos RISC-V extendidos para IA. Este estudio muestra cómo las extensiones de RISC-V pueden integrarse en sistemas de alto rendimiento sin afectar la eficiencia energética.

La investigación tiene como objetivo identificar y analizar los avances recientes en la arquitectura RISC-V y su impacto en el rendimiento y la eficiencia de aplicaciones específicas, evaluar las ventajas y desventajas del uso de RISC-V sobre otras arquitecturas, particularmente en términos de eficiencia energética y personalización, y proporciona una descripción general completa de las direcciones e innovaciones futuras en el procesamiento de procesadores basados en RISC-V.

## 1 Introducción

La arquitectura del conjunto de instrucciones RISC-V se ha destacado como una solución muy innovadora en el diseño de procesadores, esto ha sido gracias a la eficiencia, la flexibilidad y la capacidad de personalización que ofrece. En el contexto actual donde la demanda por contar con dispositivos con más eficiencia y con capacidades avanzadas de procesamiento esta presentando un aumento exponencial, RISC-V ofrece a sus clientes una plataforma que puede adaptarse fácilmente a las diversas necesidades de diferentes aplicaciones, en este caso principalmente se hablara en el ambito de la inteligencia artificial (IA) y los sistemas embebidos.

Uno de los temas principales de esta investigación es la creciente necesidad de arquitecturas de procesador que no sólo sean energéticamente eficientes sino que también puedan optimizarse para tareas específicas. Las herramientas existentes, como las computadoras con conjunto de in-

## 2 RISC y CISC

Como breve contextualización las arquitecturas RISC (Reduced Instruction Set Computer) y CISC (Complex Instruction Set Computer) han sido fundamentales en el desarrollo de los procesadores modernos. RISC se centra en una filosofía de diseño que simplifica las instrucciones, permitiendo un procesamiento más rápido y eficiente en términos de energía. Por otro lado, CISC utiliza un conjunto de instrucciones más complejo que puede realizar tareas más elaboradas con una sola instrucción, a costa de un mayor consumo de energía y complejidad de diseño.

## 3 RISC-V

La arquitectura RISC-V se deriva de la filosofía RISC, y esta tiene la ventaja de que lleva la simplicidad y eficiencia un paso más allá al ser completamente abierta y extensible. Esto significa que cualquier desarrollador puede

modificar y enfocar el conjunto de instrucciones según sus necesidades específicas, lo cual ha sido realmente beneficioso tanto para el desarrollo de aceleradores de IA como para otros sistemas especializados.

## 4 Comparación entre RISC-V y ARM

El documento "Comparative Evaluation between Accelerated RISC-V and ARM AI Inference Machines" en el cual se someten a diversas pruebas de entrenamiento, latencia, consumo energético, red entre otras proporciona una evaluación detallada del rendimiento y consumo de energía entre dos máquinas de inferencia de IA aceleradas, una basada en RISC-V de 64 bits y otra en ARM. Los resultados más destacados de este artículo incluyen lo siguiente:

- La arquitectura RISC-V consume cuatro veces menos energía.
- La arquitectura ARM es 15 veces más rápida.
- La arquitectura RISC-V es más óptima para tareas simples en tiempo real.
- La arquitectura ARM se vuelve más eficiente a medida que la red se hace más grande.

Se enfatiza que la eficiencia y rendimiento de una arquitectura u otra depende de los objetivos específicos y el fin para el cual son requeridas, por lo cual se afirma que una arquitectura RISC-V es más útil en escenarios de tiempo real de inteligencia artificial aplicada como reconocimiento de objetos, clasificadores y demás; mientras que la ARM tendrá mejores resultados si se usa en redes más profundas y que requieran mayor cantidad de hardware[4].

## 5 Hardware y Modelos de Redes Neuronales en Edge-Class

En este estudio también podemos observar la utilidad que tiene entre varios dispositivos Edge-Class y sus capacidades para ejecutar modelos de redes neuronales. Entre los dispositivos evaluados se encuentran el K210, el Coral USB Accelerator y la Raspberry Pi 4B.

Siendo el K210 de Canaan (2018) un procesador RISC-V de 64 bits con un acelerador de red neuronal que alcanza 1 TOPS con menos de 1 vatio de consumo. Mientras que el Coral USB Accelerator de Google (2019) es un dispositivo USB con TPU que alcanza 4 TOPS con 1 vatio por cada 2 TOPS. Y también la Raspberry Pi 4B, con un procesador ARMv8 de cuatro núcleos.

En cuanto al rendimiento, el Coral es significativamente más rápido que el Maixduino (K210) y la Raspberry Pi, solo que especialmente con modelos de mayor profundidad. El Coral mantiene velocidades de tiempo real a profundidades más bajas del modelo. El Maixduino consume menos energía en comparación con los demás, lo que lo hace más eficiente para aplicaciones alimentadas por baterías. Aunque el Maixduino tiene un rendimiento inferior. A continuación se presentan las tablas de consumo y rendimiento obtenidas del artículo "Comparative Evaluation between Accelerated RISC-V and ARM AI Inference Machines".

**Table 1.** Consumo de energía en diferentes dispositivos

| Profundidad | Conjunto | Maixduino | Pi 4B | Pi 4B con Coral |
|-------------|----------|-----------|-------|-----------------|
| 1.0         | 1        | 1W        | 4.8W  | 4.7W            |
| 1.0         | 2        | 1W        | 4.9W  | 4.7W            |
| 0.75        | 1        | 1W        | 4.8W  | 4.6W            |
| 0.75        | 2        | 0.9W      | 4.8W  | 4.6W            |
| 0.50        | 1        | 1W        | 4.8W  | 4.7W            |
| 0.50        | 2        | 0.9W      | 4.8W  | 4.6W            |
| 0.25        | 1        | 1W        | 4.8W  | 4.7W            |
| 0.25        | 2        | 0.8W      | 4.8W  | 4.6W            |

El modelo Maixduino muestra el menor consumo promedio de energía en comparación con Pi 4B y Pi 4B con Coral. Esto sugiere que, en términos de eficiencia energética, el modelo Maixduino es la mejor opción.

**Table 2.** Rendimiento de Recall y Precisión de los Modelos

| Profundidad | Set | Maixduino |      | Pi 4B  |      | Pi 4B w/Coral |      |
|-------------|-----|-----------|------|--------|------|---------------|------|
|             |     | Recall    | Prec | Recall | Prec | Recall        | Prec |
| 1.0         | 1   | 0.5       | 0.55 | 0.55   | 0.59 | 0.56          | 0.6  |
|             | 2   | 0.48      | 0.54 | 0.54   | 0.59 | 0.54          | 0.59 |
| 0.75        | 1   | 0.45      | 0.48 | 0.53   | 0.56 | 0.53          | 0.55 |
|             | 2   | 0.44      | 0.5  | 0.51   | 0.58 | 0.5           | 0.57 |
| 0.5         | 1   | 0.35      | 0.42 | 0.4    | 0.55 | 0.4           | 0.57 |
|             | 2   | 0.35      | 0.49 | 0.37   | 0.56 | 0.36          | 0.57 |
| 0.25        | 1   | 0.32      | 0.45 | 0.34   | 0.49 | 0.34          | 0.49 |
|             | 2   | 0.29      | 0.37 | 0.37   | 0.47 | 0.35          | 0.46 |

En general, el modelo Pi 4B con Coral muestra un mejor rendimiento en términos de recall y precisión en comparación con Maixduino y Pi 4B. Esto sugiere que el acelerador Coral puede ser beneficioso para tareas de inferencia.

## 6 RISC-V en la Actualidad

### 6.1 Aplicaciones en la Industria

En la actualidad, la arquitectura RISC-V ha encontrado un lugar significativo en diversas aplicaciones gracias a sus ventajas de flexibilidad y eficiencia energética. Un área de notable adopción es la de los dispositivos de bajo consumo, especialmente dentro del Internet de las Cosas (IoT) y dispositivos móviles. La eficiencia energética y el bajo costo de los procesadores basados en RISC-V los convierten en una opción ideal para estos dispositivos, permitiendo un funcionamiento prolongado sin comprometer el rendimiento.

Asimismo, RISC-V ha demostrado ser altamente eficaz en sistemas embebidos, como microcontroladores y sistemas de control industrial. Aparte también tenemos otra aplicación destacada la cual es en centros de datos y servidores. Y es que esta se ha implementado en servidores y sistemas de computación de alto rendimiento, ofreciendo una combinación óptima de alto rendimiento y eficiencia energética. Esta capacidad para manejar cargas de trabajo intensivas mientras mantiene un bajo consumo energético es fundamental en un contexto donde la demanda por infraestructura de datos más sostenible y eficiente sigue creciendo.

## 6.2 Casos de Estudio

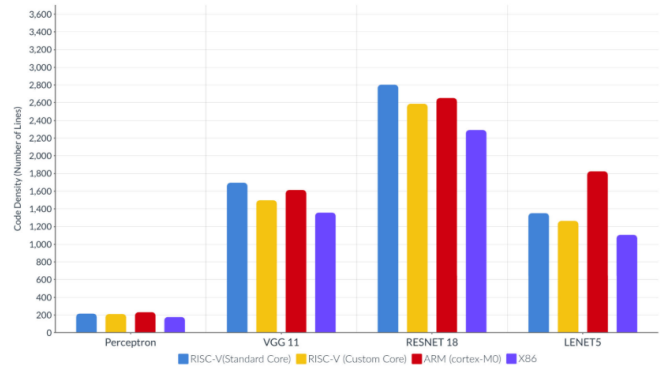
Numerosas empresas y proyectos han adoptado RISC-V, subrayando su versatilidad y eficiencia. SiFive, por ejemplo, se ha destacado en el desarrollo de microprocesadores personalizados basados en esta arquitectura. Esta empresa permite una rápida innovación y adaptación a nuevas necesidades del mercado, demostrando cómo RISC-V puede ser un motor de innovación en la industria de semiconductores.

Western Digital es otro caso notable, donde RISC-V ha sido implementado en controladores de almacenamiento. La empresa ha aprovechado la flexibilidad y el bajo costo de RISC-V para optimizar el rendimiento y la eficiencia energética de sus productos.

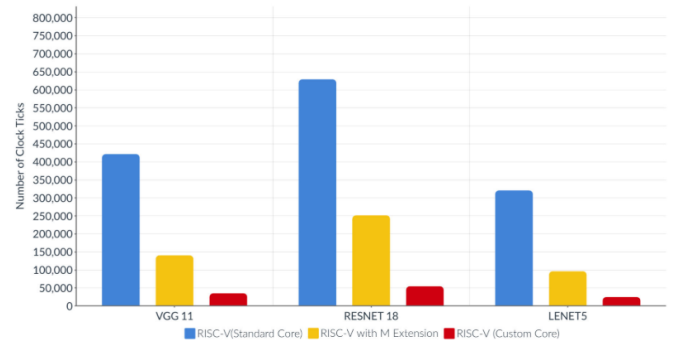
Además de las grandes corporaciones, varios proyectos de código abierto han promovido el uso y desarrollo de RISC-V, fomentando una comunidad activa y colaborativa. Estas iniciativas han permitido a desarrolladores de todo el mundo contribuir al crecimiento de esta herramienta, asegurando que la arquitectura siga evolucionando y adaptándose a nuevas necesidades tecnológicas. La comunidad open-source alrededor de RISC-V ha sido crucial para su adopción y expansión, proporcionando recursos y soporte a desarrolladores que buscan implementar RISC-V en sus proyectos.

## 7 Diseño de extensiones del conjunto de instrucciones RISC-V para redes neuronales artificiales

En la actualidad muchos problemas se abordan a través de la implementación de inteligencia artificial para su resolución, esta es una tendencia que cada día va aumentando incluido en tareas sencillas, no obstante, debido a su limitada capacidad computacional, estos dispositivos, que ejecutan Unidades Centrales de Procesamiento (CPU) adaptadas a aplicaciones integradas, por lo general, no están optimizados para ejecutar redes neuronales complejas[1]. Por lo cual la implementación de un procesador de arquitectura RISC-V y la expansión/adaptación de su conjunto de instrucciones es una de las soluciones para este problema. Esto se logra a través de la creación de perfiles de código, la detección de cuellos de botella computacionales y el aprovisionamiento de los datos necesarios[5]. logrando así una descripción del procesador que mejora considerablemente en términos de tiempo de inferencia y densidad del programa. Así mismo al implementar operaciones  $\mu$  en un núcleo personalizado RISC-V hace que aumente el rendimiento. Porque la densidad del código disminuye y el número de ciclos de reloj por inferencia se reducen. De modo que el tiempo de inferencia se mejora [5].



**Fig. 1.** Comparación de densidad de código de varias ANN para ARM, X86, RV32I y RV32I con instrucciones personalizadas..



**Fig. 2.** Comparación del tiempo de inferencia en términos de ticks de reloj para varias ANN entre RV32I, RV32IM y RV32I con extensiones personalizadas

Todo esto hace que se obtenga una mayor eficiencia en diferentes tareas y si bien la implementación de tales extensiones en la arquitectura RISC-V está sujeta a factores como código cerrado, no compilación entre otras, se evidencia que su funcionamiento es sumamente útil y mejora el rendimiento de manera considerable.

## 8 Edge intelligence applications basadas en RISC-V

Por otro lado, los artículos "Frontiers in Edge AI with RISC-V: Hyperdimensional Computing vs. Quantized Neural Networks" de Paul R. Genssler y "A review of edge intelligence applications based on RISC-V" se exploran los avances en la inteligencia artificial en el borde utilizando esta arquitectura. Y es que ejecutar algoritmos de IA en el borde es crucial para aplicaciones en tiempo real, como la detección de patrones en datos de sensores urbanos y la gestión dinámica del tráfico. Esto no solo reduce la dependencia de la computación en la nube, sino que también permite respuestas más rápidas y reduce la carga de red, mejorando la eficiencia operativa en entornos urbanos.

## 8.1 Deteccion de objetos

Una de las aplicaciones mas populares de la arquitectura RISC-V es la de deteccion de objetos en campos tales como la seguridad, reconocimiento facial, reconocimiento de movimiento, etc.

## 8.2 Navegacion autonoma

Anteriormente implementada en un principio para aereonaves y drones pequeños, la navegacion autonoma es un campo que cada vez está mas presente en los vehiculos de uso cotidiano y donde la arquitectura RISC-V juega un papel principal en el que a su vez busca la eficiencia energetica de estos sistemas.

## 8.3 Reconocimiento de emociones

El reconocimiento de emociones a traves de servicios sportatiels ha estado en auge, ejemplos como uno que traves de la incorporacion de una arquitectura RISC-V y un FPGA se realizo un modelo que almacena tres emociones principales con el fin de poder reconocerlas y monitorearlas en las personas en tiempo real

## 8.4 Atención sanitaria inteligente

La inteligencia artificial tambien ha impactado en el area de la salud y medicina, siguiendo con esta linea, la arquitectura RISC-V ha sido implementada en diversos software y frameworks capaces de reconocer enfermedades.

# 9 RISC-V y la Inteligencia Artificial

## 9.1 Aceleradores de IA en RISC-V

RISC-V se ha establecido en diversas áreas debido a todas las ventajas ya mencionadas anteriormente. Los avances recientes en la arquitectura para el procesamiento de señales de imagen (ISP) y la computación en el borde (Edge Computing) han consolidado aún más su relevancia. El artículo "ISP Accelerator with RISC-V ISA Extension for Image Signal Processing" de Zong-Mao Wu y colaboradores presentan un acelerador de procesamiento de señales de imagen que se basa en la secuencia de instrucciones RISC-V. Esta propuesta mejora la eficacia del procesamiento de imágenes en dispositivos embebidos, algo esencial para aplicaciones en tiempo real. En comparación con una CPU RISC-V convencional, el acelerador logra una aceleración de 79.7 veces y una mejora en eficiencia energética de 27.8 veces cuando se implementa en una FPGA Artix-7. La integración del ISP con extensiones RISC-V permite un procesamiento más rápido de imágenes, lo que reduce la latencia en aplicaciones críticas. Esto es particularmente importante para los sistemas de vigilancia y gestión de tráfico en ciudades inteligentes.

# 10 Futuro de la Arquitectura RISC-V

## 10.1 Tendencias y Proyecciones

- **Adopción Creciente:** La adopción de RISC-V está en aumento en diversas áreas tecnológicas y aplicaciones, impulsada por su naturaleza abierta y flexible. Se espera que más empresas y proyectos académicos adopten RISC-V para desarrollar soluciones personalizadas y eficientes.
- **Innovaciones Tecnológicas:** Se prevén mejoras y nuevas extensiones de la ISA RISC-V que podrían aumentar aún más su rendimiento y eficiencia. Estas innovaciones incluirán probablemente optimizaciones específicas para IA y aplicaciones de alto rendimiento.

## 10.2 Desafíos y Oportunidades

- **Estándar de Compatibilidad:** Uno de los principales desafíos para RISC-V será mantener la compatibilidad y la estandarización entre diferentes implementaciones, asegurando que el ecosistema de software y hardware sea interoperable.
- **Competencia con Otras Arquitecturas:** RISC-V debe posicionarse frente a arquitecturas establecidas como ARM y x86. Su éxito dependerá de su capacidad para ofrecer ventajas significativas en términos de flexibilidad, costo y eficiencia energética.

# 11 Conclusión

La arquitectura RISC-V ha demostrado ser una solución altamente flexible y eficiente para una variedad de aplicaciones, especialmente en inteligencia artificial y sistemas embebidos. A través de la evaluación comparativa con otras arquitecturas como ARM, se ha evidenciado que RISC-V ofrece ventajas significativas en términos de eficiencia energética y adaptabilidad, aunque ARM sigue superando en rendimiento en escenarios con redes neuronales profundas.

Los casos de estudio presentados, como el acelerador AI-ISP y el sistema de detección de emociones en tiempo real basado en EEG, destacan la capacidad de RISC-V para mejorar el rendimiento en aplicaciones específicas sin comprometer la eficiencia energética.

En el futuro, la adopción de RISC-V está proyectada para aumentar. No obstante, para consolidar su posición en el mercado, deberá mantener estándares de compatibilidad y enfrentar la competencia con arquitecturas establecidas como ARM y x86, ofreciendo ventajas claras en costo, flexibilidad y eficiencia energética.

**Agradecimientos** Agradecemos a todos los autores y colaboradores cuyos trabajos se han utilizado en la elaboración de este artículo.

## References

1. Z. -M. Wu, Y. -C. Lin and C. -W. Liu, "AI - ISP Accelerator with RISC-VISA Extension for Image Signal Processing," 2024 International VLSI Symposium on Technology,

- Systems and Applications (VLSI TSA), HsinChu, Taiwan, 2024, pp. 1-4, doi: 10.1109/VLSITSA60681.2024.10546413. keywords: Deep learning; Convolution; Neural networks; Very large scale integration; Energy efficiency; Artificial intelligence; Field programmable gate arrays; AI-ISP; RISC-VISA extension; Hardware accelerator; FPGAs,
2. Y. -K. Chen, J. -Y. Li and W. -C. Fang, "An Edge AI Accelerator of LRCN Model with RISC-V Platform for EEG-based Emotion Real-time Detection System," 2023 IEEE Biomedical Circuits and Systems Conference (BioCAS), Toronto, ON, Canada, 2023, pp. 1-5, doi: 10.1109/BioCAS58349.2023.10389052. keywords: Emotion recognition; Convolution; Wearable computers; AI accelerators; Computer architecture; Brain modeling; Hardware; Affective Computing; Electroencephalogram; Accelerator; LRCN; Deep Learning; SoC,
  3. Y. Gao, S. Mosanu, M. N. Sakib, V. Verma, X. Guo and M. Stan, "LiteAIR5: A System-Level Framework for the Design and Modeling of AI-extended RISC-V Cores," 2023 IEEE 36th International System-on-Chip Conference (SOCC), Santa Clara, CA, USA, 2023, pp. 1-6, doi: 10.1109/SOCC58585.2023.10257058. keywords: Instruction sets; Machine learning; Hardware; Energy efficiency; System-on-chip; Internet of Things; Surges; AI hardware; FPGA emulation; ISA extensions; Neural networks; RISC-V,
  4. V. Christofas et al., "Comparative Evaluation between Accelerated RISC- V and ARM AI Inference Machines," 2023 6th World Symposium on Communication Engineering (WSCE), Thessaloniki, Greece, 2023, pp. 108-113, doi: 10.1109/WSCE59557.2023.10365853. keywords: Performance evaluation; Industries; Computer vision; Costs; Neural networks; AI accelerators; Benchmark testing; machine vision; edge ai; comparison; benchmark,.
  5. K. K. Balasubramanian, M. D. Salvo, W. Rocchia, S. Decherchi and M. Crepaldi, "Designing RISC-V Instruction Set Extensions for Artificial Neural Networks: An LLVM Compiler-Driven Perspective," in IEEE Access, vol. 12, pp. 55925-55944, 2024, doi: 10.1109/ACCESS.2024.3389673. keywords: Artificial intelligence; Hardware; Codes; Registers; Computer architecture; Standards; Computational modeling; Reduced instruction set computing; Hardware design languages; RISC-V; AI; RISC-V custom instructions extensions; LLVM; instruction set architecture; hardware-software co-design,
  6. Q. Wei, E. Cui, Y. Gao and T. Li, "A Review of Edge Intelligence Applications Based on RISC-V," 2023 2nd International Conference on Computing, Communication, Perception and Quantum Technology (CCPQT), Xiamen, China, 2023, pp. 115-119, doi: 10.1109/CCPQT60491.2023.00025. keywords: Trusted computing; Systematics; Image edge detection; Software algorithms; Computer architecture; Software; Hardware; RISC-V; edge intelligence; AI; energy efficiency,
  7. N. -D. Nguyen, D. -H. Bui and X. -T. Tran, "Tiny Neuron Network System based on RISC-V Processor: A Decentralized Approach for IoT Applications," 2022 International Conference on Advanced Technologies for Communications (ATC), Ha Noi, Vietnam, 2022, pp. 98-103, doi: 10.1109/ATC55345.2022.9942990. keywords: Power demand; Neurons; AI accelerators; Hardware; System-on-chip; Internet of Things; Servers,
  8. P. R. Genssler, S. A. Wasif, M. Wael, R. Novkin and H. Amrouch, "Frontiers in Edge AI with RISC-V: Hyperdimensional Computing vs. Quantized Neural Networks," 2024 Design, Automation Test in Europe Conference Exhibition (DATE), Valencia, Spain, 2024, pp. 1-6. keywords: Deep learning; Computational modeling; Neural networks; Noise; Hardware; Encoding; Computational efficiency; Hyperdimensional computing; Deep learning; Machine Learning; Edge AI; RISC-V; Reliability,