## PowerPC 的 PCI 总线的 dts 配置

powerpc 使用称为 FDT 扁平设备描述树的机制传递给内核硬件配置参数,从而引导内核。这样的优势是 PowerPC 在 Linux 上的移植基本上都是对 dts 文件的修改,而升级内核的工作量远远小于其他 cpu 体系结构。

```
pci0: pci@e0008500 {
   interrupt-map-mask = <0xf800 0 0 7>;
   interrupt-map = <
       /* IRQ5 = 21 = 0x15, IRQ6 = 0x16, IRQ7 = 23 = 0x17 */
       /* IDSEL AD14 IRQ6 inta */
       0x7000 0x0 0x0 0x1 &ipic 0x12 0x8
       /* IDSEL AD15 IRQ5 inta, IRQ6 intb, IRQ7 intd */
       0x7800 0x0 0x0 0x1 &ipic 0x13 0x8
   >;
   interrupt-parent = <&ipic>;
   interrupts = <66 0x8>;
   bus-range = <0x0 0x0>;
   ranges = <
        0x02000000
                  0x0
                         0x90000000
                                     0x90000000
                                                      0x10000000
                                                 0x0
        0x42000000
                    0x0
                         0x80000000
                                     0x80000000
                                                 0x0
                                                       0x10000000
        0x01000000
                         0x00000000
                                    0xe0300000
                                                      0x00100000
                   0x0
                                                 0x0
   >;
   sleep = <&pmc 0x00010000>;
   clock-frequency = <66666666>; 'ranges' 属性的每个元素是三元组,按照前后顺序分别是(子总线地址,父总线地址,大小)。
   #interrupt-cells = <1>;
                           子总线地址需要几个u32表示由' ranges' 属性所在节点的' #address-cells' 属性决定,
   #size-cells = <2>;
                           父总线地址需要几个u32表示由上一级节点的'#address-cells'属性决定,
   #address-cells = <3>;
                           大小需要几个u32表示由当前节点的'#size-cells'属性确定。
   reg = <
                              /* internal registers */
       0xe0008500 0x100
       0xe0008300 0x8
                            /* config space access registers */
   compatible = "fsl,mpc8349-pci";
   device_type = "pci";
};
 这是一个 mpc8379 的 dts 配置文件,一些属性还是很好理解:
pci@e0008500 说明这个 pci 控制器的寄存器映射基地址为 e0008500
reg = <
                         /* internal registers */
   0xe0008500 0x100
   0xe0008300 0x8>;
                         /* config space access registers */
 再次证明,pci 控制器的寄存器映射基地址为 0xe0008500,读取配置空间使用的寄存器映射基址为 0xe0008300,
后面是长度,8个字节。即CFG_ADDR和CFG_DATA这两个寄存器。
 最最费解的是 ranges, 用来描述 cpu 地址空间和 pci 地址空间的映射关系。
 对于 e300 内核来说,一组配置由 6 个 32 位 16 进制组成。
```

ranges = < 0x02000000 0x0 0x90000000 0x90000000 0x0 0x10000000 0x42000000 0x0 0x80000000 0x80000000 0x0 0x10000000 0x01000000 0x0 0x00000000 0xe0300000 0x0 0x00100000 >; 这里对 rangs 属性使用颜色标识出来,总共分红色区、黑色区、粉色区、蓝色区。

红色区的三个是 #address-cells 由 phys.hi、 phys.mid、 phys.low 组成。这 3 组的第一个 32 位数表明映射的地址的属性。

Phys.hi: 0x02000000 是内存映射

Phys.mid: 0x42000000 也是内存映射, 支持预取

Phys.low: 0x01000000 是 IO 映射

黑色区的 2 个 32 位数表示 pci 总线的地址空间,用 2 个双字因为 PCI 总线可能是支持 64 位寻址的。

粉色区的 1 个 32 位数表示 cpu\_address ,即 cpu 存储器域地址空间,是 cpu 寻址的空间。e300 是 32 位 cpu,如果是 e500 内核,则需要 2 个双字了。

蓝色区的2个32位数表示映射长度。

## 内核启动消息里显示

mpc837x\_rdb\_setup\_arch()

Found FSL PCI host bridge at 0x000000000008500. Firmware bus number: 0->0

PCI host bridge /pci@e0008500 (primary) ranges:

MEM 0x0000000000000 ..0x000000009ffffff -> 0x0000000090000000

MEM 0x000000080000000 ..0x000000008fffffff -> 0x000000008000000 Prefetch

IO 0x0000000e0300000 ..0x00000000e03fffff -> 0x0000000000000000000

正好与之匹配。

分配配置空间要注意 cpu 存储器域地址空间,不要跟其他设备的 cpu 存储器域地址空间重复。