

实验报告

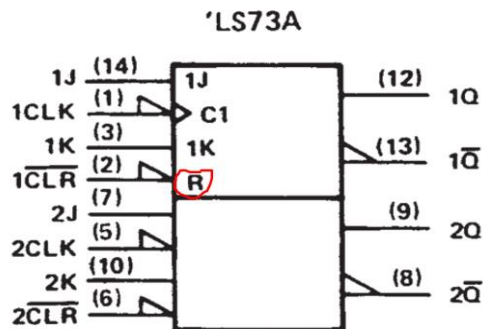
【实验内容】

用 J-K 触发器和门电路设计一个特殊的十进制同步计数器，用示波器数字通道观察并记录连续脉冲和计数器 Q3、Q2、Q1、Q0 的输出波形，分析并验证电路功能。

【实验原理】

时序逻辑电路时任意时刻的输出信号不仅取决于当时的输入信号，还与电路的历史状态相关。利用 J-K 触发器，可以设计一个同步计数器。

• 74LS73

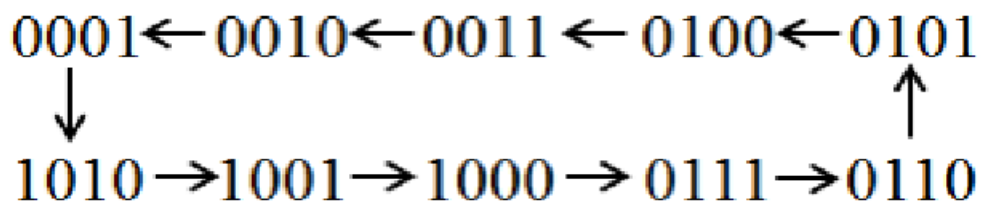


74LS73A
FUNCTION TABLE

INPUTS				OUTPUTS	
CLR	CLK	J	K	Q	Q̄
<u>L</u>	X	X	X	<u>L</u>	H
H	↓	<u>L</u>	<u>L</u>	<u>Q₀</u>	<u>Q̄₀</u>
H	↓	<u>H</u>	<u>L</u>	<u>H</u>	<u>L</u>
H	↓	<u>L</u>	<u>H</u>	<u>L</u>	<u>H</u>
H	↓	<u>H</u>	<u>H</u>	<u>TOGGLE</u>	<u>TOGGLE</u>
H	H	X	X	<u>Q₀</u>	<u>Q̄₀</u>

【实验设计】

十进制计数器状态转换图（第一步）



十进制计数器 $Q_3Q_2Q_1Q_0$ 卡诺图 (第二步)

$Q_3^n \backslash Q_2^n \begin{matrix} Q_1^n & Q_0^n \end{matrix}$	00	01	11	10
00	X	10/0	00/0	000/
01	00/1	01/00	01/0	01/01
11	X	X	X	X
10	011/	1000	X	100/

合并化简 (第三步)

$Q_3^n \backslash Q_2^n \begin{matrix} Q_1^n & Q_0^n \end{matrix}$	00	01	11	10
00	X	0	0	1
01	1	0	0	1
11	X	X	X	X
10	1	0	X	1

$$Q_0^{n+1} = \overline{Q_0}$$

$Q_3^n Q_2^n \backslash Q_1^n Q_0^n$	00	01	11	10
00	X	1	1	0
01	1	0	1	0
11	X	X	X	X
10	1	0	X	0

$$\begin{aligned}
 Q_1^{n+1} &= \overline{Q_1} \overline{Q_0} + Q_1 Q_0 + \overline{Q_3} \overline{Q_2} \overline{Q_1} \\
 &= (\overline{Q_0} + \overline{Q_3} \overline{Q_2}) \overline{Q_1} + Q_0 Q_1
 \end{aligned}$$

$Q_3^n Q_2^n \backslash Q_1^n Q_0^n$	00	01	11	10
00	X	0	0	0
01	0	1	1	1
11	X	X	X	X
10	1	0	X	0

$$Q_2^{n+1} = (Q_0 + Q_1) Q_2 + (\overline{Q_1} \overline{Q_0}) \overline{Q_2}$$

$Q_3^n \backslash Q_2^n Q_1^n Q_0^n$	00	01	11	10
00	X	1	0	0
01	0	0	0	0
11	X	X	X	X
10	0	1	X	1

$$Q_3^{n+1} = Q_3 Q_0 + Q_3 Q_1 + \overline{Q_3} \overline{Q_2} \overline{Q_1}$$

$$= (Q_1 + Q_0) Q_3 + (\overline{Q_2} \overline{Q_1}) \overline{Q_3}$$

选择触发器并部署电路（第四步）

$$Q^{n+1} = J \overline{Q}^n + \overline{K} Q^n$$

$$J_0 = K_0 = 1$$

$$J_1 = \overline{Q_0} + \overline{Q_3} \overline{Q_2} \quad K_1 = \overline{Q_0}$$

$$J_2 = K_2 = \overline{Q_1 + Q_0}$$

$$J_3 = \overline{Q_2} \overline{Q_1} \quad K_3 = \overline{Q_1 + Q_0}$$

检查自启动（第五步）

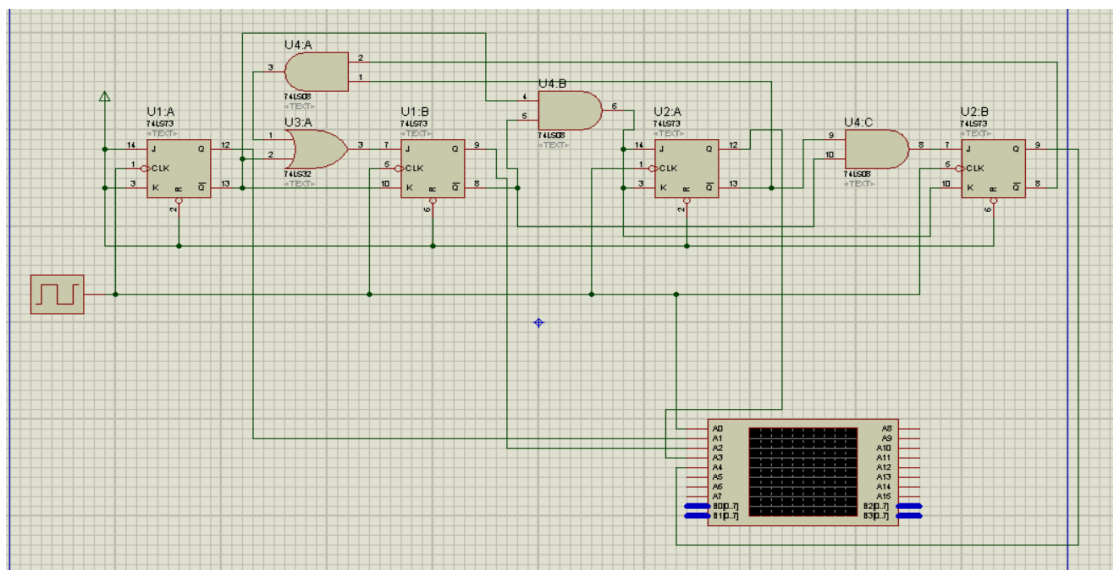
没有 0000、1011、1100、1101、1110、1111 状态

0000->1111->1110->1101->1100->0011

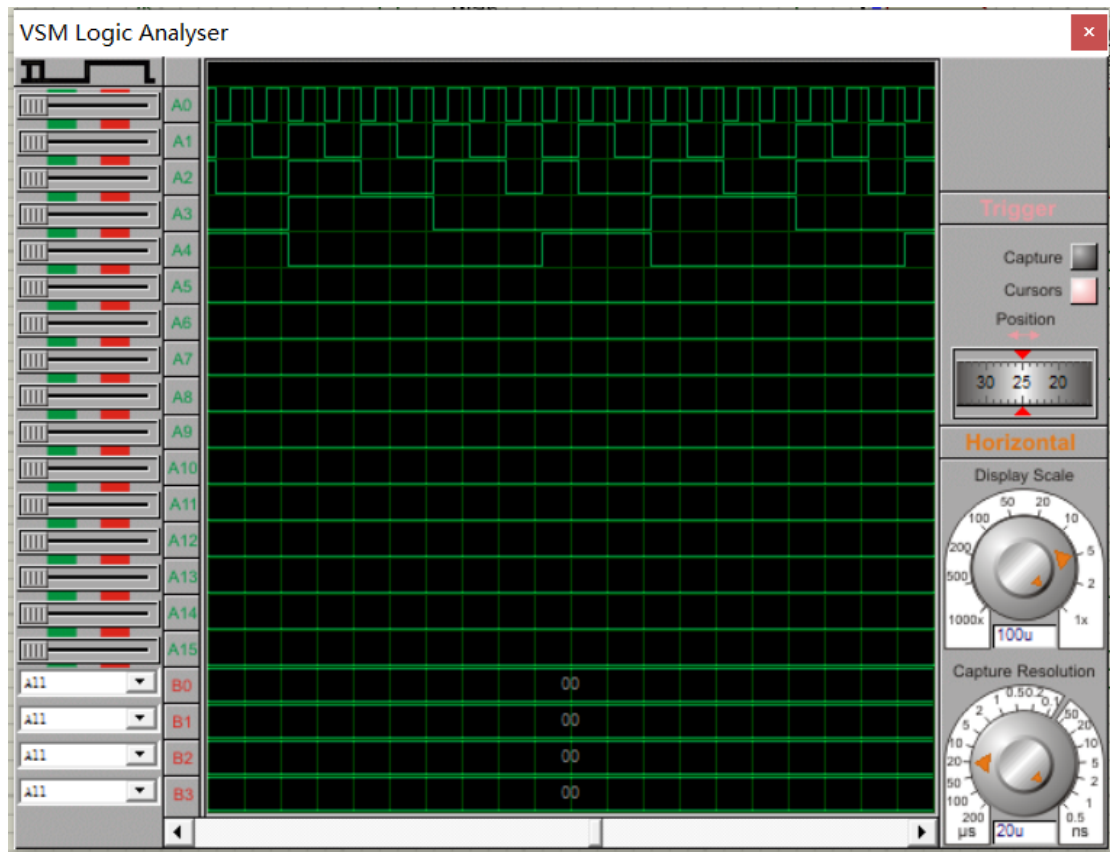
1011->1000

$Q_1^n Q_0^n$ $Q_3^n Q_2^n$	00	01	11	10
00	1111	1010	0010	0001
01	0011	0100	0110	0101
11	0011	1100	1110	1101
10	0111	1000	1000	1001

于是可以设计出如下电路：



【实验结果与分析】



如逻辑分析仪波形所示，可以观察到波形经历 0111->0110->0101->0100
->0011->0010->0001->1010->1001->1000，最后回到 0111。

【实验心得】

本次实验我认为相较上一次时序电路的设计更为简单一些。设计一个同步计数器，要经过状态转移图、卡诺图、化简和状态分配、选择触发器并部署电路、检查自启动这样大致五个步骤。电路设计十分有趣，完成时也会有强烈的满足感！