

实验报告

【实验内容】

搭建具有时、分、秒计时的简易数字钟，要求如下：

- 1) 绑定七段数码管显示计时结果
- 2) 绑定模拟开关 S0 进行时钟的计时和暂停的切换控制, 即当模拟开关 S0 位高电平时, 数字钟计时暂停。当模拟开关 S0 为低电平时, 数字钟正常计时。

【实验原理】

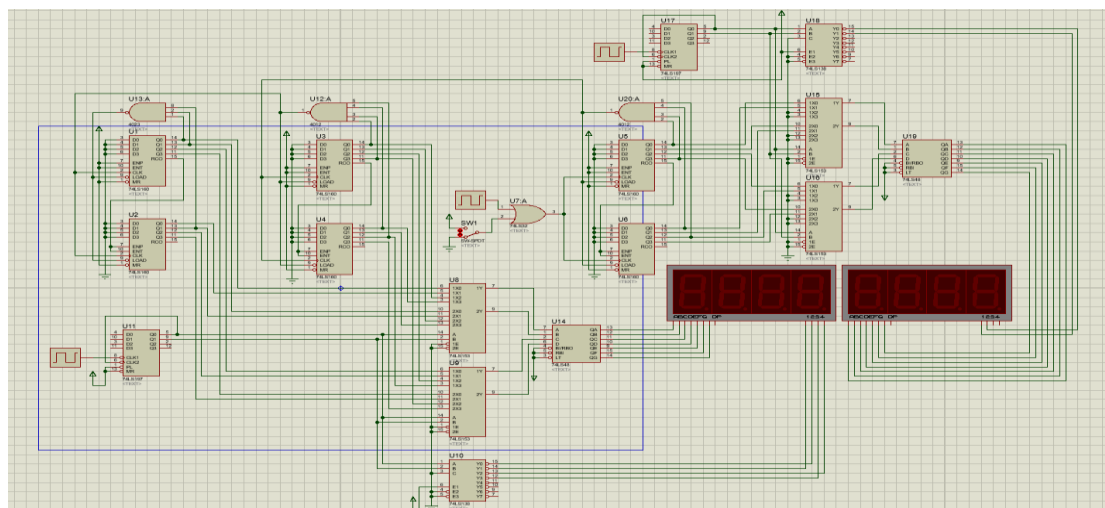
输入时钟 1Hz 时钟 (秒信号), 60 进制计数可以形成分钟计数 (60 进制计数器)

对分钟信号进行 60 计数，形成小时计数（60 进制计数器）

对小时计数，形成天计数（24 进制计数器）

将秒、分钟、小时都显示在七段数码管上，利用共阴极七段译码器 74LS48，动态扫描电路 74LS138 和 74LS153，即可搭建数字时钟。

【实验设计】



如图上半部分从左到右三个分别代表时、分、秒计数器

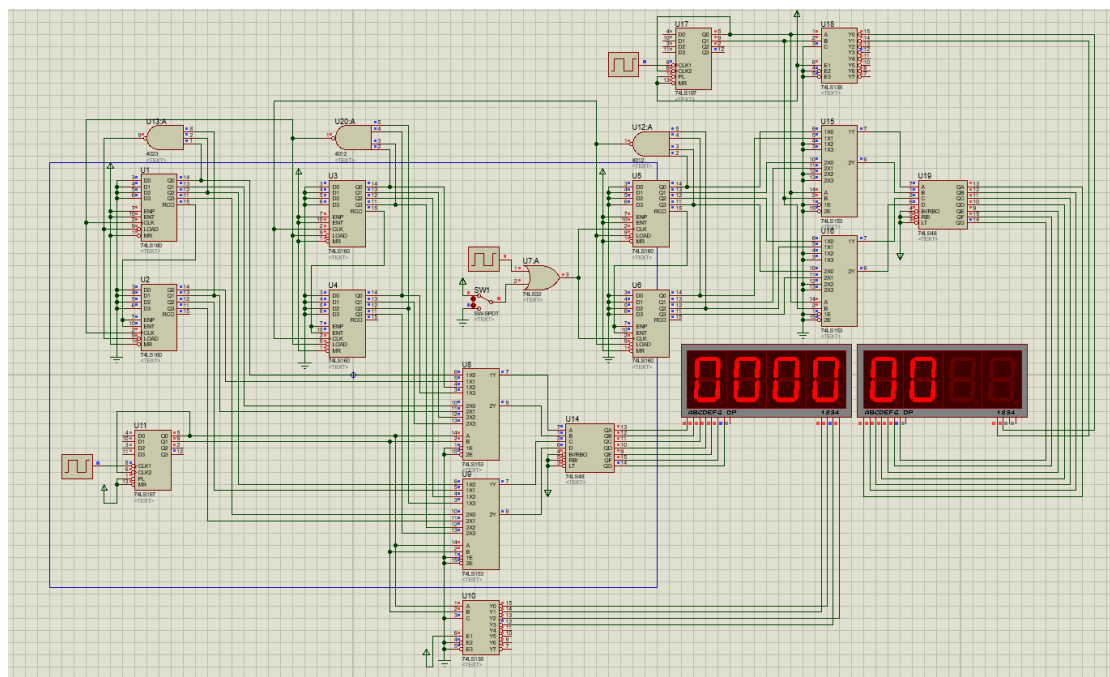
时钟 00100011 (23) 分钟 01011001 (59) 秒钟 01011001 (59) 通过与非门在
下一次脉冲来临前实现清零，并加载到更高位计数器的 CLOCK 输入上。

将时分秒计数器的输出二进制码连接到数据选择器上，对 74LS197 加上 10kHz
的脉冲信号。数据选择器通过 AB 输入端选择不同的输入信号，连到 74LS48 译
码器上，再连入七段数码管，动态扫描显示。

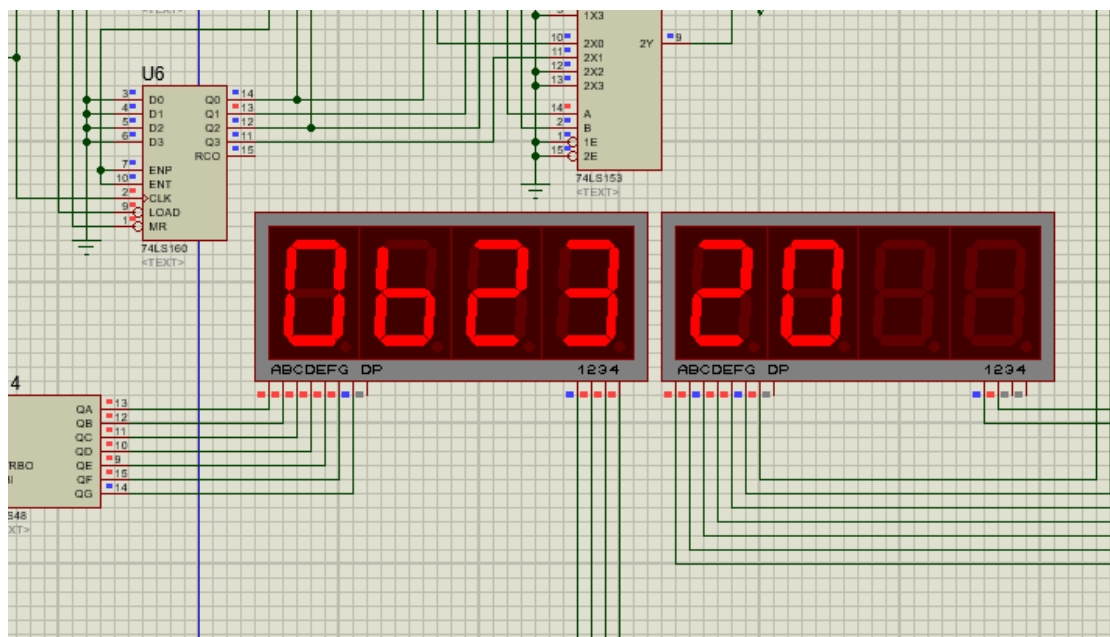
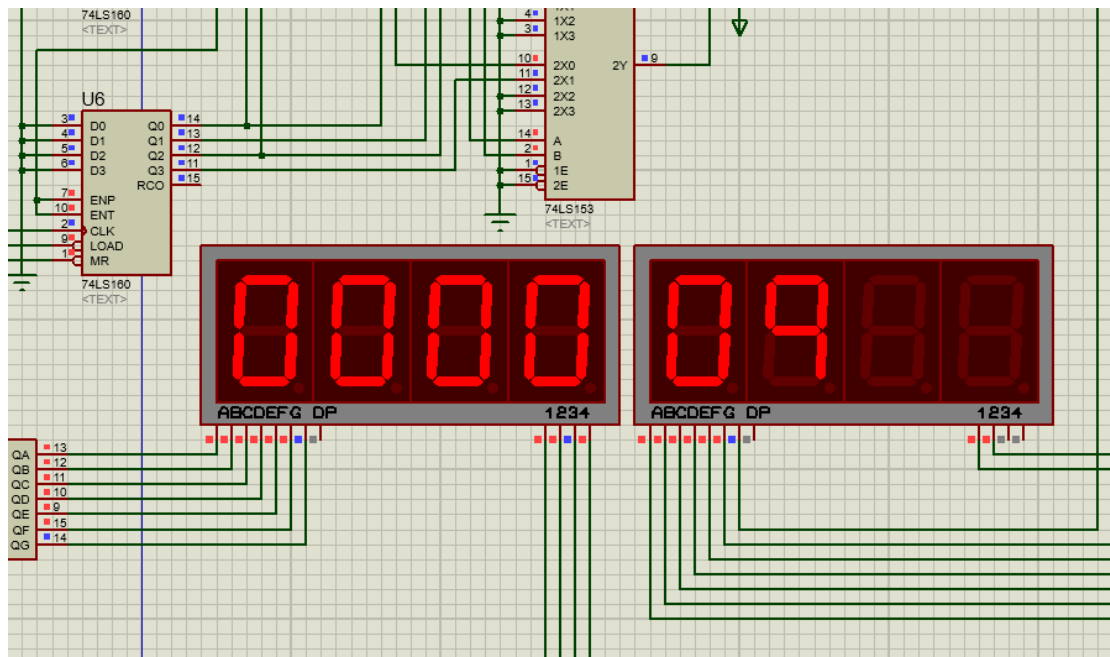
开关与 1Hz 的 CLOCK 接或门连到秒钟的时钟输入端上，这样当开关断开，处于
低电平时，时钟给出的低电平信号就会接入电路，数字时钟开始工作；当开关连
通，处于高电平时，或门会一直输出高电平信号，电路就不会工作。这样，整个
电路就设计完成了！

【实验结果与分析】

开关高电平不计数



开关电平计数



【实验心得】

数字时钟是本学期最后一次实验，涵盖了几乎所有本学期学过的知识，电路也是最复杂的一次。但任何电路只要分块设计好每个部分，细心一点，都能设计成功。实验中发现 74LS13 和 4012 虽然都是四输入与非门，但使用 74LS13 时，

时钟和分钟的七段数码管会从 1 开始显示而不是 0, 这可能是 proteus 软件原因。

数电实验这门课就这样结束了，回想起来这学期所做过的所有实验，我还是有些
意犹未尽……