

# 实验报告

## 【实验内容】

- 1、用 74LS197 的 CP0 接 10kHz 连续脉冲，输出端 Q3、Q2、Q1、Q0 依次与 74LS138 的输入端 G1、C、B、A 相连，74LS138 使能端 G2A 和 G2B 置低。使用示波器数字通道观测并记录 G1、C、B、A 和 Y0、Y1、Y2、Y3、Y4、Y5、Y6、Y7 波形，分析波形之间的相位关系。
- 2、设计一个带控制端的半加半减器，输入为 S、A、B，其中 S 为功能选择口。当 S=0 时，输出 Y 为 A+B 及进位 Cn；当 S=1 时，输出 Y 为 A-B 及借位 Cn。

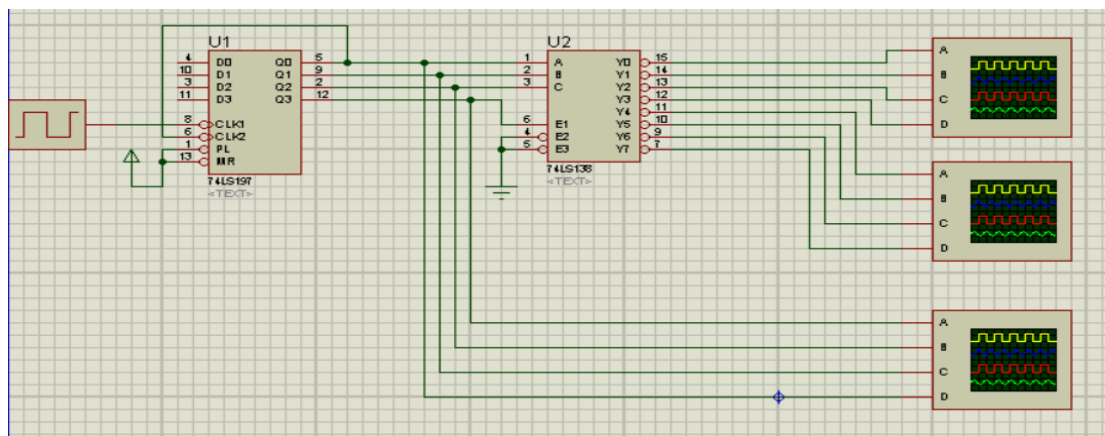
## 【实验原理】

译码器，能将输入的二进制代码译成对应的高低电平信号或者另一种代码。

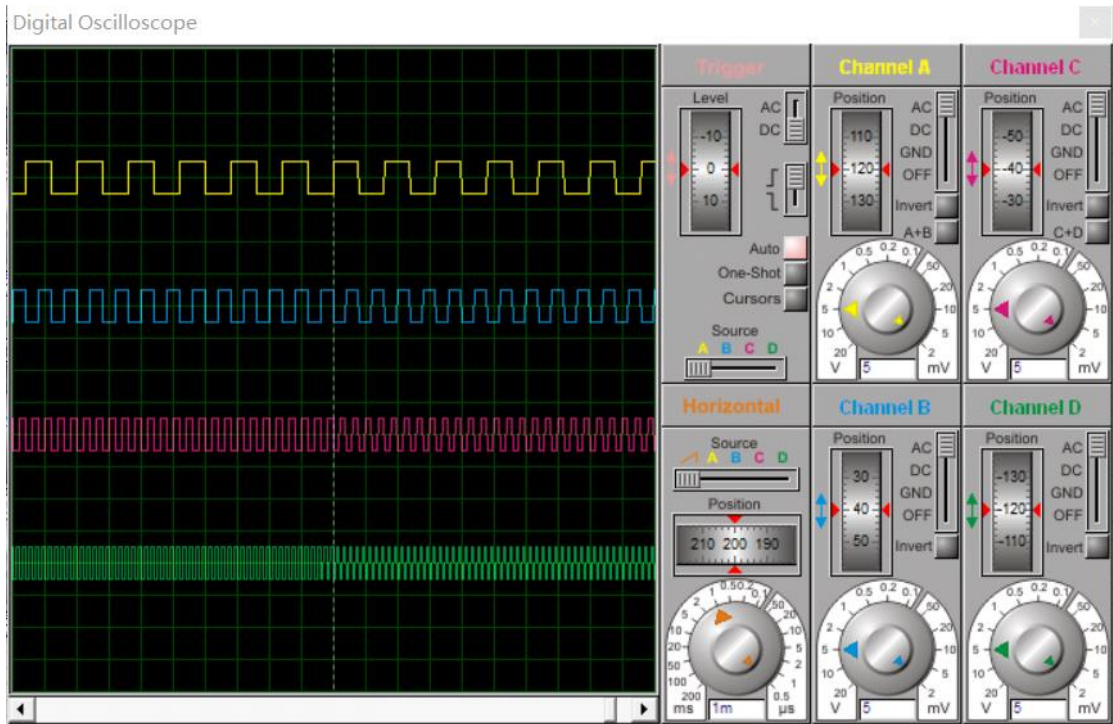
3-8 译码器将输入的 3 位二进制代码译成对应 8 线制电平状态。由此可用 3-8 译码器设计全加器或者半加半减器。

## 【实验设计与结果】

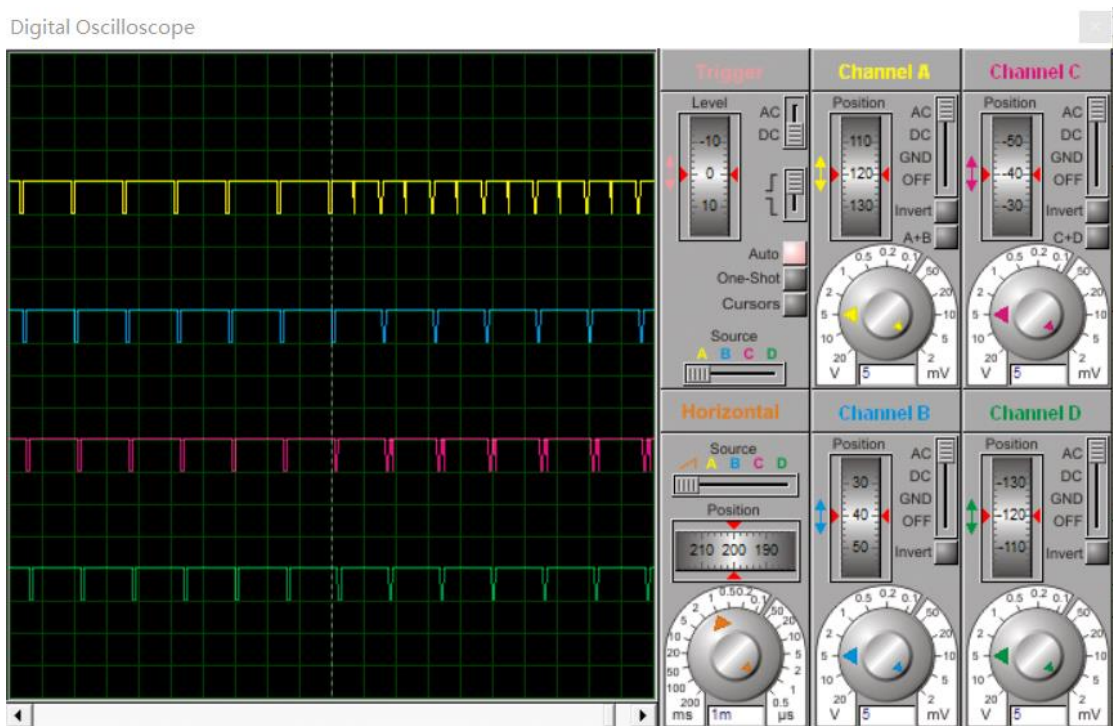
用 74LS197 的 CP0 接 10kHz 连续脉冲，输出端 Q3、Q2、Q1、Q0 依次与 74LS138 的输入端 G1、C、B、A 相连，74LS138 使能端 G2A 和 G2B 置低。



以下是 Q3、Q2、Q1、Q0（由下至上）波形：



以下是 Y0、Y1、Y2、Y3（由上至下）波形：



The screenshot displays a digital oscilloscope interface. The main display area on the left shows four waveforms: Channel A (yellow), Channel B (blue), Channel C (pink), and Channel D (green). The waveforms are plotted on a grid with a vertical dashed line at the center. The right side of the interface contains several control panels:

- Trigger Panel:** Includes a Level slider (set to 0), AC/DC coupling (set to DC), a source selector (set to A), and buttons for Auto, One-Shot, and Cursors.
- Channel A Panel:** Includes a Position slider (set to 110), AC/DC/GND coupling (set to DC), an Invert button, and a vertical scale knob (set to 5 mV).
- Channel B Panel:** Includes a Position slider (set to 30), AC/DC/GND coupling (set to DC), an Invert button, and a vertical scale knob (set to 5 mV).
- Channel C Panel:** Includes a Position slider (set to -40), AC/DC/GND coupling (set to DC), an Invert button, and a vertical scale knob (set to 5 mV).
- Channel D Panel:** Includes a Position slider (set to -130), AC/DC/GND coupling (set to DC), an Invert button, and a vertical scale knob (set to 5 mV).
- Horizontal Panel:** Includes a Source selector (set to A), a Position slider (set to 210), and a horizontal scale knob (set to 1 ms).

[illegible]

接下来我们设计一个带控制端的半加半减器

表 3-6 带控制端的半加半减器功能表

S	输入 1	输入 2	输出 Y	进/借位 $C_n$
0	A	B	A+B	进位
1	A	B	A-B	借位

首先由功能表可得真值表：

A handwritten truth table on a piece of paper, showing the relationship between control signal S, inputs A and B, output Y, and carry/borrow Cn. The table is organized into five columns: S, A, B, Y, and Cn. There are eight rows of data, corresponding to the combinations of S (0 and 1) and inputs A and B (0 and 1). The output Y and carry/borrow Cn are calculated based on the control signal S. When S=0, the circuit performs addition (A+B), and when S=1, it performs subtraction (A-B). The carry/borrow Cn is 0 for addition and 1 for subtraction when the result is negative or requires a borrow.

S	A	B	Y	Cn
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	0	0
1	0	1	1	1
1	1	0	1	0
1	1	1	0	0



然后利用卡诺图可得 Y 和 Cn 的表达式:

Y

$\begin{array}{c} AB \\ \hline S \end{array}$	00	01	11	10
0		1		1
1		1		1

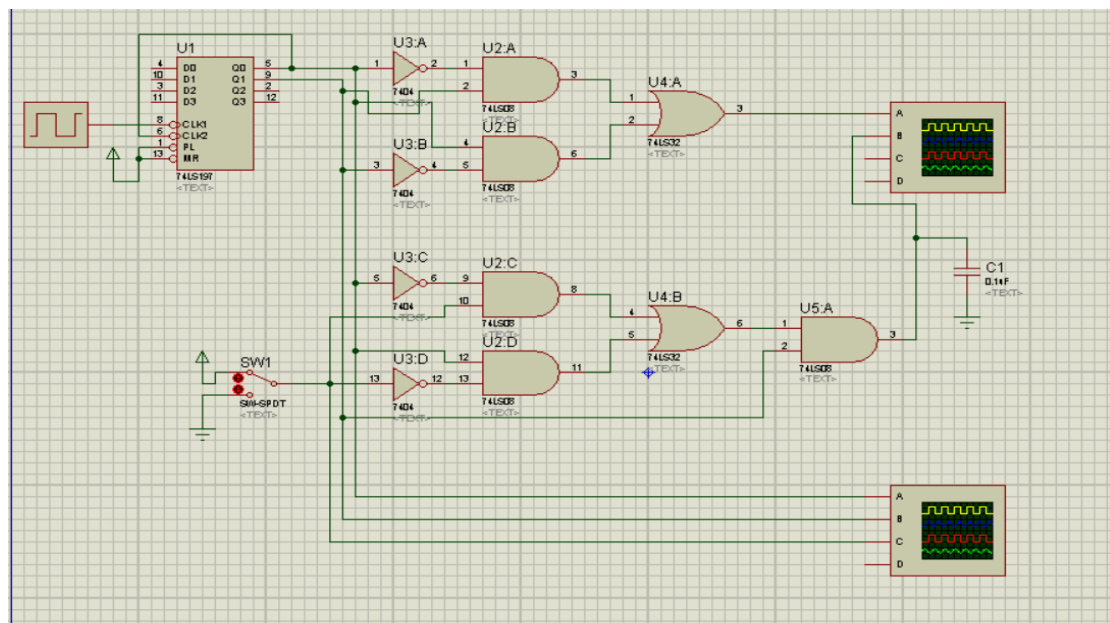
$$Y = \overline{A}B + A\overline{B}$$

Cn

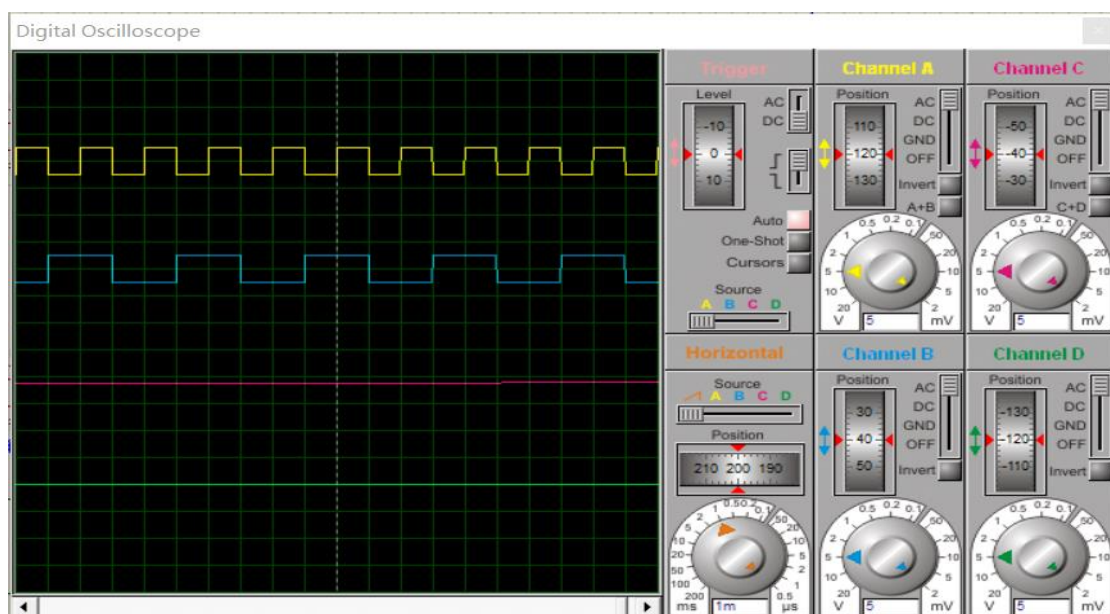
$\begin{array}{c} AB \\ \hline S \end{array}$	00	01	11	10
0			1	
1		1		

$$\begin{aligned} C_n &= \overline{S}AB + S\overline{A}B \\ &= B(\overline{S}A + S\overline{A}) \end{aligned}$$

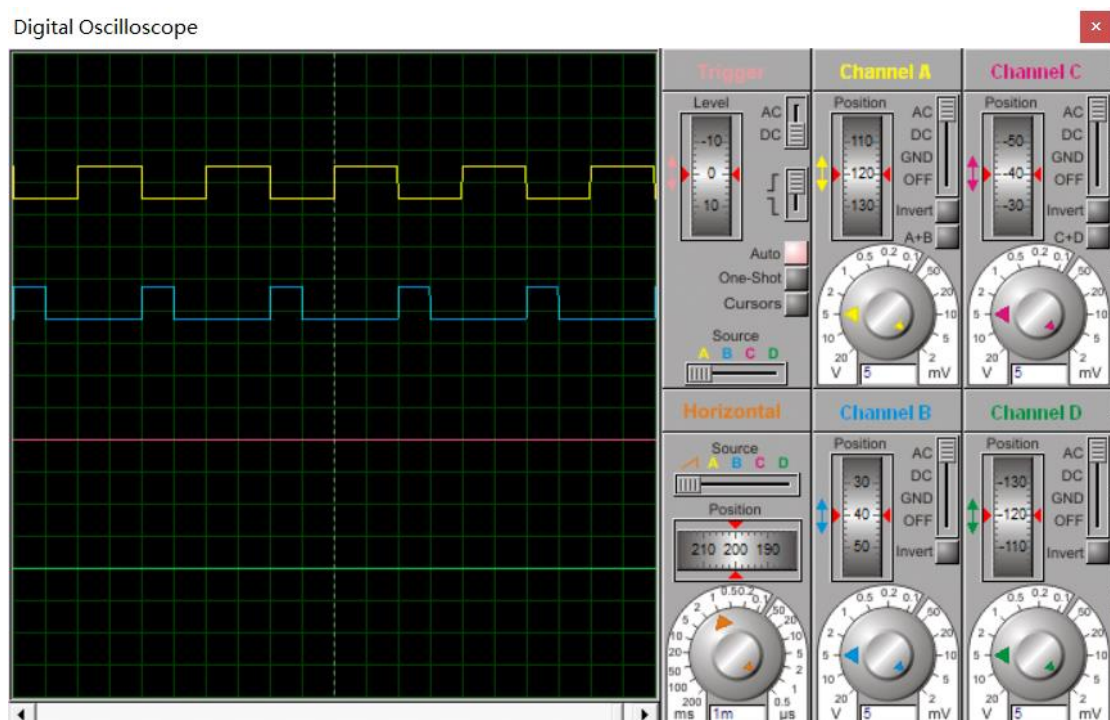
然后我们可以设计相应门电路。其中 Q0 代表 A, Q1 代表 B, S 用一个开关控制。用两个与门、两个非门、一个或门可转化成 Y 的相应输出, 连接在右上角示波器的 A 接口。用三个与门、两个非门、一个或门可转化成 Cn 的相应输出, 连接在右上角示波器的 B 接口。经实验发现 B 的波形产生冒险现象, 所以并上一个 0.1uF 的小电容。我们将 Q0、Q1、S 分别接到右下角示波器的 A、B、C 端口, 观察相应波形。



以下是 S=0 时 Q0、Q1、S 波形:

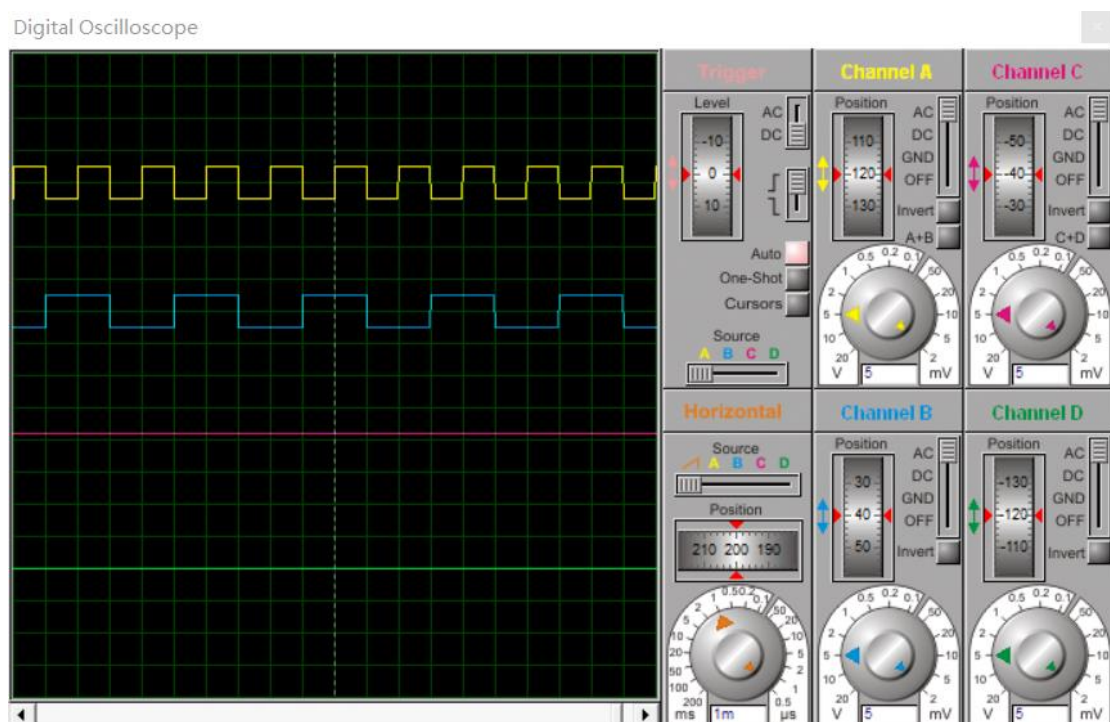


此时 Y 与 Cn 波形如下图：



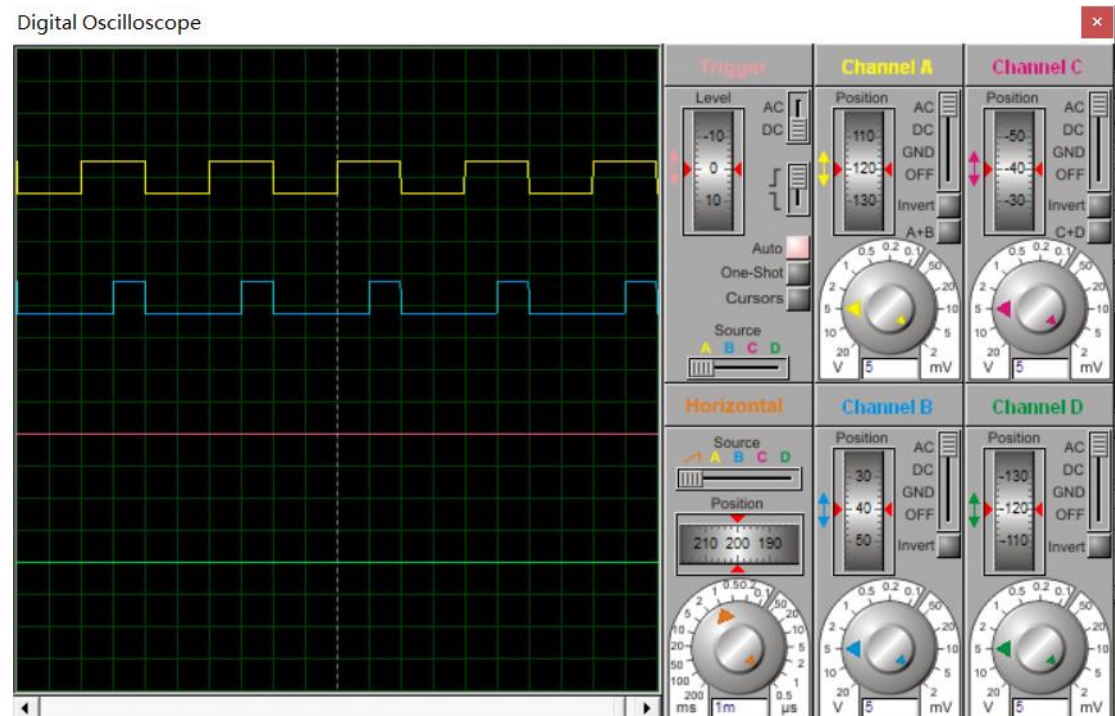
可以观察到 Y 经历 0110 循环，Cn 经历 0001 循环。

以下是 S=1 时 Q0、Q1、S 波形：





此时 Y 与 Cn 波形如下图：



可以观察到 Y 经历 0110 循环，Cn 经历 0100 循环。

接下来，我们用 74LS138 芯片（3-8 译码器）设计一个半加半减器。

S	A	B	Y	Cn
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	0	0
1	0	1	1	1
1	1	0	1	0
1	1	1	0	0

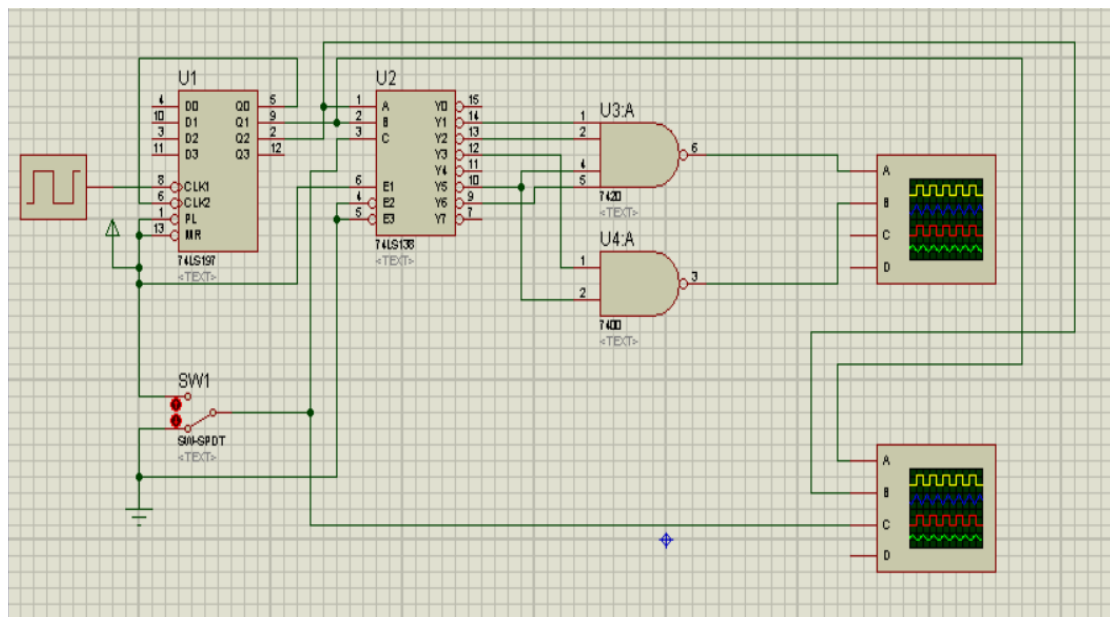


首先由真值表我们可以得到 Y 和 Cn 通过 3-8 译码器的相应表达式

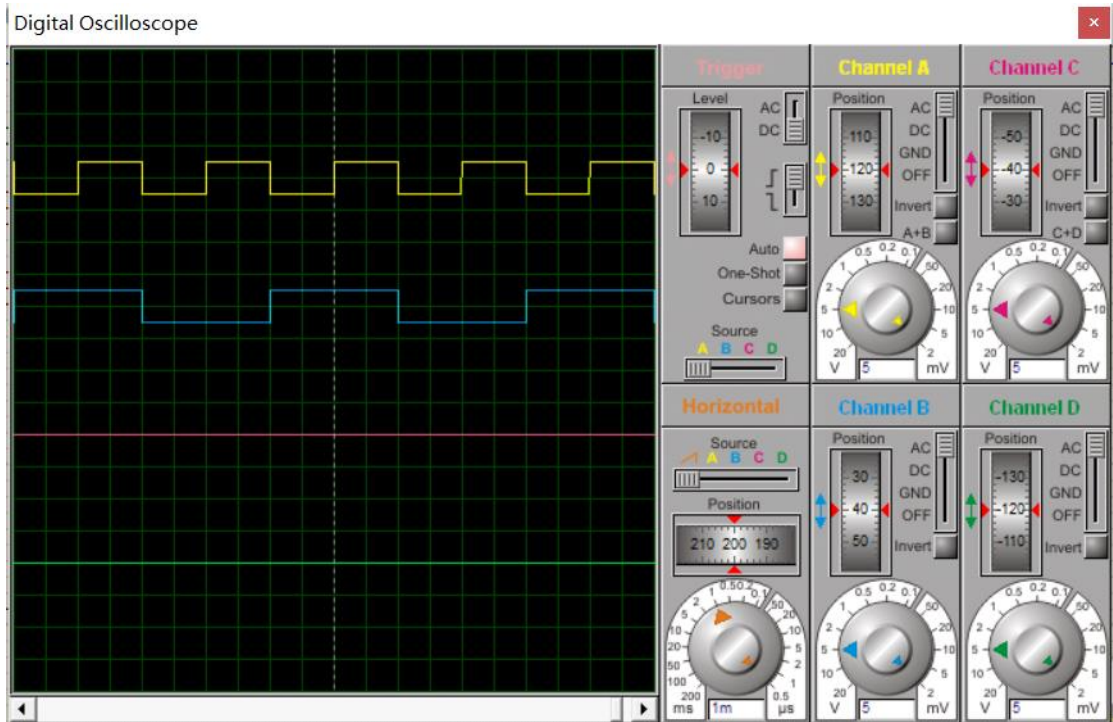
$$Y = \overline{S} \overline{A} B + \overline{S} A \overline{B} + S \overline{A} B + S A \overline{B} = \overline{m_1 m_2 m_5 m_6}$$

$$C_n = \overline{S} A B + S \overline{A} B = \overline{m_3 m_5}$$

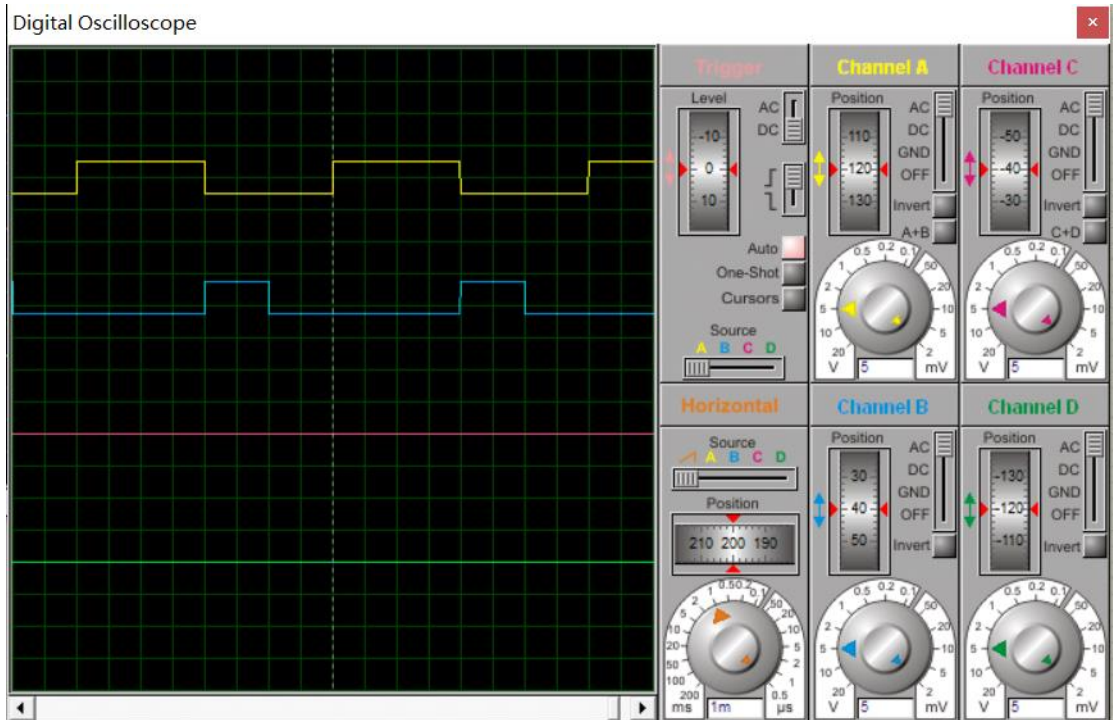
然后我们可以设计相应门电路。我们将 74LS197 的 Q2 连在 74LS138 的 A 接口，并与右下角示波器的 B 接口相连，将 74LS197 的 Q1 连在 74LS138 的 B 接口，并与右下角示波器的 A 接口相连，然后用一个开关作为 S，连在 74LS138 的 C 接口，并与右下角示波器的 C 接口相连。对 Y1、Y2、Y5、Y6 用一个四输入与非门连到左上角示波器的 A 接口，对 Y3、Y5 用一个与非门连到左上角示波器的 B 接口。观察并分析波形。



以下是 S=0 时 A、B、S 波形：



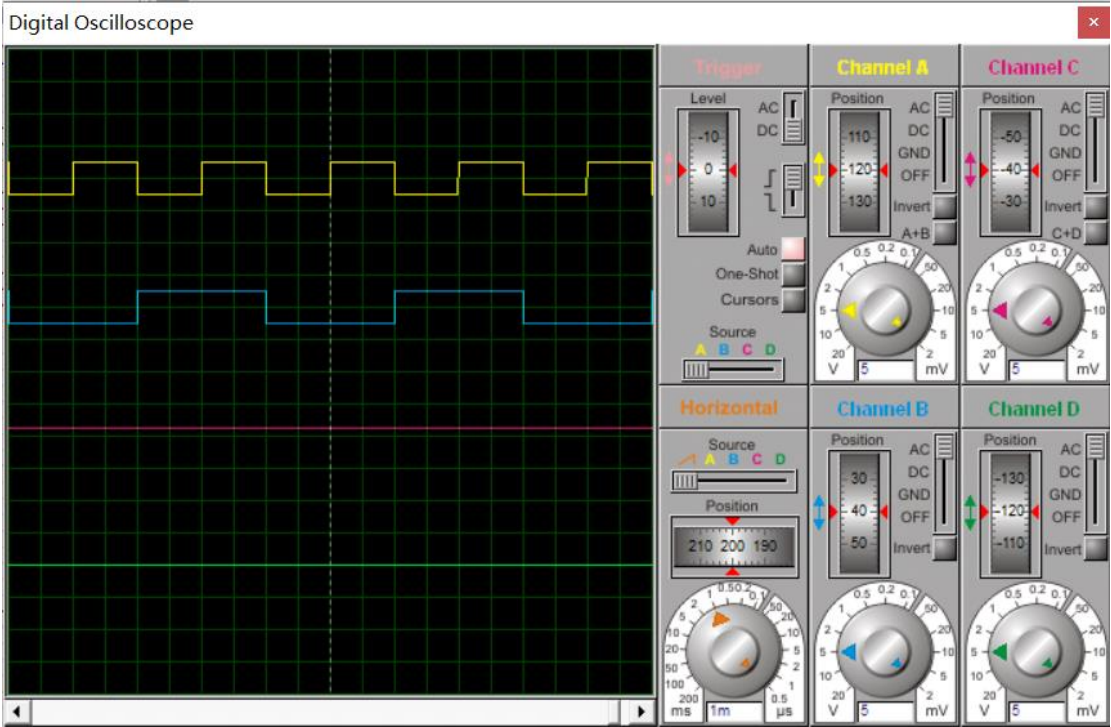
此时 Y 与 Cn 波形如下图：



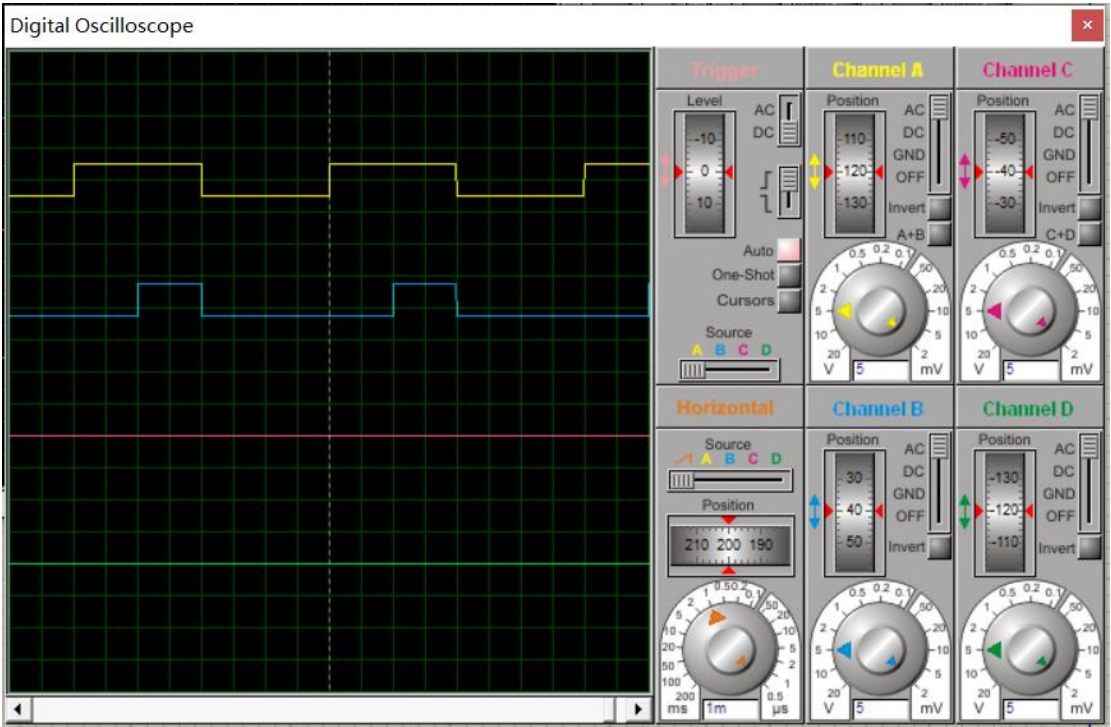
可以观察到 Y 经历 0110 循环，Cn 经历 0001 循环。

在 S=0 时可以实现加法器。

以下是 S=1 时 A、B、S 波形：



此时 Y 与 Cn 波形如下图：



可以观察到 Y 经历 0110 循环，Cn 经历 0100 循环。

在 S=1 时可以实现减法器。

### 【实验心得】

本次实验我学会了用 3-8 译码器或是单纯的门电路实现一个半加半减器。对于实验中产生的冒险现象，我也知道了如何解决。在实验过程中，我不小心把 74LS138 芯片的 A 和 C 接口搞反了，所以在实验一开始并没有得到正确的波形。但通过查阅芯片手册后我发现了问题，并及时解决。这次实验也十分有趣，完成时有强烈的满足感。