

## 实验内容 2 报告

### 【实验内容】

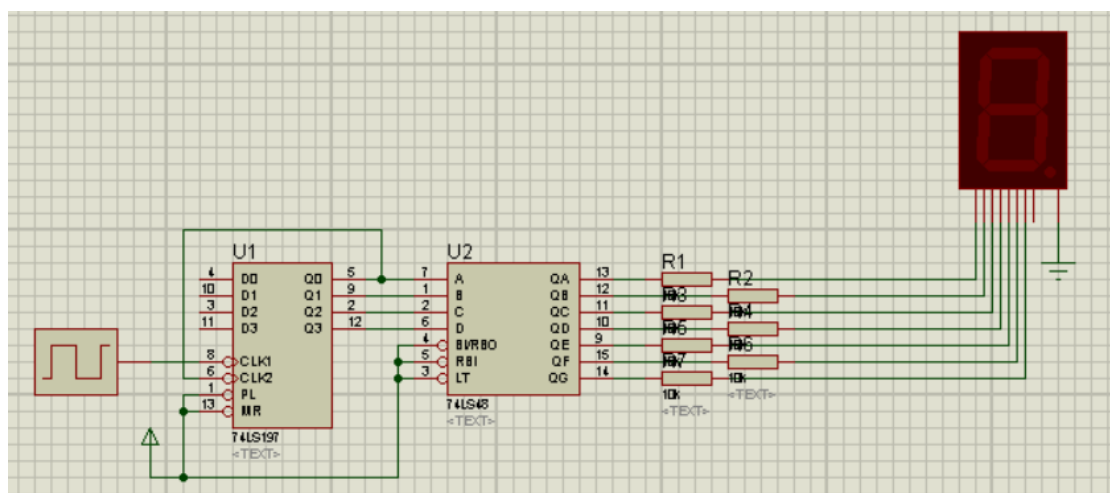
- 1、将 74LS197 的输出 Q0-Q3 接到芯片 74LS48 输入上，并设置 74LS197 的输入时钟为 1Hz。记录并观察七段数码管的显示变化。
- 2、将 74LS197 的输出 Q0-Q3 表示 0-15 的十进制数，尝试使用两个芯片 74LS48 分别显示十进制数的个位和十位，设计编码电路完成功能如上的电路设计。

### 【实验原理】

译码器能将输入的二进制代码译成对应的高低电平信号或者另一种代码。而芯片 74LS48 就是一个 8421 码七段数码管译码器，可驱动共阴极七段数码管。因此可设计电路来实现。

### 【实验设计】

单个数码晶体管：



如图所示，利用一个 74LS197 接芯片 74LS48，并在后续接上 6 个电阻来防止七段数码管短路，右边接七段数码管，最后接地完成电路。

对于第二个测试（显示两位数），我们先给出真值表：

Q <sub>3</sub> Q <sub>2</sub> Q <sub>1</sub> Q <sub>0</sub>	→	a b c d	e f g h
0 0 0 0	→	0 0 0 0	0 0 0 0
1 0 0 0	→	0 0 0 0	0 0 0 1
2 0 0 1	→	0 0 0 0	0 0 1 0
3 0 0 1	→	0 0 0 0	0 0 1 1
4 0 1 0 0	→	0 0 0 0	0 1 0 0
5 0 1 0 1	→	0 0 0 0	0 1 0 1
6 0 1 1 0	→	0 0 0 0	0 1 1 0
7 0 1 1 1	→	0 0 0 0	0 1 1 1
8 1 0 0 0	→	0 0 0 0	1 0 0 0
9 1 0 0 1	→	0 0 0 0	1 0 0 1
10 1 0 1 0	→	0 0 0 1	0 0 0 0
11 1 0 1 1	→	0 0 0 1	0 0 0 1
12 1 1 0 0	→	0 0 0 1	0 0 1 0
13 1 1 0 1	→	0 0 0 1	0 0 1 1
14 1 1 1 0	→	0 0 0 1	0 1 0 0
15 1 1 1 1	→	0 0 0 1	0 1 0 1

如上图的真值表所示，左边的 Q<sub>3</sub>、Q<sub>2</sub>、Q<sub>1</sub>、Q<sub>0</sub> 代表 74LS197 给出的输入，abcd 分别表示通过门电路转化后对于十位的七段数码管的输入，efgh 则分别表示通过门电路转化后对于个位的七段数码管的输入。通过真值表的分析，我们发现 abc 始终为 0，所以可以不用管（可接地）。接着利用卡诺图来得出 defgh 各输出的最小项之和的化简结果。如下图：

d

$Q_3 Q_2 \backslash Q_1 Q_0$	00	01	11	10
00			1	
01			1	
11			1	1
10			1	1

$$d = Q_3 Q_1 + Q_3 Q_2$$

$$= Q_3 (Q_1 + Q_2)$$

e

$Q_3 Q_2 \backslash Q_1 Q_0$	00	01	11	10
00				1
01				1
11				
10				

$$e = Q_3 \overline{Q_2} \overline{Q_1}$$

f

$Q_3 Q_2 \backslash Q_1 Q_0$	00	01	11	10
00		1		
01		1		
11		1	1	
10		1	1	

$$f = \bar{Q}_3 Q_2 + Q_2 Q_1$$

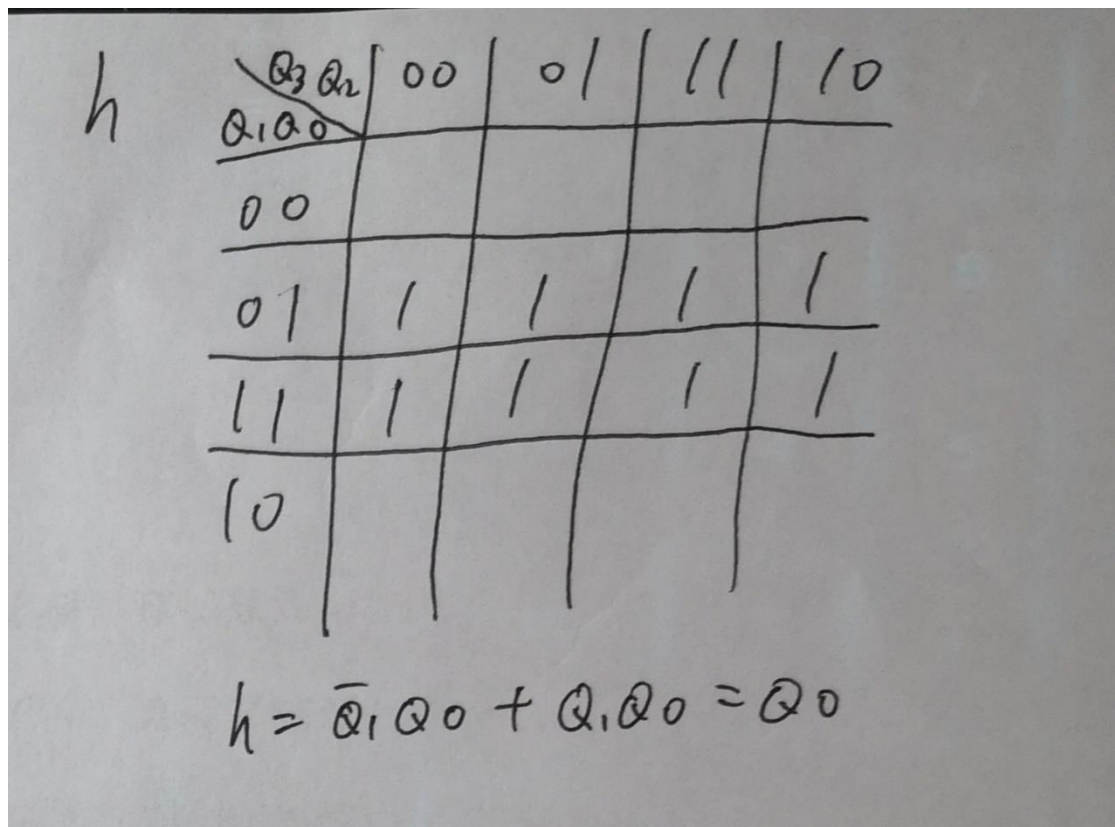
$$= Q_2 (\bar{Q}_3 + Q_1)$$

g

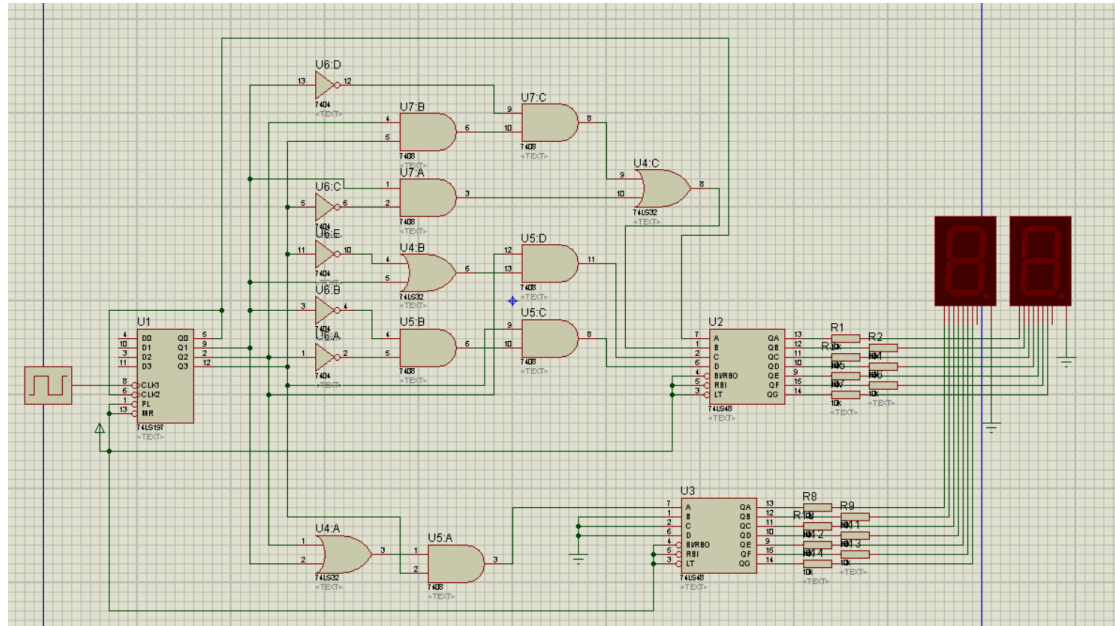
$Q_3 Q_2 \backslash Q_1 Q_0$	00	01	10	11
00				1
01				1
11	1	1		
10	1	1		

$$g = \bar{Q}_3 Q_1 + Q_3 Q_2 \bar{Q}_1$$





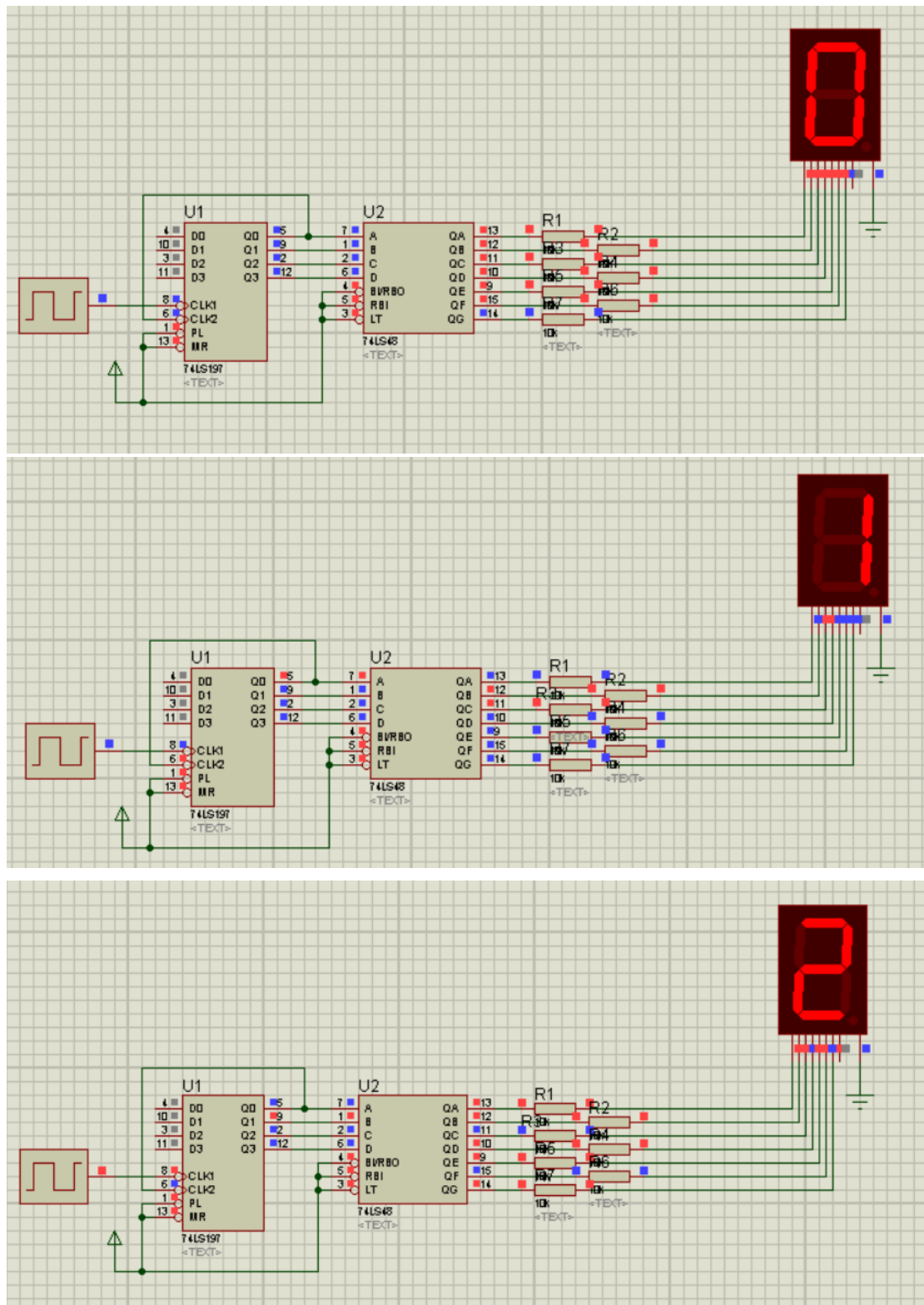
根据相应的化简结果，得出如下电路：

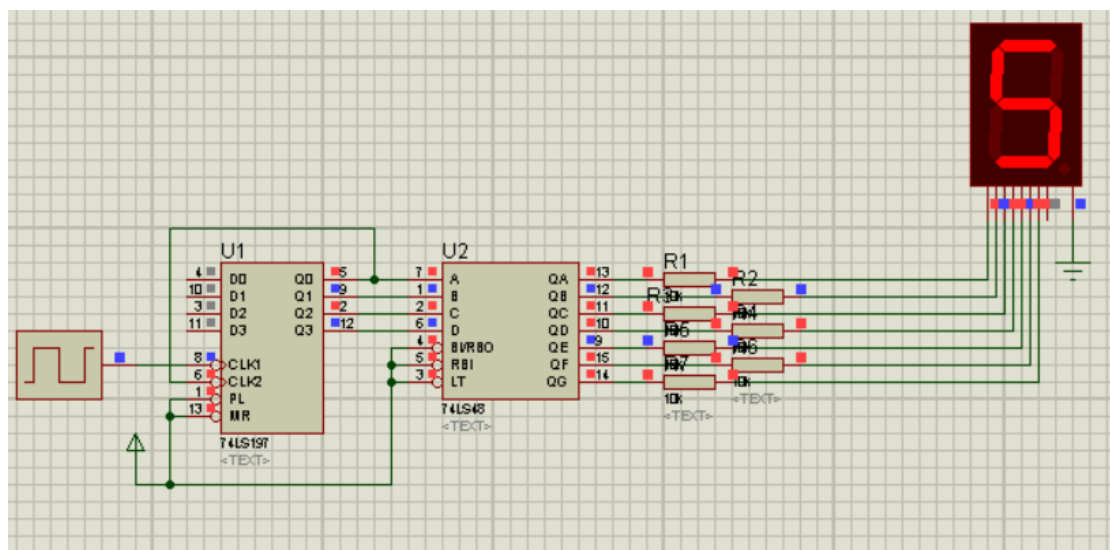
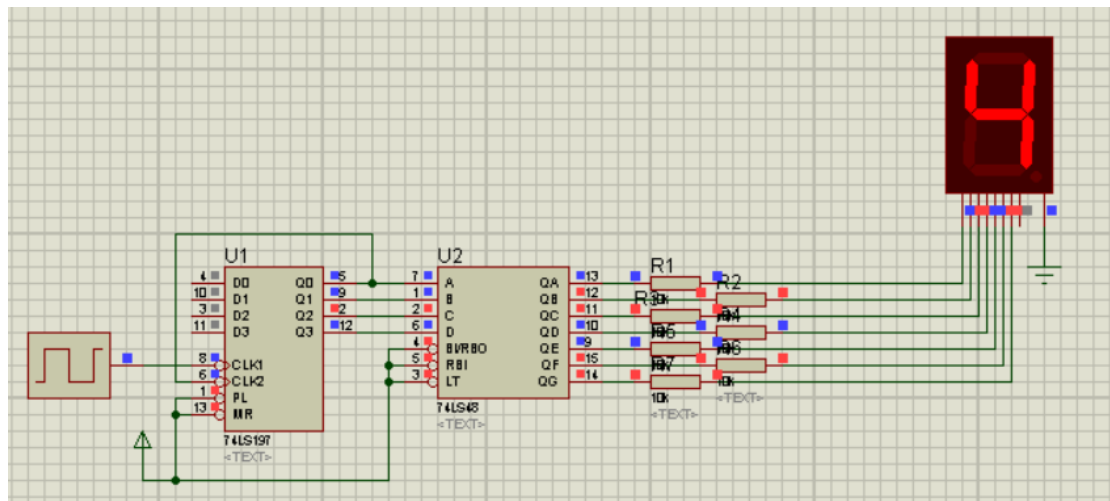
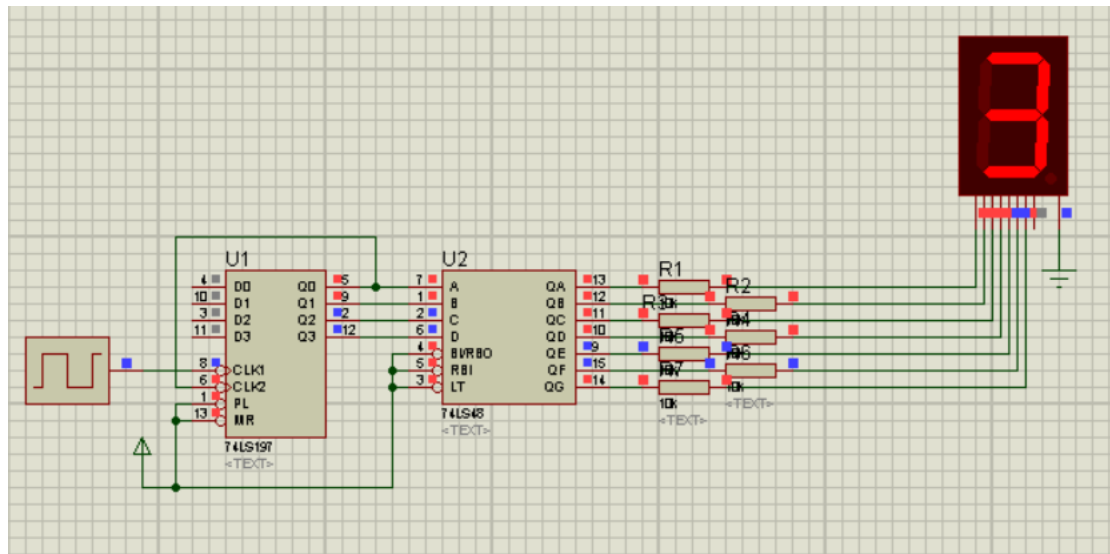


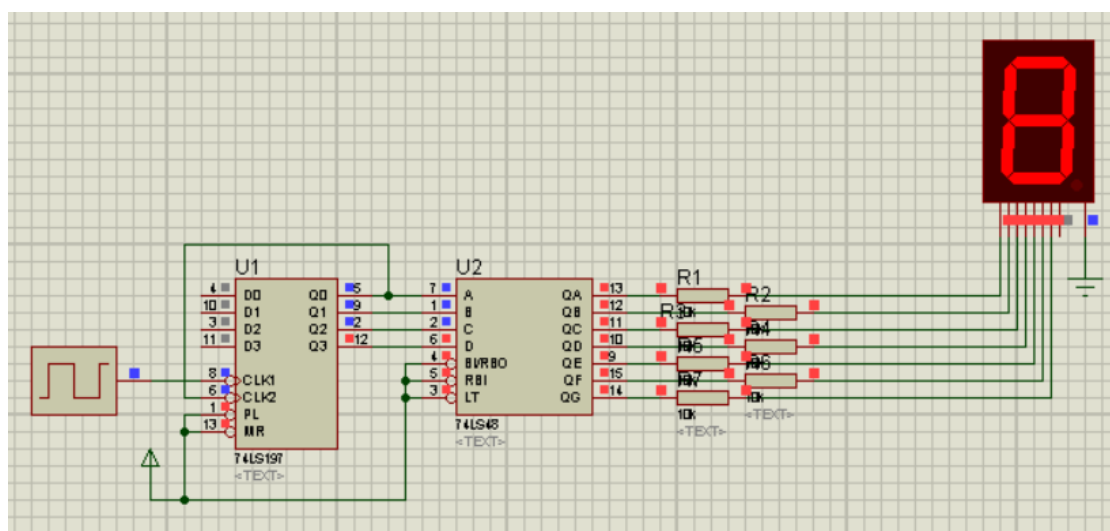
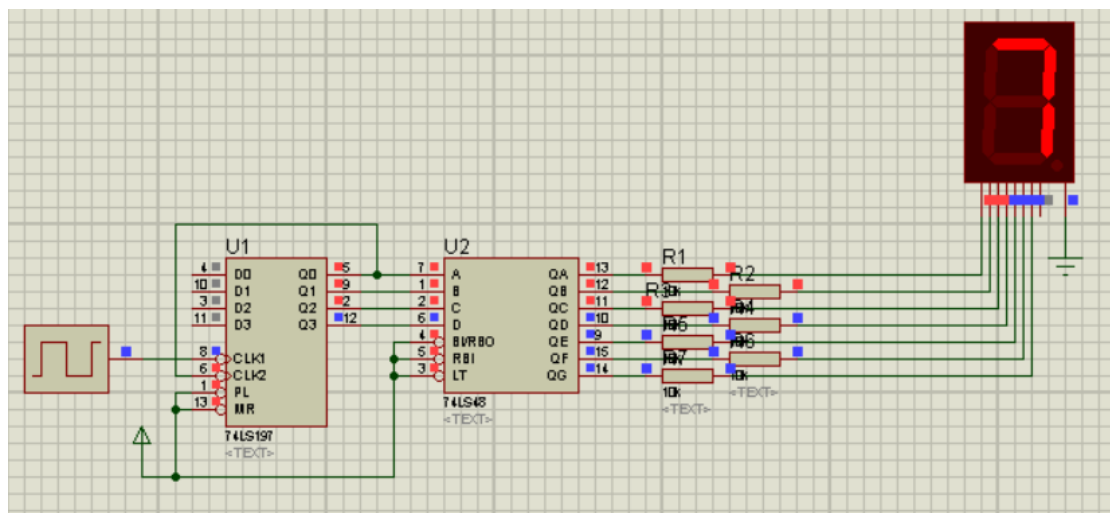
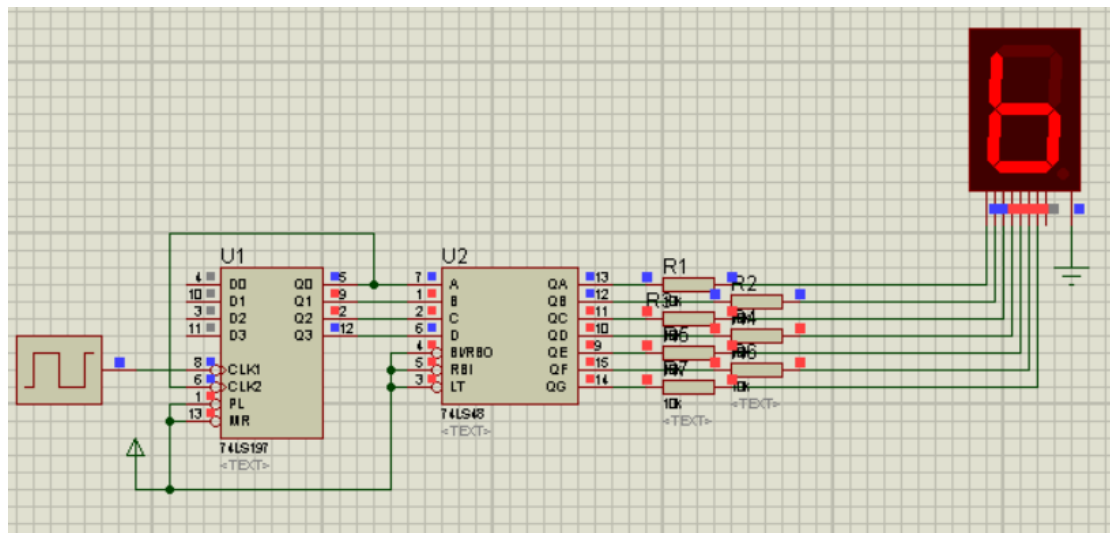
图中是一个 74LS197 作为输入，中间的逻辑门电路由大量 7404 非门、7408 与门、74LS32 或门构成，接两个芯片 74LS48，并在后续接上电阻来防止七段数码管短路，右边接上两个 7SEG-MPX1-CC 共阴极数码管，最后接地完成电路。

## 【实验结果与分析】

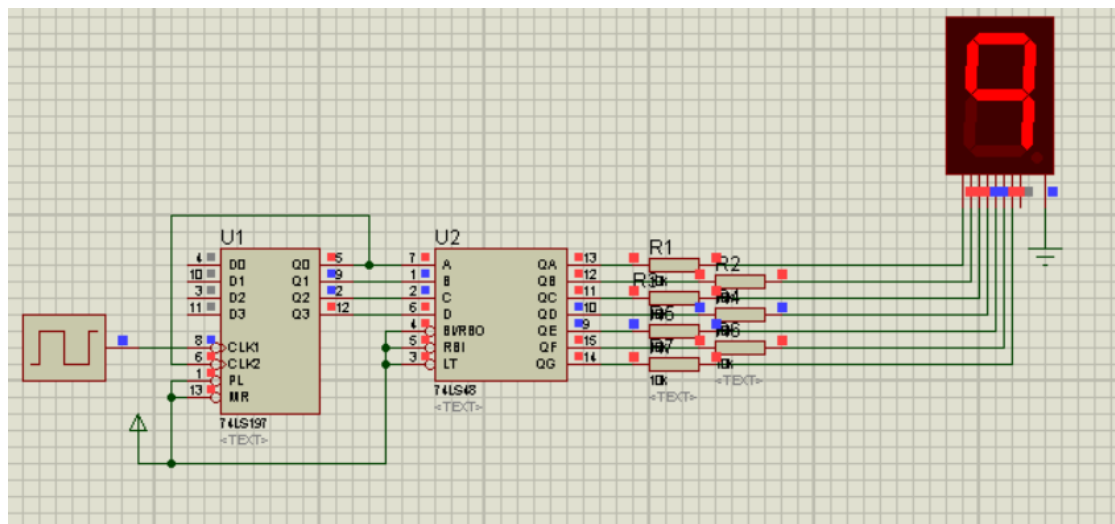
以下是单个七段数码管的测试：







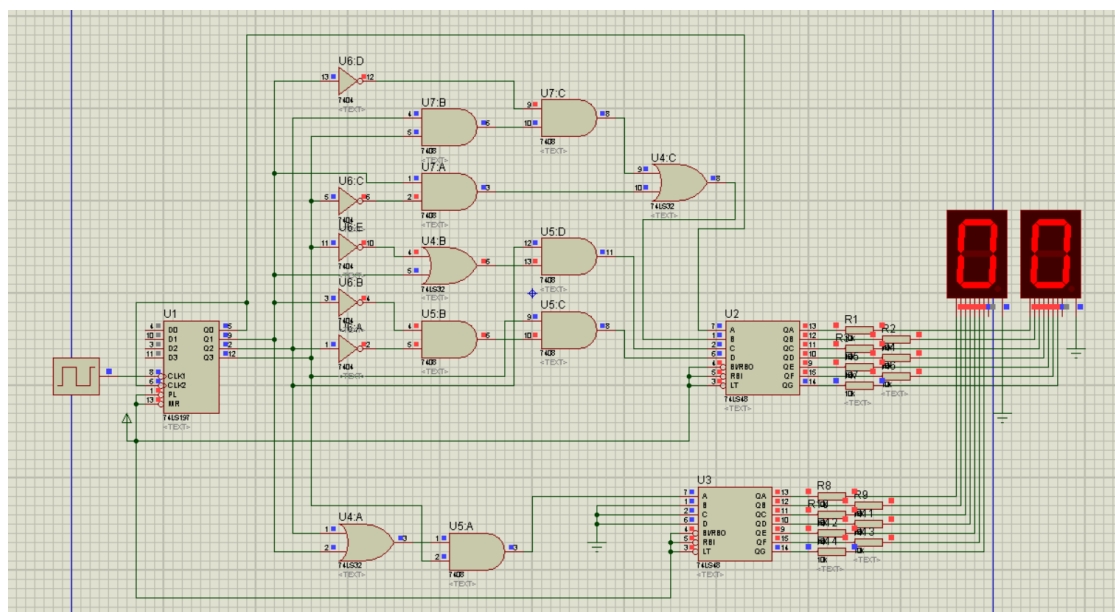


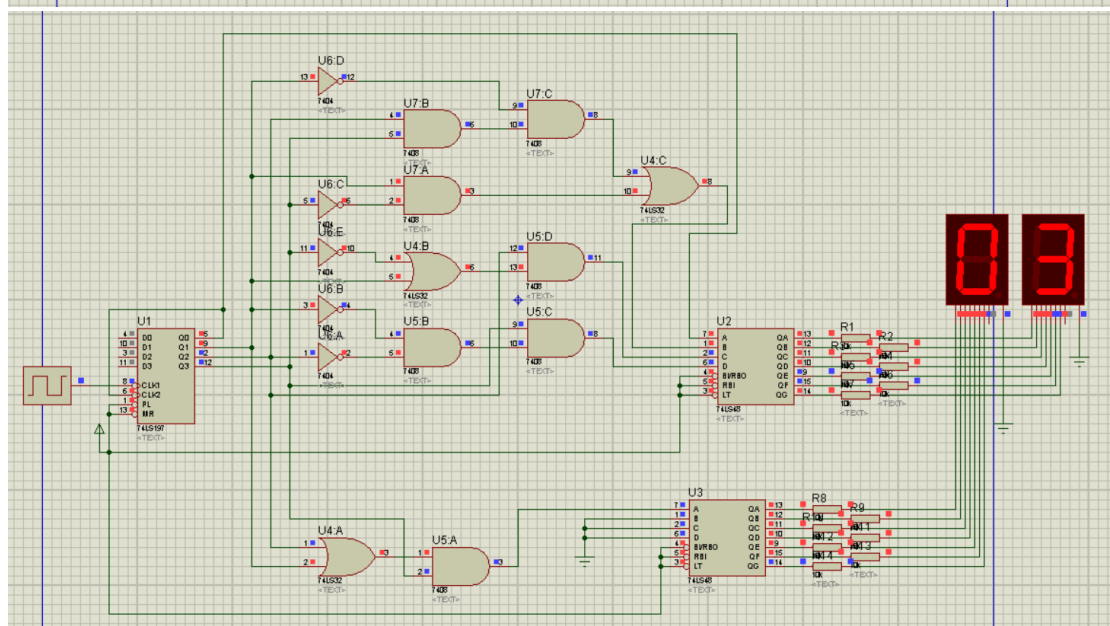
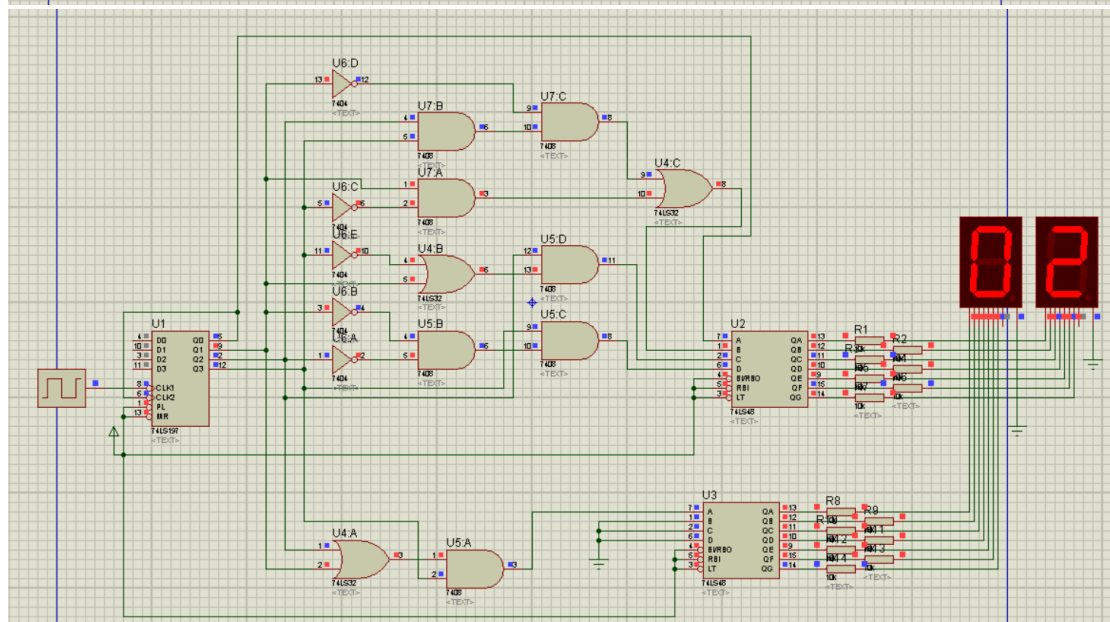
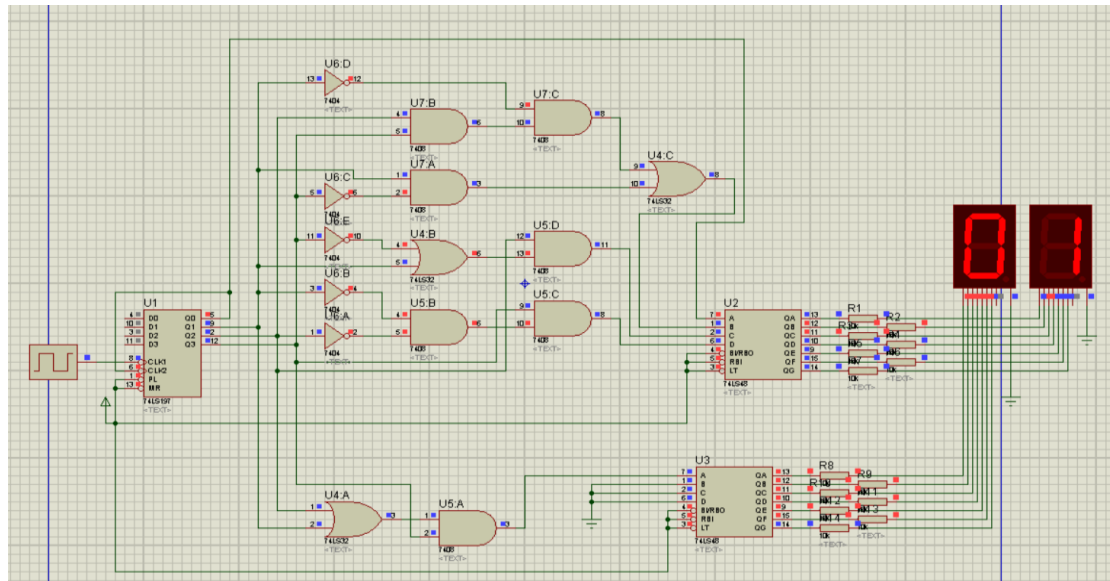


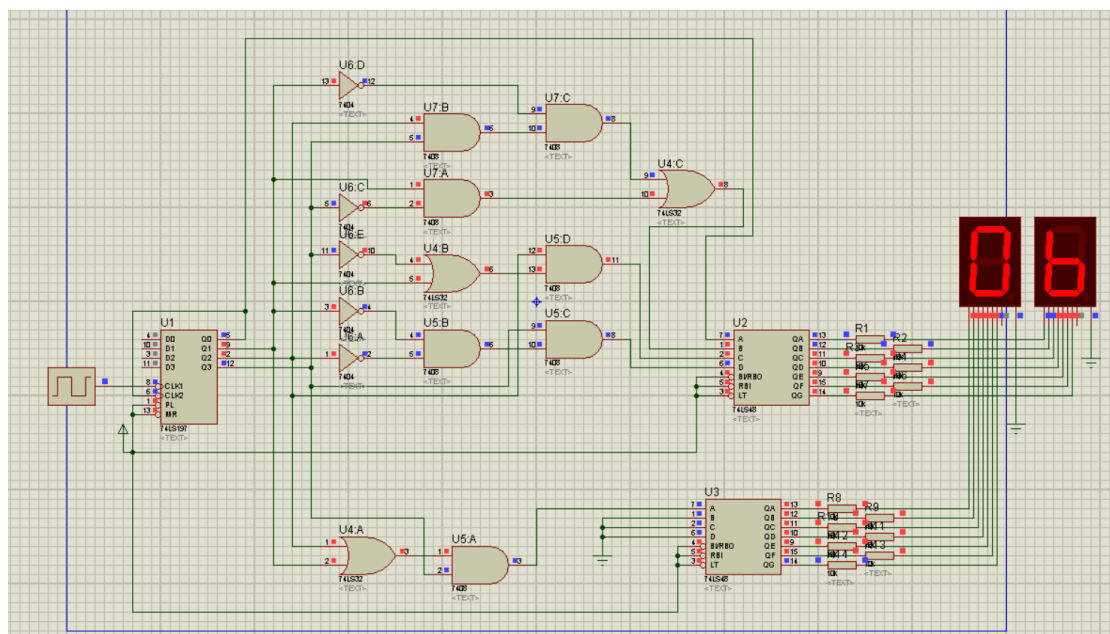
实验中我发现，当显示数字“9”之后，七段数码管的显示就会乱码，这是因为芯片 74LS48 实现的的是 8421 码的译码，而 8421 码只能转为十进制的 0 到 9。

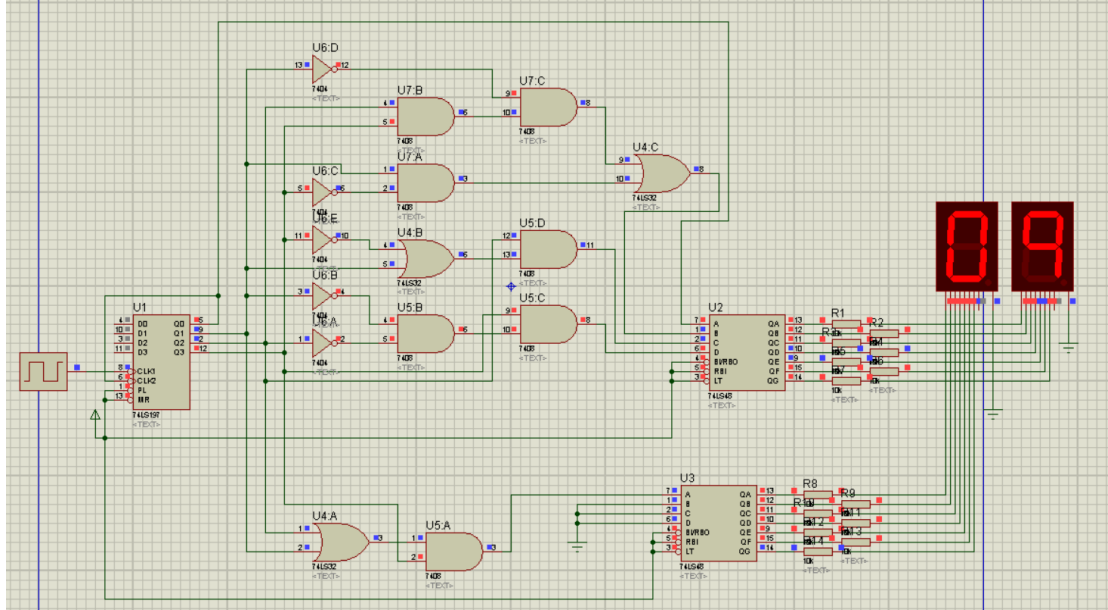
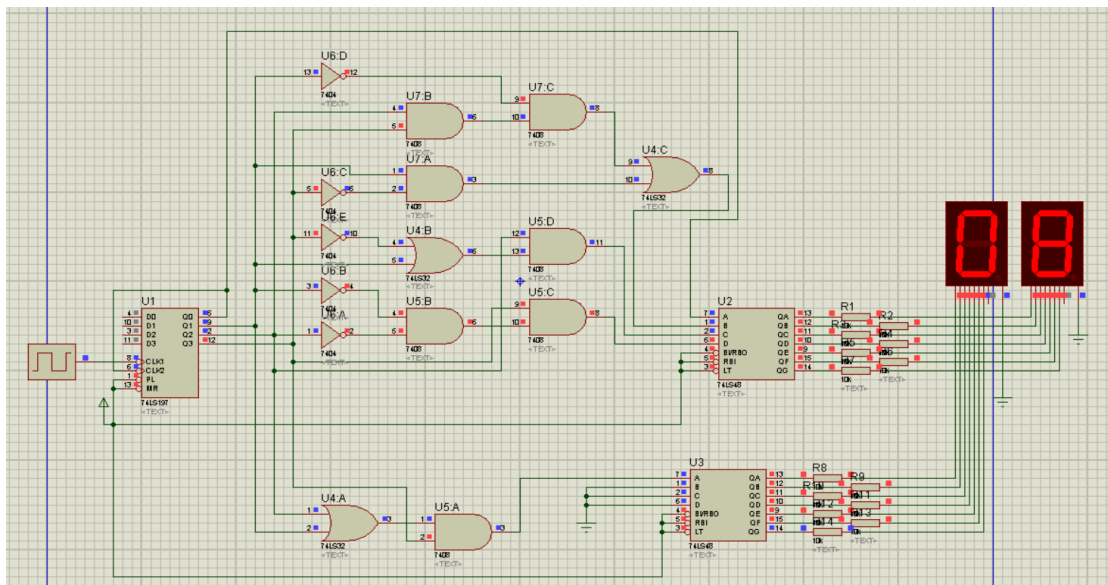
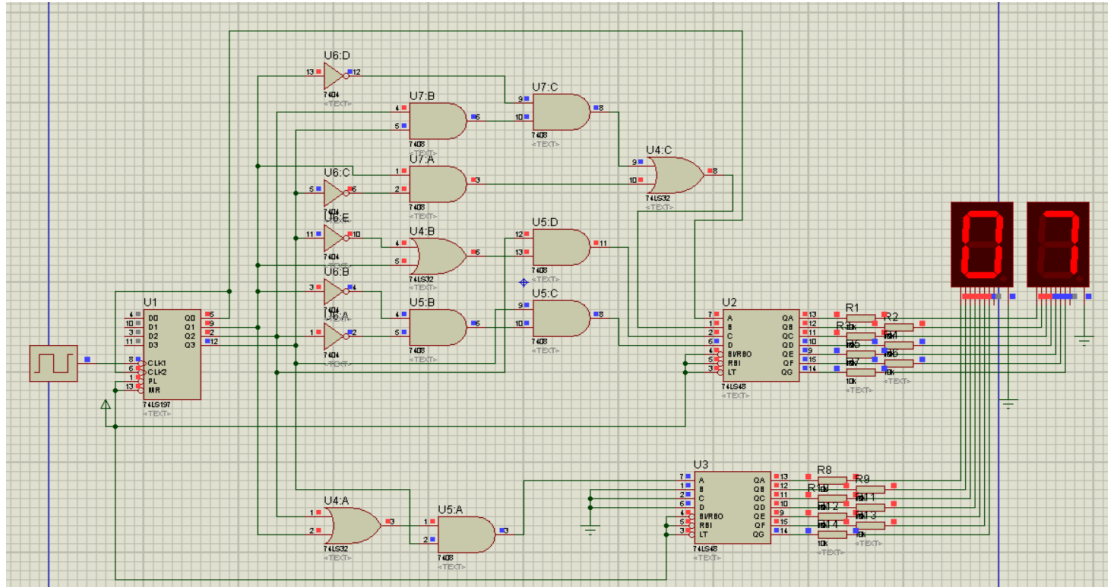
以下是两个七段数码管的测试：

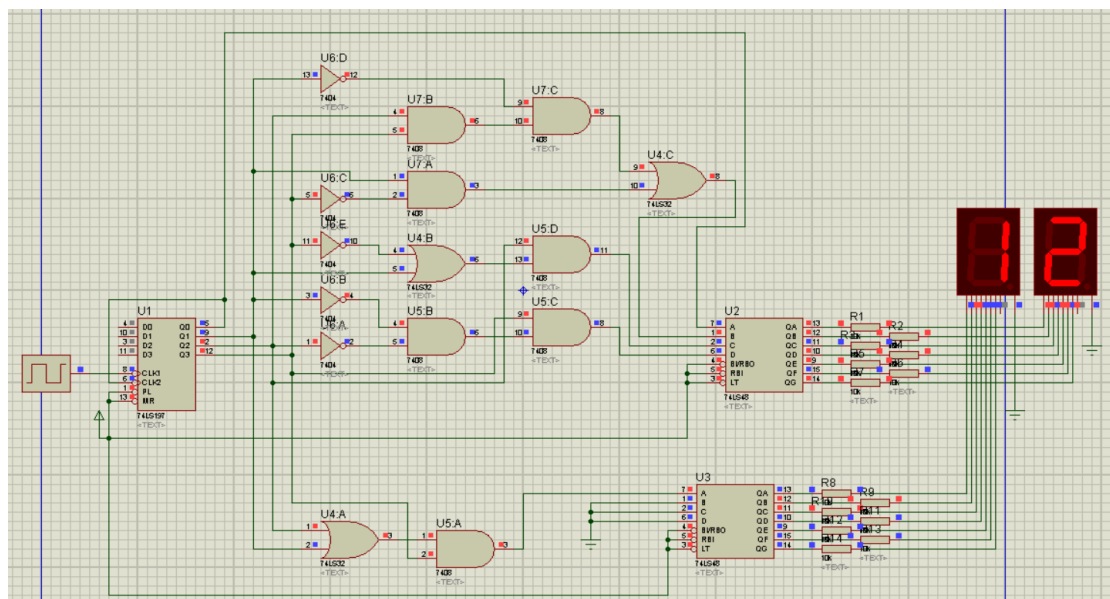
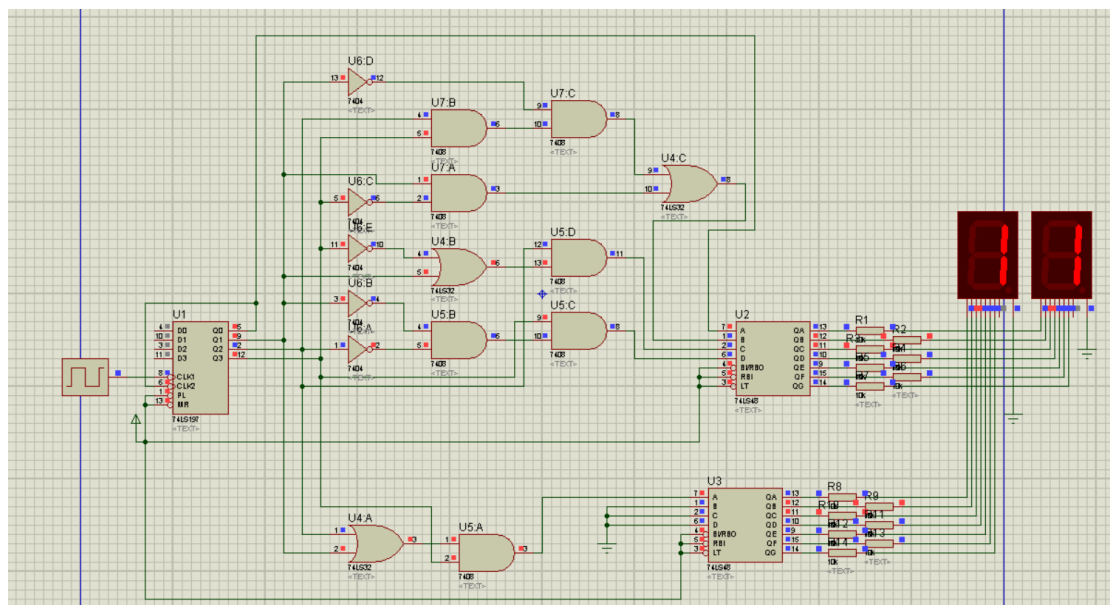
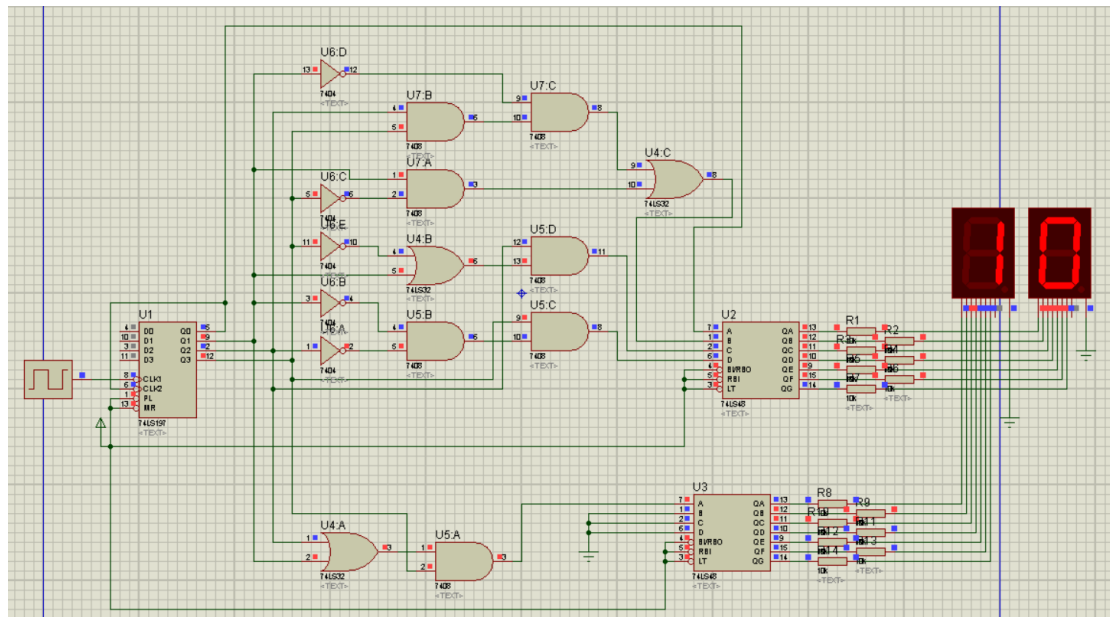
两个七段数码管显示的数字会经历 0 到 15 的循环



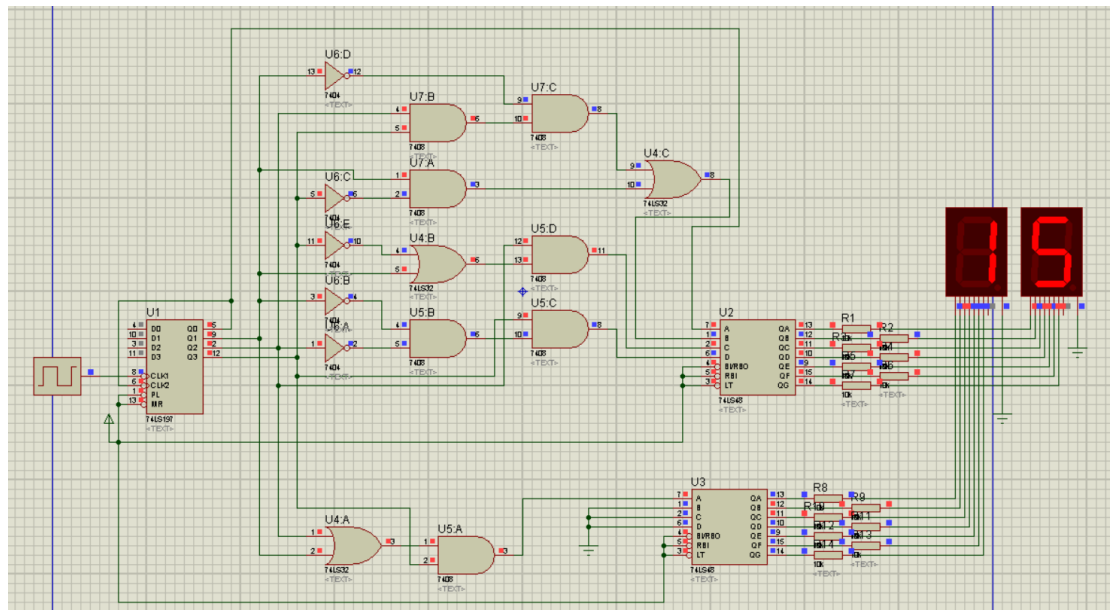
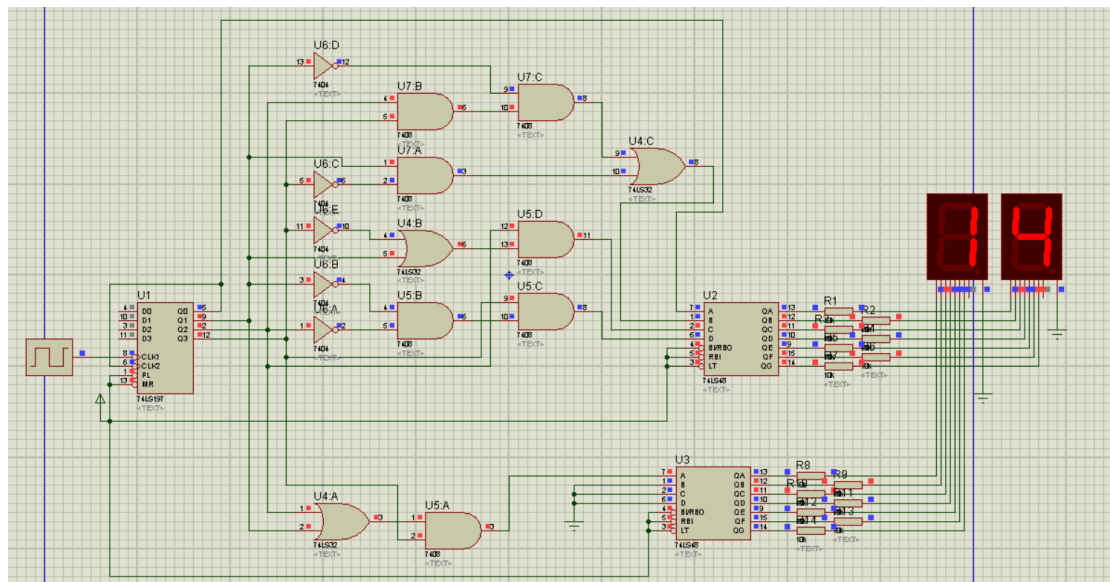
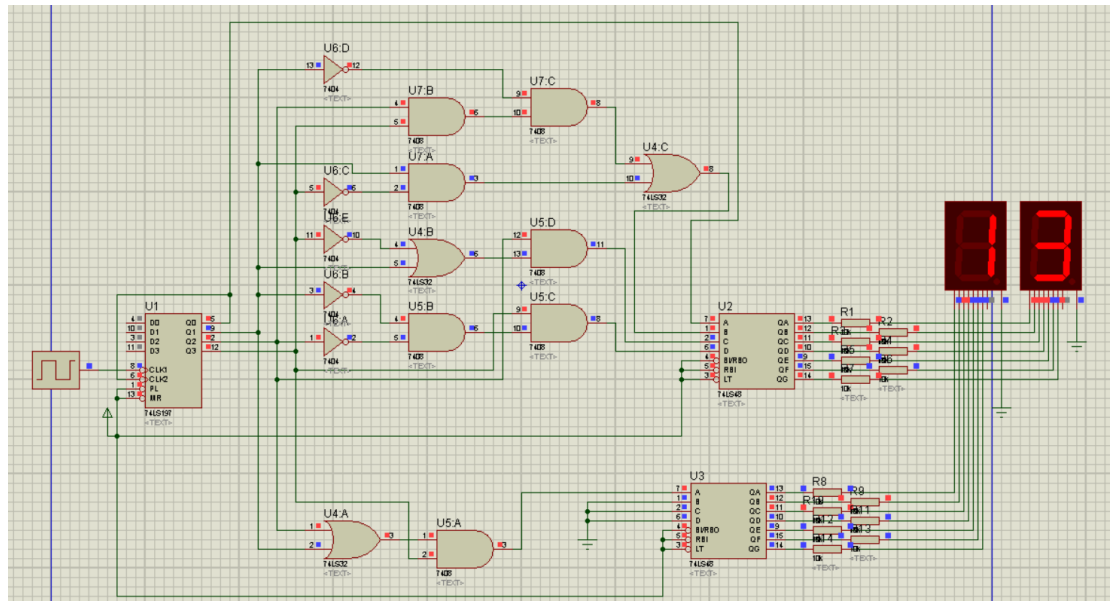












### 【实验心得】

本次实验我学会了用 74LS197 接芯片 74LS48 作为译码器，单个七段数码管的显示，也学会了利用与门、或门、非门构成的逻辑门电路用两个七段数码管分别表示一个 0 到 15 的数的十位和个位。在实验中我体会到了芯片 74LS48 看似微小但其中其实非常复杂且精妙，并在完成实验时感受到了极度的快乐与满足感。