

컴퓨터공학실험II

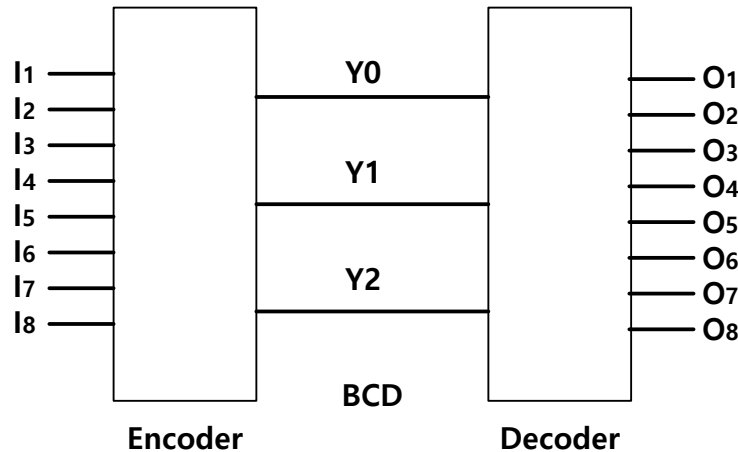
MSI/LSI 조합회로 Decoder /MUX



*Be as proud of Sogang
As Sogang is proud of you*

- ◆ Decoder/Encoder의 개념 이해
- ◆ MUX/DeMUX의 개념 이해
- ◆ Verilog를 사용하여 다양한 Decoder 및 MUX 구현
- ◆ FPGA 통해서 Verilog로 구현된 회로의 동작 확인

- ◆ Decoder(복호기)
 - ◆ Encoding된 데이터를 이전으로 되돌리기 위하여 변환 및 처리 과정을 수행하는 회로
- ◆ Encoder(부호기)
 - ◆ 특정 데이터를 보안 또는 데이터의 크기 축소 등을 위하여 다른 형태나 형식으로 변환 및 처리 하는 회로
- ◆ Encoder와 Decoder는 임의의 두 부호 체계를 서로 변환해주는 목적으로 사용된다.(서로 반대의 역할을 수행한다.)



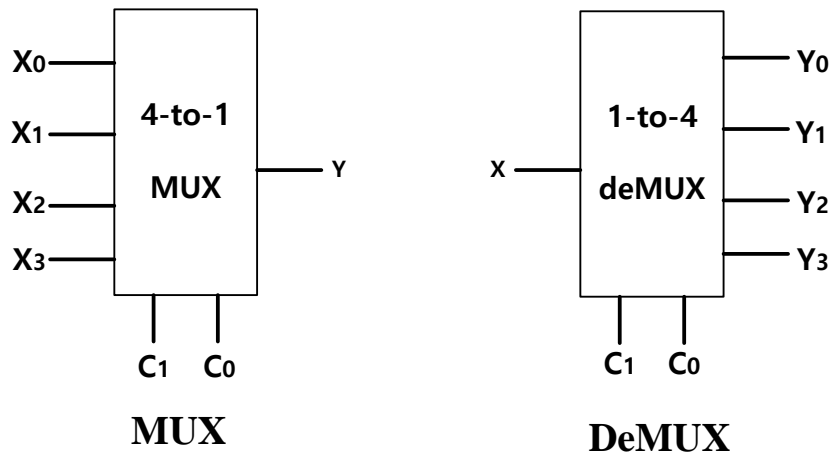
Encoder와 decoder의 관계

◆ MUX

- ◆ Multiplexer의 줄임말로 다중의 입력 중에서 하나를 선택하여 하나의 출력선에 연결해주는 회로이다.

◆ DeMUX

- ◆ DeMultiplexer의 줄임말로 한 입력으로부터 자료를 받아 여러 출력선 중 제어선의 입력에 따라 미리 선택된 하나의 출력선으로 연결하는 회로이다.
- ◆ 일반적으로 enable line이 있는 decoder와 같다
- ◆ 각각의 기능적 특성 때문에 MUX는 Data Selector(데이터 선택회로), DeMUX는 Data Distributor(데이터 분배회로)라고도 불린다.



◆ 2 to 4 Decoder

- AND gate를 사용한 구조로 회로를 Verilog 코딩
- NAND gate를 사용한 구조로 회로를 Verilog 코딩
- Verilog의 simulation 결과를 통해 Truth table 완성(2가지)
- 2가지 형태의 Decoder를 비교
- FPGA를 통하여 동작 확인

Input		Output			
A	B	D ₀	D ₁	D ₂	D ₃
0	0				
0	1				
1	0				
1	1				

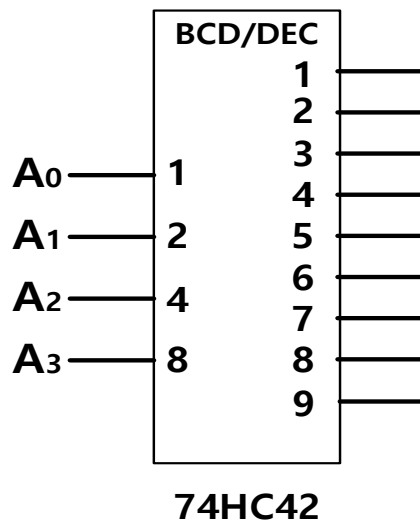
◆ 4 to 2 encoder

- OR gate를 사용한 구조로 회로를 Verilog 코딩
- Verilog의 simulation 결과를 통해 Truth table 완성
- FPGA를 통하여 동작 확인

Input				Output	
A	B	C	D	E_0	E_1
0	0	0	1		
0	0	1	0		
0	1	0	0		
1	0	0	0		

◆ BCD to Decimal decoder

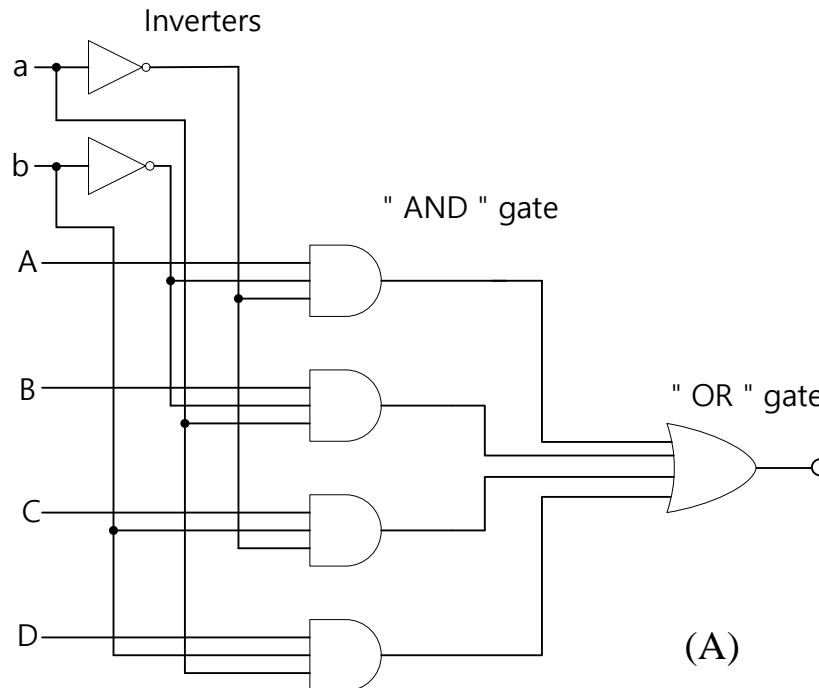
- (A)의 구조를 Verilog 코딩하여 구현
- Verilog의 simulation 결과를 통해 Truth table 완성
- 이론의 Boolean 함수와 일치하는 지 확인
- FPGA를 통하여 동작 확인



(A)

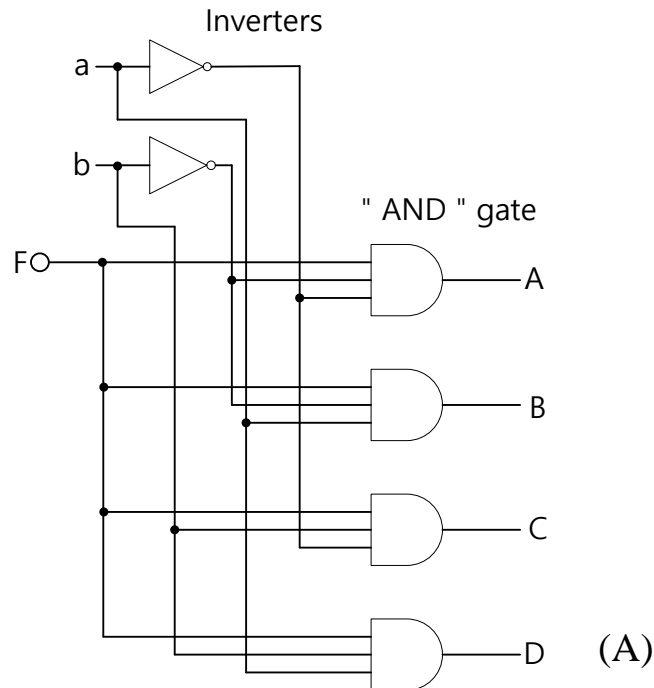
◆ 4 to 1 line MUX

- (A)의 구조로 회로를 Verilog 코딩
- Verilog의 simulation 결과를 통해 Truth table 완성
- 이론의 Boolean 함수와 일치하는 지 확인
- FPGA를 통하여 동작 확인



◆ 1 to 4 line deMUX

- (A)의 구조로 회로를 Verilog 코딩
- Verilog의 simulation 결과를 통해 Truth table 완성
- 이론의 Boolean 함수와 일치하는 지 확인
- FPGA를 통하여 동작 확인



◆ 1 to 4 line deMUX Truth Table

Select		Data	Output			
InA	InB	A	Out1	Out2	Out3	Out4