12주차 예비보고서

전공 : 국제한국학과 학년 : 4학년 학번 : 20181202 이름 : 김수미

**1. Counter 에 대해서 조사하시오. (예시 포함)**

Counter란 상태가 주기적으로 순환되는 sequential circuit을 의미한다. Counter는 clock 값과(high/low)과 count 할 입력 값을 받으며, 입력된 횟수를 결과 값으로 출력하고 flip-flop을 사용해 누적된 입력의 횟수를 count 한다. Counter는 작동 방식에 따라 동기(Synchronous)/비동기(Asynchronous)로 구분되며, 가장 단순한 형태의 counter로 up/down counter를 예시로 들 수 있다.

|  |
| --- |
| Up/Down Counter |
|  |

Up/Down Counter는 하나의 UP 또는 DOWN의 입력을 받으며 이 입력에 따라 Counter의 현재 값에서 1을 증가시키거나 감소시킨다. UP=1 이면 시계방향으로, DOWN=1 이면 반시계방향으로 카운트 하고 U=D=0 이면 정지 상태를 유지하며 U=D=1 의 입력은 허용하지 않는다.

**2. Decade Counter 에 대해서 조사하시오.**

Decade Counter 란 이진수가 아닌 십진수로 count 작업을 수행하는 counter 이다. 0부터 9까지 숫자를 센 다음 다시 0의 상태로 돌아간다. 0부터 9의 숫자를 표시해야 하기 때문에 4비트 이상을 다루는 flip-flop을 사용하며 BCD 코드를 사용해 count 값을 출력한다.

|  |
| --- |
| Up/Down Counter |
| EMB000020ac12cb |
| EMB000020ac12ce |

**3. 비동기식 Counter 및 동기식 Counter 에 대해서 조사하시오.**

1) 비동기식(asynchronous) Counter

비동기식 Counter는 Ripple Counter라고도 불리며, 여러 개의 Flip-Flop을 직렬로 연결한 형태를 띤다. 맨 처음 Flip-Flop은 clock 값을 입력 받고, 뒤에 연결된 Flip-Flop들은 직전 Flip-Flip의 출력을 입력 값으로 받는다.

|  |
| --- |
| Asynchronous Counter |
|  |

2) 동기식(synchronous) Counter

비동기식 counter의 경우 flip-flop들이 직렬적으로 연결되어 있기 때문에, 모든 flip-flop에서 동시에 출력이 발생하는 것이 아니라 이전 Flip-Flop의 출력이 다음 Flip-Flop의 입력으로 전달된다. 이러한 구조 때문에 동작 과정에서 delay가 발생하므로, 정밀한 시간 단위의 작동이 요구되는 회로에서는 비동기식 counter를 사용하기 어렵다.

동기식 counter는 비동기식 counter의 위와 같은 문제점을 보완한 counter이다. Delay가 발생하는 것을 방지하기 위해 모든 flip-flop에 clock을 연결해 Flip-Flip들을 병렬로 연결된다. Flip-Flop이 병렬적으로 연결 되어 있어 동시에 작동할 수 있기 때문에 고속 동작에 적합하지만 회로의 구조가 복잡하다는 단점이 있다.

|  |
| --- |
| Synchronous Counter |
| EMB000020ac12c6 |

**4. FSM(finite-state machine)에 대해서 조사하시오.**

Finite State Machine(FSM)이란 컴퓨터 프로그램과 회로를 설계하는 데에 쓰이는 수학적 모델이다. FSM은 I, O, S 의 세가지 집합과 f, g 의 두가지 함수로 이루어져 있다. 아래는 각 집합과 함수에 대한 설명이다.

|  |  |
| --- | --- |
| I | Input combinations 의 집합 |
| O | Output combinations 의 집합 |
| S | States의 집합 |
| F | Next state function : F(I,S) |
| G | Output function : Moore model 🡪 G(S) / Mealy model 🡪 G(I,S) |

**5. 기타 이론**

1) Counter의 활용 : 디지털 시계

실생활 속에서 흔히 볼 수 있는 디지털 시계는 counter를 이용해 설계할 수 있는 대표적인 순차 회로이다. 디지털 시계의 블록도를 보면 시간 표시를 위한 7 segment display와 BCD-to-7 segment decoder, 12시간 표시기 decoder, modulo-N counter 등으로 구성되어 있음을 확인할 수 있다. modulo-N counter는 N개의 상태를 가지는 counter를 의미하며 6진 counter, 10진 counter, 12진 counter들을 이용해 설계할 수 있다.

|  |
| --- |
| 디지털 시계 블록도 |
|  |