

北京邮电大学

大学生创新训练计划项目 结题报告

项目编号: 202102059 项目级别: B

项目类别: 导师科研类 ☐ 自主探索类 ☒
校企合作类 ☐ 滚动支持类 ☐
科研院所合作类 ☐ 校际合作类 ☐

项目中文名称: CortexM 软核处理器与图像处理模块的
FPGA 实现

项目名称 (英文): The implement of Soft IP Core of
Cortex M and Image Processing Unit

项目依托学院: 电子工程学院

项目负责人: 孙浩峰

联系电话: 18610787882

E-Mail: sunhaofeng@bupt.edu.cn

指导教师: 崔岩松

E-Mail: cuiys@bupt.edu.cn

立项时间: 2021 年 8 月 27 日

结题时间: 2022 年 5 月 17 日

2022 年 5 月 16 日

填写说明

- 1、 本结题书所列各项内容均须实事求是，认真填写，表达明确严谨，简明扼要。
- 2、 结题书为可在网上下载、自行加页，但格式、内容、大小均须与原件一致。
- 3、 本结题书只需在大创网站提交电子版，无须指导教师、学院和学院签字，无须提交纸质版。

一、项目基本情况

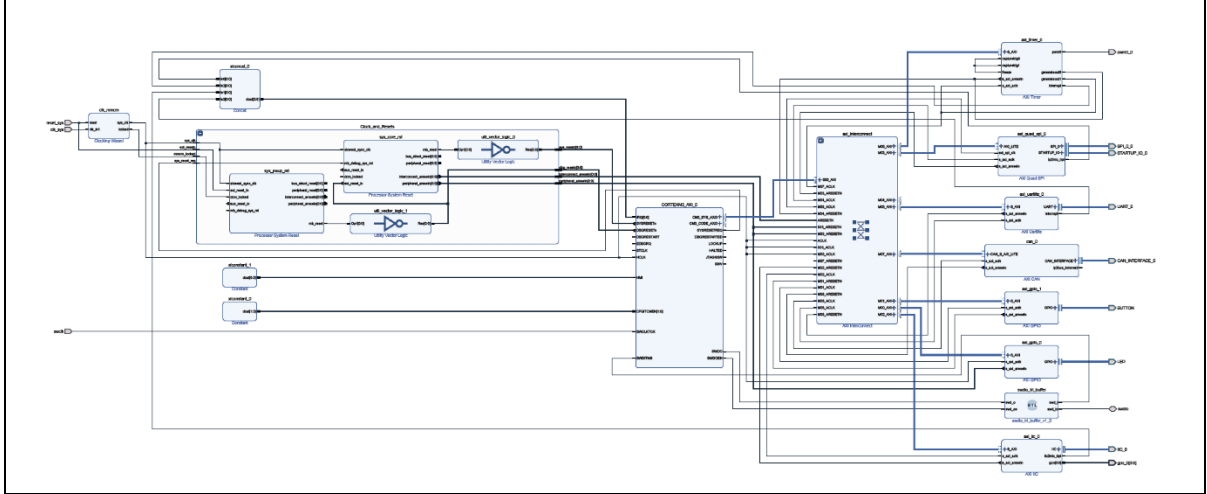
项目名称		Cortex_M 软核处理器与图像处理模块的 FPGA 实现				
成果形式		软硬件作品、竞赛				
完成时间		2022 年 5 月 15 日		验收时间	2022 年 5 月 17 日	
指导教师姓名		崔岩松		所在学院	电子工程学院	
项目主要研究成员	序号	姓名	学号	专业	学院	项目分工
	1	孙浩峰	2019210588	通信工程	信息与通信工程学院	组长, 软硬件实现
	2	陈 泽	2019210589	通信工程	信息与通信工程学院	软件实现
	3					
	4					
	5					

二、项目执行情况简介

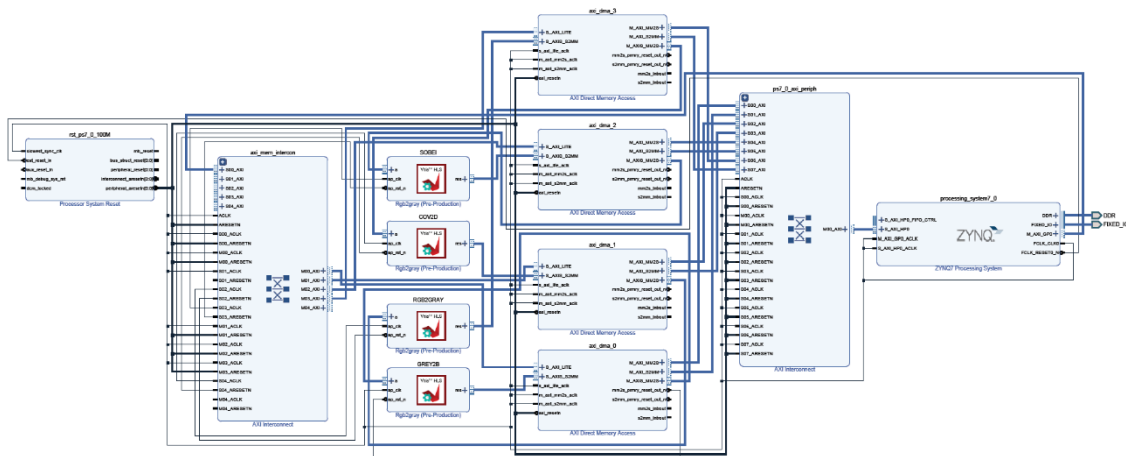
项目研究目的与成果：

我们使用FPGA从RTL级建立图像处理加速模块，并与Cortex-M系列芯片结合，形成完整的一个MCU模块。软件方面设计图像处理与机器学习算法，硬件方面设计算法加速模块，之后将二者整合成图像处理中心。搭配能实现各种功能的外设，以提高芯片的实用性与多面性。显著提高计算机视觉处理速度，并实现实时处理图像的能力，填补在低功耗嵌入式领域中实现加速模块这一空缺。

目前在本项目中完成了对Cortex_M系列软核处理器的FPGA移植，支持以下设备：Xilinx的ZCU104、PYNQ-Z1、ZYNQ FPGA板卡、安路科技的Spark-Road芯片为EG4S20BG256的板卡，并且加入了功能丰富的外设，且提供了外部设备的底层驱动。完成图像处理模块的设计实现，完成了图像灰度处理，二值化处理，边缘检测处理，卷积处理的FPGA实现并且完成OV7725、OV5640摄像头的FPGA驱动的实现，以及图像显示接口VGA，HDMI接口的FPGA实现。完成了在PYNQ板卡实现矩阵计算加速模块的搭建，神经网络加速器的构建与使用，完成了MNIST数据集的识别，高密度工作运行识别速度比ARM-Cortex-A9软件识别快上40倍以上，完成对BNN神经网络的FPGA实现。



Cortex_M3 缩略图



图像处理模块的设计实现

本项目在第五届集成电路创新创业大赛中获得华北赛区三等奖，在第四届全国大学生FPGA创新设计大赛中获得全国一等奖。

附：主要成果：

本项目在第五届集成电路创新创业大赛中获得华北赛区三等奖，在第五届全国大学生FPGA创新设计大赛中获得全国一等奖；



研究成果名称	成果形式	项目参与者姓名	学院、专业	学号	任务分工
第五届集成电路创新创业大赛华北赛区三等奖	竞赛证书	孙浩峰	信息与通信工程学院	2019210588	队长，软硬件实现
第四届全国大学生 FPGA 创新设计大赛全国一等奖	竞赛证书	孙浩峰 陈泽	信息与通信工程学院 信息与通信工程学院	2019210588 2019210589	队长，软硬件实现 成员，软件实现

创新（特色）与应用：

在本项目中的创新部分是将部分的计算机视觉，图像处理算法从软件层面转移到硬件上，在硬件层面上对算法进行加速，如三色图转灰度，卷积运算，边缘检测算法等，将这些算法设计成相应的加速模块后，整合到一个大的加速单元中，将其称为图像处理中心。并且在该soc设计中，集成了大量、丰富的外设，如：16+的GPIO通用输入输出接口模块、多个通用异步收发传输器

（UART）、集成电路总线(I2C)、可编程PWM发生器提升芯片的可用性和实用性。并且完成了GPIO，UART，IIC，SPI，SBA，PWM等外部设备的底层驱动编写并且对其进行封装，形成了完整的库函数，方便软件开发人员的调用。

在本项目中的关键技术是将计算机视觉的相关算法移植到FPGA上，使用硬件描述语言来对相关的算法进行加速，由于图像处理算法的特点，并行性也可以用来加速处理过程，于是我们也可以通过加入并行处理来使硬件加速模块的性能得到进一步分提高。

在加入相关的视觉处理的硬件实现后，我们可以在边缘设备上进行计算机视觉的应用，提高设备算力与性能。软件方面设计图像处理与机器学习算法，硬件方面设计算法加速模块，之后将二者整合成图像处理中心。搭配能实现各种功能的外设，以提高芯片的实用性与多面性。显著提高计算机视觉处理速度，并实现实时处理图像的能力，填补在低功耗嵌入式领域中实现加速模块这一空缺。

本项目的实现成果主要用于嵌入式计算机视觉的低成本、低功耗的应用场景，物联网与计算机视觉，神经网络，分布式计算的新概念的加速落地，并且通过软件编程可以减小开发者的工作难度与工作量，同时加快设备在不同应用场景的部署与迁移，减小开发难度。

项目研究进程说明，包括团队成员分工和合作情况：

本项目基本上完成了预定的计划：基于 Cortex_M 系列微处理器，设计相应的外设，设计图像处理模块与神经网络加速模块。以下是进度安排说明：

• 前期安排：

学习ARM Cortex-M0全可编程SoC的原理与实现方法，掌握处理器架构，AMBA规范等相关知识。学习AHB_Lite高性能总线的相关知识并掌握使用方法。了解并学习FPGA，明白FPGA在本项目中的所起优势与作用。学习项目所需汇编语言、C语言、Verilog HDL等语言，并掌握一定的相关算法。了解Xilinx FPGA芯片，学习搭载该芯片的开发板及其引脚电路等。学习时间大概在三个月左右，即2021年12月份前完成主要的学习任务。

• 中期安排：

设计相关的图像处理，机器学习等算法，如三色图转灰度，卷积运算，边缘检测算法等。并设计相关的硬件加速模块，将已有算法搭载在加速模块上，即将这些算法从传统软件上解放出来，与相关硬件整合在一起。至此，图像处理中心的框架搭建完毕。该阶段用时一至两个月，即2022年二月前完成。

集成相关外设，使用GPIO通用的输入输出接口模块、通用异步收发传输器（UART）、集成电路总线（I2C）、可编程PWM发生器等以提供该项目实用性。该阶段用时一至两个月，即2022年四月前完成。

- 后期安排：

完善已有功能，填补项目空缺。测试项目功能的完成度与性能高低。设计补充在项目实现过程中发现的额外功能等。该阶段持续于整个剩余时间。

在本项目中项目成员各司其职，分工明确，以下是成员分工：

孙浩峰：完成 Cortex_M 系列处理器的 FPGA 移植工作，图像处理模块的 FPGA 实现，计算机视觉算法的 FPGA 实现；

陈 泽：相关外设的底层驱动编写，Cortex_M 系列处理器的 FPGA 移植工作。

经费使用情况：

购买 ov7725 摄像头花费 128 元。

购买 Pcmd 转 VGA 接口转接板花费 96 元。

购买基础实验的 FPGA 实验开发板花费 280 元。

三、研究总结报告

在本项目中，我们认为我们取得的最大的成绩就是本项目在第五届集成电路创新创业大赛中获得华北赛区三等奖，在第四届全国大学生创新创业大赛中获得全国一等奖；

在项目的过程中也收获了许多：如何与队友合作，如何从零开始实现一个工程样品，并且在硬件工程中我们要尽量避免增量式开发、要从头开始就完全的设计、拆分、架构、仿真、实现，确保一次完成；

在本次项目中深刻理解了计算机视觉相关算法，神经网络相关计算的具体实现，并行化优化计算的优化过程，以及使用硬件来加速计算的设计方法。

尽管我们基本上实现了预期的目标，但是还是有很多的不足：设计过程中多处设计通用程度过低、难以实现复用，在设计及实现的过程中没有量化结果，难以比较加速效果。

所以未来在进行工程实践中，要先进行算法仿真，然后在具体的实现过程中加入对各个流程的量化与比较。

四、结题验收

指导教师意见

签字： 年 月 日

学院意见

负责人签字（学院盖章）： 年 月 日

学校意见

结题验收签字: _____ 年 月 日