

Tutoriumsblatt 9

Rechnerarchitektur im SoSe 2020

Zu den Modulen L

Tutorium: Die Aufgaben werden in Tutorien-Videos vorgestellt, die am 18. Juni 2020 (17 Uhr) veröffentlicht werden.

Aufgabe T27: Entwurf eines 4-Bit-Addiernetzes

(– Pkt.)

Es soll systematisch ein Addiernetz entworfen werden, das in der Lage ist, zwei 4-stellige Dualzahlen zu addieren. Dazu wird das Problem aufgespaltet, indem man überlegt, wie eine einzelne Stelle addiert wird.

- a. Entwerfen Sie einen Halbaddierer, der in der Lage ist, zwei einstellige Dualzahlen zu addieren.
- b. Entwerfen Sie einen Volladdierer, der in der Lage ist, eine beliebige Stelle zweier n-stelliger Dualzahlen zu addieren.
- c. Entwerfen Sie nun das Addiernetz, indem Sie Halb- und Volladdierer verwenden.