

内部存储器



上海交通大学

陆海宁
hnl@sjtu.edu.cn



内容

01

内部存储器类型与特性

02

内部存储器芯片组织

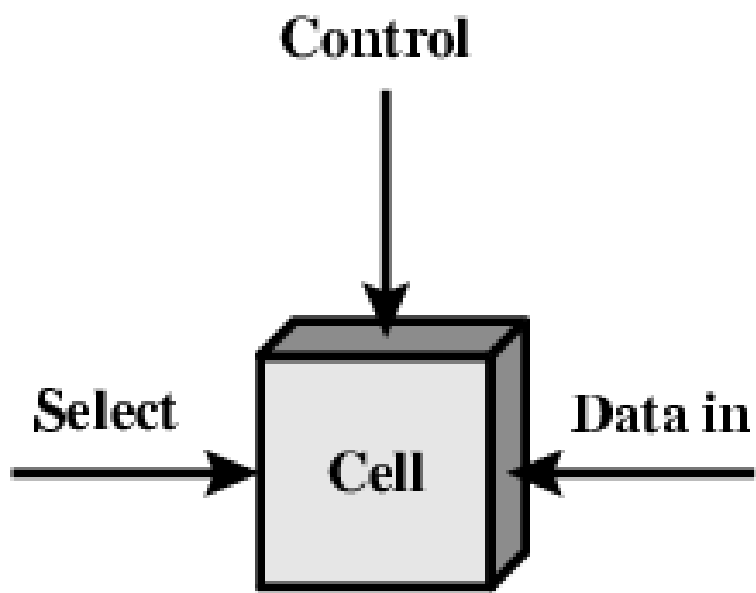
03

DRAM发展简史

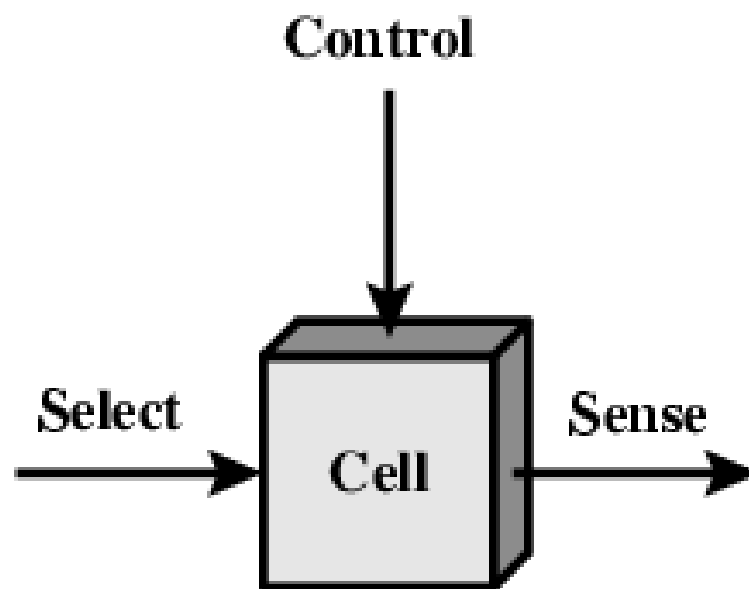
04

存储器纠错

存储器位元操作



(a) Write



(b) Read



半导体存储器类型

存储器类型	种类	可擦除性	写机制	易失性
随机存储器(RAM)	读-写存储器	电，字节级	电	易失
只读存储器(ROM)	只读存储器	不能	掩模	不易失
可编程ROM (PROM)			电	
可擦PROM(EPROM)	紫外线，字节级			
电可擦 PROM(EEPROM)	电，字节级			
快闪存储器	电，块级			



半导体存储器

❖ RAM (Random Access Memory)

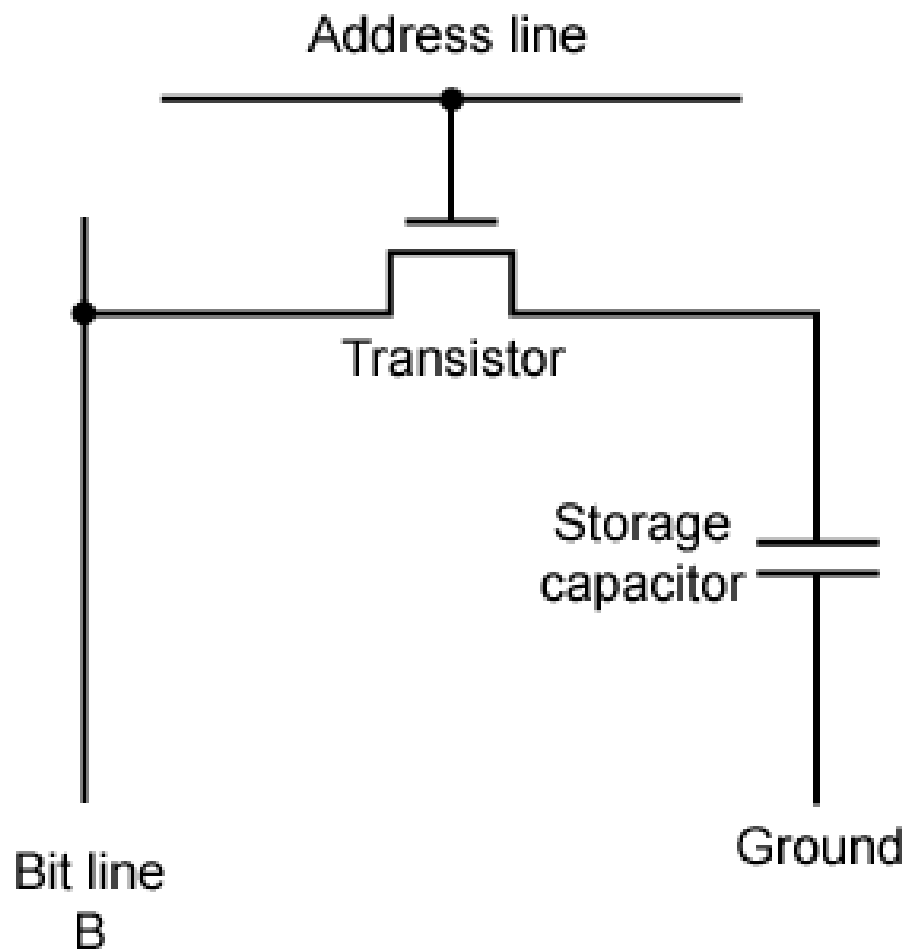
- 本节所述的所有半导体存储器都是随机存取的
- 读/写
- 易失性
- 暂时存储
- DRAM/SRAM



动态RAM

- ❖ 用电容充电来存储数据
- ❖ 电容漏电
- ❖ 需要周期充电(刷新)
- ❖ 构造简单，成本较低
- ❖ 速度较慢
- ❖ 用于主存储器

动态RAM位元

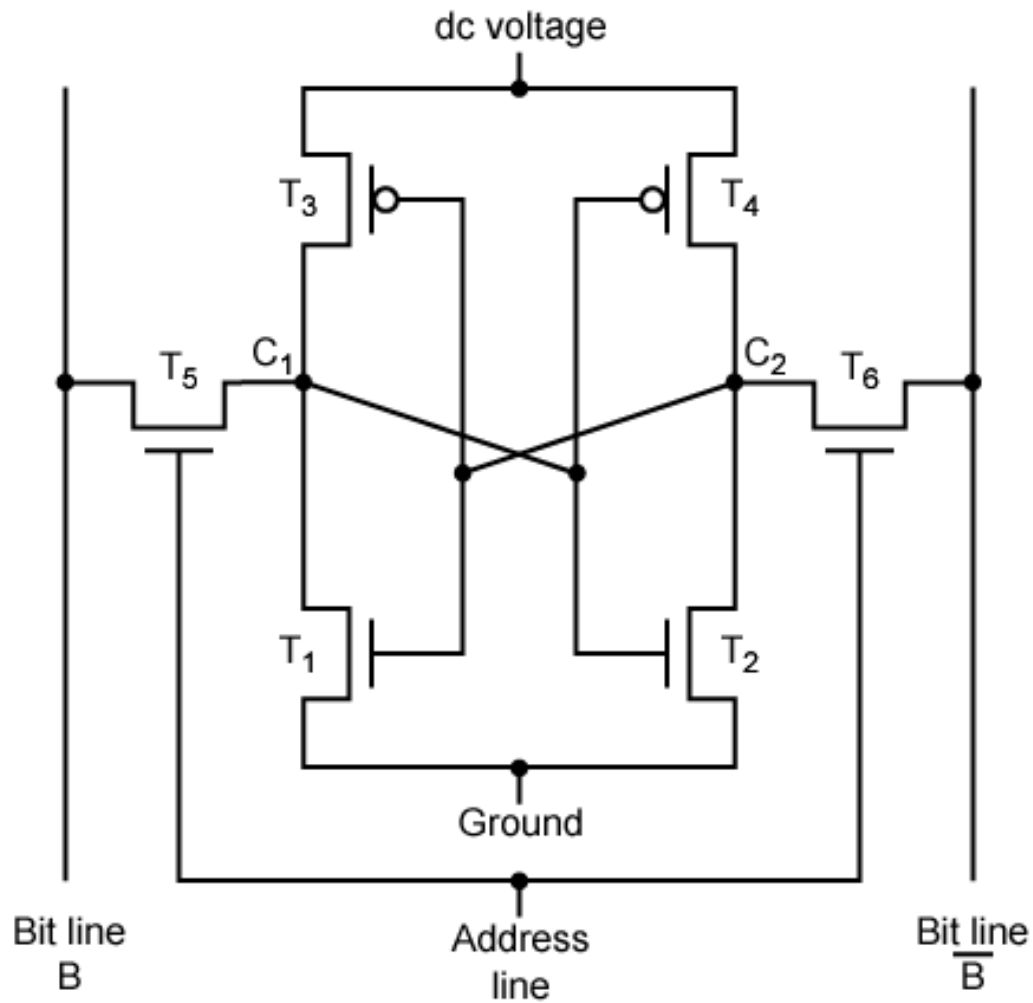




静态RAM

- ❖ 通过开关电路存储数据
- ❖ 没有漏电现象
- ❖ 不需要充电(刷新)
- ❖ 更复杂的构造
- ❖ 每位体积较大，成本更高
- ❖ 速度较快
- ❖ 用于**Cache**

静态RAM位元





SRAM vs. DRAM

❖ 都是易失的

- 需要持续供电

❖ 动态位元

- 结构简单，体积较小
- 密度更高
- 成本更低
- 需要刷新
- 适用于大容量存储器

❖ 静态

- 速度更快
- 适用于Cache

ROM (Read-only Memory)

❖ Mask ROM

- 数据一经写入，不可修改
- 在制造过程中由生产商固化数据
- microcode



Intel 8048 微控制器
内置1KB mask ROM

❖ PROM (Programmable ROM)

- 出厂空白
- 用户一次写入，不可修改

ROM (Read Mostly)

❖ 可擦PROM (EPROM)

- 紫外线擦除

❖ 电可擦PROM (EEPROM)

- 灵活擦写
- 写入速度较慢

❖ 快闪存储器(Flash Memory)

- 写入速度较快
- 以块为单位写入



主板 BIOS
Flash EEPROM



Atmel AT89S51 微控制器
内置4KB Flash Memory



内容

01

内部存储器类型与特性

02

内部存储器芯片组织

03

DRAM发展简史

04

存储器纠错



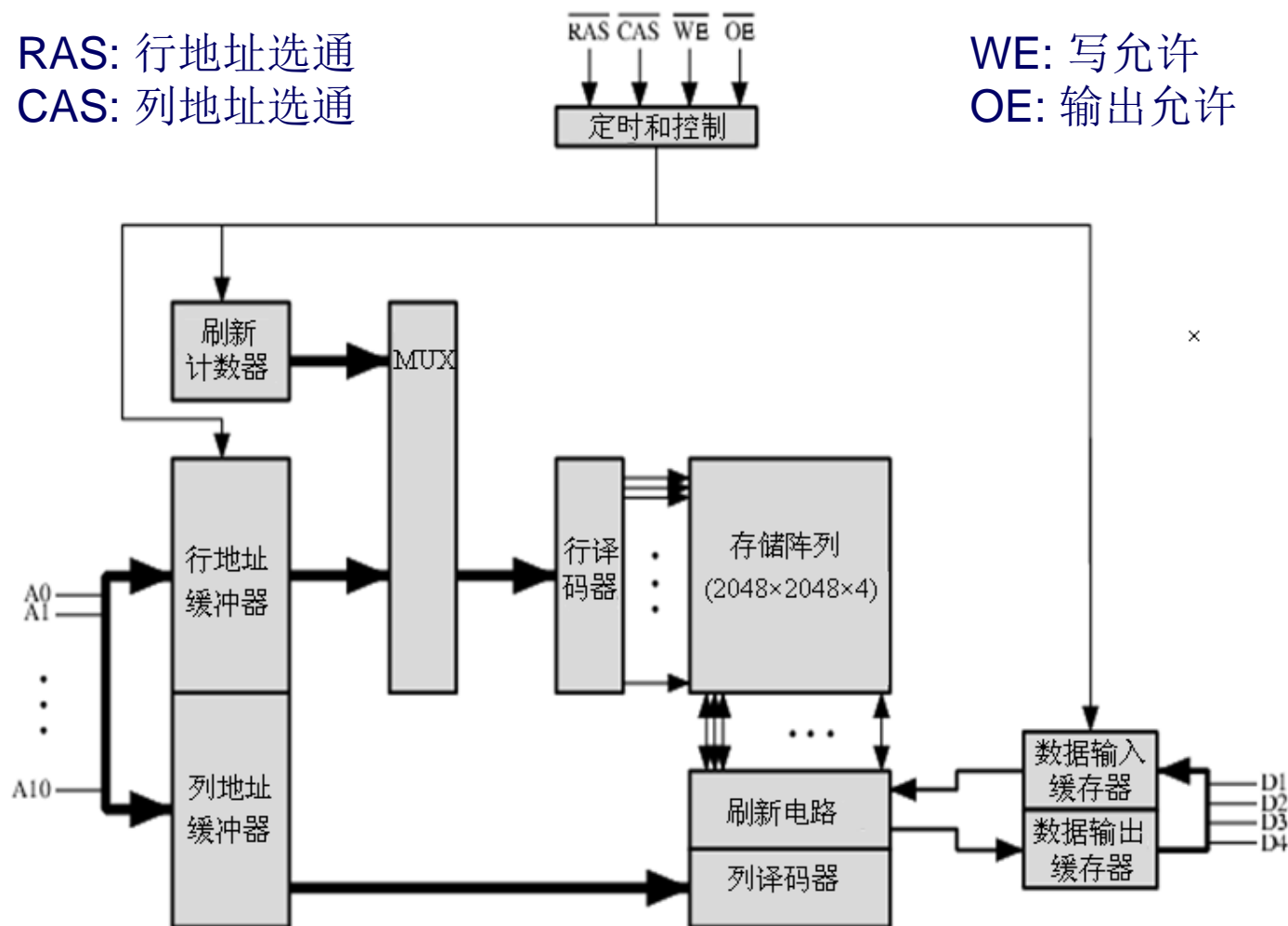
芯片组织

- ❖ **16Mbit**的芯片可以组织成 **$1\text{M} \times 16\text{bit}$**
- ❖ **16Mbit**的芯片也可以组织成 **$16\text{M} \times 1\text{bit}$**
- ❖ **16Mbit**的芯片还可以组织成 **$2048 \times 2048 \times 4\text{bits}$** 的阵列
 - 多条行地址和列地址

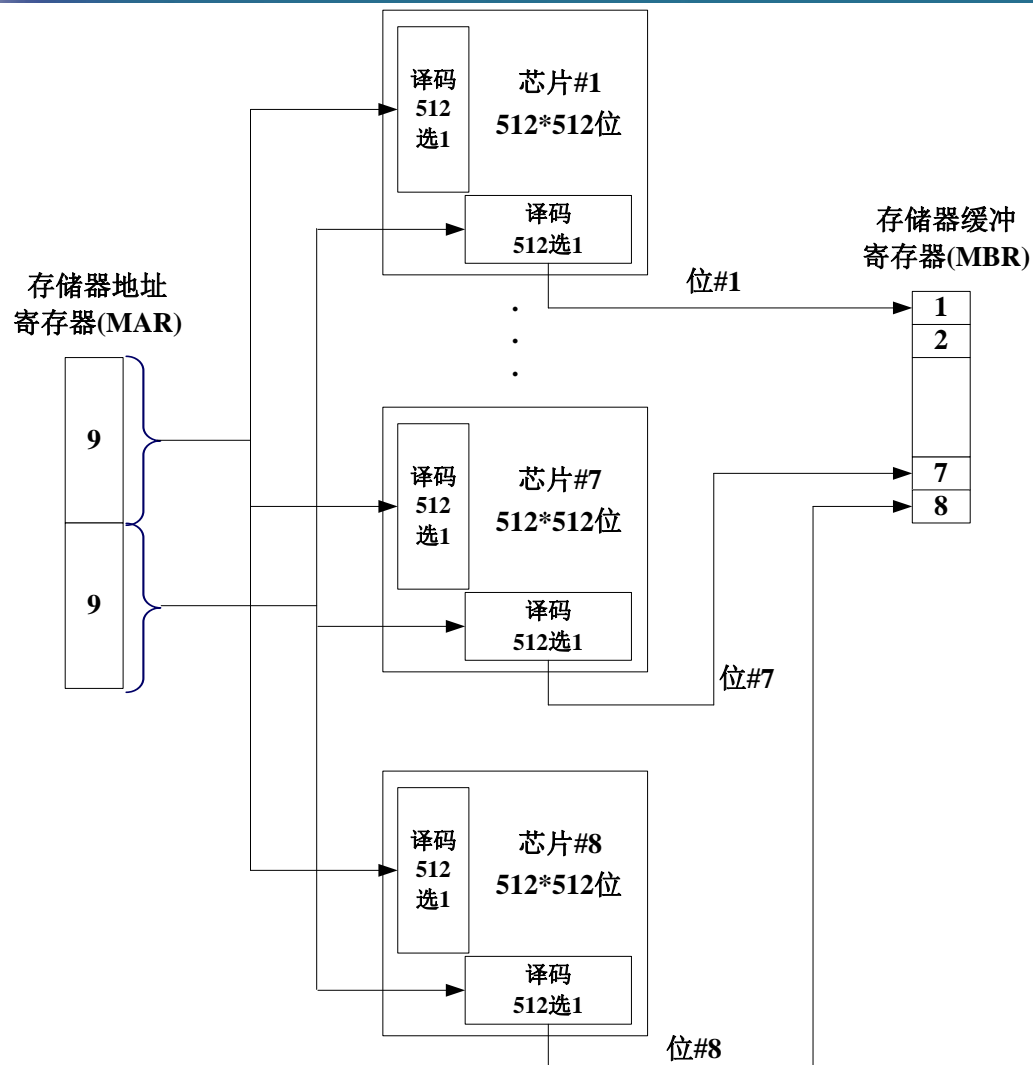
典型的16Mbit DRAM (4M * 4)

RAS: 行地址选通
CAS: 列地址选通

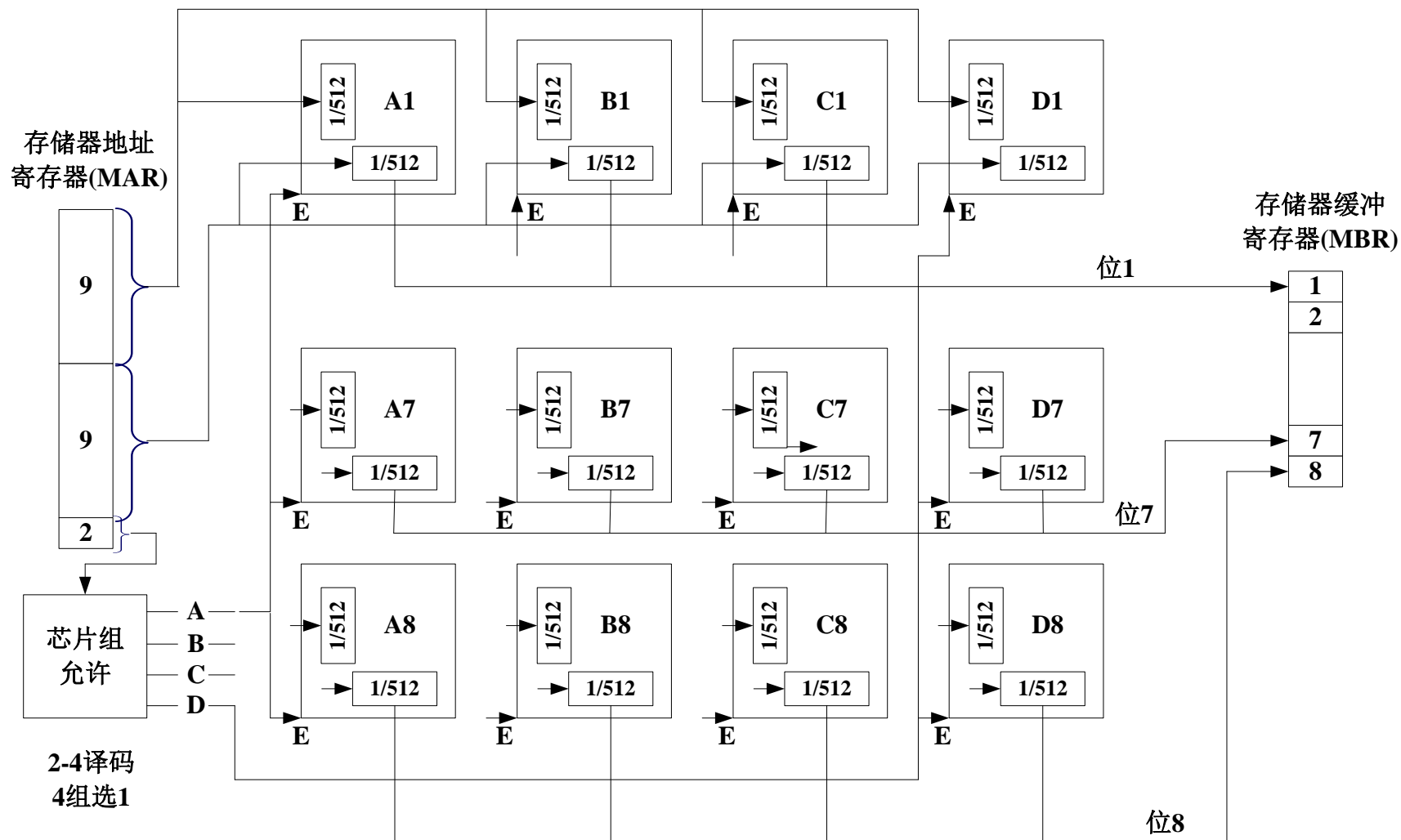
WE: 写允许
OE: 输出允许



256KB存储器组织 (位扩展)



1MB存储器组织 (字位扩展)





内容

01

内部存储器类型与特性

02

内部存储器芯片组织

03

DRAM发展简史




04

存储器纠错




DRAM的历史

时间	厂商	型号	容量	
1970.10	Intel	1103	1024 × 1bit	
1973	Mostek	MK4096	4096 × 1bit	
1985	Toshiba		1M bit	

DRAM的历史

时间	类型	典型容量	峰值性能	
1987	FPM DRAM	4-32MB	176 MB/s	
1995	EDO DRAM	4-32MB	264 MB/s	
1997	Synchronous DRAM (PC66)	32-128MB	533 MB/s	
1999	SDRAM (PC133)	64-512MB	1066 MB/s	
1999	Rambus	128-512MB	1.06GB/s – 6.4GB/s	

DRAM的历史

时间	类型	典型容量	典型峰值性能	
2000	DDR SDRAM	64M-1GB	1.6-3.2GB/s	
2004	DDR2 SDRAM	256M-2GB	3.2-6.4GB/s	
2007	DDR3 SDRAM	512M-8GB	6.4-12.8GB/s	





DRAM Latency

时序

内存频率	532.1 MHz
前端总线：内存	4:16
CAS# 延迟 (CL)	7.0 时钟
RAS# 到CAS# (tRCD)	7 时钟
RAS# 预充电 (tRP)	7 时钟
循环周期 (tRAS)	20 时钟
Row Refresh Cycle Time (tRFC)	60 时钟
指令比率 (CR)	1T



DRAM Latency

❖ **tCAS**

- The number of clock cycles needed to access a certain column of data in SDRAM

❖ **tRCD (RAS to CAS Delay)**

- The number of clock cycles delay required between a Active command row address strobe (RAS) and a CAS.

❖ **tRP (RAS Precharge)**

- The number of clock cycles needed to terminate access to an open row of memory, and open access to the next row.



内容

01

内部存储器类型与特性

02

内部存储器芯片组织

03

DRAM发展简史

04

存储器纠错



纠错

❖ 硬故障

- 永久性的损坏

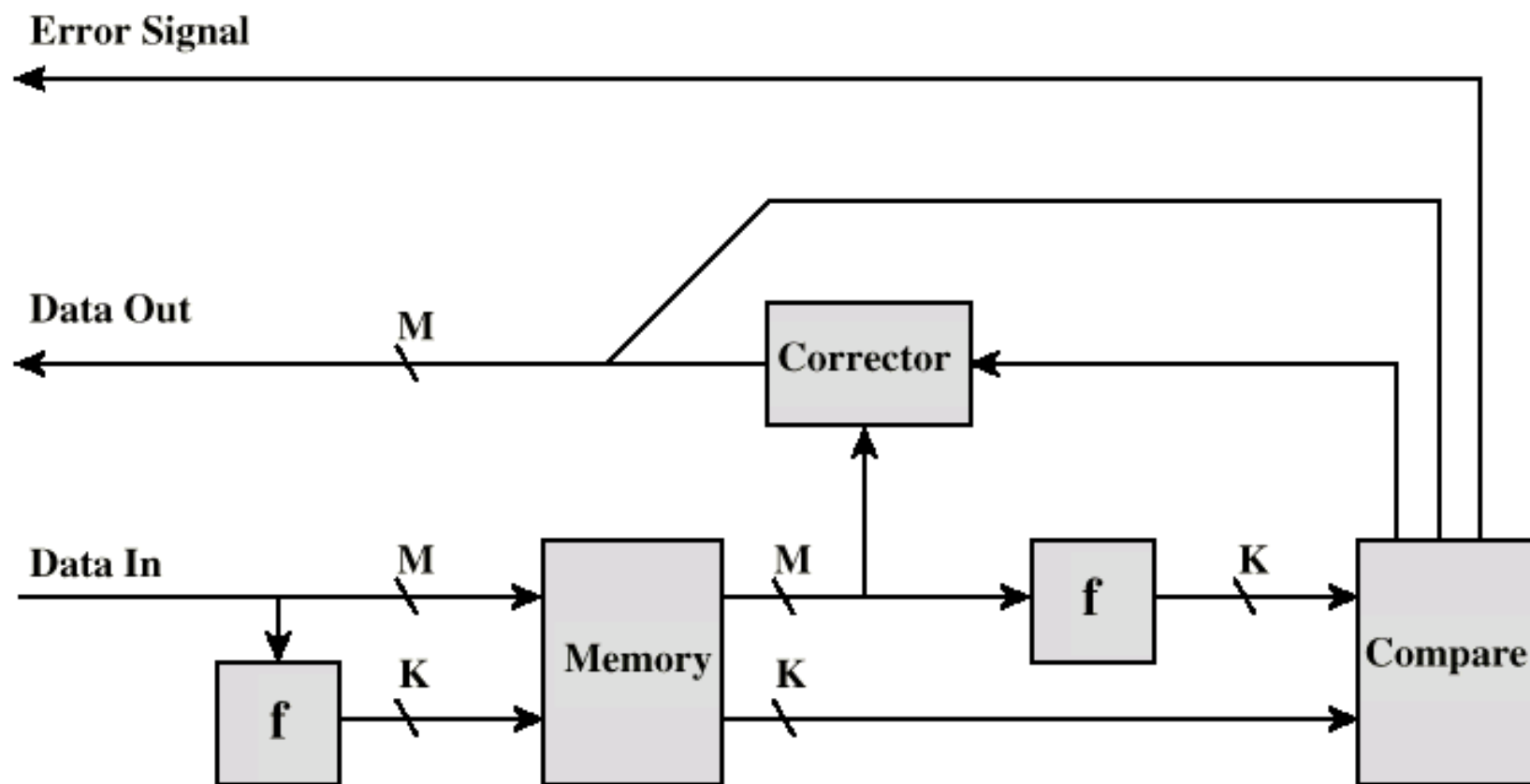
❖ 软差错

- 随机的，非破坏性的

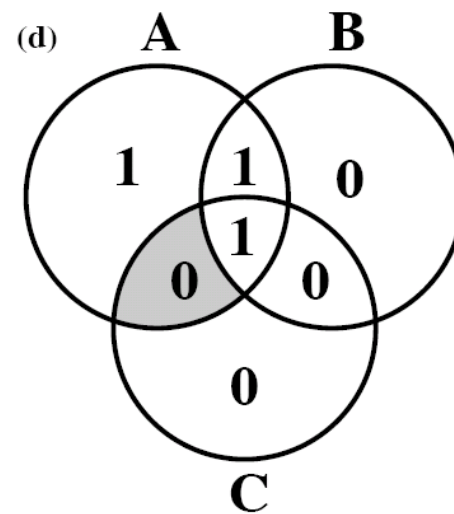
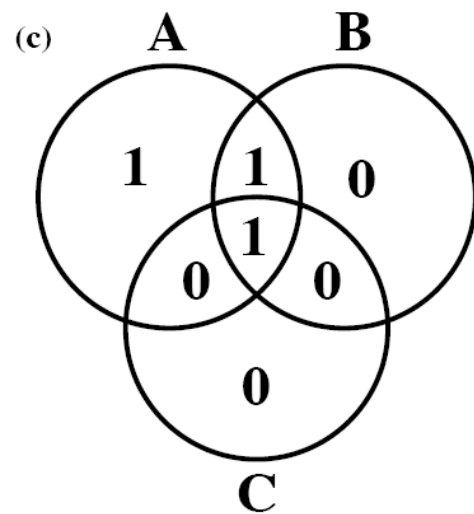
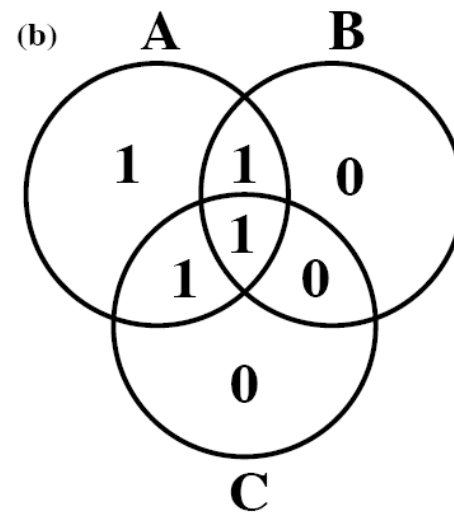
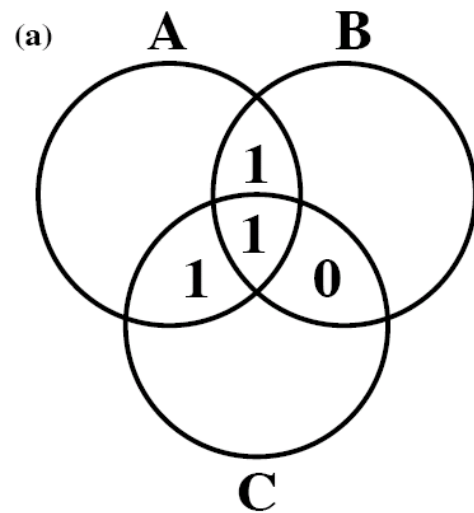
❖ 可使用纠错码检测

- 数据 M 位，校验码 K 位，实际存储 $M+K$ 位

纠错码功能



文氏图(汉明码示例)





纠错码

- ❖ 和数据共同存放在存储器中
- ❖ 故障字：两个输入的异或
- ❖ 纠错码/故障字的长度
 - 对于纠错1位
 - $2^K - 1 \geq M + K$
 - M: 数据长度
 - K: 纠错码长度



带纠错码的字长增加情况

数据位	单纠错		单纠错 / 双检错	
	校验位	增加的百分率	校验位	增加的百分率
8	4	50	5	62.5
16	5	31.25	6	37.5
32	6	18.75	7	21.875
64	7	10.94	8	12.5
128	8	6.25	9	7.03
256	9	3.52	10	3.91



故障字设计

- ❖ 如果故障字全部是**0**，则表示没有检测到错误
- ❖ 如果故障字仅有**1**位是**1**，则表示某一位校验位出错，不需要纠正
- ❖ 如果故障字有多位是**1**，则故障位的数值就表示出错数据位的位置，将这位取反纠正即可



8位数据单纠错举例

位的位置	12 11 10 9 8 7 6 5 4 3 2 1
位的编号	1100 1011 1010 1001 1000 0111 0110 0101 0100 0011 0010 0001
数据位	D8 D7 D6 D5 D4 D3 D2 D1
校验位	 C8 C4 C2 C1



校验位计算

$$\diamondsuit C1 = D1 \oplus D2 \oplus D4 \oplus D5 \oplus D7$$

$$\diamondsuit C2 = D1 \oplus D3 \oplus D4 \oplus D6 \oplus D7$$

$$\diamondsuit C4 = D2 \oplus D3 \oplus D4 \oplus D8$$

$$\diamondsuit C8 = D5 \oplus D6 \oplus D7 \oplus D8$$



作业

❖ 利用**64*1b**的**RAM**芯片，使用字位扩展方式构成**8192**位的**16**位存储器，画出结构图。