

<b>İŞ PAKETİ -I</b>	<b>Literatür Taraması</b>		<b>Dönemi</b>	<b>01-30 Aralık 2016</b>
	<b>Öğrenci-1</b>	<b>Öğrenci-2</b>	<b>Öğrenci-3</b>	<b>Öğrenci-4</b>
Hafta - 1	STC Tanımı	STC Tanımı	STC Tanımı	STC Tanımı
Hafta - 2	Teori	Teori	Teori	Teori
Hafta - 3	Matlab Simuling literatürü	C/C++ literatürü	FPGA Tabanlı literatür	DSP Tabanlı literatür
Hafta - 4	Rapor	Rapor	Rapor	Rapor
<b>İŞ PAKETİ -II</b>	<b>Benzetim Çalışmaları -Clutter</b>		<b>Dönemi</b>	<b>02- 27 Ocak 2017</b>
	<b>Öğrenci-1</b>	<b>Öğrenci-2</b>	<b>Öğrenci-3</b>	<b>Öğrenci-4</b>
Hafta - 1	Matlab Sea clutter generation	Simulink Sea Clutter Generation	FPGA tabanlı deniz ekosu üretimi	DSP tabanlı deniz ekosu üretimi
Hafta - 2	Matlab Sea clutter generation	Simulink Sea Clutter Generation	FPGA tabanlı deniz ekosu üretimi	DSP tabanlı deniz ekosu üretimi
Hafta - 3	Matlab Sea clutter generation	Simulink Sea Clutter Generation	FPGA tabanlı deniz ekosu üretimi <sup>1</sup>	DSP tabanlı deniz ekosu üretimi <sup>2</sup>
Hafta - 4	Rapor, m file	Rapor, m file	Rapor v file	Rapor, c file
<b>İŞ PAKETİ -III</b>	<b>Benzetim Çalışmaları-STC</b>		<b>Dönemi</b>	<b>01- 24 Şubat 2017</b>
	<b>Öğrenci-1</b>	<b>Öğrenci-2</b>	<b>Öğrenci-3</b>	<b>Öğrenci-4</b>
Hafta - 1	Matlab STC uygulaması	Simulink STC uygulaması	Matlab STC uygulaması	Simulink STC uygulaması
Hafta - 2	Matlab STC uygulaması	Simulink STC uygulaması	Matlab STC uygulaması	Simulink STC uygulaması
Hafta - 3	Matlab STC uygulaması	Simulink STC uygulaması	Matlab STC uygulaması	Simulink STC uygulaması
Hafta - 4	Rapor, m file	Rapor, m file	Rapor, m file	Rapor, m file
<b>İŞ PAKETİ -IV</b>	<b>Gömülü Yazılım-Altyapı</b>		<b>Dönemi</b>	<b>06- 31 Mart 2017</b>
	<b>Öğrenci-1</b>	<b>Öğrenci-2</b>	<b>Öğrenci-3</b>	<b>Öğrenci-4</b>
Hafta - 1	Matlab/Verilog Çevrim	Matlab/C Çevrim	Matlab/Verilog Çevrim	Matlab/C Çevrim
Hafta - 2	FPGA Mimari Analizi <sup>3</sup>	DSP Mimari Analizi <sup>4</sup>	FPGA Mimari Analizi <sup>3</sup>	DSP Mimari Analizi <sup>4</sup>
Hafta - 3	Verilog Dili Analizi	Gömülü C Analizi	Verilog Dili Analizi	Gömülü C Analizi
Hafta - 4	Rapor	Rapor	Rapor	Rapor
<b>İŞ PAKETİ -V</b>	<b>Gömülü Yazılım-STC</b>		<b>Dönemi</b>	<b>03- 28 Nisan 2017</b>
	<b>Öğrenci-1</b>	<b>Öğrenci-2</b>	<b>Öğrenci-3</b>	<b>Öğrenci-4</b>
Hafta - 1	Verilog STC Mod.Tas. <sup>5</sup>	C STC Fonk. Tasarımı <sup>6</sup>	Verilog STC Mod.Tas.	C STC Fonk. Tasarımı
Hafta - 2	Verilog STC Mod.Tas.	C STC Fonk. Tasarımı	Verilog STC Mod.Tas.	C STC Fonk. Tasarımı
Hafta - 3	Verilog STC Mod.Tas.	C STC Fonk. Tasarımı	Verilog STC Mod.Tas.	C STC Fonk. Tasarımı
Hafta - 4	Rapor. v file	Rapor. c file	Rapor. v file	Rapor. c file

<b>İŞ PAKETİ -VI</b>	<b>Test ve Değerlendirme</b>		<b>Dönemi</b>	<b>01- 26 Mayıs 2017</b>
	<b>Öğrenci-1</b>	<b>Öğrenci-2</b>	<b>Öğrenci-3</b>	<b>Öğrenci-4</b>
Hafta - 1	FPGA Çözümü Benzetim Testi <sup>7</sup>	DSP Çözümü Benzetim Testi <sup>7</sup>	FPGA Çözümü Benzetim Testi <sup>7</sup>	DSP Çözümü Benzetim Testi <sup>7</sup>
Hafta - 2	FPGA Çözümü KKTS Gerçek Veri Testi <sup>8</sup>	DSP Çözümü KKTS Gerçek Veri Testi <sup>8</sup>	FPGA Çözümü KKTS Gerçek Veri Testi <sup>8</sup>	DSP Çözümü KKTS Gerçek Veri Testi <sup>8</sup>
Hafta - 3	Karşılaştırma	Karşılaştırma	Karşılaştırma	Karşılaştırma
Hafta - 4	Rapor, Paper, v file	Rapor, Paper, c file	Rapor, Paper, v file	Rapor, Paper, c file

#### NOTLAR

- <sup>1</sup> HAVELSAN tarafından bir adet Xilinx SP605 Kiti Sağlanacaktır.
- <sup>2</sup> HAVELSAN tarafından bir adet BF609 KITI Sağlanacaktır.
- <sup>3</sup> Xilinx LX45T FPGA ailesi
- <sup>4</sup> Analog Devices Blackfin BF537/BF609 Ailesi
- <sup>5</sup> Tasarlanan Verilog Modulleri parametrik olacaktır.
- <sup>6</sup> Tasarlanan C fonksiyonları parametrik olacaktır.
- <sup>7</sup> Benzetim ortamında üretilen deniz dalga gürültüleri ile Sabancı Üniversitesinde icra edilecektir.
- <sup>8</sup> Gerçek radar ham verisi üzerinde HAVELSAN KKTS ortamında icra edilecektir.