



Unidad temática 2:

AMPLIFICADORES DE AUDIOFRECUENCIAS DE GRAN SEÑAL

Profesor: *Ing. Aníbal Laquidara.*
J.T.P.: *Ing. Isidoro Pablo Perez.*
Ay. Diplomado: *Ing. Carlos Díaz.*
Ay. Diplomado: *Ing. Alejandro Giordana*
Ay. Alumno: *Sr. Nicolás Ibáñez.*

AMPLIFICADORES DE AUDIO DE GRAN SEÑAL

1. AMPLIFICADORES CLASE “A” CON ACOPLAMIENTO DIRECTO

Se denomina **amplificadores de gran señal** a aquellos en los que la señal a amplificar es del orden de los valores de la polarización. Puede decirse que la excursión de señal a la salida, va desde el eje de corriente hasta el eje de tensión (Fig. 1), esto es idealizando al transistor ($V_{CEsat}=0$, $I_{CBO}=0$).

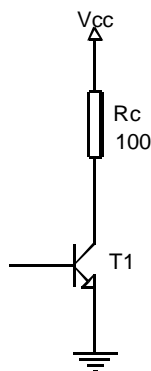


Fig.1-a

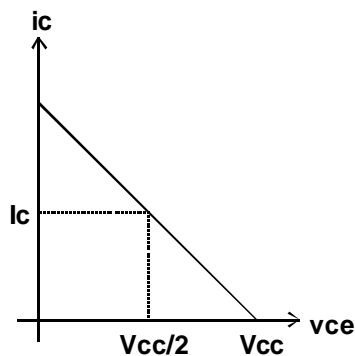


Fig.1-b

Considerando que el transistor es ideal ($V_{CEsat} = 0$ e $I_{CBO} = 0$) y que está polarizado para máxima excursión de salida ($\therefore V_{CE}$ sin señal será $V_{cc}/2$), definimos:

corriente de señal: $i_c(t) = I_{máx} \sin(\omega t) = I_c \sin(\omega t)$ (en condiciones ideales)

corriente de polarización: I_C

corriente total: $i_c = i_c(t) + I_C = I_C + I_c \sin(\omega t)$

Notar que: ahora hay señales de c.c. y de c.a. superpuestas y del mismo orden.

1.1 Potencia de alimentación P_{CC} :

La potencia instantánea que entrega la fuente de alimentación está dada por:

$$p_{cc}(t) = V_{cc} \cdot i_c(t) = V_{cc} [I_c \sin(\omega t) + I_C]$$

Por lo que la potencia media es:

$$P_{cc} = \frac{1}{T} \int_0^T V_{cc} dt = \frac{1}{T} \int_0^T (i_c + I_C) V_{cc} dt = \frac{1}{T} \int_0^T I_C \sin \omega t V_{cc} dt + \frac{1}{T} \int_0^T I_C V_{cc} dt$$

El primer término de la ecuación, representa el valor medio de una señal senoidal, que resulta nulo:
Luego:

$$\overline{i_c} = \frac{1}{T} \int_0^T I_C \sin \omega t dt = 0$$

$$P_{cc} = V_{cc} I_c$$

Podemos concluir entonces, que la potencia que entrega la fuente de alimentación V_{cc} es la misma con o sin señal, ya que P_{cc} es independiente de $i_c(t)$.

Observando la Fig. 1-b, con el transistor polarizado en el centro de la recta de carga, escribimos:

$$I_c = \frac{V_{cc} - V_{ce}}{R_c} = \frac{V_{cc}/2}{R_c} = \frac{V_{cc}}{2 R_c} \quad \Rightarrow \quad P_{cc} = I_c V_{cc} = \frac{V_{cc}^2}{2 R_c} \quad [2]$$

Esta es la expresión de la potencia entregada por la fuente de alimentación V_{cc} .

1.2 Potencia en la carga

Si llamamos $p_s(t)$ a la potencia instantánea en la carga R_c :

$$p_s(t) = R_c [I_c + i_c(t)]^2 = R_c [I_c^2 + 2 I_c i_c(t) + i_c^2(t)]$$

Por lo que el valor medio de potencia en la carga es:

$$\begin{aligned} P_s &= \frac{1}{T} \int_0^T [i_c(t) + I_c]^2 R_c dt \\ P_s &= \frac{1}{T} \int_0^T [i_c(t)]^2 R_c dt + \frac{1}{T} \int_0^T I_c^2 R_c dt + \frac{1}{T} \int_0^T 2 i_c(t) I_c R_c dt \\ &= \frac{1}{T} \int_0^T [I_c \sin(\omega t)]^2 R_c dt + \frac{1}{T} \int_0^T I_c^2 R_c dt + \frac{1}{T} \int_0^T 2 I_c [I_c \sin(\omega t)] R_c dt \\ &= \frac{1}{T} \int_0^T I_c^2 \sin^2(\omega t) R_c dt + \frac{1}{T} \int_0^T I_c^2 R_c dt + \frac{1}{T} \int_0^T 2 I_c^2 \sin(\omega t) R_c dt \end{aligned}$$

En el tercer término, nuevamente aparece el valor medio de una señal senoidal, por ende igual a cero. A su vez, el primer término representa el valor de corriente eficaz (al cuadrado). Entonces:

$$\begin{aligned} P_s &= i_{cef}^2 R_c + I_c^2 R_c \\ i_{cef}^2 &= \left(\frac{\text{Im } \hat{x}}{\sqrt{2}} \right)^2 = \frac{I_c^2}{2} = \frac{\left(\frac{V_{cc}}{2 R_c} \right)^2}{2} = \frac{V_{cc}^2}{8 R_c^2} \end{aligned}$$

Puede inferirse, que en estos amplificadores la potencia sobre la carga está representada por dos términos: uno útil (el valor eficaz de la corriente de señal), y otro que representa la potencia de continua debido a la corriente de polarización:

$$P_s = P_{sca} + P_{scc}$$

Siendo:

P_{sca} : Potencia de señal en la carga

$$P_{sca} = i_{cef}^2 R_c = \frac{I_c^2}{2} R_c = \frac{1}{2} \left(\frac{V_{cc}}{2 R_c} \right)^2 R_c = \frac{1}{2} \frac{V_{cc}^2}{4 R_c^2} R_c = \frac{V_{cc}^2}{8 R_c} = 25\% P_{cc}$$

P_{scc} : Potencia de continua en la carga

$$P_{scc} = I_c^2 R_c = \frac{V_{cc}^2}{4 R_c^2} R_c = \frac{V_{cc}^2}{4 R_c} = 50\% P_{cc}$$

$$P_s = P_{sca} + P_{scc} = \frac{1}{2} \frac{V_{cc}^2}{4 R_c^2} R_c + \frac{V_{cc}^2}{4 R_c} = \frac{V_{cc}^2}{2 R_c} \left(\frac{1}{4} + \frac{1}{2} \right) = \frac{3}{4} P_{cc} = 75\% P_{cc}$$

$$\Rightarrow \boxed{P_s = P_{sca} + P_{scc} = \frac{3}{4} P_{cc} = 75\% P_{cc}}$$

Esta es la expresión de la potencia media total en la carga (con señal amplificada o señal útil).

1.3 Potencia disipada por el transistor P_D :

$$P_D = P_{cc} - P_s = P_{cc} - (P_{sca} + P_{scc})$$

Puede observarse que cuando no hay excitación, la potencia disipada es máxima, puesto que la potencia de señal en la carga es nula; es decir, como:

$$P_{cc} = \text{cte. y } P_{sca} = 0 \Rightarrow P_s \downarrow \therefore P_D \uparrow$$

Considerando que:

$$\begin{aligned} P_{sca} &= 25\% P_{cc} ; P_{scc} = 50\% P_{cc} \\ \Rightarrow \begin{cases} \text{con señal : } & P_D = 25\% P_{cc} \\ \text{sin señal : } & P_D = 50\% P_{cc} \end{cases} \end{aligned}$$

Es decir, que la peor condición de disipación del transistor es sin señal. El transistor “se enfría” con señal. El hecho de que disipe mayor potencia en ausencia de señal, marca un comportamiento distintivo de este tipo de circuito.

1.4 Rendimiento de conversión del transistor:

$$h_{ct} \% = \frac{P_{sca}}{P_{D\text{máx}}} 100 = \frac{\frac{1}{4} P_{cc}}{\frac{1}{2} P_{cc}} 100 = 50\% \Rightarrow \boxed{h_{ct} = 50\%}$$

Notar que: este es el rendimiento mínimo de conversión del transistor, ya que se calcula con la $P_{D\text{máx}}$, es decir, sin señal. Cuando hay señal aplicada, la potencia disipada por el transistor es menor, por lo tanto, su rendimiento resulta mayor.

1.5 Rendimiento de conversión del circuito:

$$h_{cc} \% = \frac{P_{sca}}{P_{cc}} 100 = \frac{\frac{1}{4} P_{cc}}{P_{cc}} = 25\% \Rightarrow \boxed{h_{cc} = 25\%}$$

2. AMPLIFICADOR CLASE A CON ACOPLAMIENTO A TRANSFORMADOR.

La Figura N° 2 representa un amplificador clase A, acoplado por transformador:

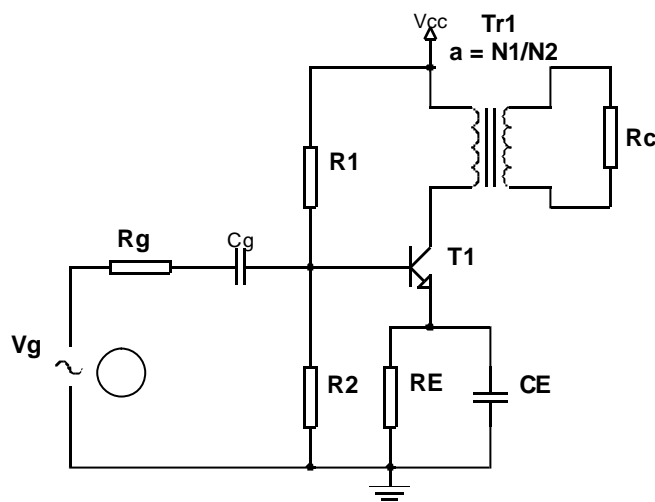


Fig. N° 2

Empezamos el análisis considerando un caso ideal (transistor sin dispersión, y sin zona de saturación ni corte, Fig. 3).

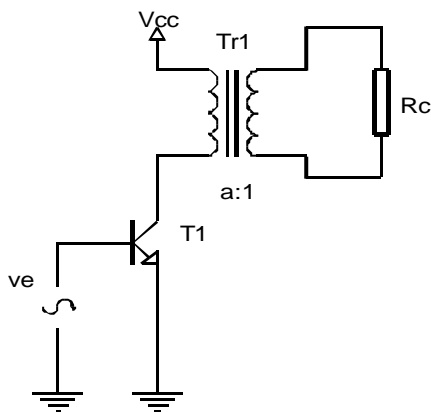


Fig. 3 a

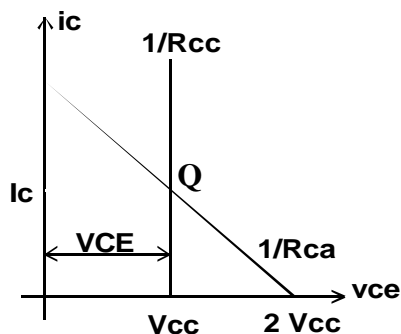


Fig. 3 b

Considerando que la resistencia óhmica del bobinado del transformador es prácticamente nula ($R_{cc}=0$), por lo que puede considerarse que en el colector del transistor la $R_c \cong R_{cc} \cong 0 \Omega \Rightarrow$ la pendiente de la recta de carga estática es de aproximadamente 90° . Al no haber dispersión (h_{FE} con un valor fijo), el punto de polarización no va a cambiar (será Q para cualquier transistor). Este punto de polarización Q sería: $V_{CE} = V_{cc} = cte. \therefore I_c = cte.$

Además, al no haber zona de saturación ni de corte, la excursión con señal podría ser de eje a eje, por lo que:

$$\begin{cases} \hat{V}_{ca} = V_{cc} \\ \hat{I}_{ca} = I_c \end{cases}$$

Para este *caso ideal*, podemos escribir:

$$P_{cc} = V_{cc} I_c$$

$$P_{sca} = V_{ef} I_{ef} = \frac{\hat{V}_{ca}}{\sqrt{2}} \frac{\hat{I}_{ca}}{\sqrt{2}} = \frac{V_{cc}}{\sqrt{2}} \frac{I_{cc}}{\sqrt{2}} = \frac{1}{2} V_{cc} I_{cc} = \frac{1}{2} P_{cc}$$

$$P_D = V_{CE} I_c = V_{cc} I_c = P_{cc} \quad (\text{como } R_c = 0 \Rightarrow P_{cc} = P_D)$$

Se definen dos rendimientos de conversión: uno para el circuito y otro para el transistor:

2.1 h_c : rendimiento de conversión del circuito

$$h_c = \frac{P_{sca}}{P_{cc}} = \frac{\frac{1}{2} P_{cc}}{P_{cc}} = \frac{1}{2} = 50\% \quad \Rightarrow \quad h_c = 50\%$$

Este rendimiento del circuito del 50%, es considerado el “*máximo rendimiento teórico*”, puesto que surge de considerar condiciones ideales.

2.2 h_{ct} : rendimiento de conversión del transistor, dado por:

$$h_{ct} = \frac{P_{sca}}{P_{D\text{máx}}} = \frac{\frac{1}{2} P_{cc}}{P_{cc}} = \frac{1}{2} = 50\% \quad \Rightarrow \quad h_{ct} = 50\%$$

Haciendo una comparación con el amplificador clase “A” con acoplamiento directo (sin transformador), para el cual el máximo rendimiento teórico de conversión del circuito es del 25%, vemos que en este caso, el hecho de separar la carga eliminando el pasaje de la corriente de polarización a través de la misma, determina un significativo aumento en el rendimiento, sencillamente porque en la carga sólo existe potencia de señal.

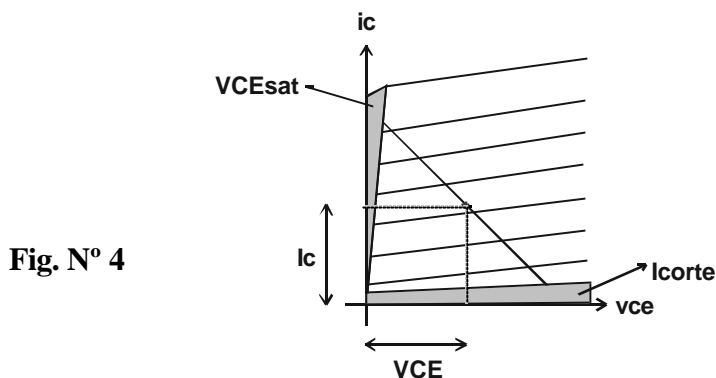
De todos modos, debemos recordar que este rendimiento del 50% del circuito es un valor *máximo teórico*, pues surge de considerar condiciones ideales.

2.3 Consideración de condiciones reales.

Debido a la dispersión de parámetros que se verifica entre transistores de una misma familia, (por ejemplo en el h_{FE}) y, atento a que en el cálculo de una polarización normalmente se utiliza el h_{FE} típico, cuando se implementa el circuito, es posible verificar una variación de I_c por la dispersión antes mencionada (como el h_{FE} del transistor será distinto del típico, pudiendo variar entre un $h_{FE\text{mín}}$ y un $h_{FE\text{máx}} \Rightarrow$ para la misma I_B se tendrá una I_c que variará entre una $I_{c\text{mín}}$ y una $I_{c\text{máx}}$). Para acotar esta variación de I_c por dispersión del h_{FE} , será necesario intercalar una resistencia R_E en emisor, esto se hace con el fin de introducir un camino de realimentación negativa que, en conjunto con la resistencia de Thevening de la malla de entrada (R_{TH}), permitirá acotar dicha variación a un ΔI_c determinado. De este modo, manteniendo el punto de polarización dentro de cierto rango, se asegura que la excursión con señal no tenga distorsión ni por corte ni por saturación, para cualquier transistor de la familia.

Pero la mejora del punto de polarización trae aparejada una pérdida de señal; por este motivo, a la R_e se la cortocircuita con un C_e . De este modo, como C_e es un circuito abierto para la polarización $\Rightarrow R_e$ sólo disipará potencia de continua.

Asimismo, teniendo presente que existe una tensión de saturación V_{CEsat} y una corriente de corte I_{Ccorte} no nulas, la excursión de señal debe limitarse, no puede ser de eje a eje. En estas condiciones, no se podrá alcanzar el máximo rendimiento de conversión del circuito, ya que de ninguna manera la tensión pico de señal V_{ca} puede ser igual a V_{CC} , ni la corriente pico de señal $I_{CA} = I_C$.



Resumiendo, en condiciones reales tenemos:

- dispersión del h_{FE}
 - colocación de R_e
 - $V_{sat} \neq 0$ e $i_{corte} \neq 0 \therefore V_{ca_{pico}} \neq V_{cc}$ e $I_{ca_{pico}} \neq I_C$
 - La excursión no puede ser de eje a eje y parte de la P_{cc} se perderá en R_e
- $\Rightarrow \eta_{cc} < 50\%$.

2.4 Polarización del transistor con gran señal. Consideraciones de diseño.

A través de lo expresado hasta ahora, se podría encontrar un camino, para resolver el problema cuando es necesario introducir R_E y tener en consideración la V_{cesat} y la I_{Ccorte} . **Para ello debemos admitir que, en estas condiciones, es imposible obtener un rendimiento del circuito del 50%, es decir: $\eta_c < 50\%$.**

De modo que, conocidas la potencia de salida P_s , y la fuente de alimentación V_{cc} , y adoptando un rendimiento de conversión del circuito η_c , surge el valor de I_C .

Con respecto al transistor, puede lograrse que su rendimiento sea cercano al 50%. Gracias al efecto del inductor (bobinado primario), se modifica la V_{cc}' que se ve en la malla de salida; y, con la relación de transformación primario-secundario se puede variar el valor de la R_c' (R_c reflejada en el primario), y \therefore modificar la pendiente de la recta de carga dinámica (Figura N° 7). Con lo que se puede lograr:

$$V_{ca_{pico}} \cong V_{cc} \text{ e } I_{ca_{pico}} \cong I_C$$

\Rightarrow En condiciones reales, y recordando que la resistencia del primario es $\cong 0$, el circuito equivalente a la salida para la continua es:

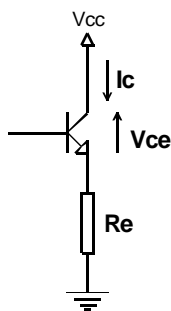


Fig. N° 5

En la malla de salida podemos plantear:

$$V_{CC} \cong I_C R_E + V_{CE}$$

⇒ la recta de carga estática es:

$$I_C = \frac{V_{CC}}{R_E} - \frac{V_{CE}}{R_E}$$

que corta al eje de corriente en:

$$I_C = \frac{V_{CC}}{R_E} \Big|_{V_{CE}=0}$$

y corta al eje de tensión en:

$$V_{CE} = V_{CC} \Big|_{I_C=0}$$

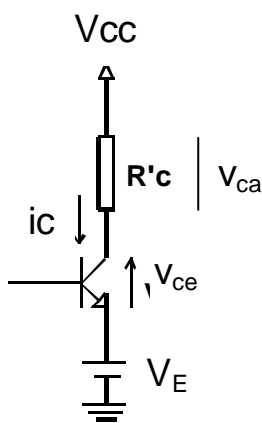
y su pendiente es:

$$m_1 = -1/R_E = -1/R_{CC}$$

Para la señal, C_e cortocircuita a $R_E \Rightarrow$ sólo queda R'_c (R_c reflejada en el primario del transformador). Pero, al variar la corriente de colector, la inductancia del primario se opondrá al cambio e inducirá una tensión V_{IND} para compensar (para tratar de mantener la corriente que le circula). De modo que en el colector del transistor aparecerá una tensión:

$$v_{CC}' = V_{CC} + V_{IND} \neq V_{CC}$$

Por lo tanto, el circuito equivalente para señal en la malla de salida es:



$$V_{CC} = V_E + v_{ce} + v_{ca}$$

$$V_{CC} = V_E + v_{ce} + \hat{V}_{ca} \cdot \sin(\omega t)$$

$$v_{ce} = V_{CC} - V_E - \hat{V}_{ca} \cdot \sin(\omega t)$$

$$i_c \rightarrow 0 \Rightarrow \sin(\omega t) = -1$$

$$\Rightarrow v_{ce} = \overline{v_{ce}} = V_{CC} - V_E + \hat{V}_{ca}$$

llamamos:

$$\overline{v_{ce}} = V'_{CC}$$

Notar que a medida que el punto de funcionamiento del transistor se mueva sobre la recta dinámica, hacia el extremo de corriente casi nula (corriente disminuyendo), en el bobinado primario del transformador se inducirá una tensión cuya polaridad tratará de mantener la corriente de colector,

tratará de evitar que disminuya. Esto hará que la tensión v_{ce} vaya aumentando hasta llegar al valor máximo $V'_{cc} = V_{cc} - V_E + V^{ca}$.

Por lo tanto, este punto ($i_c = 0$; $v_{ce} = V'_{cc}$) es un extremo de la recta de carga dinámica (eje de abscisas). El otro extremo (eje de ordenadas), está dado por:

$$i_{ca} = \frac{v_{ca}}{R'_c} = \frac{V_{cc} - V_E}{R'_c} \quad y \quad v_{ce} \cong 0$$

Notar que: si medimos la tensión de emisor respecto de tierra con un voltímetro de cc, será ≈ 0

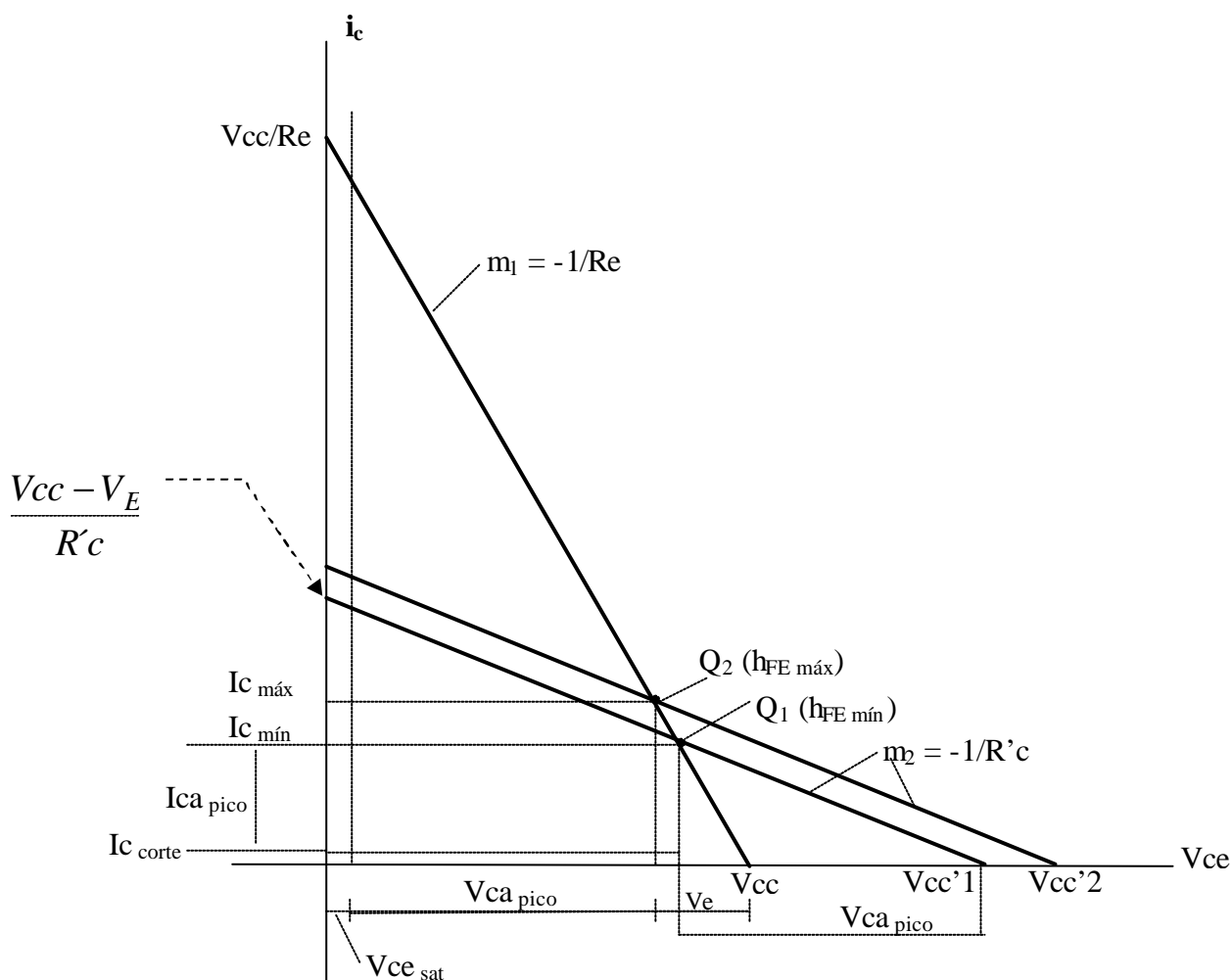


Figura N° 7: Polarización con gran señal

Debemos polarizar el transistor, admitiendo que existirá una variación de la corriente de polarización I_C (por la dispersión del h_{FE}). Asimismo, como el nivel de la señal es del orden de la polarización, se deberá asegurar que no exista distorsión ni por saturación ni por corte.

Si se trabaja con un transistor que tiene $h_{FE} = h_{FE \text{ mín}}$, la corriente del punto de polarización será el del punto (Q_1) de la Fig. 7, en el que: $I_C = I_{C \text{ mín}}$.

Luego, para no “excursionar” hasta el corte, y despreciando la corriente de corte:

$$I_{ca \text{ pico}} = (I_{C \text{ mín}} - I_{C \text{ corte}}) \cong I_{C \text{ mín}}$$

Por lo que, para no tener distorsión por corte, a lo sumo se podrá tener:

$$\hat{V}_{ca} = \hat{I}_{ca} \cdot R_{c'} \cong I_{C \text{ mín}} \cdot R_{c'}$$

A su vez, si nos toca un transistor que tiene $h_{FE} = h_{FE \text{ máx}}$, y $\therefore I_C = I_{C \text{ máx}}$, el punto de polarización será el Q_2 , en Fig.7. Debemos garantizar que con:

$$i_C = \hat{I}_{ca} + \bar{I}_C$$

no lleguemos a la saturación; a lo sumo:

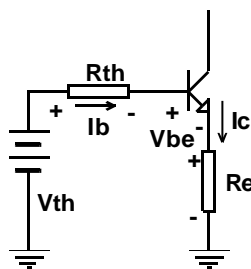
$$V_{CC} = V_E + v_{CEsat} + \hat{V}_{ca} = I_{C \text{ máx}} \cdot R_E + v_{CEsat} + \hat{I}_{ca} \cdot R_{c'}$$

En esta ecuación se garantiza que si no se supera la máxima corriente de colector, no habrá distorsión por saturación. Y se introduce, a su vez, la máxima excursión de señal en tensión que verifica que no existirá recorte por corte ($V_{ca \text{ pico}} = I_{ca \text{ pico}} \cdot R_{c'}$).

Pero tenemos dos incógnitas: $I_{C \text{ máx}}$ y R_E , por lo que resulta necesario adoptar alguna de ellas. Tenemos dos posibilidades:

- Se puede adoptar un rango de variación de la corriente de polarización: conociendo $I_{C \text{ mín}}$ y adoptando un $\Delta I_{C \text{ máx}}$ (siguiendo algún criterio adecuado), queda definida la $I_{C \text{ máx}}$ y se puede calcular la R_E : $\Delta I_C = I_{C \text{ máx}} - I_{C \text{ mín}}$
- Otra posibilidad es adoptar una caída de tensión V_E , por ejemplo como un porcentaje de la V_{CC} . Con esto se obtiene una R_E y, a partir de ella, se calcula la $I_{C \text{ máx}}$.

Con esto tendríamos los datos del transformador y el valor de R_E . Falta calcular la red de polarización de entrada: R_a y R_b . Para ello, en la malla de entrada:



$$V_{th} = I_B R_{th} + V_{BE} + I_E R_e$$

$$V_{th} \cong \frac{I_C}{h_{FE}} R_{th} + V_{BE} + I_C R_e$$

$$\text{para } \begin{cases} h_{FE} = \frac{h_{FE}}{\bar{h}_{FE}} \Rightarrow I_C = \frac{I_C}{\bar{h}_{FE}} \\ h_{FE} = \bar{h}_{FE} \Rightarrow I_C = \bar{I_C} \end{cases} \Rightarrow \begin{cases} V_{th} = \frac{\bar{I_C}}{\bar{h}_{FE}} R_{th} + V_{BE} + \bar{I_C} R_e & [1] \\ V_{th} = \frac{I_C}{\bar{h}_{FE}} R_{th} + V_{BE} + \underline{I_C} R_e & [2] \end{cases}$$

Obtuvimos 2 ecuaciones con 2 incógnitas. Igualando [1] y [2]:

$$\begin{aligned} \frac{\bar{I_C}}{\bar{h}_{FE}} R_{th} + V_{BE} + \bar{I_C} R_e &= \frac{I_C}{\bar{h}_{FE}} R_{th} + V_{BE} + \underline{I_C} R_e \\ R_{th} \left(\frac{\bar{I_C}}{\bar{h}_{FE}} - \frac{I_C}{\bar{h}_{FE}} \right) &= R_e (\underline{I_C} - \bar{I_C}) \\ \therefore R_{th} &= R_e \frac{(\underline{I_C} - \bar{I_C})}{\left(\frac{\bar{I_C}}{\bar{h}_{FE}} - \frac{I_C}{\bar{h}_{FE}} \right)} = R_e \frac{(\underline{I_C} - \bar{I_C})}{\left(\frac{I_C}{\bar{h}_{FE}} - \frac{\bar{I_C}}{\bar{h}_{FE}} \right)} \end{aligned}$$

Notar que: el término $(I_{C_{\max}} - I_{C_{\min}})$ del numerador de R_{th} , representa la variación de I_C por dispersión del h_{FE} . Por lo que si dicha dispersión fuese nula, la I_C sería constante.

Además, R_{th} debe ser menor o igual que el valor calculado, de otro modo, sería $I_C > I_{C_{\max}}$ y, en tal caso, tendríamos distorsión por saturación.

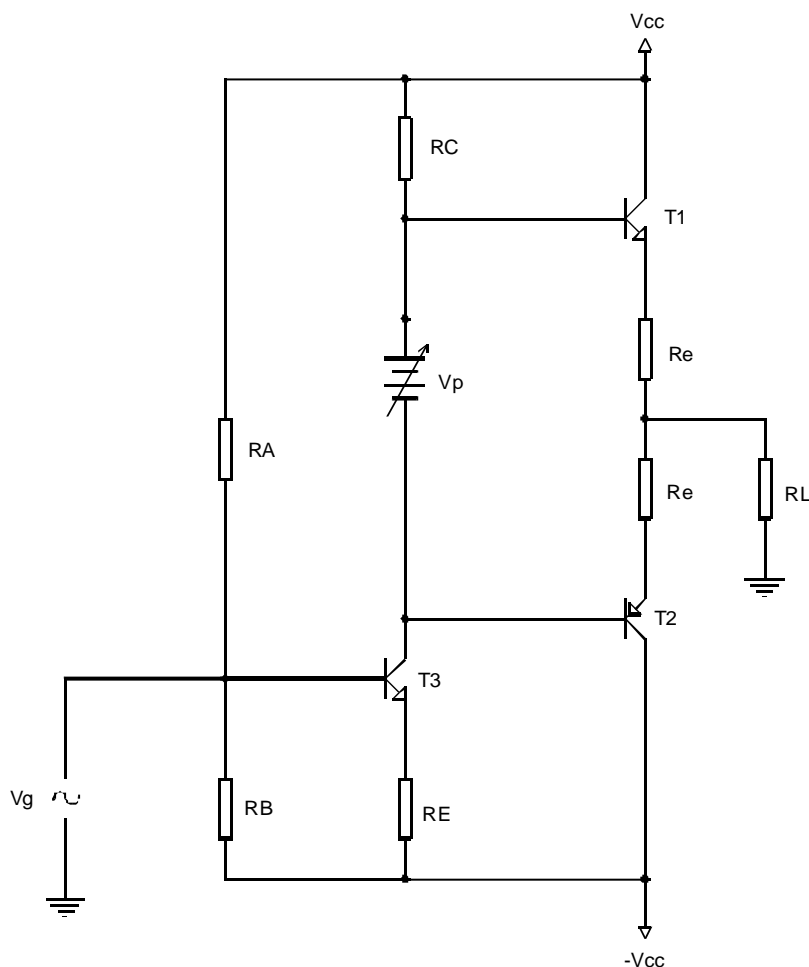
Con el valor de R_{th} , reemplazamos en [1] ó en [2] y obtenemos V_{th} . A su vez:

$$R_{th} = R_a // R_b = \frac{R_a R_b}{R_a + R_b} \quad [3]$$

$$V_{th} = \frac{R_a}{R_a + R_b} V_{CC} = \frac{R_{th}}{R_b} V_{CC} \quad [4]$$

Finalmente, de este nuevo sistema de dos ecuaciones con dos incógnitas (R_a y R_b), obtenemos la red de polarización de entrada.

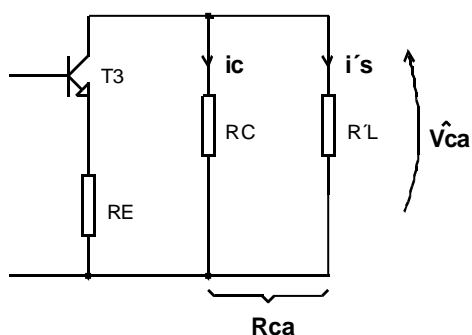
3. AMPLIFICADOR DE POTENCIA CON PAR COMPLEMENTARIO – Caso 1



Para el análisis de esta configuración determinaremos, como primer paso, el pico de tensión que garantice la potencia requerida; además a partir del hecho de que la etapa de salida está conectada como seguidor por emisor (colector común) y, por ende, la ganancia de tensión es igual a la unidad, se infiere entonces que el pico de señal en la carga, es igual en amplitud y fase al de la entrada (base de T₁₋₂, colector de T₃).

$$P_s = \frac{\hat{V}_s}{\sqrt{2}} \frac{\hat{I}_s}{\sqrt{2}} = \frac{\hat{V}_s \cdot \hat{I}_s}{2} = \frac{\hat{V}_s^2}{2 R_c} \Rightarrow \hat{V}_s = \sqrt{2 R_L P_s} \quad (1)$$

La ganancia de tensión del amplificador, la provee la etapa excitadora (que contiene como elemento activo al T₃), cuyo esquema se muestra en la siguiente figura, considerando que:



$$\hat{V}_s = \hat{V}_{ca}$$

$R'_L = h_{FE} R_L$ (resistencia reflejada).

R_C (resistencia de polarización).

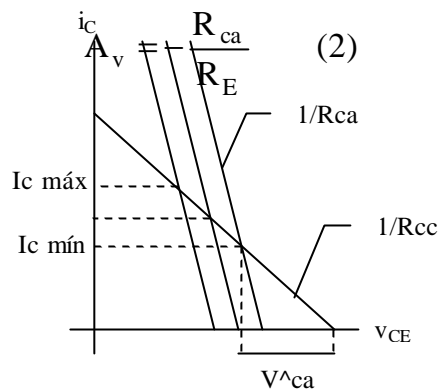
R_E (resistencia para estabilización de polarización y ganancia).

Puede demostrarse que la ganancia de tensión es:

Definimos:

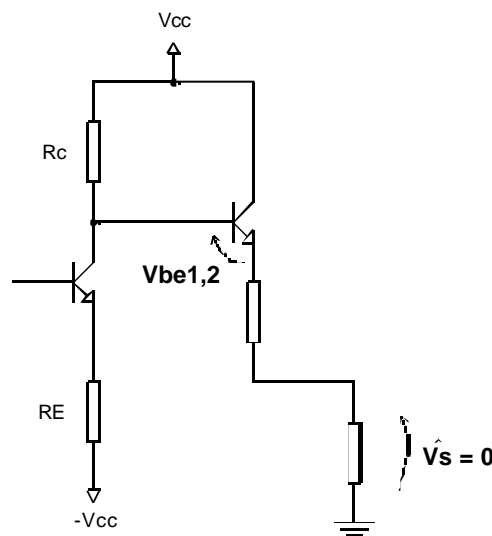
$$R_{ca} = R_C // R'_L$$

$$R_{cc} = R_C + R_E$$



Cuando la etapa de potencia está compuesta por un par D'Arlington, como en este caso, la R'_L puede ser mayor que la R_C , o del mismo orden. La corriente de señal (i_s), resultará menor que la i_b que circulará sobre R_E , lo que representa una "pérdida" de señal, algo no deseable, puesto que no se verifica en la salida representada por R'_L .

Lo conveniente será que $R_C \gg R'_L$, pero esto es contraproducente desde el punto de vista de la disipación de los transistores de salida, puesto que para polarizar la etapa excitadora, puede ser necesario contar con una tensión de alimentación excesivamente grande. Observando el siguiente circuito:



Sin señal se cumple:

$$V_{CC} = I_{CO3} R_C + V_{BE1} \quad (3)$$

Luego aumentar R_C automáticamente incrementa V_{CC} .

Por todo lo expresado, una manera de resolver el problema es a través de un método iterativo, es decir, ir probando con distintas relaciones de R_C y R'_L y quedarnos con aquella que creamos más adecuada.

Una vez elegida la R_c , queda definida la R_{ca} : $R_{ca} = R_c // R'_L$

Para que no haya distorsión por corte, los transistores deben trabajar siempre en zona activa. T1 y T2 tienen la V_p para evitar esto \therefore debemos hacer que T3 no se corte, por lo que debe ser:

$$I_{co3} > \hat{i}_{ca} = \frac{\hat{V}_{ca}}{R_{ca}}$$

Y, teniendo presente la polarización con gran señal, escribimos que la mínima I_{co3} será:

$$\underline{I_{co3}} = \hat{i}_{ca} = \frac{\hat{V}_{ca}}{R_{ca}}$$

Lo correcto será polarizar en un punto con $I_{co3} > \underline{I_{co3}}$

Por otro lado, para que los transistores no saturen, deben ser:

$$\begin{aligned} T_{1,2} &\rightarrow V_{ce_{1,2}} = V_{cc} - \hat{V}_s > V_{ce_{sat}} \\ T_3 &\rightarrow V_{ce_3} > \hat{V}_{ca} + V_{ce_{sat3}} \end{aligned}$$

El paso siguiente será determinar un valor adecuado para R_E . Este componente cumple dos funciones importantes, como ya se ha expresado. Una de ellas es la de proveer una ganancia de tensión estable, frente a variaciones de h_{fe} . Luego, un criterio para adoptar un valor sería el fijar un valor de ganancia de tensión que asegure un nivel de señal de excitación acorde para una etapa pre-amplificadora.

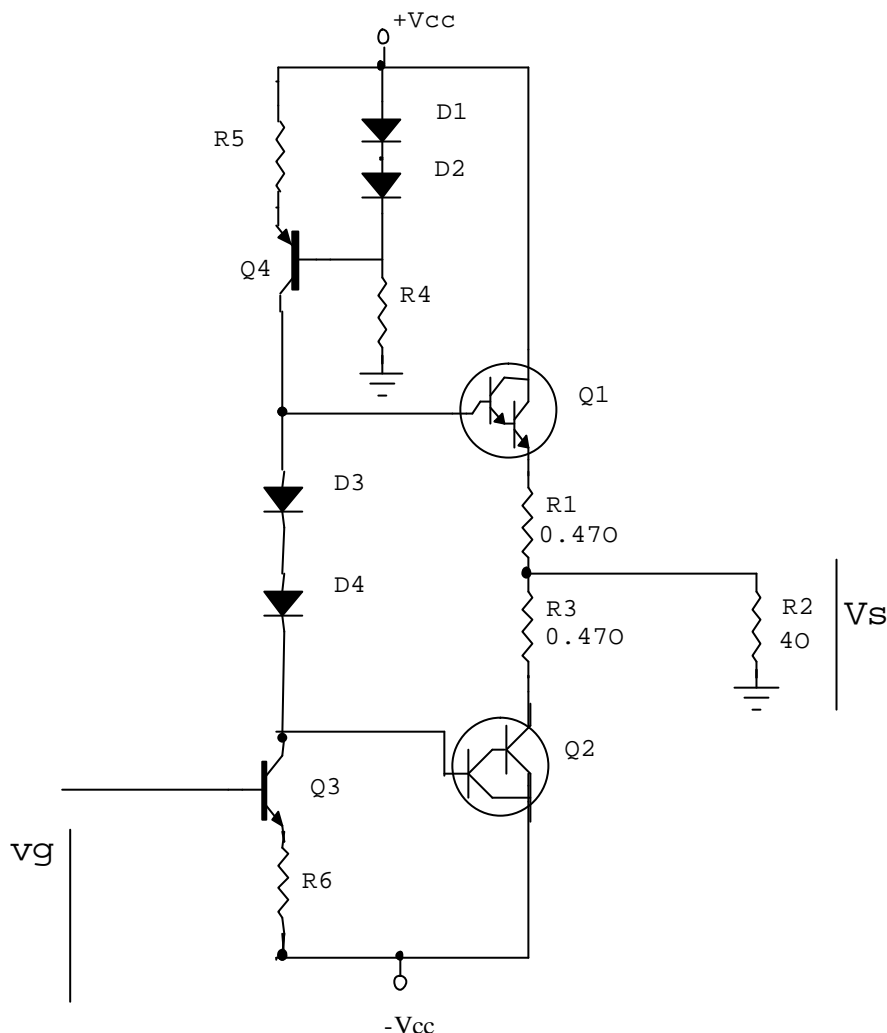
Surge como conclusión que la resistencia R_c debe estar inevitablemente en el circuito, puesto que es la que da la polarización de la etapa excitadora. Pero, a su vez, acarrea como perjuicio la pérdida de señal que se produce en ella.

Además, si el valor de V_{cc} resulta elevado frente a la $V_{ca_{pico}}$ necesaria para lograr la potencia requerida en la carga, los transistores T1 y T2 soportarán una V_{CE} muy grande y, por consiguiente, una pérdida de potencia por disipación muy importante.

Una posible solución para este problema sería implementar un dispositivo que permita suplantar la resistencia R_c , polarizando al transistor T_3 , pero que al mismo tiempo se comporte como un circuito abierto para la señal ($R_c \equiv \infty$). Tal dispositivo se debe comportar como un generador de corriente constante, que entregue la necesaria para polarizar T_3 y que, debido a su altísima impedancia dinámica, no produzca pérdida de señal. Esta opción resulta ser una manera eficiente de resolver este inconveniente que nos presenta la etapa excitadora.

4. AMPLIFICADOR DE POTENCIA CON PAR COMPLEMENTARIO – Caso 2

El siguiente circuito representa una etapa de salida par complementario, en la que la resistencia de polarización de colector de R3 ha sido reemplazada por un generador de corriente:



En la resolución de este circuito, al igual que en los casos anteriores, se debe garantizar la potencia de salida requerida y que no exista distorsión por corte o por saturación. Para ello, es necesario que:

1. el amplificador de tensión T3 no se corte $\rightarrow I_{co3} = I_{ca\ pico}$
2. el generador de corriente T4 no se sature $\rightarrow V_{CE4} = (V_{ca\ pico} + V_{CE\ sat})$
3. el amplificador de tensión T3 no se sature $\rightarrow V_{CE3} = (V_{ca\ pico} + V_{CE\ sat})$
4. los transistores de salida T1,2 no saturen $\rightarrow V_{CE1,2} = V_{CC} + V_{S\ pico}$

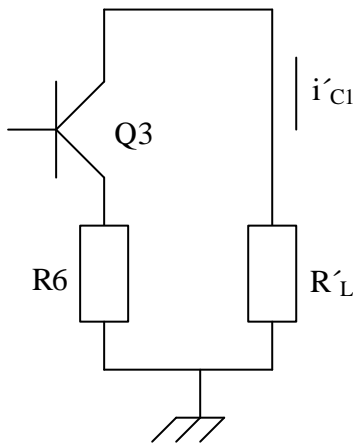
4.1 Potencia requerida

La potencia requerida está dada por:

$$P_s = \frac{v_s^2}{2 R_L} \Rightarrow V_s = \sqrt{2 \times P_s \times R_L}$$

$$\hat{i}_s = \frac{V_s}{R_L} \quad \therefore \quad \hat{i}_B = \frac{\hat{i}_s}{h_{FE}}$$

La resistencia de carga dinámica del transistor T3, estará compuesta por la del generador de corriente, en paralelo con la resistencia reflejada de la carga R'_L . De modo que el circuito equivalente para señal es:



Por el momento, podemos admitir que la resistencia dinámica del generador es muy grande (se verá en el Problema 5), y que:

$$\text{Si } R_c \rightarrow \infty \quad \therefore \quad T3 \text{ ve como carga sólo la } R'_L$$

$$\Rightarrow R'_L = R_L \times h_{FE} = 4000 \, \Omega$$

Además, si se supone que: $\hat{i}_{c3} \cong \hat{i}_{b1,2} \Rightarrow I_{c3} = \hat{i}_{b1,2}$

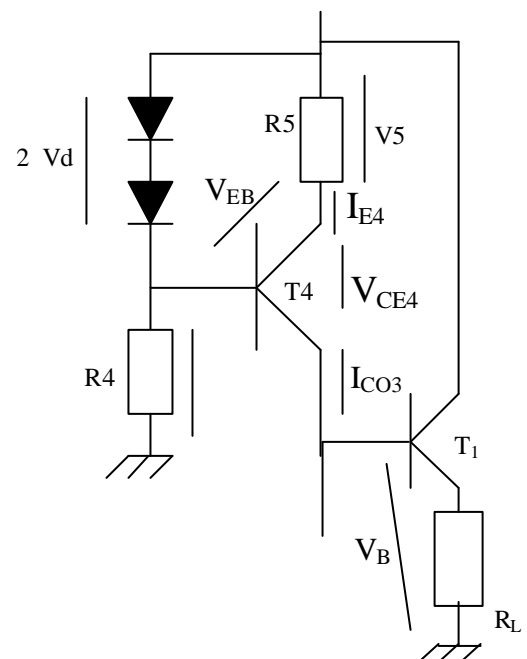
4.2 Generador de corriente y determinación de Vcc

$$I_{E4} = \frac{V_5}{R_5} \approx I_{c3} \Rightarrow R_5 = \frac{V_5}{I_{E4}} \approx \frac{2 V_D - V_{BE}}{I_{c3}}$$

Por otro lado:

$$R_4 = \frac{V_{CC} - 2 V_D}{I_D}$$

En esta ecuación tenemos dos incógnitas: V_{CC} e I_D . Para determinar V_{CC} debemos tener presente que es necesario que T_4 no se sature.



Sin señal, se pueden despreciar las caídas de tensión en la R de $0,47\Omega$ y en la R_L , por lo que el emisor de T_1 queda a tierra. En tal caso:

$$V_{B1} \cong V_{BE1} \Rightarrow V_{CC} = V_{B1} + V_{CE4} + V_{R5}$$

También: $V_{CE4} = V_{ca\ pico} + V_{CE4\ sat}$

Para la determinación de R_4 falta conocer I_D , es necesario adoptar algún criterio. Por ejemplo, teniendo en cuenta la disipación de la resistencia. Si R_4 es de $\frac{1}{4} W$, y su caída es:

$$V_{R4} = V_{CC} - 2 V_D$$

La corriente máxima que podría circular por R_4 sería:

$$I_{Dm\acute{a}x} = 0,25 W / V_{R4}$$

Debemos elegir $I_D < I_{Dm\acute{a}x}$. De este modo:

$$R_4 = \frac{V_{CC} - 2 \times V_D}{I_D}$$

Adoptando este valor de R_4 , aseguramos una corriente que polariza a los diodos por encima del codo, y que la potencia que disipe esta resistencia estará por debajo de los 250 mW que admite como máximo.

4.3 Análisis estático de la etapa de T_3

$$V_{CC} - V_5 - V_{CE4} - 2 \cdot V_D - V_{CE3} - V_{R6} + V_{CC} = 0$$

$$\Rightarrow V_{CE3} = 2 V_{CC} - (V_5 + V_{CE4} + 2 V_D + V_{R6})$$

Siendo:

$$V_{CE4} = V_{CC} - V_{B1} - V_{R5}$$

y a V_{R6} la podemos calcular adoptando un valor para R_6 .

Para que no sature, debe ser:

$$V_{CE3} = v'_{ca} + V_{ce\ sat}$$

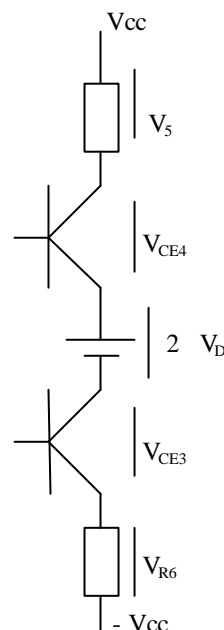
Finalmente, la ganancia de tensión será:

$$A_{v3} = \frac{R_{ca}}{R_E} = \frac{V_{ca\ PICO}}{\hat{V}_g}$$

4.4 Saturación de $T_{1,2}$

Para que no se produzca distorsión por saturación, también debe contemplarse que:

$$V_{CE1,2} = V_{CC} - V_{ca\ pico} > V_{ce\ sat1,2}$$



4.5 Comparación con el circuito de polarización con resistencia de colector

Al realizar cálculos en los problemas 3 y 4 de la práctica, veremos que al reemplazar la R_c del amplificador de tensión por un generador de corriente, logramos mejorar el rendimiento del circuito, ya que para la misma potencia de salida usamos una V_{cc} menor.

⇒ Con la utilización del generador de corriente, no sólo se estabiliza el punto de polarización de T_3 frente a variaciones de h_{FE} , sino que la fuente de alimentación V_{cc} se reduce, y esto también reduce la $V_{CE1,2}$.

Pero cabe destacar que hasta ahora, hemos supuesto que el circuito se comporta de modo simétrico en su etapa de salida, de modo que todo el tiempo supusimos que el punto medio, en el que está acoplada la carga, está a 0 V. Esto es deseable para que al parlante no vaya ninguna componente de continua, pues produciría una innecesaria disipación de energía y la posible saturación de T_1 , o de T_2 , en los picos de señal. Pero, ya que siempre hay asimetrías (por lo que el potencial de dicho punto varía), debemos adoptar alguna solución para corregir este problema.

Por otra parte, la variación de h_{FE} variará la resistencia reflejada y la ganancia de tensión:

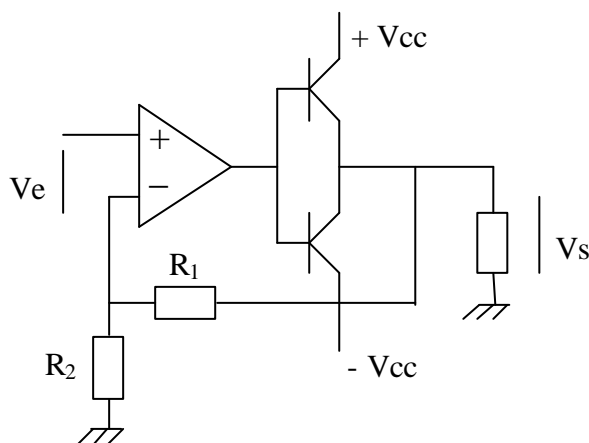
$$R'_L = R_{ca} = h_{FE} \cdot R_L$$

$$A_v = R_{ca} / R_E = h_{FE} \cdot R_L / R_E$$

Si el h_{FE} de los transistores de salida aumentara, aumentarían también la resistencia dinámica y la ganancia. En estas condiciones, si no se modificara la excitación, la consecuencia sería que la salida tendría distorsión.

En tal caso, la solución será implementar un circuito con ganancia constante. Es decir, que resulta necesario recurrir a la realimentación negativa para compensar las variaciones del h_{FE} y del punto de polarización estático del circuito.

Una posible alternativa sería la mostrada en el esquema siguiente, en el que la ganancia de tensión es independiente de h_{FE} y está dada por:



$$A_v = \left(1 + \frac{R_1}{R_2} \right) \approx cte.$$

Página 19 de 34

Para un mejor análisis, se podría esquematizar por medio del diagrama en bloques que se muestra en la Figura N° 8:

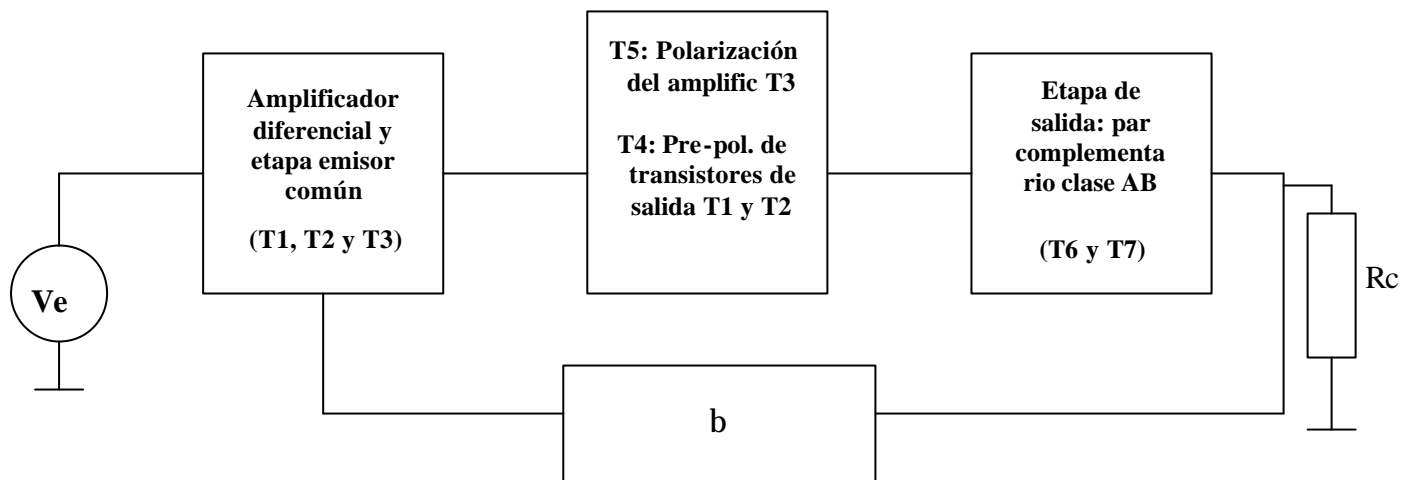


Figura N° 8

Dado que la etapa de salida está en configuración seguidor por emisor, es un amplificador de corriente, y tiene una ganancia de tensión unitaria ($A_v \cong 1$) \Rightarrow es necesario que la etapa anterior amplifique tensión \therefore el par diferencial (T_1 y T_2), junto con T_3 (amplificador clase A) son los que proveen la ganancia de tensión del circuito (A_v).

A su vez, T_4 funciona como generador de tensión constante para la pre-polarización de los transistores de salida T_6 y T_7 . T_5 conforma un generador de corriente para polarizar a T_3 (I_{c3} constante). Cada una de estas dos etapas puede ser reemplazada por su resistencia dinámica, las que actuarán como resistencia de colector de T_3 junto con la resistencia de carga reflejada a la entrada de la etapa de salida.

En la etapa de salida, el punto F está prácticamente a tierra, ya que $R_c = 4 \Omega$; y esto se prefiere así porque:

- Es conveniente que la I_{cc} que circule por R_c sea casi nula, ya que la carga es un parlante y la continua molesta y es potencia que se pierde.
- Estando el punto F a tierra, permite una excursión simétrica entre las dos fuentes ($\pm V_{cc}$).
- Que el punto F esté a tierra hace que, para la continua, la base de T_2 tenga $10 \text{ k}\Omega$ a tierra, igual que la base de T_1 , ya que para la polarización el capacitor C_1 es un circuito abierto \Rightarrow la $2=1 \text{ k}\Omega$ no actúa. Es decir, que la entrada es simétrica para la continua.

La tecnología actual permite reemplazar la etapa diferencial de entrada y la de polarización, por un amplificador operacional, y quedaría un esquema equivalente como el siguiente (Fig. 9):

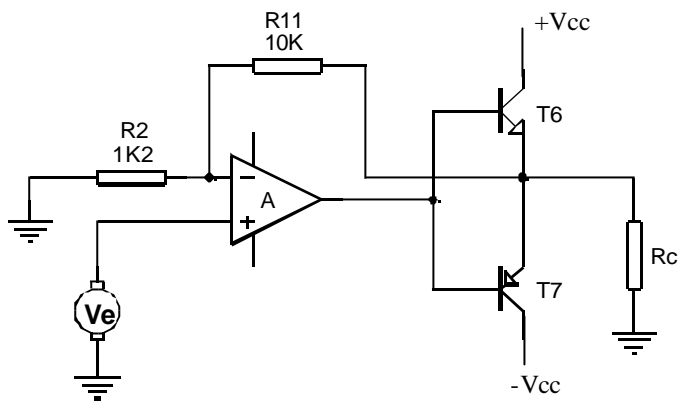


Figura N° 9

En la Figura N° 10 vemos el circuito del **bloque 1**: amplificador diferencial de entrada y el amplificador de tensión T₃, con su resistencia dinámica de carga Rd.

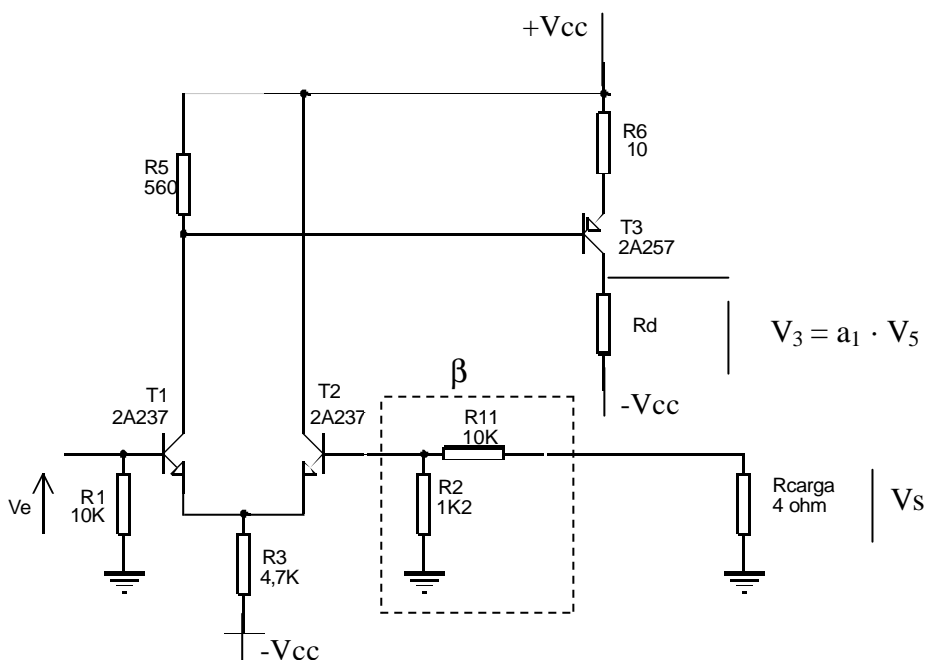


Figura N° 10

La Figura N° 11 muestra el generador de tensión (formado por T₄), cuya función es la de pre-polarizar a los transistores de salida. En esta figura se incluye el símbolo del generador de corriente (circuito de T₅), que polariza al amplificador de tensión (T₃).

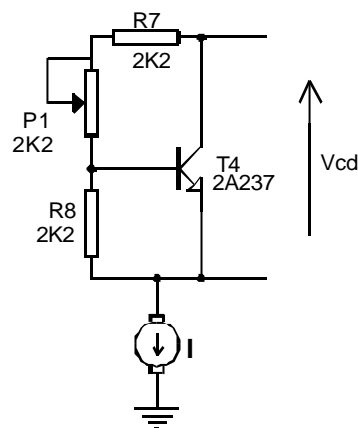


Figura N° 11

5.2 Determinación del tipo y la topología de realimentación.

Este circuito está realimentado en continua y en alterna. En la base de T_2 , la $R_2 = 1,2 \text{ k}\Omega$ y la $R_{11} = 10 \text{ k}\Omega$ son la red de realimentación para la alterna, pues C_1 pone R_2 a tierra.

Para la continua, C_1 está abierto \Rightarrow sólo queda la $R_{11} = 10 \text{ k}\Omega$ entre la base de T_2 y tierra (a través de la $R_c = 4 \text{ }\Omega$, que es despreciable frente a $10 \text{ k}\Omega$) \therefore para continua, la realimentación es del 100% ($\beta = 1$).

Análisis del tipo de realimentación:

Debemos analizar el circuito “incrementalmente”. Para la determinación del tipo de realimentación produciremos una perturbación y observaremos cómo responde el circuito; de tal forma que si se opone a la perturbación, la realimentación será negativa.

Supondremos un escalón de tensión positivo en una de las entradas, la base de T_1 . Esto producirá un aumento de la corriente de colector de T_1 (i_{c1}). Asimismo, esto se condice con una disminución del potencial de colector de T_1 respecto a tierra (T_1 invierte). Este escalón negativo en el colector de T_1 , se introduce en la base de T_3 y generará un escalón positivo en el colector de T_3 (T_3 invierte nuevamente). Este escalón positivo va a la base de T_6 ; pero T_6 y T_7 son seguidores por emisor \Rightarrow no invierten \therefore en el punto F tendremos un escalón positivo. A su vez, en F está la base de T_2 ; si esta base sube, I_{c2} sube $\therefore I_{c1}$ baja, pues $I_{c1} + I_{c2} = \text{cte}$. De este modo se corrige el efecto que produjo la subida de la entrada \Rightarrow puede decirse que la realimentación es negativa.

Topología:

El diagrama en bloques del amplificador completo puede representarse:

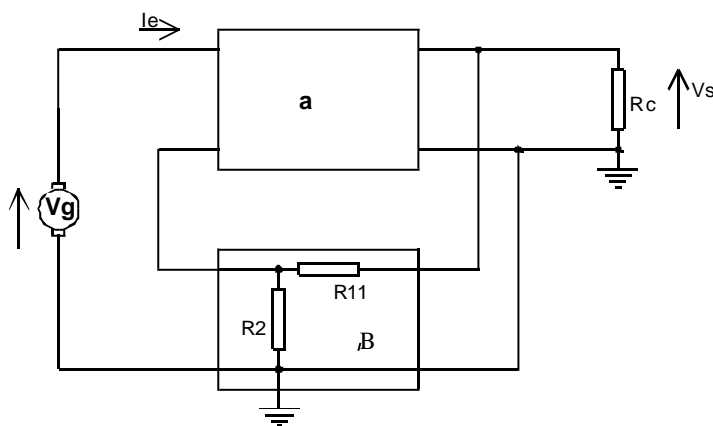


Figura N° 12

Muestreo de tensión (nodo común, conexión // a la salida)

Comparación de tensión (malla común, conexión serie en la entrada)

Variable independiente de entrada	\mathcal{D}	corriente
Variable independiente de salida	\mathcal{D}	tensión

∴ se utilizarán *parámetros híbridos* para el análisis:

$$\begin{aligned} v_e &= h_{11} i_e + h_{12} v_s \\ i_s &= h_{21} i_e + h_{22} v_s \end{aligned}$$

y supondremos que los bloques son unidireccionales, es decir, que el bloque “a” sólo conduce desde la entrada hacia la salida, y el bloque β sólo conduce desde la salida hacia la entrada. De modo que consideramos: $h_{12a} = h_{21\beta} = 0$

Para el bloque β :

$$h_{11b} = \left. \frac{v_e}{i_e} \right|_{v_s=0} = \frac{R_{11} R_2}{R_{11} + R_2} \quad h_{12b} = \left. \frac{v_e}{v_s} \right|_{i_e=0} = \frac{R_2}{R_{11} + R_2} = b \quad h_{22b} = \left. \frac{i_s}{v_s} \right|_{v_e=0} = \frac{1}{R_{11} + R_2}$$

El circuito incremental realimentado para determinar la ganancia a lazo abierto del bloque *a* “cargado”, queda:

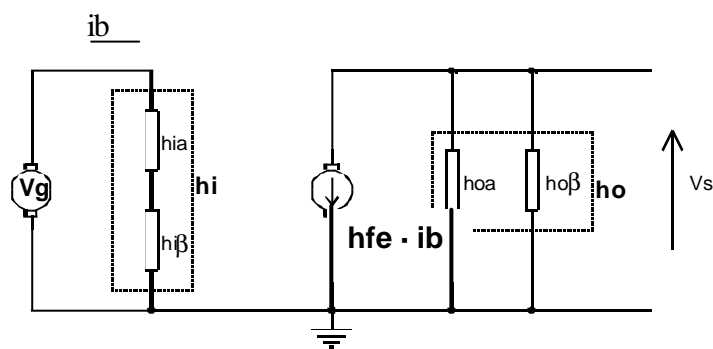


Figura N° 13

$$\left. \begin{aligned} h_{ia} &= h_{ie} \\ h_{ib} &= h_{11b} \end{aligned} \right\} \Rightarrow h_i = h_{ie} + h_{11b}$$

$$ib = \frac{v_g}{h_i} = \frac{v_g}{h_{ie} + h_{11b}}$$

$$v_s = \frac{-h_{fe} ib}{h_{oa} + h_{ob}} = \frac{-h_{fe} ib}{h_o} = \frac{-h_{fe}}{h_o} \frac{v_g}{h_{ie} + h_{11b}}$$

$$\Rightarrow a_v = \frac{v_s}{v_g} = -\frac{h_{fe}}{h_o h_i}$$

La ganancia realimentada será:

$$A_v = \frac{v_s}{v_g} = \frac{a_v}{1 + a_v b}$$

Recordar que: Si: $a_v \beta \gg 1 \Rightarrow A_v \cong 1/\beta$ ∴ la ganancia de todo el amplificador sólo dependerá del valor de 2 resistencias, será independiente del resto.

5.3 Determinación de la ganancia de tensión

Para determinar la ganancia realimentada de tensión A_v , debemos comenzar por calcular la ganancia a_v a lazo abierto y, por lo tanto, la ganancia de lazo abierto de cada etapa.

Interesa conocer la ganancia a lazo abierto total del circuito (a_v), para ver si se cumple que:

$$\beta \cdot a_v \gg 1$$

Considerando:

$$a_v = a_1 \cdot a_2 \cdot a_3$$

- a_1 : ganancia de lazo abierto de la etapa del par diferencial
- a_2 : ganancia de lazo abierto de la etapa amplificadora T_3
- a_3 : ganancia de lazo abierto de la etapa de salida

- Para el par diferencial será:

$$a_1 = -g_{m1} R_5$$

$$g_{m1} = \frac{I_c}{V_T}$$

\Rightarrow necesitamos conocer I_c , para calcular g_m y $\therefore a_1$.

El circuito para la polarización es:

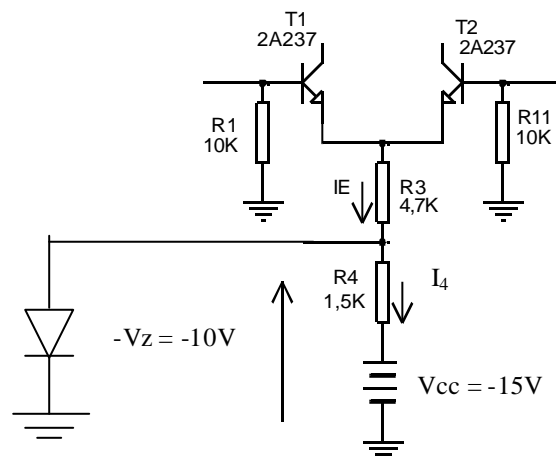
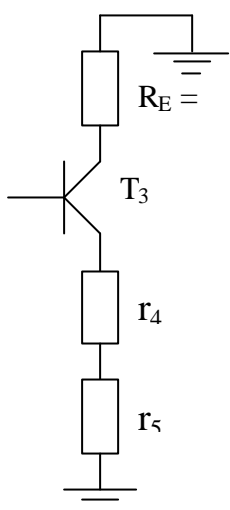


Figura N° 14

Para el cálculo de la corriente de polarización de T_1 ó de T_2 , hacemos las siguientes suposiciones:

- a) que el zener está polarizado correctamente ($I_z = 1 \text{ mA}$)
- b) que los h_{FE} de T_1 y de T_2 son grandes \Rightarrow las I_B son despreciables \Rightarrow las bases están a tierra a través de las resistencias de $10 \text{ k}\Omega$ (despreciando la $R_c = 4 \text{ k}\Omega$)
- c) que los transistores del par diferencial son apareados \Rightarrow sus I_c son iguales

- ganancia de lazo abierto de la etapa amplificadora T₃



La ganancia de la etapa T₃ será la que surja de resolver el siguiente circuito:

$$a_2 = \frac{-R_{colector3}}{R_{emisor3}}$$

$$r_d = r_4 + r_5$$

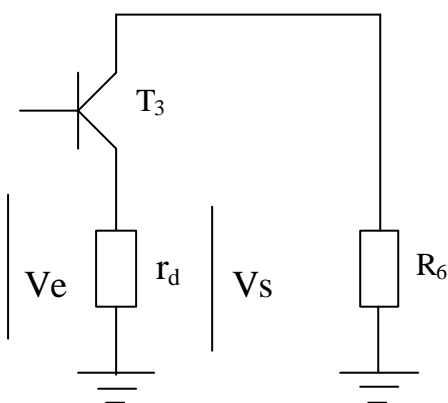
rd: resistencia dinámica del colector de T₃

r₄: resistencia dinámica del circuito de T₄

r₅: resistencia dinámica del circuito de T₅

Figura N° 15

Tal vez se pueda ver más claramente en el siguiente circuito equivalente para señal:



$$v_s = -h_{fe} i_b R_d \quad ; \quad i_b = \frac{v_e}{h_{ie} + h_{fe} R_6} \quad \therefore$$

$$v_s = -\frac{h_{fe} v_e}{h_{ie} + h_{fe} R_6} R_d$$

$$\therefore a_2 = -\frac{h_{fe}}{h_{ie} + h_{fe} R_6} R_d \cong \frac{-R_d}{R_6}$$

Figura N° 16

Observando la expresión de la ganancia de la etapa T₃, será necesario conocer la resistencia dinámica r_d que es la que ve T₃ desde su colector hasta tierra. Es la que corresponde a las etapas de T₄ (circuito de pre-polarización) y de T₅ (generador de corriente constante).

Resistencia dinámica del generador de corriente constante:

Deseamos calcular la resistencia dinámica de salida de esta etapa, es decir, la que se ve desde el colector de T₅ hasta tierra. Analizaremos un circuito incremental, en el que la batería -V_{cc} es un cortocircuito y los diodos podrían reemplazarse por sus resistencias internas, pero resulta r_d << h_{ie5}, de modo que podemos considerar que la base de T₅ está a tierra (incrementalmente). El circuito equivalente queda:

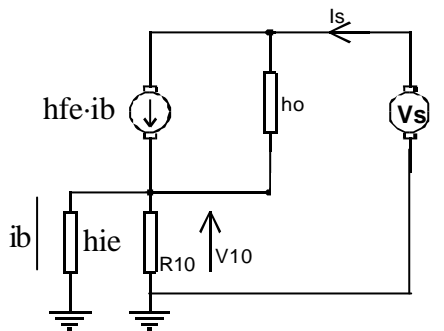


Figura N° 17

$$r_0 = \frac{v_s}{i_s}$$

$$v_s = (i_s - h_{fe} \cdot i_b) \frac{1}{h_o} + i_s (R_e // h_{ie})$$

$$v_s = i_s \left[\frac{1}{h_o} + (R_e // h_{ie}) \right] - i_b \frac{h_{fe}}{h_o}$$

$$i_b = -i_s \frac{(h_{ie} // R_e)}{h_{ie}} = -i_s \frac{R_e}{R_e + h_{ie}}$$

$$\therefore v_s = i_s \left[\frac{1}{h_o} + (R_e // h_{ie}) \right] - i_s \frac{h_{fe}}{h_o} \frac{R_e}{R_e + h_{ie}}$$

$$r_s = \frac{v_s}{i_s} = \frac{1}{h_o} + (R_e // h_{ie}) + \frac{h_{fe}}{h_o} \frac{R_e}{R_e + h_{ie}} \frac{h_{ie}}{h_{ie}}$$

$$r_s = \underbrace{\frac{1}{h_o} + (R_e // h_{ie})}_{\approx \frac{1}{h_o}} + \frac{1}{h_o} \underbrace{(R_e // h_{ie})}_{\approx R_e} \underbrace{\frac{h_{fe}}{h_{ie}}}_{g_m}$$

$$\Rightarrow r_s \approx \frac{1}{h_o} + \frac{1}{h_o} R_e \cdot g_m = \frac{1}{h_o} (1 + R_e \cdot g_m)$$

Es necesario conocer la I_C para calcular g_m , por lo tanto resolvemos el siguiente circuito:

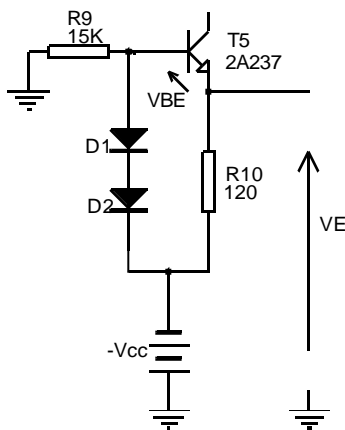


Figura N° 18

Esta r_{s5} está en paralelo con la R_i de T_7 (que es un D'Arlington), es decir con la R_c reflejada hacia el base de T_7

Resistencia dinámica del circuito de pre-polarización de los transistores de salida

Como hemos dicho en párrafos anteriores, este circuito sirve para pre-polarizar a los transistores de salida, y también puede compensar las variaciones por temperatura que puedan tener V_{BE6} y V_{BE7} .

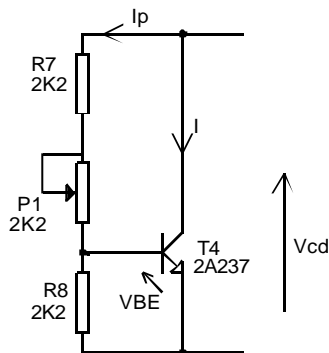


Figura N° 19

Para la resolución, hacemos la siguiente suposición; $I_{C5} \gg I_p \gg I_{B4}$ y podemos escribir:

$$I_p = \frac{V_{BE4}}{R_8}$$

$$V_{CD} = V_{CE4} = I_p (R_8 + R_7 + P_1) = \frac{V_{BE4}}{R_8} (R_8 + R_7 + P_1)$$

La expresión anterior muestra que la tensión de polarización V_{CD} que pre-polariza a los transistores de salida, es dependiente de la V_{BE4} . De esta manera, se ajusta convenientemente el valor de V_{CD} que logre eliminar la distorsión por cruce por cero y asegurar un comportamiento lineal del circuito (ya que los transistores de salida trabajan casi en clase B). A este circuito se lo denomina “multiplicador de V_{BE} ”.

Como la variación con la temperatura es igual para los transistores del par de salida y de V_{CD} (ambos dependientes de las tensiones de base – emisor), se logra además una compensación por temperatura (para esto, deberían montarse T_4 , T_6 y T_7 sobre el mismo disipador).

Para que V_{CD} sea constante, es necesario que I_{C4} sea constante, también por este motivo es importante el generador de corriente (T_5).

Además, si la temperatura aumenta, la curva I_B vs. V_{BE} del diodo de base-emisor del transistor T_4 se corre hacia la izquierda, pasando a un punto de trabajo de menor V_{BE} y mayor I_B (de I_{B1} a I_{B2}). Por el mismo efecto de la temperatura, las tensiones V_{BE6} y V_{BE7} también tenderán a bajar, pero si T_4 tiene corriente constante $\Rightarrow V_{CE4} = V_{CD} = \text{cte}$. De modo que T_4 corregirá las variaciones por temperatura de V_{BE} de T_6 y T_7 .

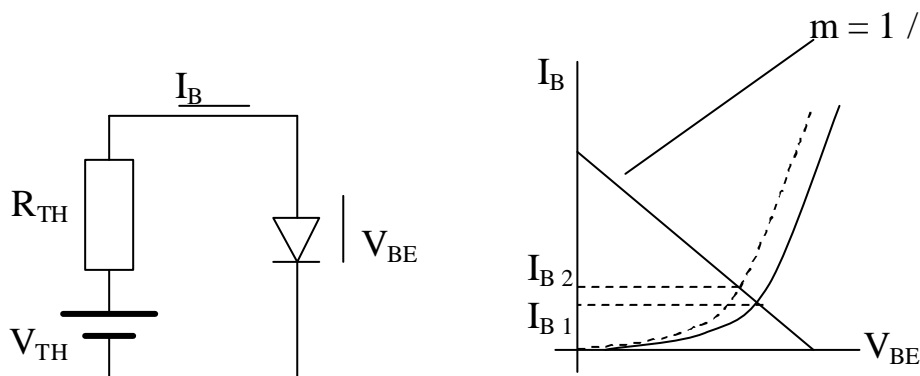


Figura N° 20

Para calcular la resistencia dinámica de la etapa de T4, analizamos el siguiente circuito incremental:

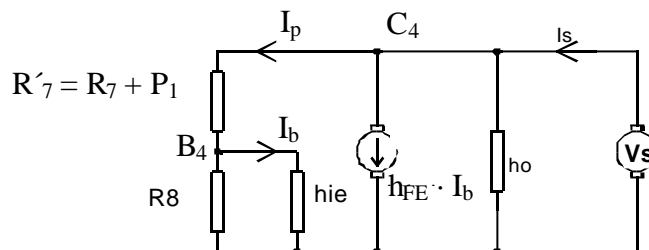


Figura N° 21

$$r_{s4} = \frac{v_s}{i_s} \quad \text{si:} \quad i_p \ll h_{fe} i_b \Rightarrow i_s \cong h_{fe} i_b$$

$$i_b = \frac{v_e}{h_{ie}} \quad \text{y} \quad v_e = \left[\frac{v_s}{(R_8 // h_{ie}) + R'_7} \right] (R_8 // h_{ie})$$

$$\Rightarrow i_s \cong h_{fe} \frac{v_e}{h_{ie}} = \frac{h_{fe}}{h_{ie}} \left[\frac{v_s}{(R_8 // h_{ie}) + R'_7} \right] (R_8 // h_{ie})$$

$$\Rightarrow r_{s4} = \frac{v_s}{i_s} = \frac{h_{ie}}{h_{fe}} \left[\frac{(R_8 // h_{ie}) + R'_7}{(R_8 // h_{ie})} \right]$$

Volviendo al circuito de T3 (Figura N° 15), la resistencia dinámica total que ve el colector de T3 será la suma de las resistencias dinámicas de las etapas T4 y T5, es decir:

$$R_d = r_4 + r_5$$

Recordando que:

$$a_2 = -\frac{R_{colector\beta}}{R_{emisor\beta}}$$

Según expresamos más arriba, la ganancia del par diferencial era:

$$a_1 = -g_{m1} R_5 = -27,2$$

Recordando que la etapa de salida tiene: $a_3 = 1$

=> la ganancia de lazo abierto de todo el circuito es:

$$a_v = a_1 a_2 a_3$$

$$h_{12b} = \mathbf{b} = \frac{v_e}{v_s} \bigg|_{i_e=0} = \frac{R_2}{R_{11} + R_2}$$

De modo que con esto estaríamos en condiciones de calcular la ganancia de lazo abierto y, por ende, la ganancia de tensión de lazo cerrado.

5.4 Cálculo de la máxima potencia de salida ($P_{s \text{ máx}}$), de la máxima potencia disipada ($P_{D \text{ máx}}$) y del pico de tensión de la señal de entrada, para obtener la potencia de salida requerida.
(Ver “Electrónica Integrada”, Millman & Halkias, pág. 677)

La potencia suministrada a la carga es: $P_s = V_{ef} \cdot I_{ef} = \frac{\hat{V}_{ca} \cdot \hat{I}_{ca}}{2} = \frac{\hat{V}_{ca}^2}{2 R_L}$

La potencia de entrada al circuito de colector es: $P_{cc} = V_{cc} \cdot I_{cc} = V_{cc} \frac{2 \hat{V}_{ca}}{p R_L}$

La potencia disipada en los colectores de ambos transistores es:

$$P_D = P_{cc} - P_s = \frac{2 V_{cc}}{p} \frac{\hat{V}_{ca}}{R_L} - \frac{\hat{V}_{ca}^2}{2 R_L}$$

Notar que: sin señal los transistores no disipan potencia, “se enfrían”

$$\hat{V}_{ca} = 0 \Rightarrow P_D = 0$$

Para ver cuánto vale la \hat{V}_{ca} que hace máxima la potencia disipada por los transistores de salida, hacemos la derivada:

$$\frac{\partial P_D}{\partial \hat{V}_{ca}} = \frac{2 V_{cc}}{p R_L} - \frac{\hat{V}_{ca}}{R_L} = 0 \Rightarrow \boxed{\hat{V}_{ca} = \frac{2 V_{cc}}{p}}$$

Este es el valor pico de señal que hace máxima la potencia disipada en los transistores de salida. Y dicha potencia vale:

$$P_{D \text{ máx}} = \frac{2 V_{cc}}{p} \frac{2 V_{cc}}{p} \frac{1}{R_L} - \frac{4 V_{cc}^2}{2 p^2 R_L} = \frac{2 V_{cc}^2}{p^2 R_L} \Rightarrow \boxed{P_{D \text{ máx}} = \frac{2 V_{cc}^2}{p^2 R_L}}$$

Suponiendo que $V_{CE \text{ sat}}$ fuera despreciable frente a V_{cc} , en condiciones prácticamente ideales, la máxima excursión de señal sería:

$\hat{V}_{ca} = V_{cc} \Rightarrow$ la máxima potencia de salida sería:

$$P_{s \text{ máx}} = \frac{\hat{V}_{ca}^2}{2 R_L} = \frac{V_{cc}^2}{2 R_L}$$

De modo que la máxima potencia disipada por ambos transistores también puede expresarse como:

$$P_{D \text{ máx}} = \frac{4}{p^2} P_{s \text{ máx}} \approx 0,4 P_{s \text{ máx}}$$

Por lo que cada transistor disiparía:

$$\boxed{PD \text{ máx}}_{\text{por Tr}} \approx 0,2 P_{s \text{ máx}} = 0,2 \frac{V_{cc}^2}{2 R_L}$$

6. RÉGIMEN TÉRMICO EN TRANSISTORES DE POTENCIA

Un transistor se calienta por la potencia eléctrica que disipa. Por lo tanto, el fabricante da un régimen máximo de potencia para asegurar que la temperatura en todas las partes del transistor se mantenga por debajo de un valor que produzca cambios perjudiciales en el dispositivo. Este régimen se da con respecto a la temperatura de carcasa para los transistores que se montan sobre disipadores, o con respecto a la temperatura ambiente, para los que trabajan sin disipador.

Pulsos de potencia muy breves no calientan al transistor hasta la temperatura que se alcanzaría si ese nivel de potencia continuara indefinidamente. Los regímenes de potencia máxima tienen en cuenta este factor y admiten la disipación de potencias mayores para pulsos muy breves. El régimen de potencia de un transistor se puede indicar fácilmente mediante una curva limitadora que muestra un régimen de funcionamiento seguro con potencia pico (SOAR: Safe Operating Area). Las condiciones de funcionamiento pueden ser: estado constante, transitorio repetitivo y no repetitivo.

6.1 Funcionamiento en estado constante

La máxima capacidad de disipación de un transistor, en condiciones de estado constante, depende: de la suma de las resistencias térmicas en serie desde la juntura del transistor hasta el exterior, de la máxima temperatura de juntura $T_{j\text{máx}}$ y de la temperatura ambiente T_{amb} a la cual funciona el transistor.

La suma de las resistencias térmicas en serie se determina por la sig. relación:

$$\theta_{J-A} = \theta_{J-C} + \theta_{C-D} + \theta_{D-A}$$

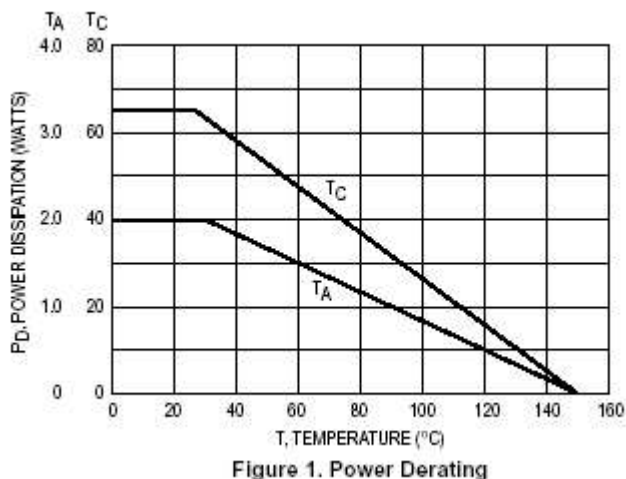
El valor de la resistencia térmica juntura-carcasa lo especifica el fabricante. La máxima temperatura de juntura en transistores de silicio varía entre 150 y 200 °C. Para no superarla, la potencia que puede disipar el transistor en estado constante se calcula con la siguiente expresión:

$$P_D = \frac{T_{j\text{máx}} - T_{\text{amb}}}{\theta_{J-A}}$$

El fabricante, en la Hoja de Datos del transistor, nos da información en tablas y en gráficos. Por ejemplo, para un TIP 41 ó 42, en la Tabla de Valores Máximos, puede especificar:

- Total power dissipation = 65W @ $T_C = 25^\circ\text{C}$ (para funcionamiento con disipador)
- Total power dissipation = 2 W @ $T_A = 25^\circ\text{C}$ (para funcionamiento sin disipador)

El gráfico de potencia disipada en función de la temperatura puede ser como el siguiente:



Este gráfico brinda una información más completa, pues nos está indicando la máxima potencia disipada, funcionando con o sin disipador, para todos los valores posibles de temperatura de carcasa. De modo que si la T_c es superior a 25°C , la potencia disipada máxima será inferior a la dada en la tabla de Valores Máximos, y aparece el factor de reducción por temperatura o FRT, cuya expresión es la siguiente:

$$FRT = 1 - \frac{T_c - 25^\circ\text{C}}{T_{j\text{máx}} - 25^\circ\text{C}}$$

Para temperaturas inferiores a 25°C , la potencia disipada por el transistor será la máxima especificada en las ordenadas ($P_{D\text{máx}}$). En las abscisas se representan T_c , cuando el transistor está montado sobre un disipador, y T_A , considerando el transistor sin disipador.

Además, del mismo gráfico se obtiene la temperatura de juntura máxima. En este ejemplo $T_{j\text{máx}} = 150^\circ\text{C}$, que corresponde a $P_{D\text{máx}} = 0$. Esto es razonable, dado que si el transistor se encontrara a esa temperatura de carcasa, la potencia que podría disipar en esas condiciones sería nula.

De modo que la máxima potencia que puede disipar el transistor en régimen constante, para cualquier temperatura de carcasa, está dada por:

$$P_{D\text{máx}}|_{T_c} = FRT \cdot P_{D\text{máx}}|_{T_c=25^\circ\text{C}}$$

6.2 Funcionamiento con un solo pulso

Cuando el transistor es operado en régimen de un solo pulso de potencia, la disipación máxima permitida durante este período es considerablemente mayor que en estado constante. Para determinar la potencia disipada en estas condiciones se debe conocer la resistencia térmica transitoria. Si la capacitancia térmica del disipador sobre el que está montado el transistor es grande, admitiremos que su temperatura no varía durante la duración del pulso, por consiguiente, la temperatura de carcasa T_c es esencialmente igual a la temperatura ambiente T_{amb} .

Este modo de operación está especificado en las hojas de datos de los transistores de potencia en un gráfico. Por ejemplo, siguiendo con el TIP 41, se tiene el siguiente:

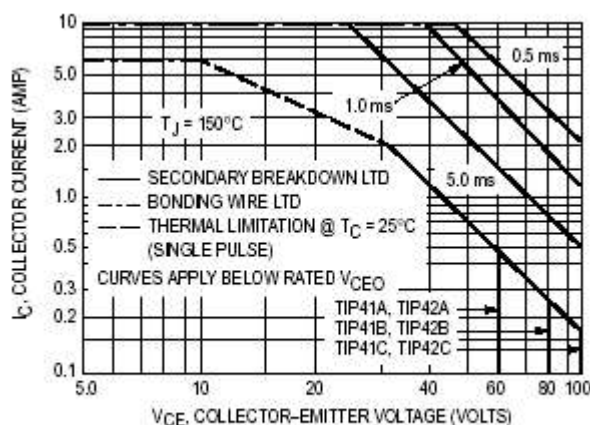


Figure 5. Active-Region Safe Operating Area

[Notar que las hipérbolas de disipación máxima (primera y segunda ruptura) se convierten en rectas al pasar a escala logarítmica los ejes del gráfico]

Este gráfico permite obtener los valores de corrientes y potencias instantáneas que admite el transistor en régimen pulsado no repetitivo, y si se comparan los valores de corriente para los pulsos de duración indicada (5ms, 1ms ó 0,5 ms), con el de régimen constante (trazo inferior), se podrá obtener un factor multiplicador M como relación de corrientes para una tensión dada. Dicho factor se obtiene como el cociente de la corriente instantánea del correspondiente pulso y la corriente de estado constante, ambas para una determinada tensión V_{CE} .

Por ejemplo, si $V_{CE} = 60\text{ V}$, del gráfico anterior obtenemos:

$$M|_{V_{ce}=60V} = \frac{i|_{5ms}}{I_{dc}} = \frac{1,5\text{ A}}{0,5\text{ A}} = 3 \quad \Rightarrow \quad M|_{V_{ce}=60V} = 3$$

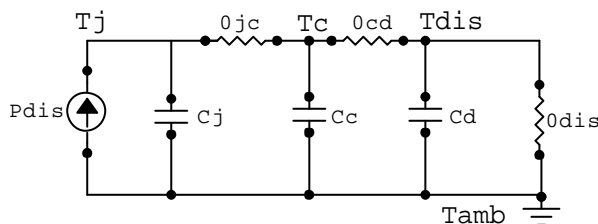
Ahora, con estos coeficientes (M y FRT), podemos obtener la potencia disipada pico máxima para el régimen de un solo pulso y para cualquier temperatura de carcasa. Se calcula en la forma siguiente:

$$P_{pico} = M \cdot FRT \cdot P_{Dmáx}$$

6.3 Funcionamiento con pulsos repetitivos

Cuando un transistor funciona en el modo de pulsos repetitivos, el análisis previo debe modificarse para tener en cuenta la elevación de temperatura de carcasa provocada por la disipación de potencia promedio.

El funcionamiento térmico de un transistor puede representarse por una analogía térmica-eléctrica que incluye un generador independiente de potencia, resistencias térmicas y capacidades térmicas. Notar que en una analogía como esta, lo que circula por el circuito equivalente es “potencia” (como si fuese corriente), y las caídas son de “temperatura” (como si fuese tensión). A los impulsos de potencia el transistor responde como un condensador de calor, impidiendo que la temperatura crezca instantáneamente en cada nodo de la red. Estas capacitancias térmicas se localizan en la juntura, en la carcasa y en el disipador.



La potencia se mide en Watts, la temperatura en $^{\circ}\text{C}$ y las resistencias térmicas en $^{\circ}\text{C}/\text{W}$. Las capacitancias térmicas se miden en $\text{Watt-segundo}/^{\circ}\text{C}$.

Las capacitancias térmicas dejan de considerarse cuando el transistor opera en régimen de estado constante. Cuando el transistor debe estar aislado eléctricamente del disipador, se lo separa del mismo con una lámina de silicona o de mica con grasa siliconada, que agregan una resistencia térmica θ_{cd} de entre 0,4 y 1,5 $^{\circ}\text{C}/\text{W}$.

Podemos obtener la temperatura de carcasa afectada por el funcionamiento en régimen de pulsos repetitivos calculando la potencia media que atraviesa la resistencia térmica entre carcasa y

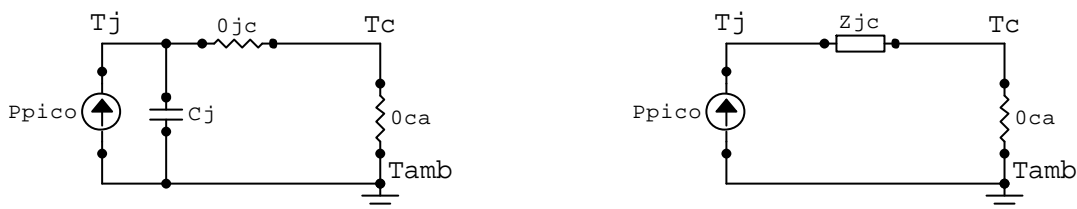
ambiente, y esta potencia será función del ciclo de trabajo de los pulsos térmicos según la expresión:

$$\bar{P} = \delta \cdot \hat{P} \quad ; \quad d = \frac{t_1}{t_2}$$

Siendo: δ : ciclo de trabajo t_1 : ancho de los pulsos t_2 : período de los pulsos

Los fabricantes de transistores de potencia publican un gráfico que permite obtener el factor multiplicador M para diferentes combinaciones de anchos de pulso t_1 y ciclos de trabajo δ . Para construir el gráfico se define una variable llamada resistencia térmica transitoria o impedancia térmica Z_{th} , que depende del ciclo de trabajo y del ancho del pulso de potencia, y representa el comportamiento térmico transitorio del transistor.

El modelo adoptado para la resistencia térmica juntura-carcasa y la capacitancia térmica se convierte en el de la impedancia térmica.



El gráfico representa la relación $r(t)$ entre el valor de la impedancia térmica y la resistencia térmica juntura-carcasa para diferentes ciclos de trabajo y anchos de pulso de potencia (notar que en este ejemplo, el ciclo de trabajo se denomina D en lugar de δ).

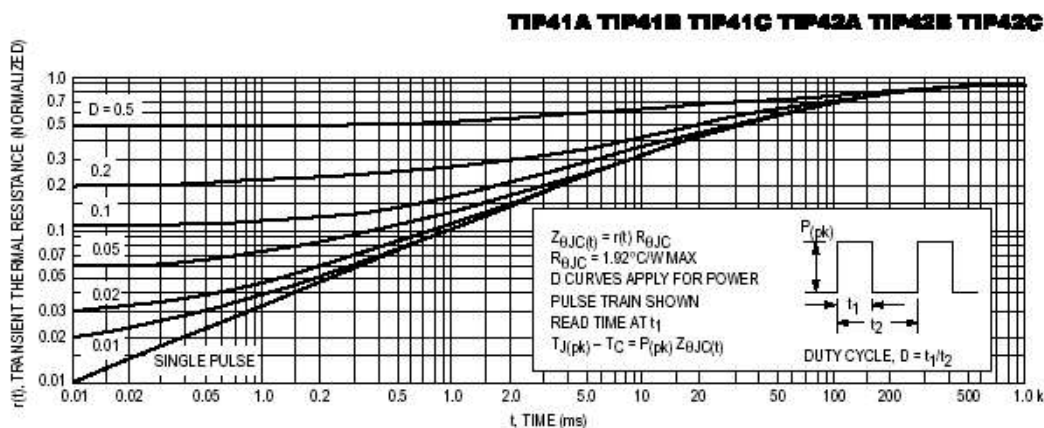


Figure 4. Thermal Response

Al reducirse el valor de la impedancia respecto a la resistencia térmica juntura-carcasa, el valor de la potencia pico que produce la temperatura de juntura instantánea máxima puede elevarse en $1/r(t)$ veces, o lo que es igual M veces, y este es el factor que emplearemos para calcular la potencia pico instantánea máxima del régimen transitorio repetitivo: $M=1/r(t)$.

Incluyendo estos conceptos en la expresión de la potencia pico:

$$P_{pico} = M \cdot FRT \cdot P_{dm\acute{a}x}$$

$$FRT = 1 - \frac{T_c - 25^\circ C}{T_{j\max} - 25^\circ C} = \frac{T_{j\max} - T_c}{T_{j\max} - 25^\circ C}$$

$$\left. \begin{aligned} T_c &= T_{amb} + \bar{P} \cdot q_{ca} \\ \bar{P} &= \hat{P} \cdot d \end{aligned} \right\} \Rightarrow T_c = T_{amb} + \hat{P} \cdot d \cdot q_{ca}$$

Reemplazando este valor en FRT:

$$\hat{P} = M \cdot FRT \cdot P_{d\max} = M \cdot P_{d\max} \cdot \frac{T_{j\max} - T_c}{T_{j\max} - 25^\circ C}$$

$$\hat{P} = M \cdot P_{d\max} \cdot \frac{T_{j\max} - (T_{amb} + \theta_{ca} \cdot \hat{P} \cdot \delta)}{T_{j\max} - 25^\circ C};$$

$$\hat{P}[(T_{j\max} - 25^\circ C) + M \cdot P_{d\max} \cdot \theta_{ca} \cdot \delta] = M \cdot P_{d\max} \cdot (T_{j\max} - T_{amb})$$

$$\hat{P} = \frac{M \cdot P_{d\max} \cdot (T_{j\max} - T_{amb})}{(T_{j\max} - 25^\circ C) + M \cdot P_{d\max} \cdot \theta_{ca} \cdot \delta}$$

y reemplazando:

$$\theta_{jc} = \frac{T_{j\max} - 25^\circ C}{P_{d\max}}$$

resulta:

$$\hat{P} = \frac{M \cdot (T_{j\max} - T_{amb})}{\theta_{jc} + M \theta_{ca} \cdot \delta}$$

Referencias bibliográficas:

1. “Diseño de amplificadores de audio con pares complementarios de silicio”, Motorola Inc, Ediciones Radio Chassis.
2. “Audio/Radio Handbook”, National Semiconductor.
3. “Electrónica Integrada”, Millman y Halkias.
4. “Circuitos Electrónicos”, E. S. Angelo.
5. “Circuitos de Potencia de Estado Sólido”, Manual SP 52, RCA.
6. “Principios de Electrónica”, Gray y Searle.
7. “Ingeniería Electrónica”, Alley-Atwood.
8. “Amplificadores de audio con transistores Darlington complementarios de salida”, Nota de Aplicación AN-483B de Motorola, R. Ruch.