

アナログ回路工学

(5月14日, 第02回講義)

電気電子情報工学専攻
情報通信制御システム工学講座
坪根 正

アナログ回路工学 (5/14, 第02回講義)

(初めに 1/2) 担当：坪根 正

登録時に名前とメールアドレスを入力したと思いますが,

「名前はフルネーム」

「メールアドレスはstnのもの

(sXXXXXX@stn.nagaokaut.ac.jp) 」

をお願いします.

もし異なる書式で入った人は, 一度出て入り直してください

・
(このメールアドレスで出席確認をします)

(受講資格が無い人のチェックも行います)

質問などはチャットに書き込んでみて下さい

(まだ教員側も慣れてないので,

皆さんと一緒に慣れていきたいと思っています)

アナログ回路工学 (5/14, 第02回講義) (初めに 2/2) 担当：坪根 正

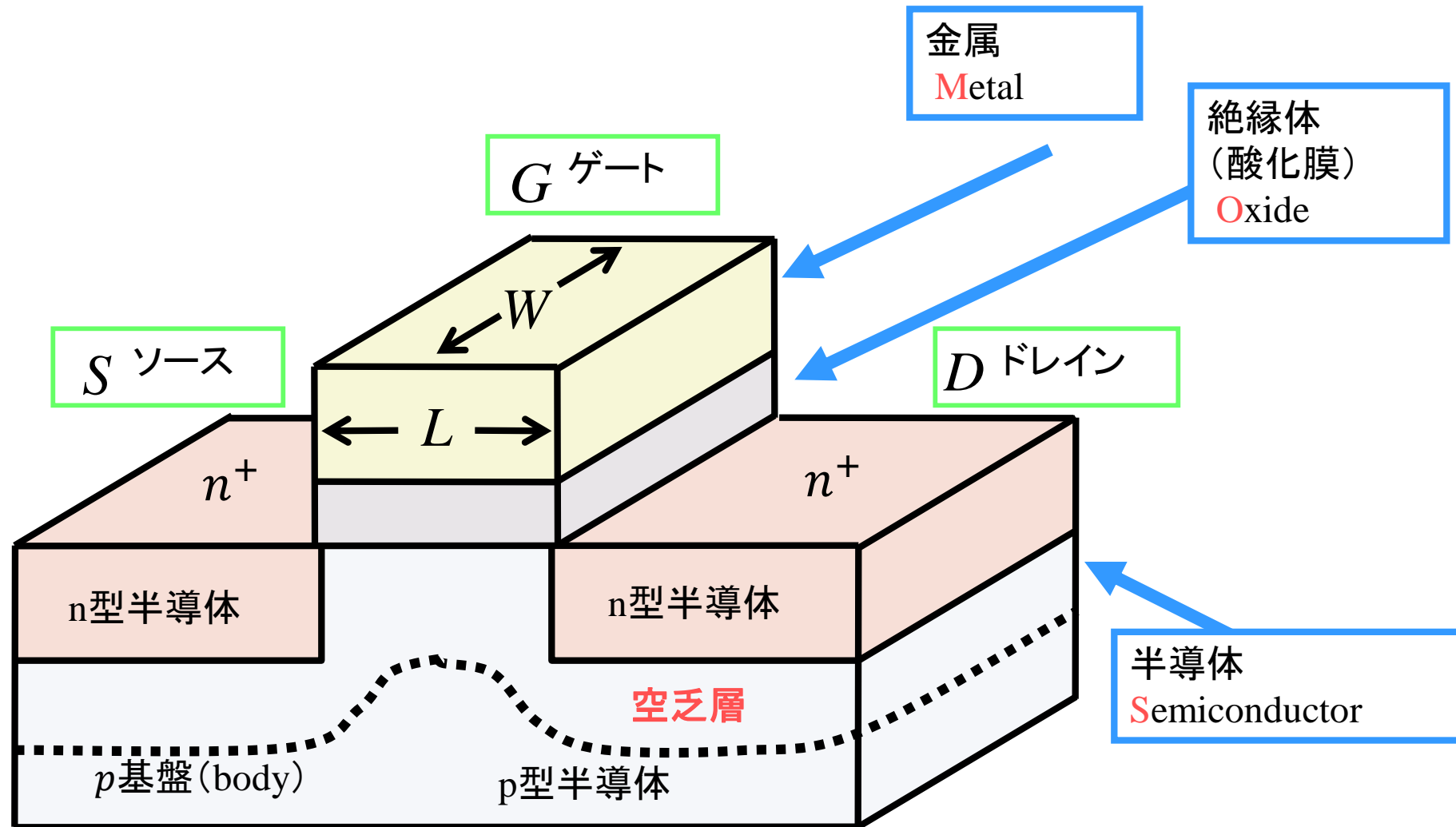
とても大切なこと：

**Zoom授業の録画等を
学生が勝手に複製・配布することは禁止です**

十分に注意して下さい

アナログ回路工学 (5/7, 第01回講義, 前回の復習)

(nMOSの構造 1/2) 担当: 坪根 正



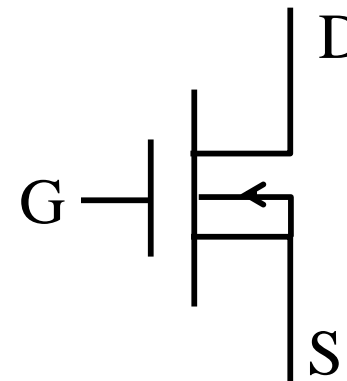
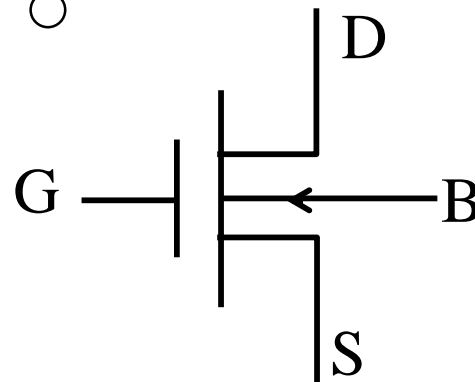
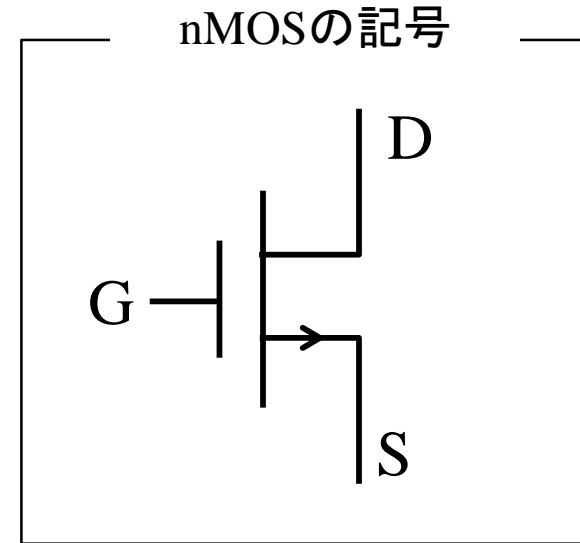
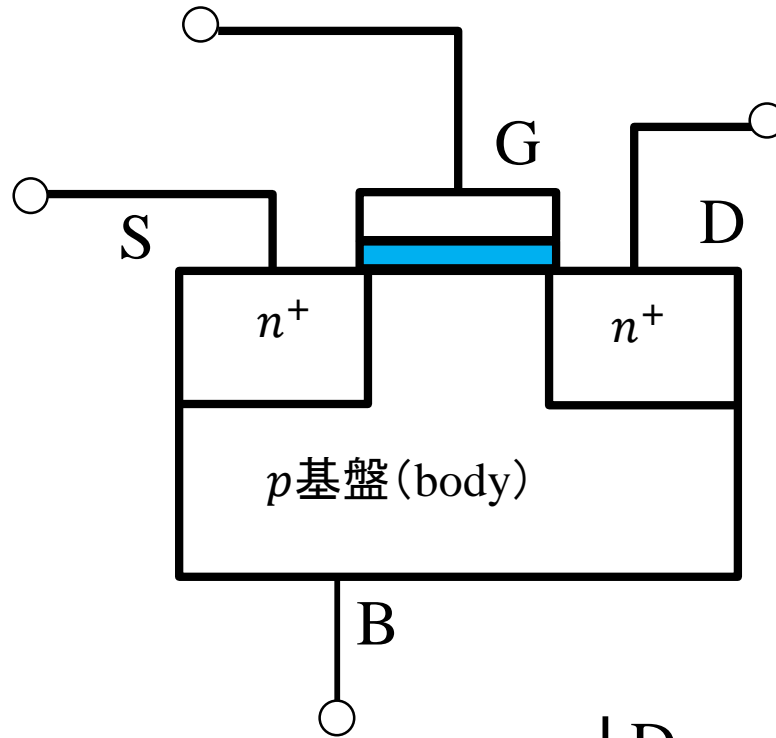
L : チャネル長

W : チャネル幅

アナログ回路工学 (5/7, 第01回講義, 前回の復習)

(nMOSの構造 2/2)

担当：坪根 正



(回路記号はいろいろあるようです)

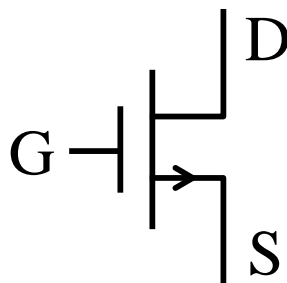
アナログ回路工学 (5/7, 第01回講義, 前回の復習)

(FETの回路の記号の例)

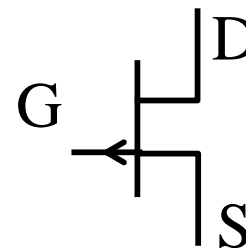
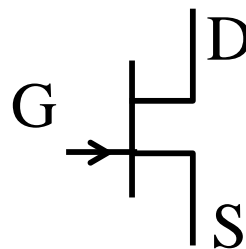
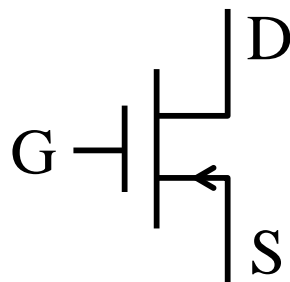
担当：坪根 正

当分はn型を扱う。

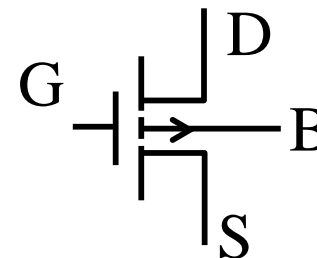
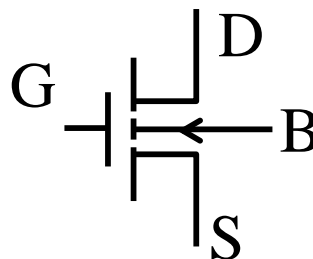
nMOSの記号



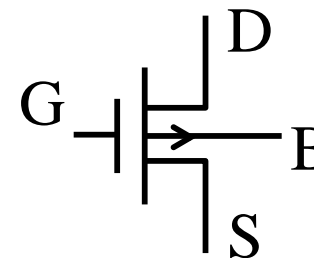
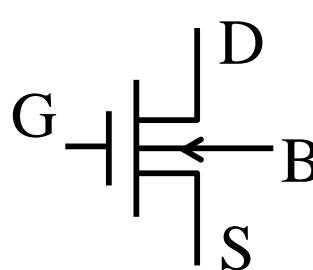
pMOSの記号



接合型FET



エンハンスメント型MOSFET



n型

p型

ディプレッション型MOSFET

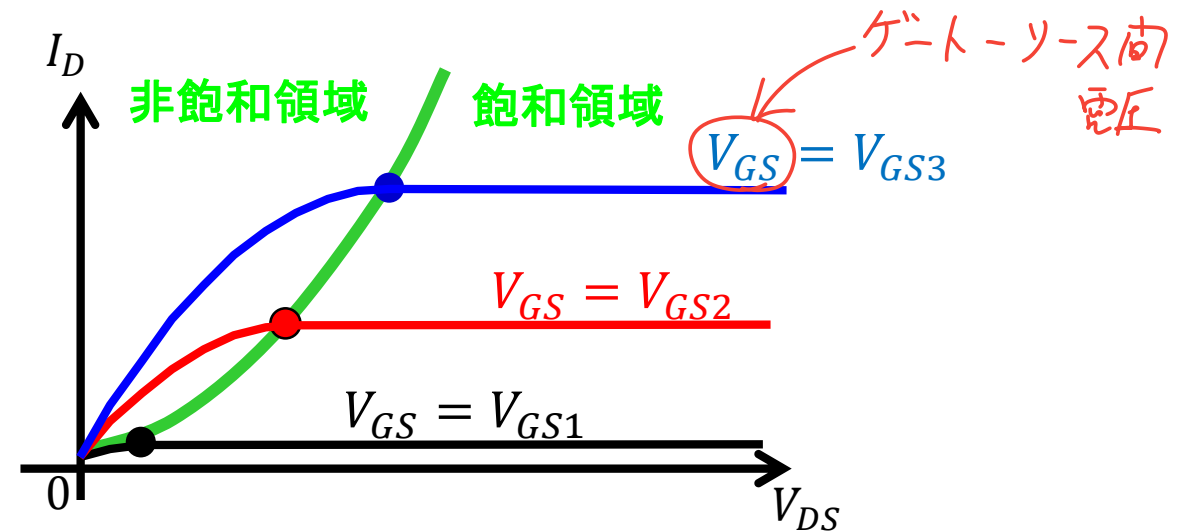
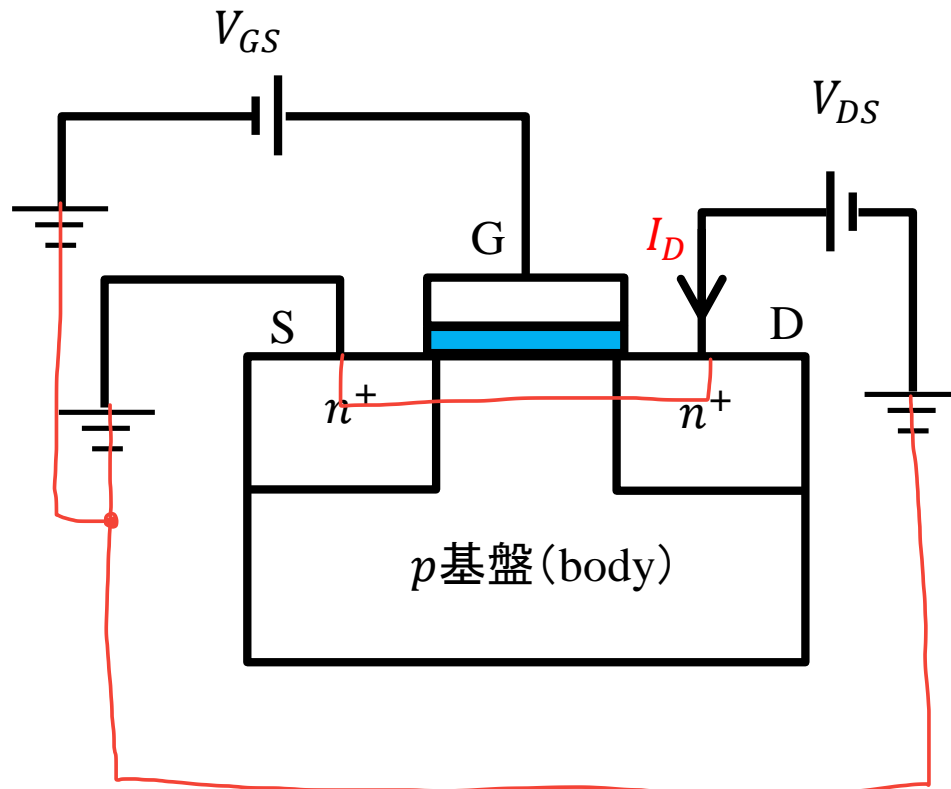
アナログ回路工学 (5/14, 第02回講義)

(本日の講義内容)

担当：坪根 正

MOSFETの電流電圧特性を理解する

(ド레인電流 I_D)

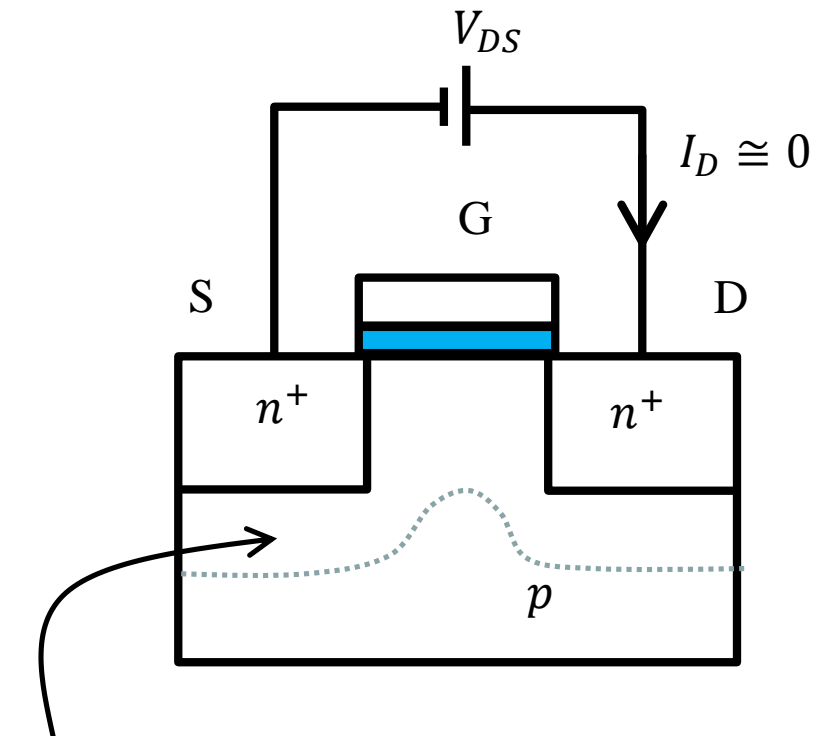


アナログ回路工学 (5/14, 第02回講義)

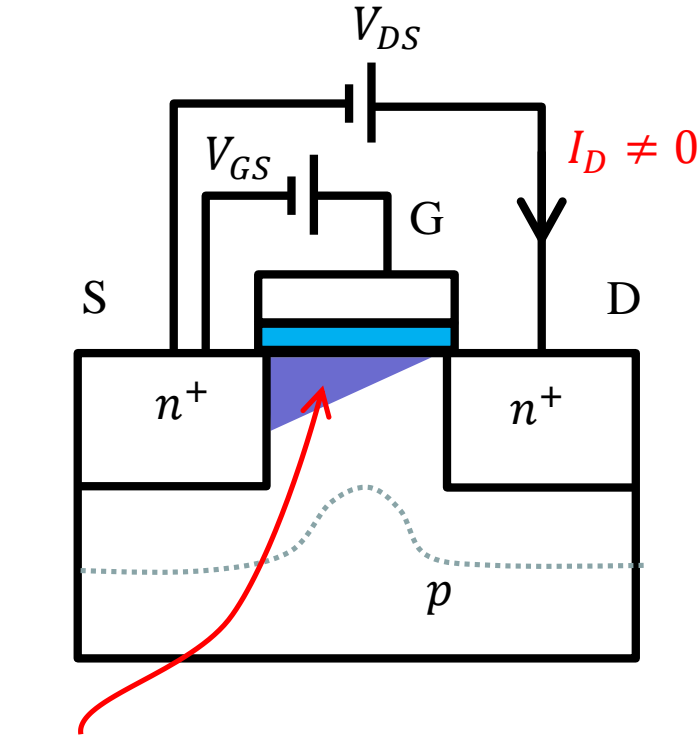
(MOSFETのドレイン電流 I_D 1/7) 担当：坪根 正

ゲート電圧 V_{GS} によるチャネルの形成

$$I = \frac{dQ}{dt}$$



空乏層
(キャリアの無い高抵抗領域)



チャネル (低抵抗領域)
(n型反転層)

アナログ回路工学 (5/14, 第02回講義)

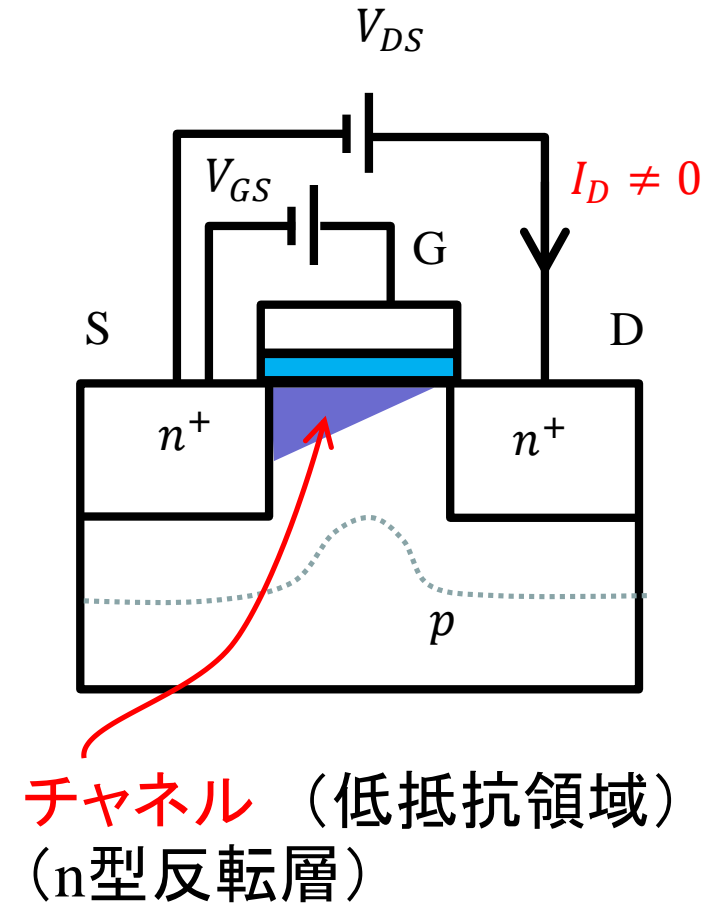
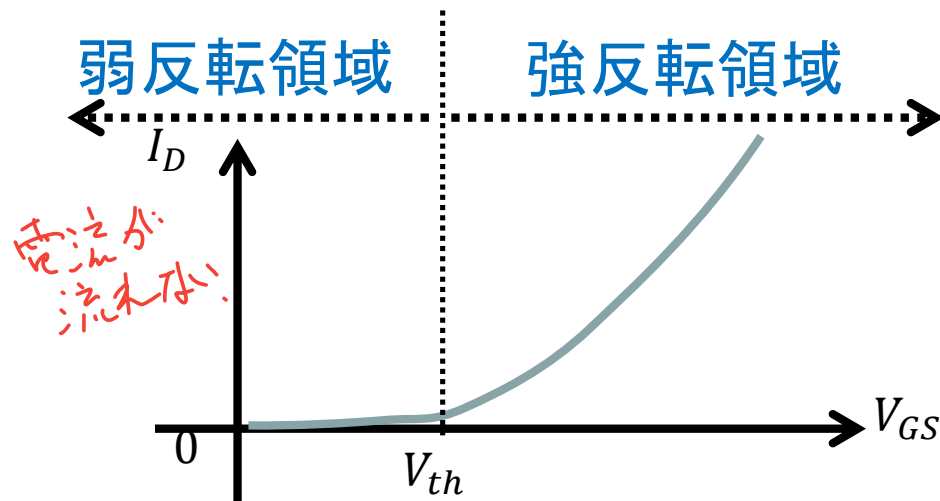
(MOSFETのドレイン電流 I_D 2/7)

担当：坪根 正

ゲート電圧 V_{GS} によるドレイン電流の制御

$V_{GS} > V_{th}$ でチャネルが形成
→ ドレイン電流が流れる
(ゲートには電流は殆ど流れない)

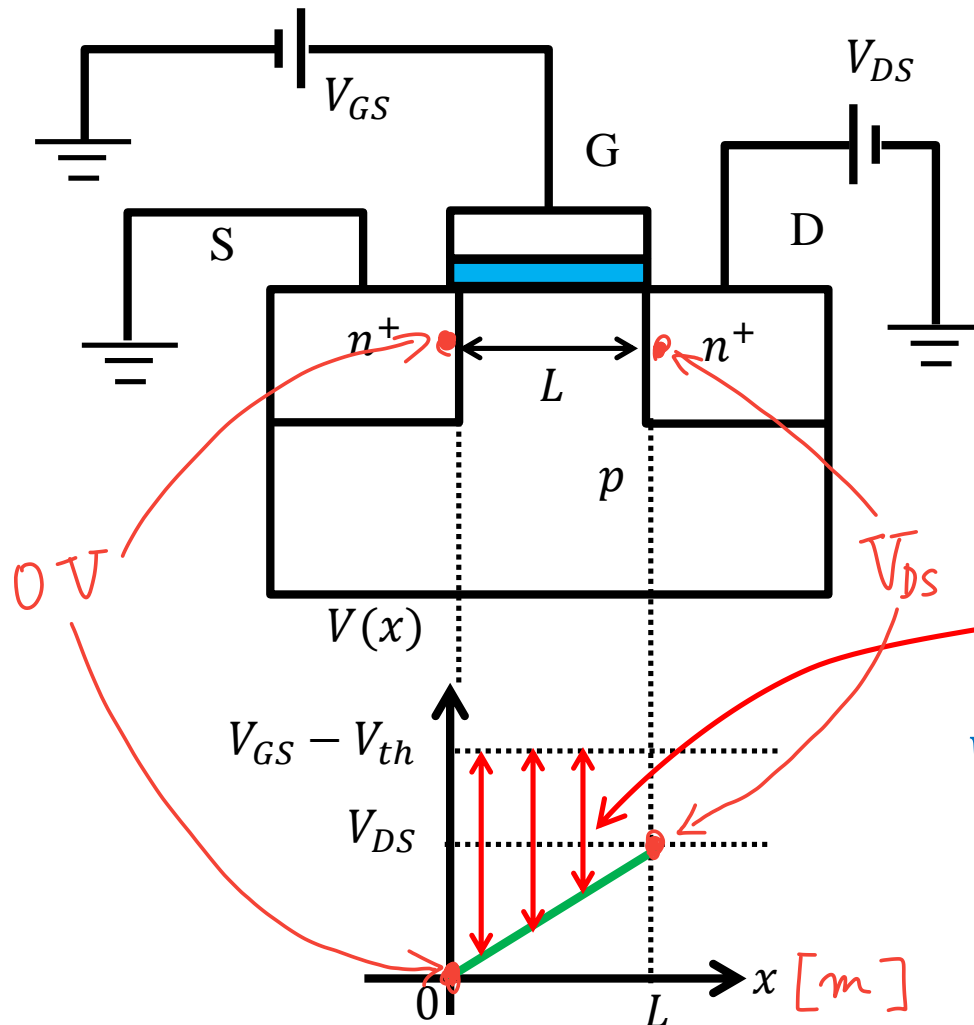
V_{th} : しきい値電圧 (チャネルが形成される電圧)



アナログ回路工学 (5/14, 第02回講義) (MOSFETのドレイン電流 I_D 3/7) 担当: 坪根 正

$V_{DS} < V_{GS} - V_{th}$ の場合

弱反転領域のため
 引いている。



ソースドレイン間の電位(と電圧勾配):

$$V(x) = \frac{V_{DS}}{L} x$$

電圧勾配

チャネルでの電位差:

$$V_d(x) = (V_{GS} - V_{th}) - V(x)$$

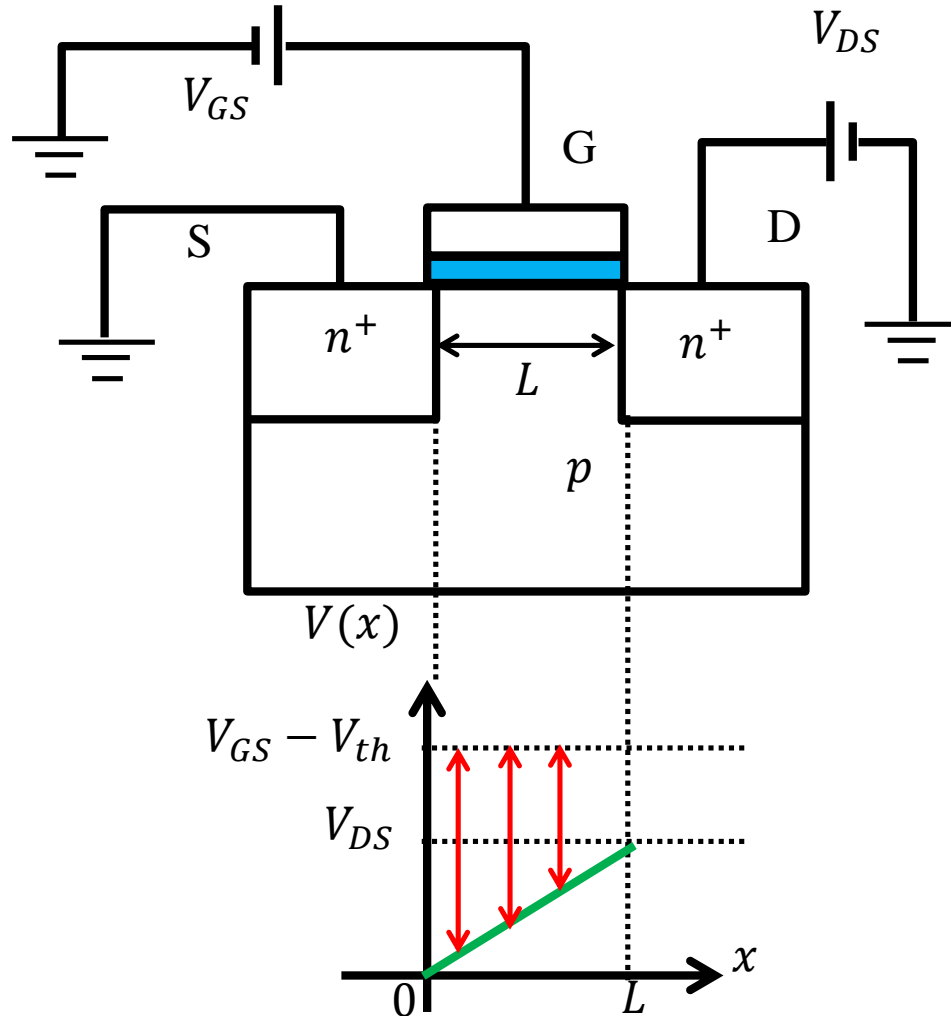
$V_{GS} - V_{th}$: オーバードライブ電圧
 (チャネル形成ゲート電圧)

アナログ回路工学 (5/14, 第02回講義)

(MOSFETのドレイン電流 I_D 4/7)

担当：坪根 正

$V_{DS} < V_{GS} - V_{th}$ の場合



C_{ox} : 単位面積当りのゲート容量

チャネルに生じる電荷密度:

$$Q_d(x) = C_{ox} W \left(V_{GS} - V_{th} - \frac{x}{L} V_{DS} \right)$$

↑
奥行き W の長さ.

単位長当りのゲート容量
(材料依存の定数)

全電荷 Q は

$$\begin{aligned} Q &= \int_0^L C_{ox} W \left(V_{GS} - V_{th} - \frac{V_{DS}}{L} x \right) dx \\ &= C_{ox} W \left[(V_{GS} - V_{th}) x - \frac{1}{2} \frac{V_{DS}}{L} x^2 \right]_0^L \\ &= C_{ox} W \left\{ (V_{GS} - V_{th}) L - \frac{1}{2} \frac{V_{DS}}{L} L^2 \right\} \\ &= C_{ox} W \left\{ (V_{GS} - V_{th}) L - \frac{1}{2} L V_{DS} \right\} \end{aligned}$$

アナログ回路工学 (5/14, 第02回講義)

(MOSFETのドレイン電流 I_D 5/7)

担当: 坪根 正

$V_{DS} < V_{GS} - V_{th}$ の場合

$$I = \frac{dQ}{dt} \text{ [C/sec]}$$

$$I_D = -Q_a \cdot v \text{ [C/m]} \times \text{[m/sec]}$$

チャネルに出現する全電荷:

$$Q = C_{ox} W \left\{ (V_{GS} - V_{th})L - \frac{1}{2}LV_{DS} \right\}$$

単位長当りの平均電荷: $Q_a = \frac{Q}{L} \text{ [C/m]}$

$$Q_a = C_{ox} W \left(V_{GS} - V_{th} - \frac{1}{2}V_{DS} \right)$$

$$E \text{ [V/m]} = -\frac{V_{DS}}{L} \text{ [V/m]}$$

$$E = -\text{grad } \phi$$

↑ 電圧ポテンシャル

ドレイン電流: $I_D = Q_a \mu \frac{V_{DS}}{L}$

$$(I_D = -Q_a v, v = \mu E, E = -\frac{V_{DS}}{L})$$

電子と電流の向きが逆だから
(キャリアがホールのときはつかない)

v : 電荷速度[m/s]

μ : キャリア移動度[m²/sv]

E : 電界[V/m]

アナログ回路工学 (5/14, 第02回講義)

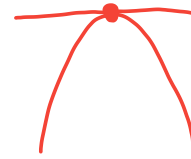
(MOSFETのドレイン電流 I_D 6/7)

担当：坪根 正

$V_{DS} < V_{GS} - V_{th}$ の場合 (非飽和領域)

ドレイン電流:

$$I_D = \mu C_{ox} \frac{W}{L} \left\{ (V_{GS} - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2 \right\}$$

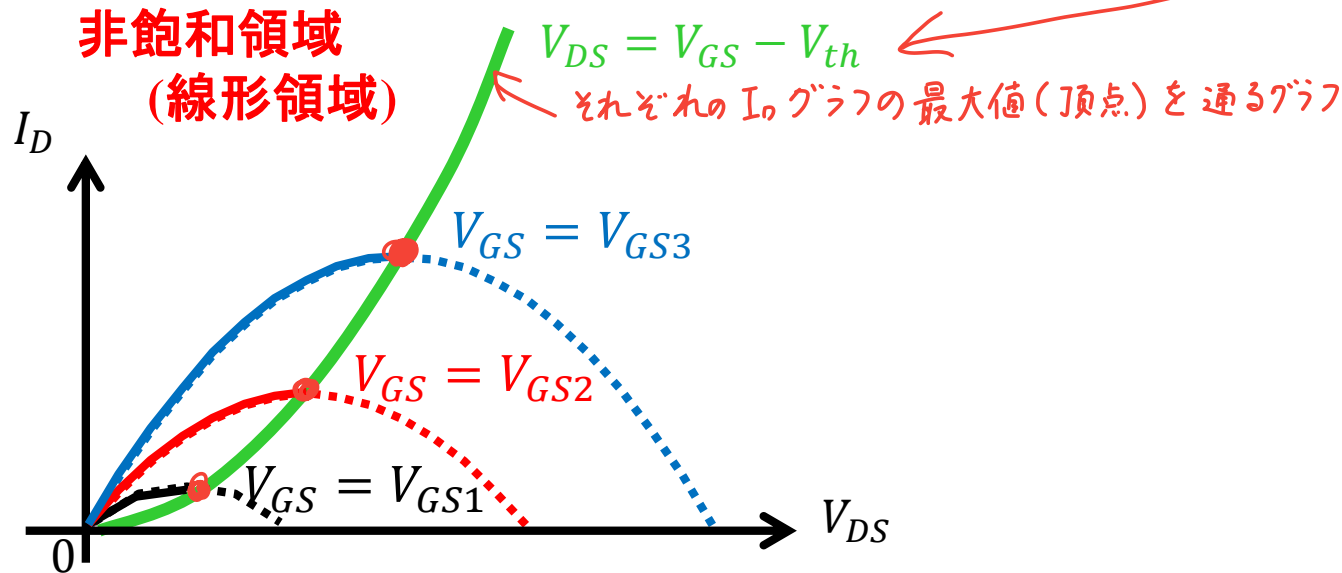


頂点は $\frac{dI_D}{dV_{DS}} = 0$ のとき

$$\frac{dI_D}{dV_{DS}} = \mu C_{ox} \frac{W}{L} \{ V_{GS} - V_{th} - V_{DS} \} = 0$$

$$V_{GS} - V_{th} - V_{DS} = 0$$

$$\underline{V_{DS} = V_{GS} - V_{th}}$$

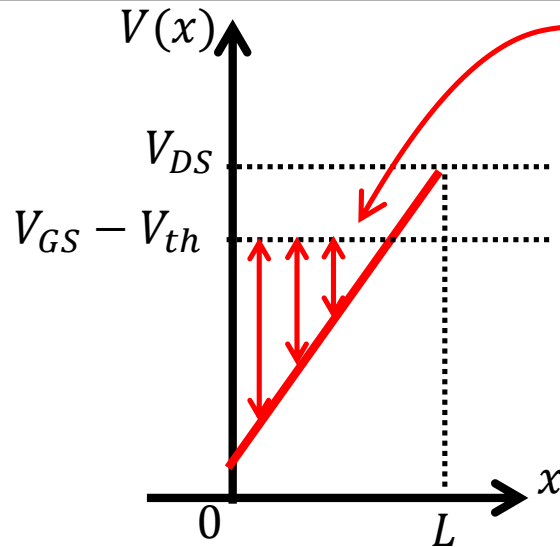


アナログ回路工学 (5/14, 第02回講義)

(MOSFETのドレイン電流 I_D 7/7)

担当：坪根 正

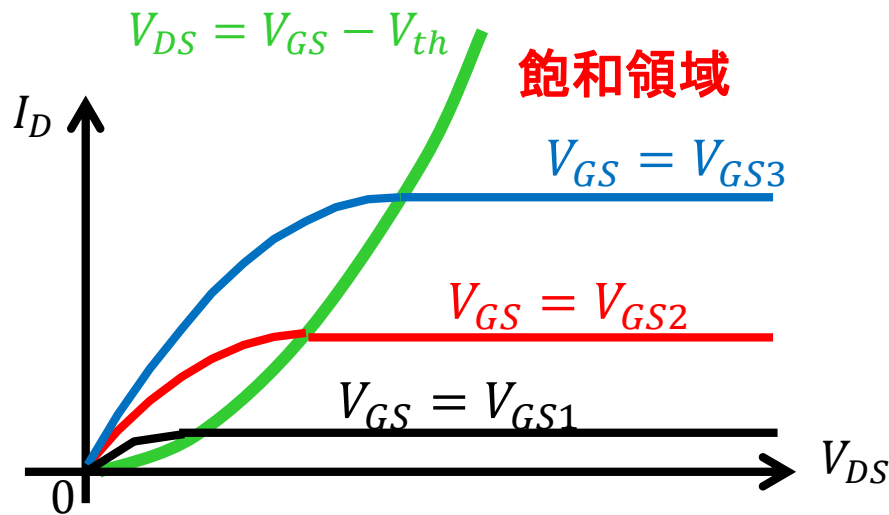
$V_{DS} \geq V_{GS} - V_{th}$ の場合 (飽和領域)



ピンチオフ: $x < L$ で反転層が止まる

V_{DS} を増加しても I_D は殆ど増えない

前ページの I_D に $V_{DS} = V_{GS} - V_{th}$ を代入

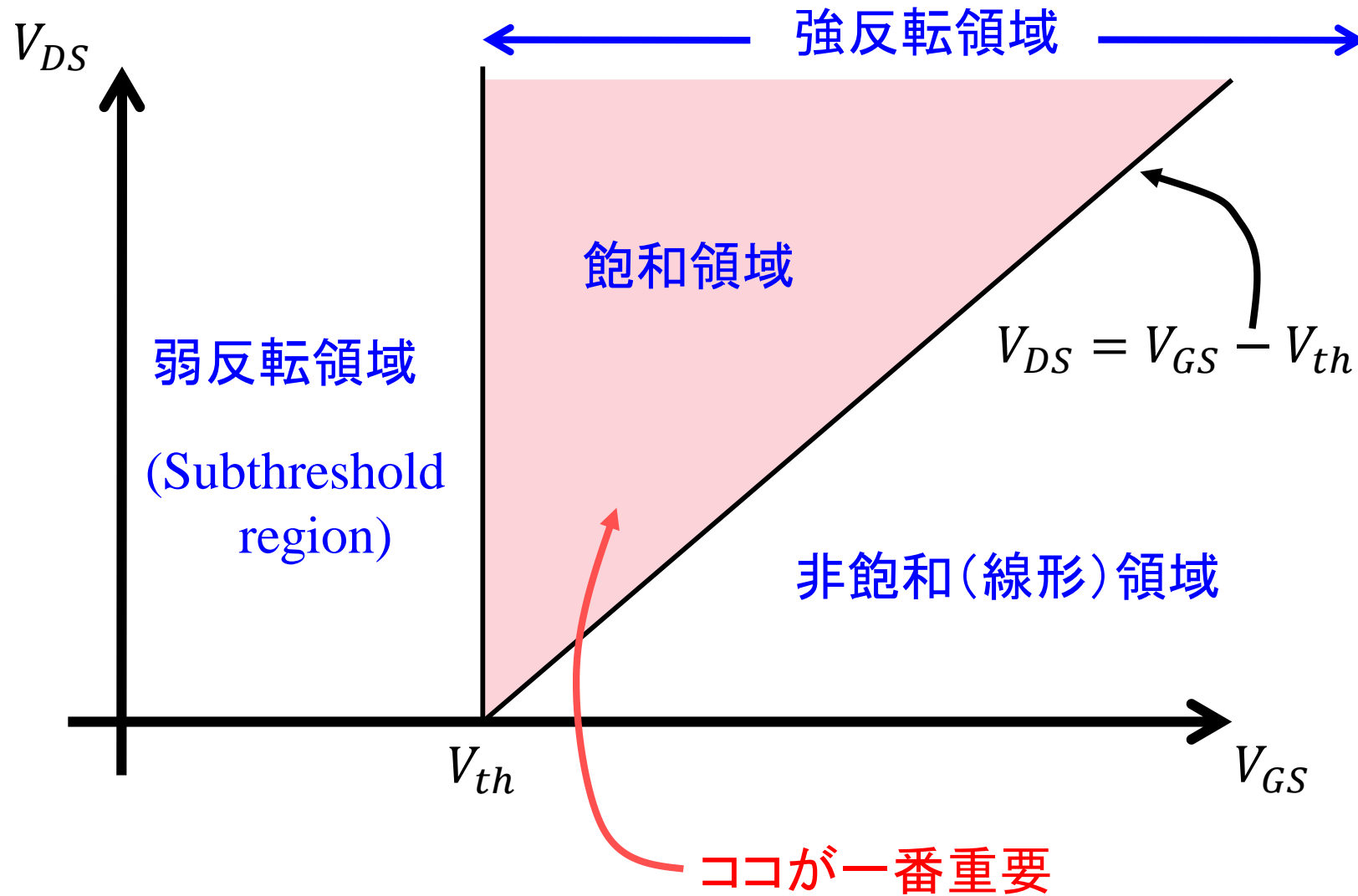


ドレイン電流:

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_{th})^2$$

アナログ回路工学 (5/14, 第02回講義)

(まとめ 1/2) 担当: 坪根 正



アナログ回路工学 (5/14, 第02回講義)

(まとめ 2/2) 担当：坪根 正

V_{DS} V_{GS}	$V_{DS} < V_{GS} - V_{th}$	$V_{DS} > V_{GS} - V_{th}$
$V_{GS} > V_{th}$ 強反転	$I_D = \mu C_{ox} \frac{W}{L} \left\{ (V_{GS} - V_{th}) V_{DS} - \frac{1}{2} V_{DS}^2 \right\}$ 非飽和(線形)	$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_{th})^2$ 飽和
$V_{GS} < V_{th}$ 弱反転	$I_D \approx 0$	

今は
 V_{DS} の関数
 ではない。
 (実は少し V_{DS} に依存)

リーク電流がわずかに
 存在するため $I_D \neq 0$

アナログ回路工学 (5/14, 第02回講義) (最後に) 担当：坪根 正

本日の演習問題の締め切りは 5月18日(月) 23:59 です

- 演習問題の解答をILIASへ提出して下さい
- ファイル形式はpdfにして下さい)
- ファイル名は全て半角で
学籍番号-analog-2桁の講義番号.pdf として下さい
例：2031XXXX-analog-02.pdf のように)

半角ハイフン

すみません。
要望がありましたので前回までと変えました