

习 题 五

1. 简述时序逻辑电路与组合逻辑电路的主要区别。

解答

组合逻辑电路:若逻辑电路在任何时刻产生的稳定输出值仅仅取决于该时刻各输入值的组合,而与过去的输入值无关,则称为组合逻辑电路。组合电路具有如下特征:

- ① 由逻辑门电路组成,不包含任何记忆元件;
- ② 信号是单向传输的,不存在任何反馈回路。

时序逻辑电路:若逻辑电路在任何时刻产生的稳定输出信号不仅与电路该时刻的输入信号有关,还与电路过去的输入信号有关,则称为时序逻辑电路。时序逻辑电路具有如下特征:

- ① 电路由组合电路和存储电路组成,具有对过去输入进行记忆的功能;
- ② 电路中包含反馈回路,通过反馈使电路功能与“时序”相关;
- ③ 电路的输出由电路当时的输入和状态(过去的输入)共同决定。

2. 作出与表1所示状态表对应的状态图。

表1 状态表

现态 $y_2 y_1$	次态 $y_2^{(n+1)} y_1^{(n+1)}$ /输出Z			
	$x_2 x_1=00$	$x_2 x_1=01$	$x_2 x_1=11$	$x_2 x_1=10$
A	B/0	B/0	A/1	B/0
B	B/0	C/1	A/0	D/1
C	C/0	B/0	D/0	A/0
D	A/0	A/1	C/0	C/0

解答

根据表1所示状态表可作出对应的状态图如图1所示。

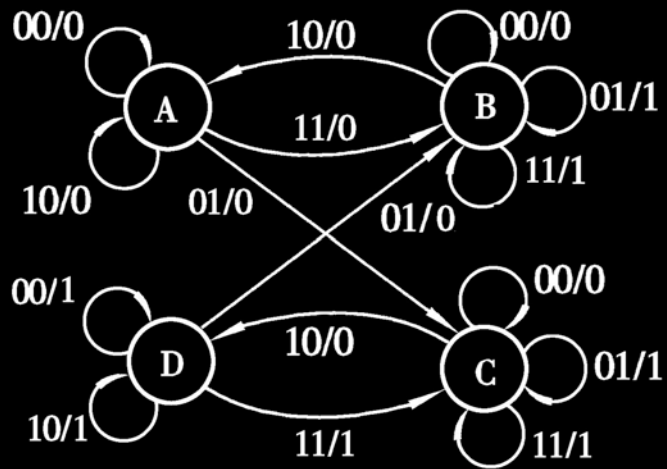


图1

3. 已知状态图如图2所示，输入序列为 $x=11010010$ ，设初始状态为A，求状态和输出响应序列。

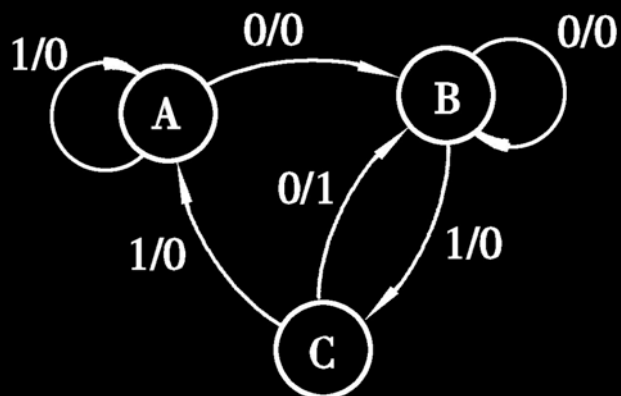


图 2

解答

状态响应序列: A A B C B B C B

输出响应序列: 0 0 0 0 1 0 0 1

4. 分析图3所示逻辑电路。假定电路初始状态为“00”，说明该电路逻辑功能。

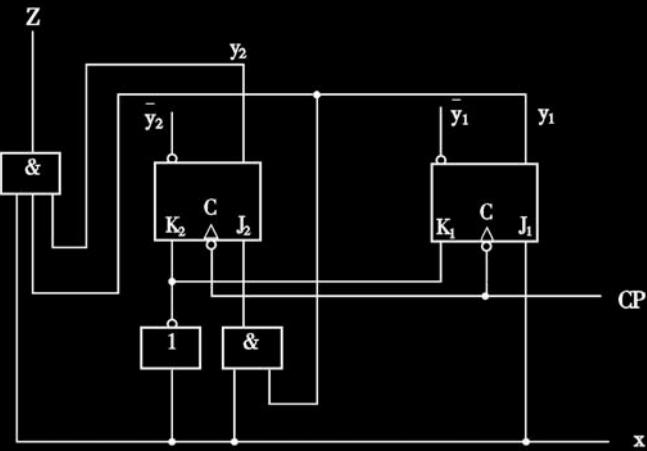


图 3

解答

① 根据电路图可写出输出函数和激励函数表达式为

$$Z = xy_2y_1$$

$$J_2 = xy_1, K_1 = \bar{x}, J_1 = x, K_1 = \bar{x}$$

② 根据输出函数、激励函数表达式和JK触发器功能表可作出状态表如表2所示，
状态图如图4所示。

表2

现态 $y_2 y_1$	次态 $y_2^{(n+1)} y_1^{(n+1)}$ / 输出Z	
	x=0	x=1
00	00/0	01/1
01	00/0	11/0
10	00/0	11/0
11	00/0	11/1

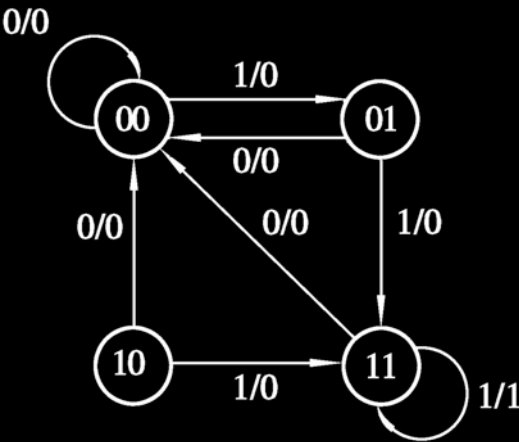


图4

③ 由状态图可知，该电路为“111...”序列检测器。

5. 分析图5所示同步时序逻辑电路，说明该电路功能。

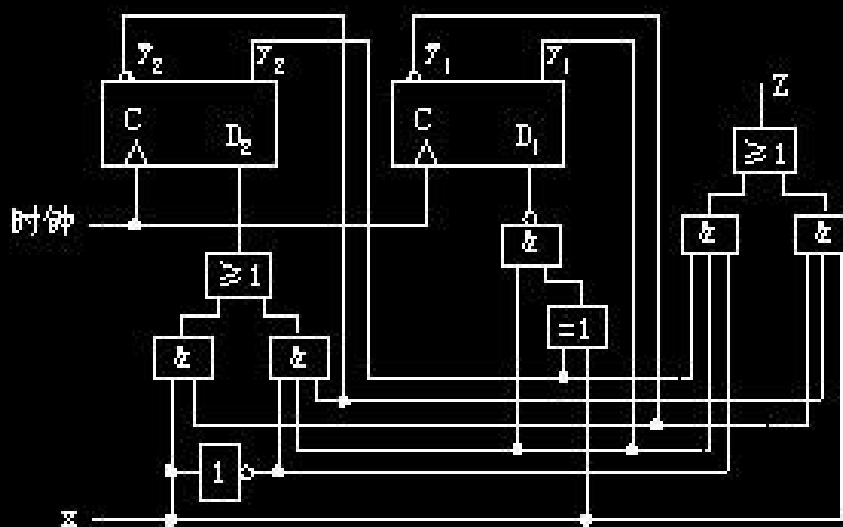


图5 逻辑电路图

解答

① 根据电路图可写出输出函数和激励函数表达式为

$$Z = \overline{x} \overline{y_2} \overline{y_1} + \overline{x} y_2 y_1$$

$$D_2 = \overline{x} \overline{y_1} + \overline{x} \overline{y_2} y_1, \quad D_1 = \overline{y_1 (x \oplus y_2)}$$

② 根据输出函数、激励函数表达式和D触发器功能表可作出状态表如表3所示，

状态图如图6所示。

表3

现态 $y_2 y_1$	次态 $y_2^{(n+1)} y_1^{(n+1)}$ / 输出Z	
	x=0	x=1
00	01/0	11/1
01	11/0	00/0
10	01/0	11/0
11	00/1	01/0

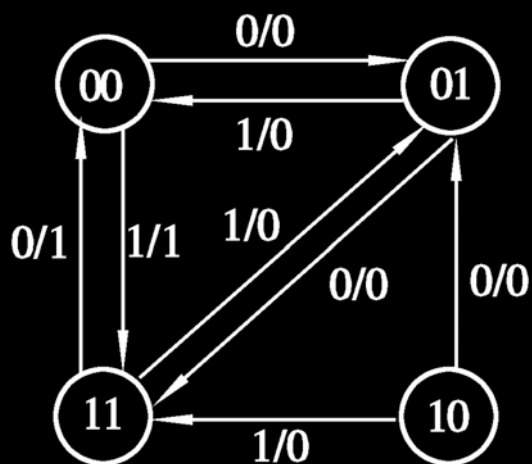


图6

- ③ 由状态图可知，该电路是一个三进制可逆计数器(又称模3可逆计数器)，当 $x=0$ 时实现加1计数，当 $x=1$ 时实现减1计数。

6. 分析图7所示逻辑电路，说明该电路功能。

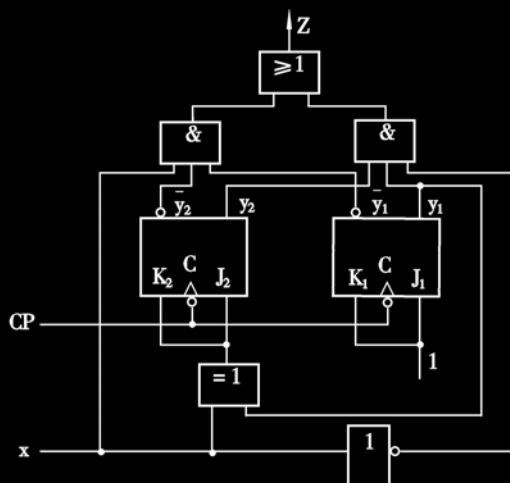


图7 逻辑电路图

解答

- ① 根据电路图可写出输出函数和激励函数表达式为

$$Z = \bar{x}\bar{y}_2\bar{y}_1 + \bar{x}y_2y_1$$

$$J_2 = K_2 = x \oplus y_1, \quad J_1 = K_1 = 1$$

② 根据输出函数、激励函数表达式和JK触发器功能表可作出状态表如表4所示，
状态图如图8所示。

表4

现态 $y_2 y_1$	次态 $y_2^{(n+1)} y_1^{(n+1)}$ / 输出Z	
	x=0	x=1
00	01/0	11/1
01	10/0	00/0
10	11/0	01/0
11	00/1	10/1

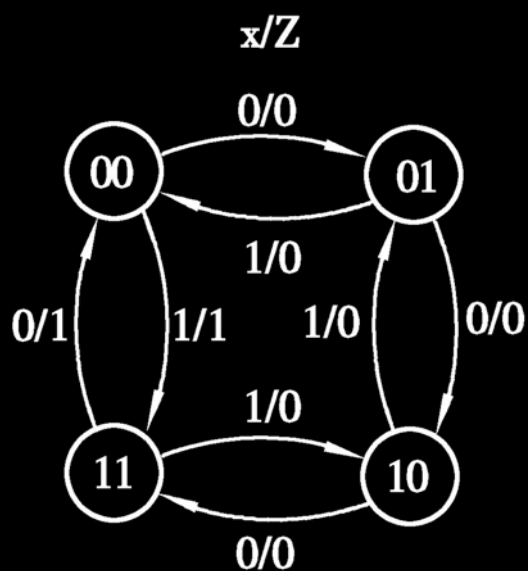


图8

③ 由状态图可知，该电路是一个模四可逆计数器。当x=0时实现加1计数，输出Z为进位信号；当x=1时实现减1计数，输出Z为借位信号。

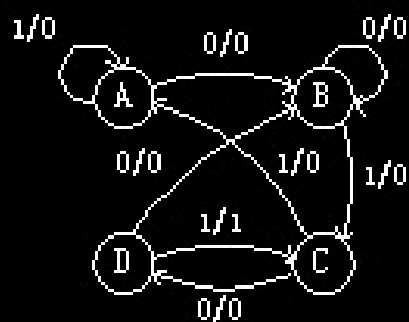
7. 作出“0101”序列检测器的Mealy型状态图和Moore型状态图。典型输入、输出序列如下。

输入x: 1 1 0 1 0 1 0 1 0 0 1 1

输出Z: 0 0 0 0 0 1 0 1 0 0 0 0

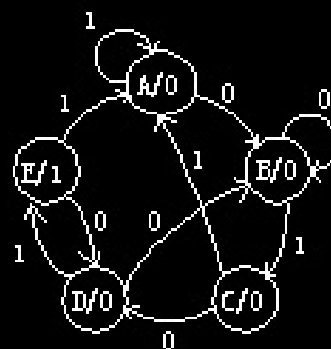
解答

根据典型输入、输出序列,可作出“0101”序列检测器的Mealy型状态图和Moore型状态图分别如图9、图10所示.



Mealy 型状态图

图9 Mealy型状态图



Moore型状态图

图10 Moore型状态图

8. 设计一个代码检测器，该电路从输入端x串行输入余3码(先低位后高位)，当出现非法数字时，电路输出Z为1，否则输出为0。试作出Mealy型状态图。

解答

根据题意，可作出Mealy型状态图如图11所示。

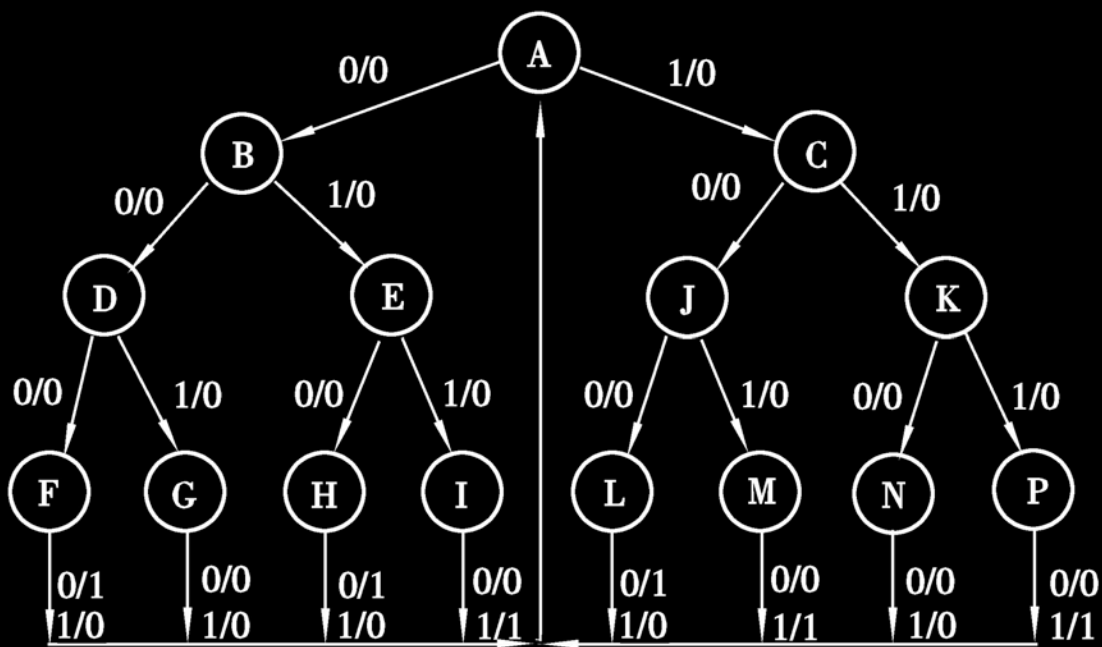


图11

9. 化简表5所示原始状态表。

表5 原始状态表

现态	次态/输出Z	
	x=0	x=1
A	B/0	C/0
B	A/0	F/0
C	F/0	G/0
D	A/0	C/0
E	A/0	A/1
F	C/0	E/0
G	A/0	B/1

解答

- ① 根据状态等效判断法则，可利用隐含表求出状态等效对（A,B）
（A,D）（B,D）（C,F）（E,G）；
- ② 最大等效类为{A,B,D}、{CF}、{E,G}；
- ③ 令 {A,B,D} →a、{CF} →b、{E,G} →c, 可得最简状态表如表6所示。

表6 最简状态表

现态	次态/输出Z	
	x=0	x=1
a	a/0	b/0
b	b/0	c/0
c	a/0	a/1

10. 化简表7所示不完全确定原始状态表。

表7 原始状态表

现态	次态/输出Z	
	x=0	x=1
A	D/d	C/0
B	A/1	E/d
C	d/d	E/1
D	A/0	C/0
E	B/1	C/d

解答

- ① 根据状态相容判断法则，可利用隐含表求出状态相容对(A, B)、(A, D)、(C, E)、(B, C)、(B, E)；
- ② 利用覆盖闭合表可求出最小闭覆盖为{A, B}、{A, D}、{B, C, E}；
- ③ 令 { A, B} →a、{A, D}→b、{B, C, E}→c, 可得最简状态表如表8所示。

表 8

现态	次态/输出Z	
	x=0	x=1
a	b/1	c/0
b	b/0	c/0
c	a/1	c/1

11. 按照相邻法编码原则对表9进行状态编码。

表9 状态表

现态	次态/输出Z	
	x=0	x=1
A	A/0	B/0
B	C/0	B/0
C	D/1	C/0
D	B/1	A/0

解答

给定状态表中有4个状态，状态编码时需要两位二进制代码。根据相邻编码法，应满足AB相邻、BC相邻、CD相邻。设状态变量为 y_2y_1 ，令 y_2y_1 取值00表示A，01表示B，10表示D，11表示C，可得二进制状态表如表10所示。

表10

现 态 y_2y_1	次态 $y_2^{(n+1)}y_1^{(n+1)}$ /输出Z	
	x=0	x=1
00	00/0	01/0
01	11/0	01/0
11	10/1	11/0
10	01/1	00/0

12. 分别用D、T、JK触发器作为同步时序电路的存储元件，实现表11 所示二进制状态表的功能。试写出激励函数和输出函数表达式，比较采用哪种触发器可使电

路最简。

表11 状态表

现 态 y_2y_1	次态 $y_2^{(n+1)}y_1^{(n+1)}$ /输出Z	
	x=0	x=1
00	01/0	10/0
01	11/0	10/0
11	10/1	01/0
10	00/1	11/1

解答

① 根据二进制状态表和D触发器激励表,可求出激励函数和输出函数最简表达式为

$$D_2 = \bar{x}y_1 + x\bar{y}_1 + x\bar{y}_2 = x \oplus y_1 + x\bar{y}_2$$

$$D_1 = xy_2 + \bar{x}\bar{y}_2 = x \oplus \bar{y}_2$$

$$Z = \bar{x}y_2 + y_2\bar{y}_1$$

② 根据二进制状态表和T触发器激励表,可求出激励函数和输出函数最简表达式为

$$T_2 = x\bar{y}_2 + xy_1 + \bar{y}_2y_1 + \bar{x}y_2\bar{y}_1 = x \oplus y_2 \oplus y_1 + xy_1$$

$$T_1 = x \oplus y_2 \oplus \bar{y}_1$$

$$Z = \bar{x}y_2 + y_2\bar{y}_1$$

③ 根据二进制状态表和JK触发器激励表,可求出激励函数和输出函数最简表达式为

$$J_2 = x + y_1; \quad K_2 = x \oplus \bar{y}_1$$

$$J_1 = x \oplus \bar{y}_2; \quad K_1 = x \oplus y_2 = \bar{J}_1$$

$$Z = \bar{x}y_2 + y_2\bar{y}_1$$

比较所得结果可知，采用JK触发器电路最简单。

13. 已知某同步时序电路的激励函数和输出函数表达式为

$$D_2 = \bar{x}y_2 + xy_2\bar{y}_1$$

$$D_1 = \bar{x}y_2 + y_2\bar{y}_1 + x\bar{y}_2y_1$$

$$Z = y_2$$

试求出改用JK触发器作为存储元件的最简电路。

解答

① 根据激励函数和输出函数表达式，可作出状态表如表12所示。

表12 状态表

现 态 y_2y_1	次态 $y_2^{(n+1)}y_1^{(n+1)}$		输出 Z
	$x=0$	$x=1$	
00	00	00	0
01	00	01	0
11	11	00	1
10	11	11	1

② 根据二进制状态表和JK触发器激励表，可求出激励函数和输出函数最简表达式为

$$\begin{aligned}
 J_2 &= 0, \quad K_2 = xy_1 \\
 J_1 &= y_2, \quad K_1 = \overline{x \oplus y_2} = x \oplus \bar{y}_2 \\
 Z &= y_2
 \end{aligned}$$

③ 根据激励函数和输出函数最简表达式, 可作出逻辑电路图如图12所示。

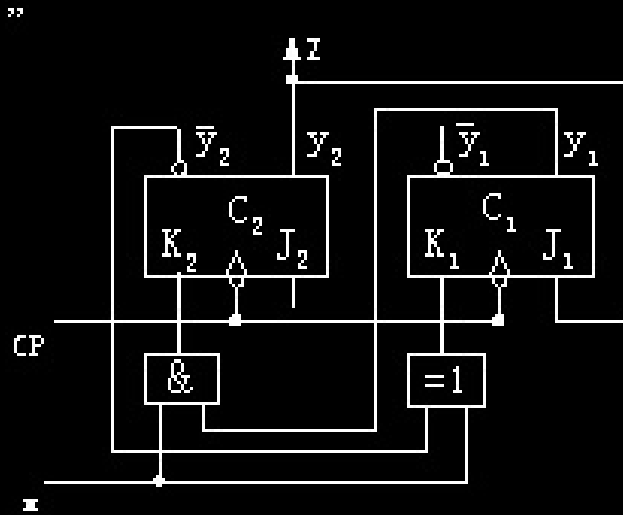


图12

- 14 设计一个能对两个二进制数 $X_2 = x_{21}, x_{22}, \dots, x_{2n}$ 和 $X_1 = x_{11}, x_{12}, \dots, x_{1n}$ 进行比较的同步时序电路, 其中, X_2 、 X_1 串行地输入到电路的 x_2 、 x_1 输入端。比较从 x_{21} 、 x_{11} 开始, 依次进行到 x_{2n} 、 x_{1n} 。电路有两个输出 Z_2 和 Z_1 , 若比较结果 $X_2 > X_1$, 则 Z_2 为 1, Z_1 为 0; 若 $X_2 < X_1$, 则 Z_2 为 0, Z_1 为 1; 若 $X_2 = X_1$, 则 Z_2 和 Z_1 都为 1。要求用尽可能少的状态数作出状态图和状态表, 并用尽可能少的逻辑门和触发器 (采用 JK 触发器) 实现其功能。

解答

① 假定采用 Moore 型电路实现给定功能, 并设电路初始状态为 A, 状态 B 表示 $X_2 < X_1$, 状态 C 表示 $X_2 > X_1$, 根据题意, 可作出最简状态图如图 13 所示, 相应状态表如表 13 所示。

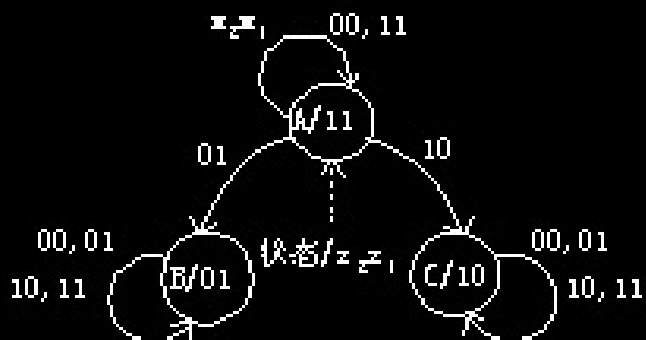


图13

表 13

现 态	次 态				输出
	$x_2x_1=00$	$x_2x_1=01$	$x_2x_1=10$	$x_2x_1=11$	$Z_2 Z_1$
A	A	B	C	A	11
B	B	B	B	B	01
C	C	C	C	C	10

② 给定状态表中有3个状态，状态编码时需要两位二进制代码。设状态变量为 y_2y_1 ，令 y_2y_1 取值00表示A，01表示B，10表示C，11为多余状态，令多余状态下输入 x_2x_1 为01进入B，为10进入C，为00或11进入A，可得二进制状态表如表14所示。

表14

现 态 $y_2 y_1$	次 态 $y_2^{(n+1)} y_1^{(n+1)}$				输出 $Z_2 Z_1$
	$x_2 x_1=00$	$x_2 x_1=01$	$x_2 x_1=10$	$x_2 x_1=11$	
00	00	01	10	00	11
01	01	01	01	01	01
10	10	10	10	10	10
11	00	01	10	00	00

- ③ 根据二进制状态表和JK触发器激励表, 可求出激励函数和输出函数最简表达式为

$$\begin{aligned}
 J_2 &= x_2 \bar{x}_1 \bar{y}_1, & K_2 &= (\bar{x}_2 + x_1) y_1 \\
 J_1 &= \bar{x}_2 x_1 \bar{y}_2, & K_1 &= (x_2 + \bar{x}_1) y_2 \\
 Z_2 &= \bar{y}_2, & Z_1 &= \bar{y}_1
 \end{aligned}$$

- ④ 根据激励函数和输出函数最简表达式, 可画出逻辑电路图如图14所示。

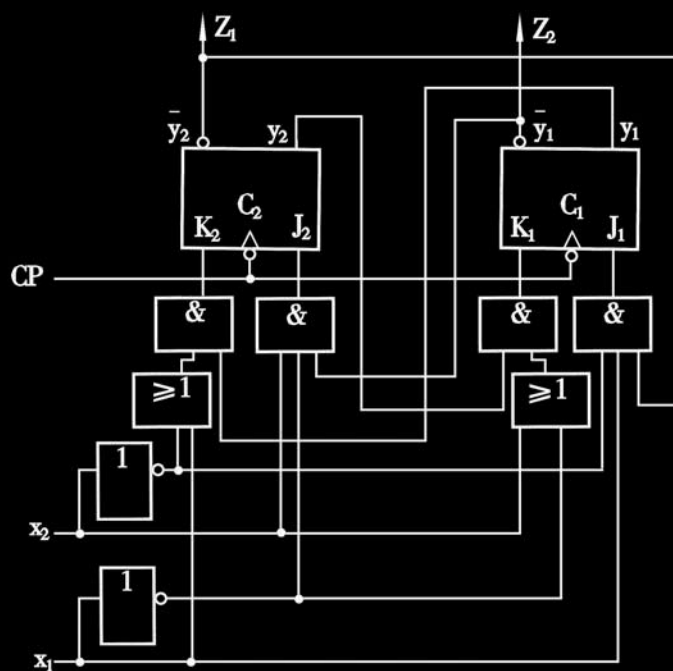


图 14

15. 用T触发器作为存储元件,设计一个采用8421码的十进制加1计数器。

解答

① 根据题意，设状态变量用 $y_3y_2y_1y_0$ 表示，可直接作出二进制状态图如图15所示，相应状态表如表15所示。

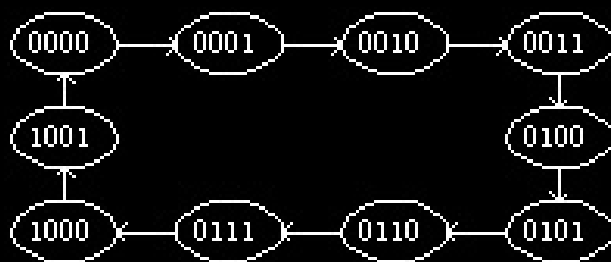


图15

表 15

$y_3y_2y_1y_0$	$y_3^{(n+1)}y_2^{(n+1)}y_1^{(n+1)}y_0^{(n+1)}$
0000	0001
0001	0010
0010	0011
0011	0100
0100	0101
0101	0110
0110	0111
0111	1000
1000	1001
1001	0000
1010	dddd
⋮	⋮
1111	dddd

② 根据二进制状态表和T触发器激励表，可求出激励函数最简表达式为

$$T_3 = y_3y_0 + y_2y_1y_0, \quad T_2 = y_1y_0$$
$$T_1 = \overline{y_3}y_0, \quad T_0 = 1,$$

③ 根据激励函数最简表达式，可画出逻辑电路图如图16所示。

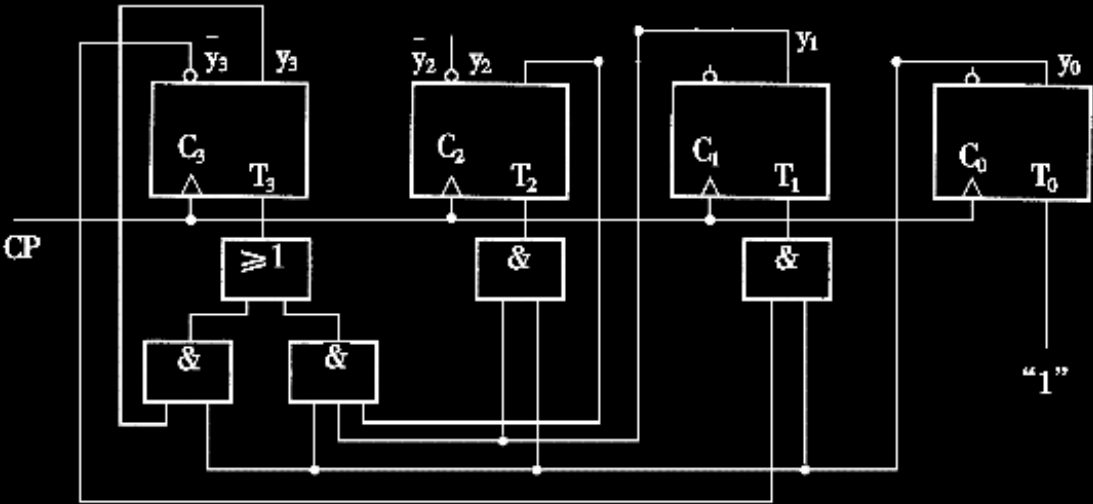


图16