Nom: Bard

Prénom: Mexandre

Classe : T/2 Date : 17.04.2014

X

Problème nº 1 (interfaçage C - assembleur)

a) Codez en assembleur la fonction « foo » ci-dessous. Note : les « int » ont 32 bits.

typedef int (\*bar\_t) (int p1);
int foo (bar\_t bar, int a1, int a2, int a3) {return a3 + a1 + bar (a2);}

foo add ny na na; v

mov no, no; v

blx na;

add no, n4; v

lx tr; pap 2 r4, pc f

b) Le graphique ci-dessous représente l'état du processeur (registres et pile sur 32 bits) à l'entrée de la fonction « baz » (aucune instruction de « baz » n'a encore été exécutée). Note : les « int » ont 32 bits. int baz (struct S\* al, int a2, int a3, int a4, int a5, int a6, int a7, int a8)

{return a2 + a3 + a4 + a5 + a6 + a7 + op2(a1, a8);}

Indiquez la valeur des paramètres a1 à a8.

52
44
13
36
57
98
10
14

RO	0
R1	45
R2	76
R3	87
R4	60
R5	21
R6	65

41.0 48:36 a2:45 47:57 a3:76 a6:98 a4:87 a5:10

c) Citez les 2 techniques et les 2 mécanismes utilisées pour le passage d'arguments/paramètres à des fonctions.

l'arroge par réleience ('est l'adresse de la case memoir où est Mocké la valeur

I want to a committee.

Gac/T-2/04.2014

Page 1/5

# Problème nº 2 (Interruptions)

Expliquez à l'aide d'un graphique la commutation de contexte d'interruption (sauvegarde et restauration) ainsi que les opérations effectuées à chaque étape du traitement dès la levée de l'interruption.

ations effectuées à chaque étape du transmisser d'infinition de la rombre d'infinition de la rombre d'infinition de la rombre d'infinition de l'ilal du processeur du processeur l'epise du processeur l'epise du programe normale

b) Décrivez à l'aide d'une figure le système d'interruption matériel permettant de connecter des périphériques internes (I2C, UART, SPI, ...) et des périphériques externes (boutons poussoir, ...) au cœur du microprocesseur de l'i.MX27 et citez la méthode utilisée par chaque composant du système d'interruption, la méthode utilisée pour identifier la source d'interruption.

boutons

de système gen les interruptions de lype 14 FIRet IRQ à hours l'aile amand une IRQ out to est trailée, il demande à l'uile le styre de vectur qui a couse l'alemphin. Si c'est le GPro, I demande closs an grio le numero de la ligne qui a generé l'intimplin

c) Décrivez succinctement la latence d'interruption et citez la raison principale qui peut la faire varier.

Donnez le terme technique de cette variation. I fine

C'est le larger entre le moment où l'interruption est nignalie et le moment
où la première instruction de la noutre d'interruption est executio.

### Problème nº 3 (Interruptions)

- a) Décrivez les opérations à effectuer pour autoriser et/ou bloquer les interruptions au niveau du microprocesseur
- b) Citez la marche à suivre pour initialiser, configurer et installer une routine d'interruption au niveau le plus base sur le microprocesseur (1<sup>er</sup> étage de traitement d'une interruption).

- déclarer la noutire d'interaption

- copier son adverse à l'adverse mémorare du type d'interruption [TRO, FIQ]

in traiter

- actives les interiories

c) Implémentez les opérations assembleur que le microprocesseur devra effectuer pour sauvegarder et restaurer l'état du microprocesseur lorsqu'une interruption matérielle (IRQ ou FIQ) est levée

mas No, cpsk

d) Un programmeur désire utiliser une partie des instructions non définies du jeu d'instruction du microprocesseur pour simuler des fonctions d'un coprocesseur. Pour ce faire, il a défini le format de ces nouvelles instructions comme suit :

31	3(0)	2(9)	28	27	26	25	24	23	22	21	20	19	18	17	16	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	Q
1	1	1	1	1	0	1	1	0	0	1	0									0	PC	OD	Ε								
	(	7			- f	3			-2																						ĺ

Sachant que l'adresse de retour (adresse suivant la nouvelle instruction) est contenue dans le registre « r0 », implémentez la fonction « handle\_undef » permettant de traiter ces nouvelles instructions en appelant la routine « int handle\_opcode (int opcode) ». Si le format de la nouvelle instruction ne correspond pas au format défini, la valeur 1 est retournée dans « r0 ».

in handle under ( und 32, t inst) }

if ( inst & 0xFFF00000 A = 0xFBZ00000) relian = 1;

return handle operate ( inst & 0xFFFFF);

}

## Problème nº 4 (Entrées/Sorties)

a) Décrivez succinctement le traitement des entrées/sorties par interruption et traitement par thread. Utilisez un schéma de principe pour soutenir la description.

brused des données sont regues, elles vent révisées dons un tenfes
et une interruption est levée delle interruption na viers un thread
qui vira vicuperes les données dans le luffer quand il sera execute

10

Apprendix des la light reception

10

Apprendix des

b) Calculez la latence maximale autorisée côté application pour la réception de trames reçues d'un contrôleur Ethernet à 100Mb/s en mode full-duplex. Le pilote gérant le contrôleur Ethernet est implémenté en mode par interruption. Le tampon de réception est composé de 300 entrées permettant de réceptionner 250 bytes chacune. Si la taille des paquets reçus dépasse la taille maximale d'une entrée, alors plusieurs entrées seront utilisées pour stocker le paquet dans le tampon de réception. Côté réseau des paquets de 1250 bytes (framing compris) sont émis en burst de 2 ms à plein débit et suivi ensuite d'une pause de 2 ms.

Mobile max = 300 enties - 350 tylen landies = 750 0 0 tyles

Who tyle ms en 2 ans = 100 Mys - 82/2 2 ms = 10 \frac{3}{2.5.000} = 10 \frac{10}{2.5.000} = 10 \frac{10}{2.5.000}

c) Implémentez la fonction « void puts (const char\* s) » permettant d'émettre un caractère sur une interface série au travers du contrôleur ci-dessous. L'émission se fera par scrutation.

```
#define STAT_TRDY (1<<7) // transmitter ready: character could be sent
#define STAT_RRDY (1<<0) // receiver ready: character has been received
static volatile struct uart_ctrl {
    uint16_t stat; // status register
    uint16_t ctrl; // control register
    uint16_t txbuf; // transmit buffer
    uint16_t rxbuf; // receive buffer
} * uart = (struct uart_ctrl*)0x1001c000;</pre>
```

\* wart = (struct wart\_ctrl\*)0x1001c000;

void much (conv. chan \* 4) {

while wart > shat (STAT\_TROY == 0);

wart -> krbuf = \*s;

# Problème n° 5 (Systèmes d'exploitation) a) Décrivez succinctement la fonction du scheduler du noyau d'un système d'exploitation. Citez les deux types de scheduler avec une brève explication Le recheduler a pour fonction du gérer la hamilion shike les processes. ('est lui qui en choisi un quand clui en cours d'execution s'ariet coopinalif: le recheduler peut surlement executió les throads, puissil dont allendre qu'ils exuillent trèn bainer la main à un autre pre-emplif: le recheduler peut intervenque un processes quend it vent pour b) Décrivez succinctement la commutation de contexte entre deux threads. Laver s'execution un outre lindiquez les éléments importants à sauvegarder et restaurer lors de la commutation de contexte. Proc Pour passer d'un thread à un autre, l'élat du processes et des régistres divinent être sauvés dans la stock du illusol.

c) Décrivez succinctement le fonctionnement d'une sémaphore et de ses attributs principaux.

Une vincythère est un élément des gépréhonisation. Il peinet la synchronisation de prévieurs libreads de façon à ce qu'un nombre défini puinse accèdes à une zone cultique.

Us nont respose d'un complius purse lout de corraible le nombre de place libres et d'une liste de Mend en allerée

Puis l'état du processeur et des régistes sont restaires à partir de la stack du shrevol à execute.

d) Implémentez la fonction « void sema\_wait (int id); » permettant de prendre le sémaphore.

Quelques éléments de réalisation:

```
struct tcb {/*...*/ enum states state; };
struct tcb* running_tread;
struct semaphore {/*...*/} sema [200];
void reschedule();
void sema_append_thread (struct semaphore*, struct tcb*);

void sema_append_thread (struct
```