



Haute école d'ingénierie et d'architecture Fribourg  
Hochschule für Technik und Architektur Freiburg

---

# TP 2 Capteur et Protocole

Systèmes Numériques

---

*Auteurs :*

Marc ROTEN

*Professeur:*

Nicolas SCHROETER



16 November 2018

## Table of Contents

0.1	Introduction	v
0.2	Cahier des charges	vi
0.3	Chapitre 1	vi
0.4	Conclusion	vi





# My template

Marc Roten

---

## 0.1 Introduction

Listing 1: Solution to Example 14.

```
-----  
-- Model of a simple D Flip-Flop --  
-----  
-- library declaration  
library IEEE;  
use IEEE.std_logic_1164.all;  
-- entity  
entity d_ff is  
    port ( D, CLK : in  std_logic;  
          Q :      out std_logic);  
end d_ff;  
-- architecture  
architecture my_d_ff of d_ff is  
begin  
    dff: process(CLK)  
    begin  
        if (rising_edge(CLK)) then  
--or    if (CLK'event and CLK='1') then  
            Q <= D;  
        end if;  
    end process dff;  
end my_d_ff;
```

**0.2 Cahier des charges**

**0.3 Chapitre 1**

**0.4 Conclusion**