



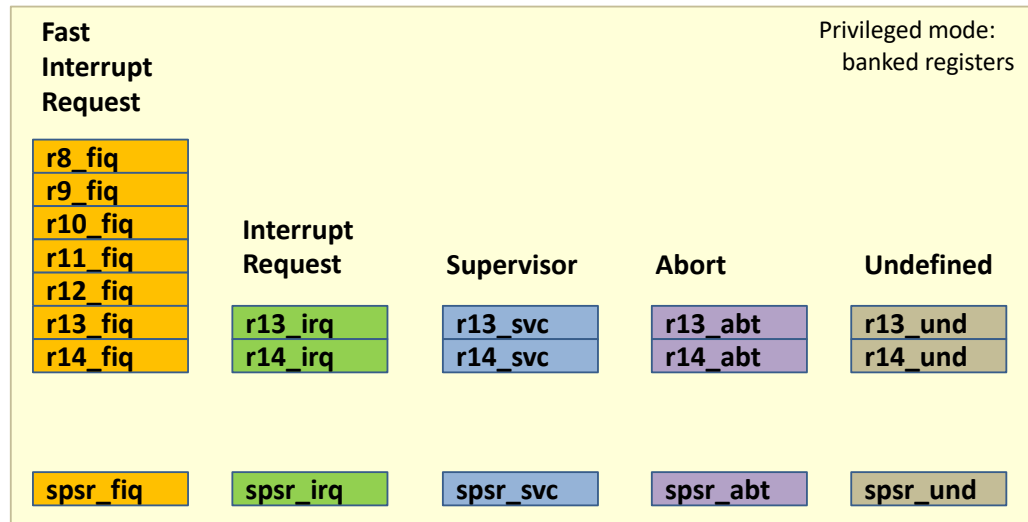
User & System

r0
r1
r2
r3
r4
r5
r6
r7
r8
r9
r10
r11
r12
r13(sp)
r14(lr)
r15(pc)

cpsr

37 registres internes à 32 bits dont :

- ❖ 15 registres généraux (R0 – R14)
- ❖ 1 compteur ordinal (PC – *program counter*)
- ❖ 1 registre de statut courant (CPSR)
- ❖ 15 registres spécifiques aux différents modes (*banked registers*)
- ❖ 5 registres de statuts de sauvegarde (SPSR)



- **N : Negative:** si N==1, nombre négatif.
C'est le bit de signe des nombres en complément à 2.
- **Z : Zero:** si Z==1, nombre == 0.
Utilisé généralement avec des compteurs pour effectuer des boucles.
- **C : Carry:** si C==1, report.
Utilisé généralement avec des compteurs pour effectuer des boucles (nombres non signés).
- **V : oVerflow:** si V==1, dépassement de capacité.
Utilisé principalement lors d'opérations arithmétiques en complément à 2 (nombres signés).



Encodage du jeu d'instructions*)



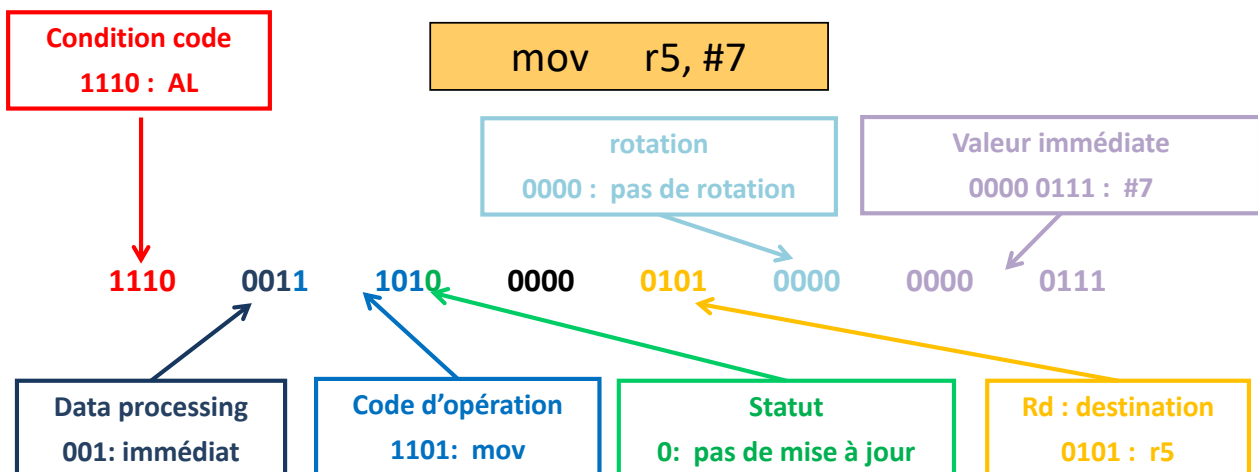
*) voir le chapitre A3.1 du 01_ARM_Architecture_Reference_Manual.pdf

31 30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0																															
Data processing immediate shift	cond [1]	0	0	0	opcode				S	Rn				Rd				shift amount				shift	0	Rm							
Miscellaneous instructions: See Figure A3-4	cond [1]	0	0	0	1	0	x	x	0	x x																					

Figure A3-1 ARM instruction set summary



Exemple d'instruction simple



code machine

0xE3A05007

action

sauvegarde la valeur 7 dans le registre R5