Systèmes Embarqués 1 : Travail écrit no 1.

Nom : **Prénom :** **Classe : T-2/I-2** **Date : 20.11.2013**

Problème n° 1 (Programmation en assembleur)

Codez en langage assembleur ARM l'algorithme ci-dessous (version droite ou gauche). Le code contiendra toutes les directives permettant un assemblage et un linkage correcte du module et de sa fonction.

```
char string[20];
uint32_t val = 0123456;

void o2a() {
    char* c = &string[19];
    do {
        *c-- = (val % 8) + '0';
        val /= 8;
    } while (val != 0);

    char* s = string;
    do {
        *s++ = *++c;
    } while (c < &string[19]);
    *s = 0;
}

--- en assembleur -------
```

```
char string[20];
uint32_t val = 0123456;

void o2a() {
    int i = 19;
    do {
        string[i--] = (val % 8) + '0';
        val /= 8;
    } while (val != 0);

    int j = 0;
    do {
        string[j++] = string[++i];
    } while (i < 19);
    string[j] = 0;
}

--- en assembleur -------
```

Systèmes Embarqués 1 : Travail écrit no 1.

Problème n° 2 (Mode d'adressage)

a) Donnez les 2 instructions assembleur permettant de stocker le contenu des registres R3, R4, R5, R8 et R9 dans la structure « regs » ci-dessous

```
struct Regs {uint32_t r3, r4, r5, r8, r9} regs;
```

b) Donnez l'instruction assembleur permettant de restaurer l'état de la pile et retourner au programme appelant, sachant que les registres suivants ont été stockés sur la pile, soit : r4, r5 et lr (les instructions push et pop ne peuvent pas être utilisées) et selon les conventions utilisées durant les TPs.

c) Pour le code assembleur et la représentation de la mémoire (**Big-Endian / 8-bits**) et l'état des registres du processeur ci-dessous, donnez le résultat des opérations (état des registres, état de la mémoire):

Mémoire (big-endian / 8 bits)		(après)
0xb0002100	0x34	
0xb0002101	0xf5	
0xb0002102	0x89	
0xb0002103	0xc9	
0xb0002104	0x25	
0xb0002105	0x94	
0xb0002106	0xa5	
0xb0002107	0xc2	
0xb0002108	0xba	
0xb0002109	0x53	
0xb000210a	0x41	
0xb000210b	0x87	

	Registres (avant)	Registres (après)
R0	0x0000'0100	
R1	0x0038'3004	
R2	0x0000'000c	
R3	0x0000'12f8	
R4	0x0000'0006	
R5	0xb000'2106	
R6	0xb000'2107	
R7	0xa000'5101	
R8	0xa000'3008	
R9	0x0302'0100	
R10	0x0403'0200	
R11	0x0504'0300	
R12	0xa000'2008	
SP	0xa000'5110	

1. `sub r2,r1,r0,lsr #6`

2. `strh r0, [r5, -r4]!`

3. `ldrsb r3, [r6],#0x3`

Systèmes Embarqués 1 : Travail écrit no 1.

Problème n° 3 (traitement numérique des nombres)

a) Prévoyez l'état des flags Z, C, N et V ainsi que le résultat contenu dans le registre R2 (en décimal) suite à l'exécution des instructions assembleur suivantes :

Remarque : toutes les opérations sont faites avec des registres de 8 bits au lieu de 32 bits

1.
```
ldr   r2, =104
adds  r2, #24
```

Z= C= N= V= R2(non signé)= R2 (signé) =

2.
```
mov   r2, #254
cmp   r2, #0xfe
```

Z= C= N= V= R2(non signé)= R2(signé) =

3.
```
mov   r2, #-5
subs  r2, #112
```

Z= C= N= V= R2(non signé)= R2(signé) =

b) Représentez en hexadécimal sur 32 bits (simple précision) la valeur réelle ci-dessous et donnez le développement (pour rappel : exposant est codé sur 8 bits avec un biais de 127)

-130,75 / 64 :

c) Citez les fanions (flags) utilisés pour tester les conditions des nombres signés et non-signés et indiquez l'équation logique sur les fanions pour les opérations « eq » et « hi ».

Systèmes Embarqués 1 : Travail écrit no 1.

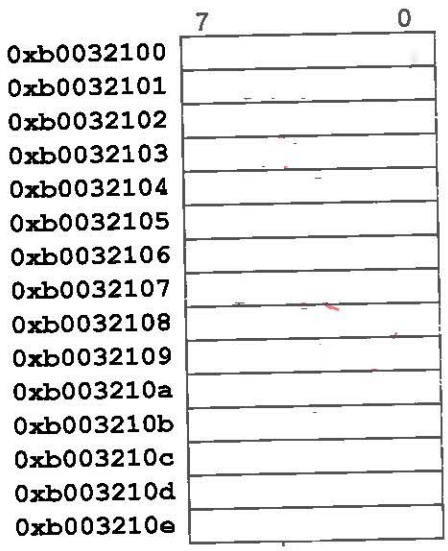
Problème n° 4 (architecture générale)

a) Décrivez à l'aide d'une figure l'architecture générale des systèmes à microprocesseurs et citez les 3 composantes de l'unité centrale.

b) Citez les 2 architectures fondamentales des microprocesseurs SISD selon la classification de Flynn et indiquez leur(s) différence(s) principale(s).

c) Pour une organisation de la mémoire en « **Big-Endian** », représentez (en hexadécimal pour les entiers et en caractère ascii pour les strings) dans le tableau ci-dessous les variables suivantes

Adresse :	variable :	taille/type :	valeur :
0xb003210a	text:	.asciz	"some"
0xb0032103	code:	.byte	-4_{10}
0xb0032108	crc:	.short	513_{10}
0xb0032104	val:	.long	$08723a_{16}$
0xb0032100	parity:	.short	2005_8



Systèmes Embarqués 1 : Travail écrit no 1.

Problème n° 5 (architecture interne)

a) Citez ou dessinez les composants principaux de la structure interne des processeurs ARM9

b) Décrivez succintement la fonction/l'usage des différents registres du mode d'opérations « Supervisor »

c) Décrivez le principe de fonctionnement du processeur RISC i.MX27 (ARM9) le distinguant des µPs CISC

d) Décrivez succinctement le principe de pipelining (problématique, solution, résultat)