**CENTRO FEDERAL DE EDUCAÇÃO TECNOLÓGICA**

**DE MINAS GERAIS**

Arquitetura e Organização de Computadores II

2023.1

Logotipo

Descrição gerada automaticamente

Aluno: Tarcísio Batista Prates – 20193008761

Aluno: Vitor [...]

Prática 1

**Objetivo:** Implementação de uma memória RAM, a partir da biblioteca *altsyncram* do Quartus.

Primeiramente, foi realizada a configuração da memória, conforme especificação do manual. Na versão do *Quartus* instalada, a biblioteca *altsyncram* está nomeada como RAM, com diversas opções de quantidade de canais de acesso, assim, seguindo as instruções indicadas no manual, foi selecionada a opção com um único canal. Abaixo segue o print da configuração:

Interface gráfica do usuário

Descrição gerada automaticamente

Imagem 1: Implementação da memória da biblioteca LPM

Conforme mostrado na imagem acima, o módulo conta com quatro entradas e uma saída, sendo as especificações delas:

* Address: 8 bits de tamanho, indica o endereço na memória a ser acessado.
* Data: 8 bits de tamanho, transporta o dado a ser gravado na memória
* Wren: 1 bit de tamanho, sinal de controle, Alto (1) escrita e Baixo (0) leitura.
* Clock: 1 bit, sinal de controle de sincronização para executar o módulo
* Q: 8 bits, transporta a saída da memória resultante da leitura.

Para fazer os acessos à memória, definiu-se através das propriedade “initial” o valor dos registradores ao logo do tempo de execução, de forma a testar a escrita e a leitura na memória. Inicialmente, gravando o valor 2 (dois) na posição 14 (quatorze) e 3 (três) na posição 15 (quinze), essa operação foi executada nos 100 primeiros nano segundos, em seguida, a leitura dessas mesmas posições para verificar a efetivação da operação de gravação. A seguir, o código em *Verilog* para testar o circuito.

Gráfico

Descrição gerada automaticamente com confiança média

Imagem 2: Print do Quartus contendo a descrição do circuito

Para simular a execução no chip indicado no tutorial, no ModelSim, foi adicionado a biblioteca **altera\_mf\_ver** em conjunto com o arquivo principal do projeto. Abaixo, segue a imagem dos sinais resultantes da simulação:

Tela de jogo de vídeo game

Descrição gerada automaticamente

**Escrita Leitura Leitura**

Imagem 3: Waves da simulação do circuito no ModelSim

Cada período do *Clock*, está configurado para durar 100 nanosegundos, logo percebe-se que no primeiro ciclo, são gravados os valores, conforme especificado na descrição do circuito, e nos 100 nanosegundos seguintes, os valores não lidos. É importante observar que a partir da leitura, o resultado na saída é colocado somente na próxima troca de sinal de Clock, isso se dá devido ao delay de leitura.

A seguir, é apresentado o estado final da memória da biblioteca LPM, e conforme o esperado, as posições 14 e 15, possuem gravados 3 e 2, respectivamente.

Interface gráfica do usuário

Descrição gerada automaticamente

Imagem 4: Estado final da memória da biblioteca

**O código-fonte e os arquivos de simulação estão na raiz do projeto.**