

Физически Факултет

ПРОЕКТ

на тема

Изработване на прототипна платка за $\Delta\Sigma$ цифровоаналогов преобразувател (ЦАП)

курс

Компютърно Проектиране на Електронни Схеми

Изготвил: Иван Руменов Табашки

Ф. №: 6РН0900015

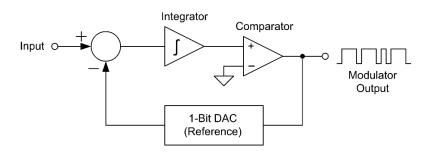
Проверил: доц. д-р Станимир Колев

Съдържание

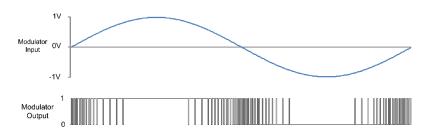
1.	Увод и цел	2
	Описание на схемата	
3.	PSpice симулации на схемата	5
4.	Дизайн и производство на печатната платка	6
5.	Библиография	10

1. Увод и цел

Делта-сигма модулаторите са схеми за преобразуване на аналогови сигнали в редица високочестотни цифрови импулси. С допълнителна цифрова филтрация може този изходен сигнал да се превърне в еквивалентен дискретизиран по време и квантуван по амплитуда сигнал. Както при други видове аналогово-цифрови преобразуватели, важно е да имаме нискочестотен пред-филтър след аналоговия вход за да се избегнат ефектите от aliasing. Но за разлика от другите ЦАП схеми, при делта-сигма модулаторите се налага в порядък по-висока честота на дискретизация от максималната на входния сигнал [1]. По този начин може да реконструираме сигнала до bit-depth или sampling-rate, какъвто желаем като се използва още по-висока тактова честота.



Фигура 1. Блок-схема на прост делта-сигма модулатор [2]



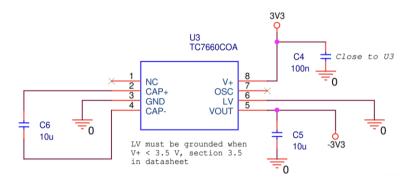
Фигура 2. Примерен изходен сигнал на модулатора [2]

Делта-сигма демодулаторите съответно извършват обратната операция, на изхода им се получава нискочестотен аналогов сигнал на базата на високочестотния цифров pulse-density модулиран сигнал на техния вход. Това позволява те да вършат работа на цифрово-аналогови преобразуватели, като може да се наложи цифрова обработка на сигнала, ако той е квантуван с висок bit-depth.

В този проект ще се разглежда създаването точно на такъв делта-сигма ЦАП, който да служи за генериране на стандартен, line level звуков сигнал [3], така че да може с усилвател той да бъде възпроизведен на високоговорител.

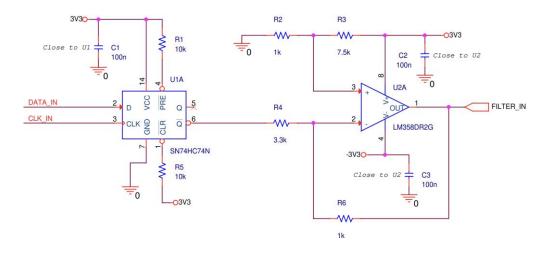
2. Описание на схемата

Схемата се състои от 4 основни блока - генератор на отрицателно -3.3V отправно напрежение, входен D-тригер, който управлява еднобитов ЦАП, осъществен чрез операционен усилвател, изхода на който минава през активен Sallen-Key Butterworth нискочестотен филтър. Схемата е предвидена да бъде захранвана с постоянно 3.3V напрежение от външен източник. Отрицателното -3.3V напрежение се генерира с помощта на charge-pump DC-to-DC интегрална схема TC7660.



Фигура 3. Схемата на генератора на -3.3V, конфигурацията е взета от TC7660 datasheet

D-тригера е интегрална схема SN74HC74N, на която D и CLK входовете са външни за цялата схема и са изведени на входния конектор, и се очаква да се управляват от външен микроконтролер Raspberry Pi Pico [4], а \overline{Q} изхода е свързан към отрицателния вход на операционен усилвател с +3.3V и -3.3V захранване. Отрицателната обратна връзка на операционния усилвател е подбрана, така че коефициента му на усилване да е приблизително 0.303, а чрез резисторен делител се добавя постоянно положително отместване приблизително 0.5V. Целта на това е да превърне цифровия изход със CMOS нива ($0 \div 3.3$ V) към -0.5V $\div 0.5$ V нивата очаквани за стандартен line-level изход [3].



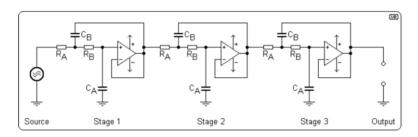
Фигура 4. Схемата преди нискочестотния филтър

След професионална консултация, в схемата са добавени 100 nF кондензатори на захранванията на всяка интегрална схема, това е с цел да се избегнат смущения по захранващите релси и земи. В схемата тези кондензатори са отбелязани с допълнителни отметки "Close to Ux" за да е ясно по време на дизайн на платката, че те трябва да са във физическа близост до дадената интегрална схема.

Най-сложната част от цялата схема е финалния нискочестотен филтър, на който параметрите съществено влияят върху качествата на цялата схема като ЦАП. За целта е избран да е Butterworth филтър, поради добрата му линейност и липса на сериозни изкривявания на сигнала близо до cutoff честотата.

Интегралната схема LM358 съдържа двойка операционни усилватели, така че като за начало имаме един свободен операционен усилвател, който може да използваме за изграждането на филтър тип Sallen-Key. Проблема, е че така най-много да можем Butterworth филтър от втори ред да конструираме. По тази причина с добавката на още една интегрална схема LM358, ще имаме общо 3 операционни усилвателя на разположение, с които може да създаден Butterworth филтър от 6-ти ред, който има доста по-добра стръмност след cutoff честотата му.

Тъй като сметките за стойностите на филтър с толкова стъпала вече не е тривиално, за целта се използва онлайн калкулатора на Uwe Beis [5], който може да сметне филтър до 10-ти ред, както и да наглася стойностите на компонентите да са от стандартните поредици. За малко подсигуряване поради вариации в компонентите, филтъра е пресметнат да е с cutoff честота 16 kHz, резултатните стойности са записани във фиг. 5.

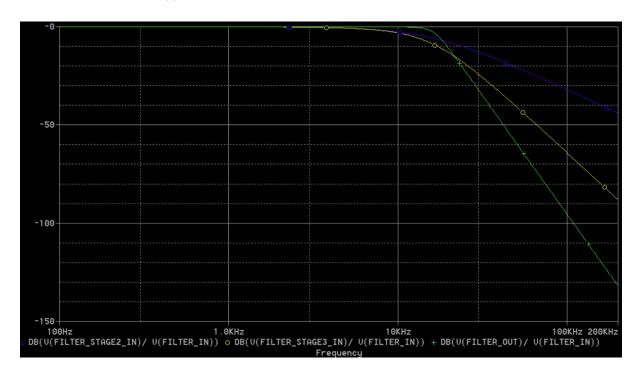


	C _X using F	R_X	C _X Selection and Resulting R _X					
Stage	C_A	CB	C_{A}	CB	R _A	R _B	Q	GBW
1	960.82p	1.0298n	820p	1n	7.6393k	15.795k	0.52	24.32k
2	703.37p	1.4067n	680p	1.5n	7.1837k	13.504k	0.71	27.36k
3	257.45p	3.8433n	220p	3.3n	10.893k	12.512k	1.93	46.88k
4								
5								

Фигура 5. Резултата от калкулатора [5]

3. РЅрісе симулации на схемата

Като използваме симулация за AC Sweep, може да определим спектъра както и параметри като честота на срязване, стръмност на изходния нискочестотен филтър, както и неговите междинни стъпки.



Фигура 6. AC Sweep па изходния Butterworth НЧ филтър

	Evaluate		Measurement		Value		
	V	Cutoff_Lowpass_3dB(V(FILTER_OUT)/V(FILTER_IN			16.31872k		
oe C	ursor						
_	Trace (Color	Trace Name	Y1	Y2	Y1 - Y2	
_	Trace (Color	Trace Name X Values			Y1 - Y2 -16.004K	
	Trace (71200 112110	16.003K	32.007K		
	Trace (X Values DB(V(FILTER_STAGE2_IN)/ V(FILTER_IN))	16.003K -5.7512	32.007K -13.846	-16.004K	

Фигура 7. Симулирани праметри на НЧ филтъра

От тези данни може да определим, че честотата ни на срязване е доста близо до идеално желаните 16 kHz, което е приемливо. Също може да видим, както се очаква, последното стъпално на филтъра има най-висока стръмност, приблизително -38 dB на октава.

4. Дизайн и производство на печатната платка

За производство на прототипните платки е избрана популярната Хонконгска фирма за производство на прототипни печатни платки JLCPCB [6]. Причините са ниската цена и високото качество за прототипни печатни платки за размери под 100 х 100mm, и личен опит с производителя. В случая схемата е достатъчно проста да се вмести в по-малки ограничения и за удобство е избран размер на платката 2500 х 2500 mil (приблизително 63.5 х 63.5 mm) при създаването на новия Board проект в OrCAD.

С цел минимизиране на възможностите за смущение между високочестотния вход и аналоговата филтрация на изхода, на платката -3.3V захранването и операционните усилватели са разположени на другия край на печатната платка от входа и D-тригера.

Като повечето фирми извършващи подобна дейност, нужните им входни данни са под формата на стандартни Gerber файлове, описващи всеки слой на печатната платка. Като в случая е важно да се спазва точно наименованието изискано от фирмата, за да може правилно да се прехвърли дизайна към производствената апаратура.

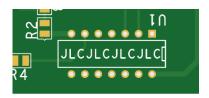
Orcad				
Filename	Structure Layout			
xxx.TOP	Top Copper Layer			
xxx.BOT	Bottom Copper Layer			
xxx.IN1	Inner Copper Layer			
xxx.FAB	Board Outline			
xxx.SST	Top Silkscreen			
xxx.SSB	Bottom Silkscreen			
xxx.SMT	Top Soldermask			
xxx.SMB	Bottom Soldermask			
xxx.SPT	Top Solderpaste			
xxx.SPB	Bottom Solderpaste			
xxx.TAP	Drill Layer			

Фигура 8. Файловата структура изискана от JLCPCB [7]

Важно е да се отбележи, че в OrCAD drill файловете се генерират отделно от artwork (gerber) файловете и обикновено имат различно наименование от останалите

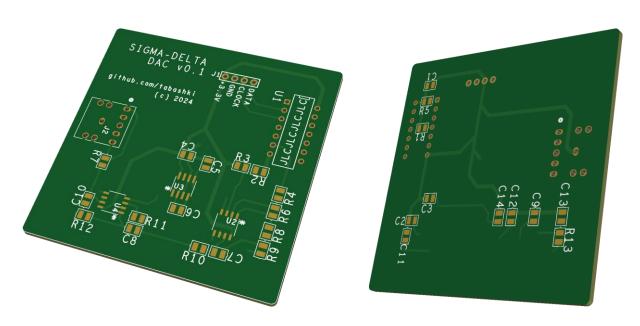
файлове. В случая на този проект е създаден един допълнителен jlcpcb_archive.bat скриптов файл в pcb папката, който се грижи за обработка на имената на файловете и генерирането на финалния .zip архив, който е изпратен за производство.

Тъй като фирмата произвежда платки от много клиенти едновременно на големи панели, с цел да може да проследяват кои платки към кои поръчки принадлежат, обикновено се налага допълнителна маркировка на платките. Обикновено позицията на тази маркировка върху белия печат на платката се определя едностранно от производителя, което може да не е желано. По тази причина може клиента изрично да посочи позицията на номера на поръчката, като постави текста "JLCJLCJLCJLC" на белия печат, в случая този текст е поставен под интегралната схема на D-тригера, тъй като точно пасва на площадката му, и текста ще бъде закрит от компонента след като бъде монтиран.

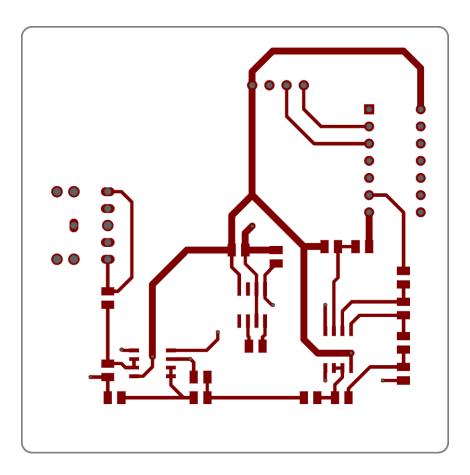


Фигура 9. Изрично определяне на позицията на номера на поръчката при UI

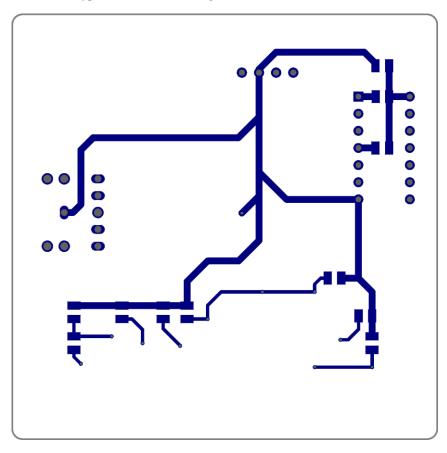
В сайта на JLCPCВ има допълнително инструмент, чрез който може да се визуализират както и двумерно, така и тримерно слоевете на подадените файлове от клиента, за проверка на тяхното съответствие към очакваните.



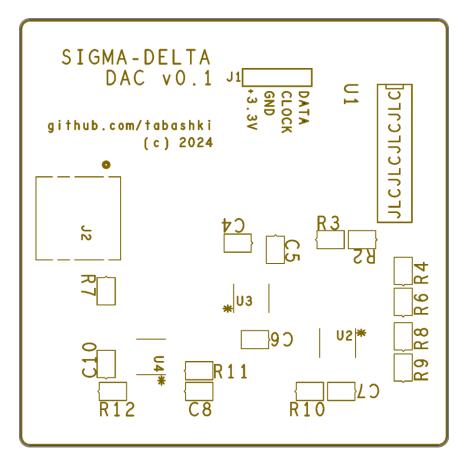
Фигура 10. Тримерни изображения на финалните производствени Gerber файлове от двете страни на платката



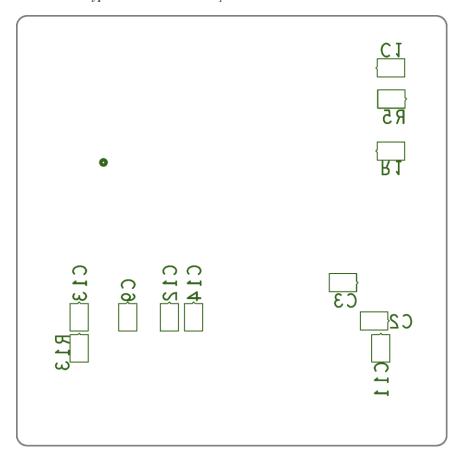
Фигура 11. Маската на горният меден слой на платката



Фигура 12. Маската на долният меден слой на платката



Фигура 13. Маската на горният бял печат на платката



Фигура 14. Маската на долният бял печат на платката

5. Библиография

- [1] Wikipedia, "Delta-sigma modulation," [Онлайн]. Available: https://en.wikipedia.org/wiki/Delta-sigma_modulation.
- [2] Texas Instruments, "Delta-sigma ADC basics: Understanding the delta-sigma modulator," [Онлайн]. Available: https://e2e.ti.com/blogs_/archives/b/precisionhub/posts/delta-sigma-adc-basics-understanding-the-delta-sigma-modulator.
- [3] Wikipedia, "Line level," [Онлайн]. Available: https://en.wikipedia.org/wiki/Line_level.
- [4] Raspberry Pi, "Raspberry Pi Pico and Pico W Documentation," [Онлайн]. Available: https://www.raspberrypi.com/documentation/microcontrollers/raspberry-pipico.html.
- [5] U. Beis, "Active Low-Pass Filter Design and Dimensioning," [Онлайн]. Available: https://www.beis.de/Elektronik/Filter/ActiveLPFilter.html.
- [6] JLCPCB, "JLCPCB," [Онлайн]. Available: https://jlcpcb.com/.
- [7] JLCPCB, "How to generate Gerber files in different software," [Онлайн]. Available: https://jlcpcb.com/help/article/4-how-to-generate-gerber-files-in-different-software.