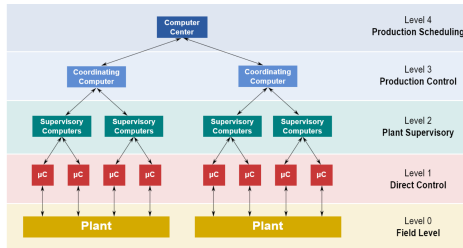


1 SW1 Software und tools

1.1 Design und Architektur

- **Mikrocontroller:** Verwendung bei geringem Kosten und Stromverbrauch. Eignet sich für integrierung auf PCB
- **FPGA:** Verwendung wenn mehr Leistung gewünscht als bei μC und man Funktionen direkt in HW implementieren möchte (vgl. hoher Stromverbrauch)
- **Embedded Linux:** Verwendung wenn man Netzwerkstacks und Internet nutzen möchte. Bietet grosse Funktionalität. Nachteil; nicht gut für "harte Echtzeit Anwendungen (langer bootvorgang).
- **Host:** Verwendung bei grossen Systemen. Host ist ähnlich wie PC. Wird oft für GUI und SCADA (Control And Data Acquisition) verwendet.

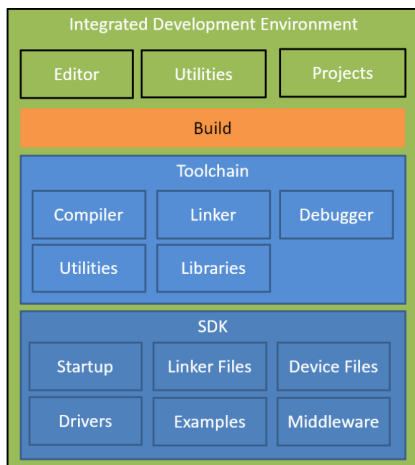
Of werden Systeme als Kombination verschiedener Blöcke Realisiert.



1.2 Crossdevelopment

Wenn man nicht auf der selben Entität entwickeln kann spricht man von Host und Target. Auf dem host wird entwickelt, auf dem target ausgeführt. Auf dem Host wird für das Target entwickelt. Dazu nutzt man eine Toolchain.

- **Target:** Ist Zielsystem für das entwickelt wird (wo für)
- **Host:** Umgebung auf der entwickelt wird (womit)
- **Toolchain:** Besteht aus Compiler, linker, debugger, standard libraries und anderen Tools
- **Buildumgebung:** Steuert Toolchain und Übersetzungsvorgang. Wird oft mit makefiles gemacht.
- **IDE:** nicht zwingend notwendig



2 SW2 Software und Device Treiber

2.1 Device Driver

- **Interface:** Abstrahiert von Hardware. Sollte einfach und verständlich sein
- **Synchronisation:** Kann Synchron sein Gadget, Polling oder asynchron mit Interrupts, Events oder Callbacks (was ist mit synchronisation gemeint dude)
- **Organisation:** Einfach: Eine Schnittstellendatei, eine Quelltextdatei (UART, SPI, I2C) Komplex: Mehrere Dateien mehrere Verzeichnisse
- **Konfiguration:** Treiber sollte konfigurierbar sein. Gängig ist durch Konfigdatei, über Schnittstelle oder mit Makros. Siehe:

<https://mcuoneclipse.com/2019/02/23/different-ways-of-software-configuration/>

2.2 File Formate

- **ELF/Dwarf:** ist ein Standard Format zur Beschreibung eines 'Executable' (Elf) zusammen mit der Debug (Dwarf) Information

- **S19 Motorola S-Record:** Repräsentation der Daten in textueller Form.

Das S19 Format ist ein textuelles und zeilenorientiertes Format, welches

'S' Record ID, Länge, Adresse, Daten und eine Checksumme beinhaltet. Im Folgenden ein Beispiel:

```
S1 13 7AF0 0A0A0D0000000000000000000000000000 61
```

- **Intel Hex:** Das Intel Hex Format ist auch ein text- und zeilenbasiertes Format, bei dem ein Start Code, Länge, Adresse, Typ, Daten und eine Checksumme verwendet wird. Nachfolgend auch hier ein Beispiel:

```
: 10 0100 00 214601360121470136007EFE09D21901 40
```

- **Binary:** Beim Binary Format sind keine zusätzlichen Informationen vorhanden. Bei diesem Format sind in der Datei einfach die 'rohen' Bytes abgespeichert.

Gemeinsam zu Datei-Formaten von S19, Intel Hex und Binary ist es dass diese keine Debug Information enthalten (müssen).

Die benötigten Formate können entweder mit den GNU Werkzeugen direkt oder in Eclipse in einem Post-Build Step generiert werden. In der MCUXpresso Eclipse IDE können gleich mehrere Formate gleichzeitig in eine Post-Build Step erstellt werden

3 SW3 System

3.1 Systeme

Ein System ist eine Menge von interagierenden oder zusammenhängenden Einheiten, welche ein integrales Ganzes bilden.

- **Transformierende Systeme:** Verarbeitet Eingabestrom in Ausgabestrom. Verarbeitet Daten typischerweise kontinuierlich.



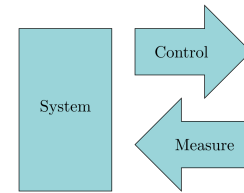
$$O(s) = P(I(s)) \quad (1)$$

Dabei ist $I()$ eine Eingabe Funktion, $I(s)$ ein Eingabestrom und $P(s)$ die Systemfunktion. Der Eingabestrom wird von der Systemfunktion verarbeitet und erzeugt einen Ausgabestrom $O(s)$. Def. "Multichannel System": Ein transformierendes System mit mehreren Ein- und Ausgabeströmen.

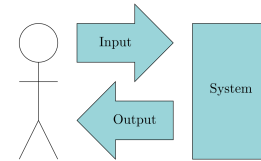
$$O_m(s) = P(I_n(s)) \quad m, n \in \mathbb{R} \quad (2)$$

Eigenschaften: Verarbeitungsqualität (gut oder was?), Durchsatz, Systemausnutzung. Benötigen eine gewisse Menge an Speicher. Optimiert auf geringen speicherverbrauch. Konflikt mehr speicher schnellere verarbeitungszeit, aber teurer. Sind oft periodische Systeme (Datenlogger, lesen und verarbeiten Daten mit einer gewissen Periode).

- **Reaktive Systeme:** Unterscheiden sich zu transformierenden Systemen dadurch, dass Sie auf Ereignisse warten. Sind typischerweise Steuer- und Regelsysteme.



- **Interaktive Systeme:** Stellen Schnittstelle zu Benutzer her. Auf kurze Antwortzeit und weil teuer auf hohe auslastung optimiert.



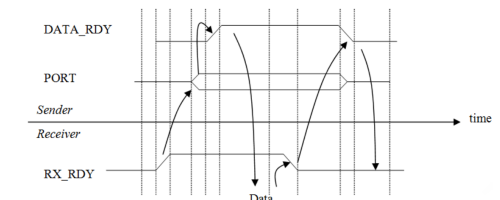
4 SW4 Synchronisation

- **Systeme** Computer arbeiten in ihrer eigenen Zeitdomäne. Dies führt zu synchronisationsproblemen mit der Zeitdomäne der echten welt. Ein Echtzeitsystem muss die richtige Antwort zur Richtigen Zeit liefern. Timing = Zeitverhalten, wichtiger Begriff. Betrachtet man beispielsweise ein I/O System, stellt man fest, dass dieses nur korrekt funktioniert, wenn Daten zuerst eingelesen und dann gesendet werden. Sendet man zu früh, gehen daten verloren. Um dies zu bewerkstelligen muss man den Ablauf synchronisieren. Es gibt für verschiedene Probleme/Systeme unterschiedliche Synchronisationsvarianten.

- **Handshaking** Synchronisation für Kommunikation. Ziel ist sicherzustellen, dass eine Meldung empfangen wird.

1. Empfänger Signalisiert zuerst dass bereit $RxRDY$.
2. Sender legt daten an PORT, Teilt mit dass bereit $DATA_RDY$
3. Empfänger liest daten, signalisiert dass Daten empfangen $RxRDY$
4. Sender bestätigt dies mit $DATA_RDY$ um neuen Zyklus zu beginnen

Dieser Prozess wird "Handshaking" genannt. Wird oft bei Kommunikationsprotokollen verwendet.



```
1 #define WAIT_TIME 10000
2 void read(void) {
3     size_t i;
4
5     PORTB.DDR0 = 1; /*pin B0 as output
6         pin*/
7     for (i=0; i<sizeof(buffer); i++) {
8         int j;
9         PORTB.B0 = 1; PORTB.B0 = 0; /*
10             Pulse Handshake*/
11         j = WAIT_TIME;
12         while (j-->0) {
13             --asm("nop");
14         }
15         buffer[i] = PORTA; /*was macht
16             diese Zeile*/
17     }
18 }
```

i initialisieren für Arraylänge, also Bitlänge. PortB als Output definieren, Was macht dieses struct? In der For Schleife wird B0 kurz auf high und dann auf Low gesetzt. Es wird also ein sehr kurzer Puls ausgesendet (woher weiss ich wie lange der Puls andauert?). Danach wird dann jeweils eine kurze Zeit gewartet, bevor dann die Daten des Port A eingelesen werden. Welche Rolle hat hier PORTA, ist das die Schnittstelle wo informationen empfangen werden?

```

1 void read(void) {
2     size_t i;
3
4     PORTB.DDR1 = 1; /*pin B1 as output
5         pin*/
6     PORTB.B1 = 1; /*B1 initially high*/
7     for (i=0; i<sizeof(buffer); i++){
8         PORT.B1=0; /*initiate handshaking
9             with setting B1 low*/
10        while (!PORT.B0) {}
11        while (PORT.B0) {} /*synchronize*/
12        buffer[i]=PORTA;
13        PORTB.B1=1; /*end handshake*/
14    }
15 }

```

Das Programm ist eine Erweiterung des ersten. B1 wird auf 1 gesetzt. Daten sollen nicht gesendet werden. Danach wird B1 auf 0 gesetzt. Daten sollen empfangen werden. Solange B0 auf 0 ist soll gewartet werden. Wenn B0 auf 1 geht soll gewartet werden, bis B0 wieder auf 1 ist. Es soll also gewartet werden, bis ein Puls von B0 gesendet und empfangen wurde. Danach wird in das Array geschrieben. Aber ich verstehe nicht weshalb B0 nicht nochmals in diesem codebeispiel implementiert wurde. Man müsste schon die beide Beispiele irgendwie vereinen, oder? Und wird jetzt für jedes Zeichen das gesendet wird, ein Puls ausgesendet? Wie wird geregelt, dass das richtige bit eingelesen wird beim lochkarten beispiel? Wie könnte die Synchronisation beim lochkarten beispiel in pseudocode aussehen?

- **Realtime Synchronisation** Ist ein Weg ein Programm zu verzögern. Die Methode heisst Realtime weil sie eine Echte Zeit wartet um zu synchronisieren.

```

1 void read(void) {
2     size_t i;
3
4     for (i=0; i<sizeof(buffer); i++){
5         for (int j=0; j<10000; j++){
6             /*wait some time*/
7         }
8         buffer[i]=PORTA;
9     }
10 }

```

Bei diesem Programm beispiel wird in der äusseren for-Schleife jeweils in das Array geschrieben. Diese zu durchlaufen benötigt Zeit. Diese Zeit ist inhärent. Die innere Schleife dient dazu explizit Zeit zu verbrennen, diese Zeit nennt man explizit. Die innere Schleife gibt dem PortA etwas mehr Zeit etwas in den Buffer zu schreiben. Ist die Wartezeit an die Geschwindigkeit des Motors angepasst so kann man erfolgreich Daten einlesen. Das Beispiel unten wäre eine noch verfeinerte Variante.

```

1 void read(void) {
2     size_t i;
3
4     for (i=0; i<sizeof(buffer); i++){
5         for (int j=0; j<10000; j++){
6             --asm("nop")
7         }
8         buffer[i]=PORTA;
9     }
10 }

```

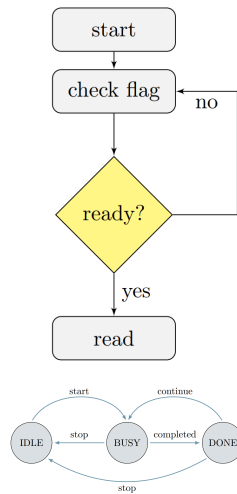
Man kann auch einfach eine Wartefunktion mit einem Timer erstellen und diese verwenden.

```

1 void read(void) {
2     size_t i;
3
4     for (i=0; i<sizeof(buffer); i++){
5         WaitMs(500);
6         buffer[i]=PORTA;
7     }
8 }

```

- **Gadfly Synchronisation aka Polling** Bei der Real-timesynchronisation wartet man länger als nötig, bei der Gadfly synchronisation wird dies vermieden. Man überprüft periodisch einen Zustand und fährt



Codebeispiel Gadfly für Lochkartenleser:

```

1 void read(void) {
2     size_t i;
3
4     for (i=0; i<sizeof(buffer); i++){
5         while (!PORTB.B0) {
6             /*solange eine Null anliegt wird
7                 gewartet
8                 Null=kein Loch*/
9         }
10        buffer[i]=PORTA;
11        while (PORTB.B0) {
12            /* es wird gewartet bis wieder
13                eine Null kommt
14                also bis das Loch den Sensor
15                ueberquert hat */
16        }
17    }
18 }

```

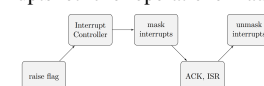
Hier wird gleich zweimal mit Gadfly synchronisiert, oder?

- **Gadfly Synchronisation aka Polling**

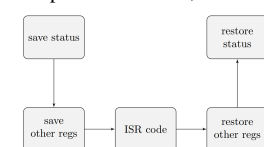
Realtimesync. und Gadflysync. haben den Nachteil, dass diese Rechenzeit auf der CPU oder der MCU verwenden. Die Interruptsync. umgeht dieses Problem. Die Idee ist, dass man eine Anfrage startet und dann asynchron benachrichtigt wird.



Interrupts sind in die Logik der Hardware eingebaut. Es ist wichtig dass man sich bewusst ist, dass beim auslösen eines Interrupts etliche operationen automatisiert ablaufen.



Zudem ist es wichtig zu wissen, dass nicht alle Coreregister auf dem Stack gespeichert werden können. Dies hat zur Folge dass der Programmierer oder der Compiler die Statusrettung der betroffenen Register ermöglicht wird. Das Eintreten und Verlassen der Interrupts ist atomar, also ohne unterbrechung



Beispiel Code für Parkticket leser.

```

1 volatile bool isrFlag=false;
2 void GPIO_ISR(void) {
3     AcknowledgeInterrupt
4     isrFlag=true;
5 }
6
7 void read(void) {
8     size_t i;
9
10    isrFlag=false;
11    ConfigureGPIO(rising_edge);
12    EnableInterrupt(gpio_isr);
13    for (i=0; i<sizeof(buffer); i++){
14        while (!isrFlag) {}
15        buffer[i]=PORTA;
16    }
17 }

```

```

16 isrFlag=false;
17 }
18 }

```

Es kann nur in den Buffer geschrieben werden sobald ein Interrupt ausgelöst wurde. Die interruptroutine setzt einfach das isrFlag auf true. In C und C++ spezifiziert volatile, dass sich der Wert der Variable jederzeit ohne expliziten Zugriff im Quelltext ändern kann. Zudem verhindert volatile dass die Variable vom Compiler wegoptimiert wird. Das Programm greift somit immer auf den in der Hardware vorhandenen Wert zu. Daher kann diese Variable dazu verwendet werden, den Prozess zu synchronisieren. Wichtig ist, die ISR sollte allgemein immer sehr schnell abgearbeitet werden, damit diese Keine anderen ISR mit tieferer Priorität blockiert. Wenn ich nicht in der Interrupt Routine etwas mache, sondern nur ein Flag setze, wo ist dann der Unterschied zum Polling?

- **GPIO Interrupts** Mit dem Software Development Kint (SDK) kann man Interrupts auch auf den GPIOs verwenden. Man muss dazu den Pin bzw. ein GPIO Port auf Input schalten und die ISR definieren. Der Code Hierfür könnte wie folgt aussehen:

```

1 void PORTB_IRQHandler(void) {
2     GPIO_PortClearInterruptFlags(
3         BOARD_BUTTON_DOWN_GPIO, 1U<<
4         BOARD_BUTTON_DOWN_PIN);
5 }
6
7 void main(void) {
8     gpio_pin_config_t sw_config = {
9         kGPIO_DigitalInput, 0,
10    };
11    GPIO_PinInit(
12        BOARD_BUTTON_DOWN_GPIO,
13        BOARD_BUTTON_DOWN_PIN, &
14        sw_config);
15    PORT_SetPinInterruptConfig(
16        BOARD_BUTTON_DOWN_GPIO,
17        BOARD_BUTTON_DOWN_PIN,
18        kPORT_InterruptFallingEdge);
19    EnableIRQ(PORTB_IRQn);
20 }

```

5 SW5 RTOS

Um Echtzeitbedingungen einhalten zu können, benötigt man ein RTOS. Weiterhin kann man mit Hilfe eines RTOS das System erweitern ohne die Komplexität massiv zu erhöhen (Skalierbarkeit).

- **Realität** Def: Echtzeit-Systeme können für die echte Welt benutzt werden. Echtzeit ist eine Anforderung an ein System. Diese Anforderung kann an alle Systemklassen (transformierend, reaktiv und interaktiv) gestellt werden.

- **Rechtzeitigkeit** Ein Rechnersystem unterscheidet zu anderen Systemen. Ein Rechner ist getaktet und alles passiert synchron mit dem Clock. Ein Rechnersystem ist über Aktuatoren und Sensoren mit der echten Welt verbunden. Ein Echtzeitsystem muss zur richtigen Zeit agieren können (Richtigkeit wäre besser). Was richtig ist, hängt von der Anwendung ab.

- Absolute Rechtzeitigkeit Einschalten der Bewässerung jeden Tag zur gleichen Zeit
- Nachdem festgestellt wurde, dass der Gartenboden trocken ist, soll in der darauf folgenden Nacht zum Zeitpunkt xy die bewässerung für eine gewisse Zeitspanne laufen.

- **Echtzeit für Rechner** Ein echtzeit System muss zur richtigen Zeit das Richtige tun.

- **Echtzeit für Rechner** Ein Echtzeitsystem ist ein System, dessen Richtigkeit der Berechnungen nicht nur von der Logischen korrektheit der Rechnung abhängt, sondern auch vom Zeitpunkt zudem die Rechnung produziert wurde. Wenn die zeitlichen Rahmenbedingungen nicht eingehalten werden können, so spricht man von einem System Fehler. Das bedeutet also, dass man beweisen muss, dass das richtige Resultat zur richtigen Zeit aufgetreten ist. Wichtig, die Geschwindigkeit eines Rechners ist nicht konstant. Ein Computer ist als Echt-

zeitsystem klassifiziert, wenn er auf externe Ereignisse in der echten Welt reagieren kann: mit dem richtigen Resultat, zur richtigen Zeit, unabhängig der Systemlast, auf eine deterministische und vorhersehbare Weise. Dies kann man nur sicherstellen wenn man zu jedem möglichen Zeitpunkt mit den jeweils gegenwärtigen Informationen des Systemzustandes bestimmen kann, was der nächste Systemzustand sein wird. Problematisch ist dabei, dass wenn ein Prozess die Zeitbedingung nicht einhalten kann, das ganze System diese dann auch nicht einhalten kann.

- **Harte und weiche Echtzeit** Von harter Echtzeit spricht man, wenn durch das Nichteinhalten der Zeitvorgabe das System als nicht Funktionsfähig deklariert wird. Bei weicher Echtzeit führt ein Nichteinhalten der Zeitvorgabe zu einer Degradierung.(Bsp. Video Encoder)
- **Periodische Echtzeit** Ist das Verwendete System sehr schnell, so kann man verschiedene Dinge quasi gleichzeitig erledigen.

```

1 for (;;) {
2     if ( time ==530) { /* start at 05:30
3         am */
4         StartIrrigation () ; /* turn relay
5         on */
6     } else if ( time ==535) { /* stop at
7         05:35 am */
8         StopIrrigation () ; /* turn relay
9         off */
10    }
11 }
```

Da dies einen µC kaum auslastet, kann man noch weitere Funktionen einfügen.

```

1 for (;;) {
2     if ( time ==530) { /* start at 05:30
3         am */
4         StartIrrigation () ; /* turn relay
5         on */
6     }
7     if ( time >530 && time <535) { /*
8         irrigate from 05:30 am to 05:35
9         am */
10        /* control the water pump , needs to
11        be called every 10 ms: */
12        ControlIrrigation () ;
13        WaitMs (5) ; /* wait 5 ms (
14        additional 5 ms will be added
15        ) */
16    }
17    MeasureHumidity () ; /* needs to be
18    called every 5 ms */
19    WaitMs (5) ;
20    if ( time ==535) { /* stop at 05:35
21        am */
22        StopIrrigation () ; /* turn relay
23        off */
24    }
25 }
```

6 SW6 FreeRTOS

6.1 FreeRTOS Lizenz

- War zu Beginn unter modifizierter GNU GNU Public License erhältlich. Nach Übernahme von Amazon wurde diese aber in eine MIT Lizenz umgewandelt.
- Keine Kostenfolge
 - Keine Einschränkungen
 - Kann: Kopieren, ändern, einbinden, publizieren, berteilen, sublizenzieren, verkaufen
 - Copyright und Bedingungen müssen unverändert weitergegeben werden

6.2 Distributionen

FreeRTOS hat seine offizielle Web Seite auf <http://www.freertos.org> und kann von dort auch heruntergeladen werden. Abbildung 5.6 zeigt die übliche Struktur der Dateien. FreeRTOS und seine Dateien ist auch auf SourceForge oder seit 2020 auch auf GitHub verfügbar. Von der Hochschule Luzern ist eine Portierung von FreeRTOS im McuOnEclipse SourceForge Projekt verfügbar. Dies ist eine Version welche im gleichen Port mehrere Mikrocontroller Architekturen

unterstützt (S08, S12(X), S12X, phische Konfiguration mittels Processor Expert (Abbildung 5.8. Diese Version verfügt über eine Shell, Low Power Timer und Tickless Idle Unterstützung mit zusätzlichen RTOS Tracing Funktionen wie z.B Percepio Tracealizer und Segger SystemViewer. Eine Version ohne Processor Expert ist auf GitHub im McuOnEclipseLibrary Projekt verfügbar.

6.3 Architektur

- **Philosophie** Der Kernel ist sehr klein und benötigt nur wenige Dateien.Ist überwiegend in C formuliert, teile des Interrupthandlings sind in Assembler.Kann auch mit einer Anwendung in C++ benutzt werden(was heisst das?).Der Kernel ist statisch konfiguriert. Dies bedeutet, dass sich die meisten Einstellungen in einer HeaderDatei (FreeRTOSConfig.h) modifizieren lassen. Dies bedeutet, dass der Kernel statisch auf die Anwendung abgestimmt ist(Wicht wie beispielsweise eine Library).
- **Preemtive Scheduling** Es Läuft immer der Task mit der höchsten Priorität. Tasks mit gleicher Priorität teilen sich die Rechenzeit (fully preemptive with round robin time slicing-> alte was?)
- **Cooperative Scheduling** Ein Kontext Switch (Was isch en kontegschd switsch?) findet nur statt wenn ein Task blockiert oder explizit ein 'Yield' aufruft. Ein 'Yield' ist die Auforderung an den Kernel, einen Kontext Switch vorzunehmen.

Der Kernel benötigt im Prinzip nur zwei Interrupt arten:

- **Tick Interrupt** einen periodischen Interrupt welcher einen Kontext Switch (Preemption) auslösen kann und welcher dazu dient, einen Zähler (Tick Counter) für die Zeitbasis nachzuführen. Für Cortex-M ist dies meis der SysTick.
- **Software Interrupt** ein interrupt welcher vom Kernel ausgelöst werden kann um einen Kontext Switch zu veranlassen.

Der Tick Interrupt wird als timing base genutzt. Der Kernel zählt nicht in Sekunden, sondern in Ticks. Mit dem TickInterrupt kann man eine beliebige Zeitverzögerung generieren. Wenn Beispielsweise ein Tickinterrupt 10 millisekunden benötigt und man möchte einen Task um 500 Millisekunden verzögern, dann benötigt der Kernel 50 Ticks. Das Tickinterrupt beeinflusst das timing des ganzen kernels. Typische tickinterrupt perioden sind 10ms oder 1ms. Eine schnellere tickinterrupt periode erhöht die Interruptload auf ein System, dies ist zu berücksichtigen. FreeRTOS unterstützt eine Tickinterrupt Periode von bis zu 1kHz. FreeRTOS hat immer einen Laufenden Task, den IDLE Task.RTOS verwendet normale globale variablen für den eigenen state und den kernel. Für die Liste der verfügbaren task descriptors werden globale pointer genutzt. Alle anderen dynamischen Daten die zur Laufzeit erzeugt werden, sind im Heap. Der heap ist ein memorypool um speicher zur laufzeit dynamisch zu allozieren. Die Taskpriorität nimmt nimmt mit zunehmenden Zahlen zu. Der IDLE TASK wäre dementsprechend 0. Es ist Möglich Tasks zur Laufzeit zu erstellend und löschen. Jeder Task hat seinen eigenen context, stack und stack variablen. Auf den Cortex-M modellen wird der Main Stack Pointer für die interrupts verwendet, und der Process Stack Pointer für die Tasks verwendet. Das Betriebssystem verwendet softwareinterrupts um zwischen tasks zu wechseln. Task stacks sind designed wie interrupt stacks. Wird also ein neuer Task gestartet, geschieht dies gleich wie beim Rückkehren eines Interrupts (was auch immer das heissen soll). Tasks laufen typischer weise in einer endlos for-Schleife.

```

1 static void MyTask ( void * params ) {
2     ( void ) params ; /* not used */
3     for (;;) {
4         /* do the work here ... */
5     } /* for */
6 }
```

```

6 /* never return */
7 }
```

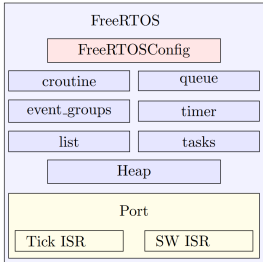
Tasks laufen bis sie von einem anderen Task beendet werden. Die einzige ausnahme ist wenn sich ein Task selbst beendet.

```

1 static void SuicideTask ( void *params )
2 {
3     ( void ) params ; /* not used */
4     /* do the work here */
5     vTaskDelete ( NULL ); /*killing myself*/
6     /*won't get here since i am dead :D */
7 }
```

RTOS wird mit `vTaskStartScheduler()` gestartet. Diese Funktion kreiert dann auch gleich den IDLE task. Der IDLE task hat die Priorität `tskIDLEpRIORITY`, also null und führt unterhaltungs und instandhaltungs aufgaben aus für den Kernel.

- **Block Diagramm** Das Betriebssystem benötigt lediglich 10 source files und die entsprechenden Headerfiles.



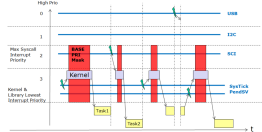
- FreeRTOSconfig ist ein header file mit makros zur Konfiguration der Einstellungen des Betriebssystems.
- croutine implementiert Co-Routinen support in croutine.c. Co-routinen sind mini-threads welche denselben Task teilen.
- event_groups impementieren support für event flags in event_group.c
- list in list.c implementiert ein list handling welches intern von RTOS genutzt wird (BSP. für eine liste wartender objekte)
- queue ist ein modul welches die queue, semaphore und mutex unterstützung(WTF?) implementiert
- timer wwird genutzt um die timer zu implementieren (timer.c).
- task implementiert den scheduler in task.c
- heap ist ein heap manager und heap speicher. Es werden verschiedene implementationsvarianten angeboten (heap_1.c, heap_2.c ...)
- Port implementiert RTOS für eine bestimmte architektur, Mikrocontroller und toolchain. Port ermöglicht RTOS den zugang zu Hardware Funktionalitäten. Enthält implemenation Tickinterrupt und SoftwareInterrupt.
- Zusätzlich gibt es noch middleware für FreeRTOS (unter einer anderen Lizenz). Beispielsweise Trace,file systems, oder commmand line interface (CLI)
- **Kernel und Interrupts** Da interrupts zu jeder Zeit eintreten können, muss speziell darauf geachtet werden, dass routinen ablaufinvariant implementiert werden. RTOS Kernel übernimmt nur 2 Interrupts(SoftwareInterrupt=SVCcall und PendableSrvReq, Tick interrupt = SysTick on ARM) alle anderen Interrupts werden von den Programmen ausgeführt?. Das RTOS Application Programming Interface (API) kann ebenfalls von einer ISR aufgerufen werden. Viele FreeRTOS ports erlauben es den Kernel mit einem Interrupt zu unterbrechen. Warum auch immer macht dies den Kernel effizienter und verringert die interrupt verzögerungszeit. Es ist nicht erlaubt die RTOS API aus einem Interrupt heraus aufzurufen. Die einzige Aunahme gilt für API funktionen die so aussehen xTaskGetTickCountFromISR, das FromISR ist die ausnahme. also de abschnitt peili nit wirkli....

```

1  TickType_t xTaskGetTickCountFromISR (
    void )
2  {
3      TickType_t xReturn ;
4      UBaseType_t uxSavedInterruptStatus ;
5      portASSERT_IF_NTRPT_PRITY_NVALD ( ) ;
6      uxSavedInterruptStatus =
7          prtTCK_TYPE_SET_NTRPT_MSK_FM_ISR
            ( ) ;
8      {
9          xReturn = xTickCount ;
10     }
11     prtTCK_TYPE_CLR_NTRPT_MSK_FRM_ISR (
12         uxSavedInterruptStatus ) ;
13     return xReturn ;
14 }

```

- **ARM Cortex-M Interrupts** Um den Kernel effizient zu gestalten, wird angenommen, dass keine anderen Threads oder Interrupts zugriff auf den Kernel haben, also Kernel Routinen aufrufen (aber möglich ist es schon, oder?). Beim Cortex M4 gibt es eine BASEPRI(nicht bei Cortex M0+) Register, welches zum maskieren benutzt wird (ich glaube zum Maskieren der Interruptpriority?).



Aus irgend einem Grund ist es wichtig, dass SysTick und PendSV mit der geringsten Dringlichkeit agieren. Die applikations taskshaben virtuell auch die geringste priorität(ok demfall?). Daher können diese auch jeder Zeit von jedem Interrupt unterbrochen werden (isch glaub guet demfall). Wen der Interrupt für den Kernel ist (SysTick oder PendSV - > hä?) dann wird der kernel allen interrupts sofort den max Syscall Interrupt Priority zuweisen. Dann wird der Kernel nicht von den weniger stark priorisierten Interrupts belästigt(aber welche interrupts erhalten denn jetzt diese Prio?). Zusätzlich dazu vereinfacht dann dies die reentrancy des Kernelcodes. Wieso? sobald der Kernel die BASEPRI interrupt Blockierung aktiviert hat, ist der Kernel von Aufrufen durch fromISR() und anderen RTOS API aufrufen geschützt (hä? was? ok...). Allerdings heisst das aber, dass Interrupt mit einer höheren Prio als der max Syscall Interrupt Priority den Kernel unterbrechen können (also die Ausführung dessen Codes) und nicht von dessen Verzögerung beeinträchtigt sind. Warum auch immer bedeutet das, dass solche interrupts nicht einfach alle RTOS API funktionen verwenden können.... nüt hani verstande.