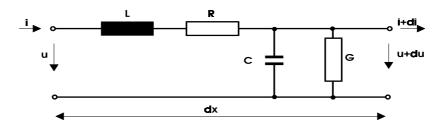
# 7. Physikalische Eigenschaften von Leitungen

### Reflexion



Leitungselement

Bei verlustloser Leitung gilt: R = G = 0.

Wellenwiderstand:  $Z_0 = \sqrt{\frac{L}{C}}$  ( $Z_0 = \text{transiente Spannung/transienter Strom}$ ).

Ausbreitungsgeschwindigkeit:  $v_p = 1/\sqrt{LC}$ 

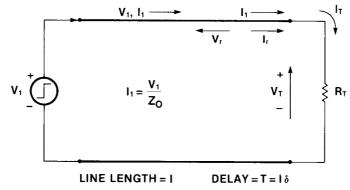
Laufzeit pro Meter:  $\tau = \sqrt{LC}$ 

Bei gedruckten Schaltungen hängt  $Z_0$  von der Geometrie der Leitungen sowie von der Dielektrizitätskonstante  $\varepsilon_r$  des Trägermaterials ab. Die Laufzeit ist nur von  $\varepsilon_r$  abhängig.

Typische Werte für verschiedene Leitungen:

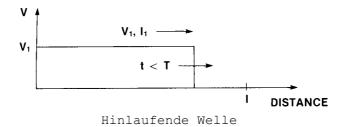
	L' (nH/cm)	C' (pF/cm)	$Z(\Omega)$	τ (ns/m)
Einzeldraht	20	0.06	600	~4
Offener Raum	$\mu_0$	$\epsilon_0$	370	3.3
Verdrillte Zweidrahtleitung	5 -10	0.5 - 1	80 - 120	5
Flachbandkabel	5 -10	0.5 - 1	80 - 120	5
PCB Leitung	5 -10	0.5 - 1.5	70 - 100	~5
Koax Kabel	2.5	1.0	50	5
Busleitung	5 -10	10 - 30	20 - 40	10 - 20

Reflexion an einem ohmschen Widerstand  $\neq$  Z<sub>0</sub>; Spannungssprung am Eingang der Leitung von 0 auf V<sub>1</sub>:



Leitung mit ohmschen Abschlußwiderstand

Für die hinlaufende Welle gilt:  $V_1/I_1 = Z_0$ 



Am Abschlußwiderstand muß gelten:

$$V_T/I_T = R_T$$

Spannung und Strom ändern sich plötzlich, es entsteht eine rücklaufende Welle mit:

$$I_r = -V_r/Z_0$$

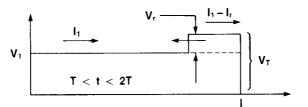
Weiters gilt:

$$V_T = V_1 + V_r$$
 und  $I_T = I_1 + I_r$ 

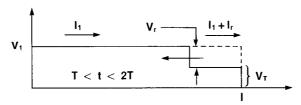
und V<sub>r</sub> ist daraus:

$$V_r = V_1(R_T-Z_0)/(R_T+Z_0) = \rho_L V_1$$

Der Reflexionsfaktor  $\rho_L$  kann Werte von -1 (Kurzschluß) bis +1 (Leerlauf) annehmen. Bei Anpassung ( $R_T = Z_0$ ) ist  $\rho_L = 0$  (keine Reflexion).



Reflektierte Welle bei  $R_{\mathrm{T}} > Z_{\mathrm{0}}$  ( $\rho_{\mathrm{L}} > 0$ )



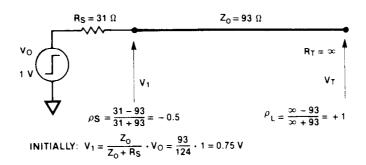
Reflektierte Welle bei R $_{\mathrm{T}}$  < Z $_{\mathrm{0}}$  ( $\rho_{\mathrm{L}}$  < 0)

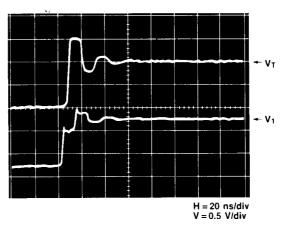
Die rücklaufende Welle wird an der Quelle (Innenwiderstand  $R_S$ ) wiederum reflektiert usw. bis sich ein stabiler Zustand einstellt, bei dem Strom und Spannung nur mehr durch die Quellspannung, den Innenwiderstand  $R_S$  und den Abschlußwiderstand  $R_T$  bestimmt sind (Spannungsteiler). Der Reflexionsfaktor an der Quelle ergibt sich zu:

$$\rho_s = (R_S - Z_0)/(R_S + Z_0)$$

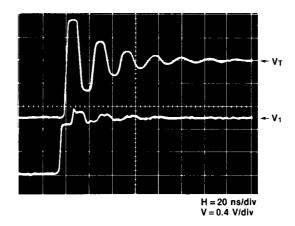
Haben  $\rho_L$  und  $\rho_S$  verschiedene Polarität, schwingt das Signal um den stabilen Zustand (ringing).

Die Auswirkung von Reflexionen auf die Signalform ist vom Verhältnis zwischen der Signalanstiegszeit und der Laufzeit auf der Leitung abhängig. Ist die Anstiegszeit des Signales gleich oder größer als die Laufzeit vom Leitungsanfang zum Leitungsende und zurück, treten keine Probleme durch die vorhandenen Reflexionen auf. Daher kann bei entsprechend kurzen Leitungen auf eine Anpassung verzichtet werden.



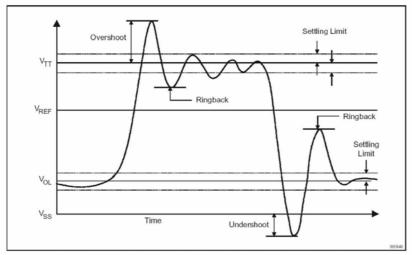


Mehrfachreflexion durch Fehlanpassung an Last und Quelle



Oszillogramm zu Abb. 6.1/6 mit  $R_{\rm S}$  = 13 $\Omega$ 

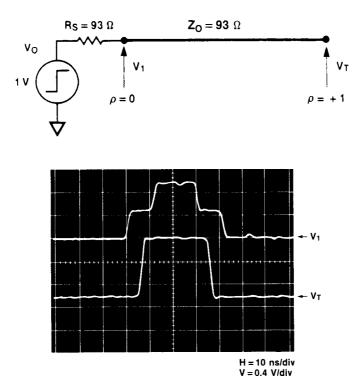
Sind der Innenwiderstand der Signalquelle sowie der Abschlußwiderstand der Leitung gleich dem Wellenwiderstand der Leitung, tritt keine Reflexion auf.



Pentium Receiver Waveform Showing Signal Quality Parameters

## Anpassung mit Serienwiderstand:

Der Innenwiderstand der Quelle ist meist wesentlich kleiner als  $Z_0$ , sodaß eine Anpassung der Quelle an den Eingang der Leitung mit einem Serienwiderstand möglich ist. Dabei ist zu beachten, daß entlang der Leitung ein stufenförmiger Signalverlauf eintritt.



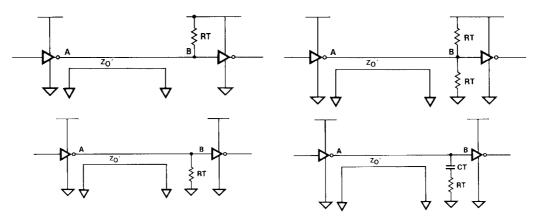
Anpassung mit Serienwiderstand

Weiters bewirken die von der Quelle zu treibenden Eingangsströme angeschlossener Schaltkreise einen Spannungsabfall an diesem Serienwiderstand. Dadurch wird der Störabstand verringert.

Anwendung: Reflected Wave Switching (z.B. PCI Bus)

Leitungsabschluß durch Parallelwiderstand:

Die Werte der Abschlußwiderstände sind durch die Stromergiebigkeit der Quelle nach unten hin begrenzt.



Anpassung am Ende der Leitung

Werden kapazitive Lasten (z.B. CMOS - Eingänge) räumlich verteilt entlang einer Leitung angeschlossen, entstehen an jedem Anschlußpunkt Reflexionen die sich ensprechend der Laufzeiten zwischen den Anschlüssen überlagern. Betrachtet man die Leitung als Ganzes, ändern sich sowohl der Wellenwiderstand als auch die Ausbreitungsgeschwindigkeit. Mit dem zusätzlichen Kapazitätsbelag

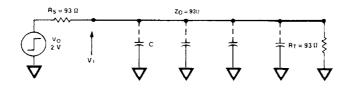
$$C_D = C_L/1$$

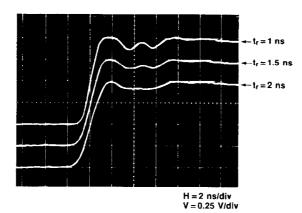
 $(C_L$  ist die Summe aller angeschlossenen Kapazitäten und 1 die Länge der betrachteten Leitung) ergibt sich ein neuer Wellenwiderstand

$$Z_0' = Z_0 / \sqrt{1 + C_D / C_0}$$

(Z<sub>0</sub> und C<sub>0</sub> sind Wellenwiderstand und Kapazitätsbelag der ursprünglichen Leitung) sowie eine neue Laufzeit

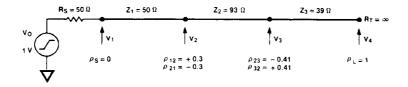
$$\tau' = \tau \sqrt{1 + C_D/C_0}$$

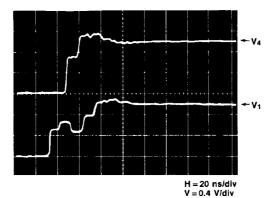




Leitung mit verteilten kapazitiven Lasten

Werden Leitungen über mehrere Leiterplatten geführt, entstehen Leitungsabschnitte mit unterschiedlichem Wellenwiderstand. An den Unstetigkeitsstellen entstehen ebenfalls Reflexionen.

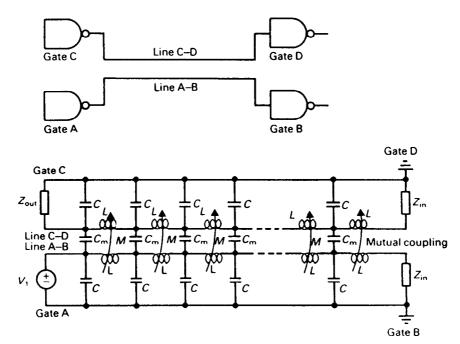




Reflexionen an unterschiedlichen Wellenwiderständen

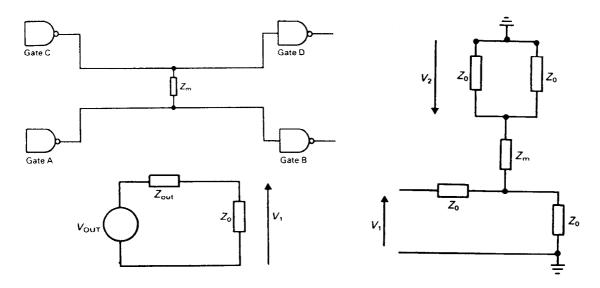
# Übersprechen

Liegen zwei Signalpfade eng nebeneinander, kommt es durch kapazitive und induktive Verkopplung zu einem Übersprechen von einer Leitung auf die andere.



Verkopplung von Signalleitungen

Die sehr komplexen Verhältnisse können durch folgende einfach Näherung dargestellt werden:



Ersatzschaltung zum Übersprechen von Signalen

Der von Gate A am Eingang der Leitung A - B erzeugte Spannungssprung ergibt sich nach Abb. 6.2/2b zu:

$$V_1 = V_{out} \cdot \frac{Z_0}{Z_0 + Z_{out}}$$

Ein Teil der hinlaufende Welle fließt über die Koppelimpedanz  $Z_m$  in die Leitung C - D und es entsteht in der Mitte dieser Leitung ein Spannungssprung von:

$$V_2 = V_1 \cdot \frac{Z_0}{Z_0 + 2Z_m} = V_{\text{out}} \cdot \frac{Z_0}{Z_0 + 2Z_m} \cdot \frac{Z_0}{Z_0 + Z_{out}}$$

Die eingekoppelte Welle läuft nach beiden Seiten. Am Eingang D entsteht eine Störung, die sich aus der direkten und der an C reflektierten Welle ergibt.

Unter der Annahme von TTL - Gattern mit einem Ausgangswiderstand von  $10\Omega$ , einem Wellenwiderstand der Leitungen von  $100\Omega$  und einer Koppelimpedanz von  $200\Omega$  ergibt sich am Eingang von D eine Störspannung von 12.4% von  $V_{Out}$ .

Die verschiedenen Logikbausteinfamilien haben verschiedene Signalanstiegszeiten, verschiedene Ein- und Ausgangsimpedanzen und verschiedene Signalstörabstände. Die nachstehende Tabelle gibt einen groben Anhaltspunkt für die maximale Länge zweier parallel geführter Leiterbahnen im Abstand von 1mm, bei denen ein Übersprechen zwischen gleichartigen Bausteinen den Störspannungsabstand noch nicht übersteigt (parallel bedeutet eine Anordnung wie in Abb. 6.2/1; antiparallel bedeutet, daß Gate D die Quelle und Gate C die Senke des gestörten Signalpfades ist).

Eine wesentliche Verringerung des Übersprechens kann durch Einfügen von Masseleitungen zwischen die verkoppelten Pfade erreicht werden.

Logikfamilie	parallel	antiparallel
LS	>25cm	25cm
ALS	>25cm	25cm
F	>25cm	15cm
AS	>25cm	15cm
НС	25cm	13cm
HCT	20cm	10cm
AC	15cm	10cm
ACT	10cm	6cm

### Stromversorgung und Masse

#### Störungen durch Schaltvorgänge

Bei Schaltvorgängen in digitalen Bausteinen kommt es zu sehr schnellen Änderungen des Versorgungsstromes. Diese Änderungen bewirken Spannungsabfälle an den Induktivitäten und Ohm'schen Widerständen der Versorgungs- und Masseleitungen und können dadurch erhebliche Störungen verursachen. Die Ursachen für die Versorgungsstromänderungen sind:

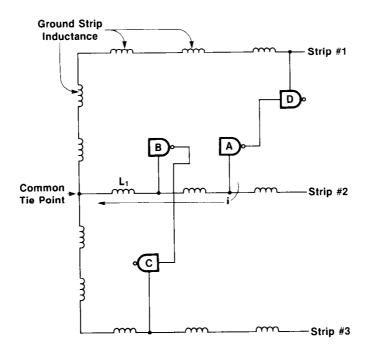
- Die Stromaufnahme eines bipolaren Schaltkreises ist abhängig von seinem logischen Zustand. So ist z.B. bei einem 74LS00 der Versorgungsstrom Icc = 2.4mA, wenn alle Ausgänge LOW sind und Icc = 0.8mA, wenn alle Ausgänge HIGH sind.
- Während des Umschaltens einer Ausgangsstufe treten kurzzeitig Stromspitzen auf, wenn in der Übergangsphase beide Ausgangstransistoren gleichzeitig leiten (CMOS).
- Auch die Signalströme fließen über die Versorgungs- und Masseleitungen. Betrachtet man einen Baustein der Schaltkreisfamilie FAST, so bewirkt ein LOW zu HIGH Übergang von 0.2V auf 2.7V in ca. 3nS auf eine Leitung mit einem Wellenwiderstand von  $50\Omega$  einen plötzlichen Stromanstieg von 50mA. Bei einem Oktal-Puffer, bei dem alle Ausgänge gleichzeitig schalten, bedeutet dies eine Stromspitze von 0.4A.

#### Abhilfe:

Zur Abdeckung der Stromänderungen werden sog. Block- oder Stützkondensatoren an mehreren Stellen der Schaltung zwischen Versorgung und Masse geschaltet. Für relativ langsame Stromänderungen verwendet man Elektrolytkondensatoren (Tantal) mit einer Kapazität von 10µF bis 100µF. Diese Kondensatoren haben jedoch selbst eine relativ hohe Eigeninduktivität, sodaß sie sehr schnelle Stromänderungen nicht ausgleichen können. Zu diesem Zweck verwendet man zusätzlich Keramikkondensatoren (Größenordnung 100nF). Dabei ist zu beachten, daß diese Kondensatoren so nahe wie möglich an die Anschlüsse der kritischen Bausteine zu plazieren sind, da jedes Stück Leitung eine Induktivität darstellt.

### Galvanische Verkopplung von Signalpfaden

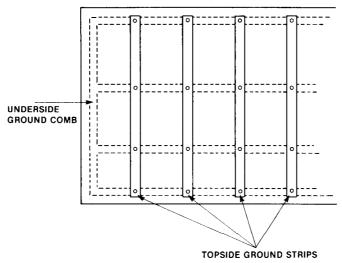
In der nachstehenden Konfiguration bewirkt ein HIGH zu LOW Übergang des Schaltkreises A einen Strom i in der Masseleitung (strip #2). Der plötzliche Stromanstieg erzeugt an der Induktivität L1 der Masseleitung einen Spannungsabfall (L1 • di/dt) und hebt das Bezugspotential des Bausteines B und damit auch seinen Ausgang kurzzeitig an.



Störung durch galvanische Kopplung

#### Abhilfe:

Durch die Ausbildung der Versorgungs- und Masseleitung als jeweils eigene ganze Fläche in einer mehrlagigen Leiterplatte (innen) erreicht man möglichst geringe Impedanzen. Auch die elektromagnetische Abstrahlung bzw. die Empfindlichkeit gegen elektromagnetische Einstrahlung wird dadurch gemindert, da die Fläche der sich bildenden geschlossenen Stromschleifen ein Minimum wird. Stehen keine eigenen Lagen für die Versorgung und Masse zur Verfügung, sollte bei Verwendung sehr schneller Logik zumindest die Masse in Gitterform ausgeführt sein, wobei auf einer Lage alle waagrechten und auf der zweiten Lage alle senkrechten Leitungen liegen. Alle Kreuzungspunkte sind mit Durchkontaktierungen zu verbinden.



Gitterförmige Masseführung