



OBJET CONNECTÉ
26 MAI 2024

MASTER 1 1EEEE OPTION ELECTRONIQUE

Moniteur Cardiaque

Élèves :

Prénom 1 NOM 1
Prénom 2 NOM 2
Prénom 3 NOM 3
...

Enseignants

O. BERNAL
E. PEUCH
H. KAOUACH
H.C. SEAT
G. PRIGENT
...



Table des matières

1	Introduction	2
2	Détection, amplification et mise en forme du signal PPG	2
2.1	Caractérisation de la photodiode . .	2
2.1.1	Analyse de la Datasheet . . .	2
2.1.2	Estimation des photocourants	2
2.1.3	Mesures des photocourants .	3
2.2	Dimensionnement de la source de courant pilotant les LEDs	3
2.3	Bruit	3
2.3.1	Impact de la résistance R_t . .	3
2.3.2	Impact de la photodiode . .	4
2.3.3	SNR de la chaîne totale . . .	4
2.4	L'amplificateur	4
2.4.1	Etage n°3 : NOM	4
2.4.2	Etage n°2 : NOM	4
2.4.3	Etage n°1 : NOM	5
2.4.4	Résultats de Mesure et Simulation de l'amplificateur . . .	5
2.5	Le filtrage	6
3	La conversion analogique-numérique	8
3.1	L'échantillonneur bloqueur	8
3.2	Le convertisseur simple rampe	9
3.2.1	Le générateur de rampe . . .	9
3.2.2	Compteur et logique de commande	9
3.2.3	Le convertisseur	9

Résumé

Rajouter ici une présentation de votre projet en précisant les performances de votre capteur

1 Introduction

Le but de ce projet est de réaliser un objet connecté permettant de suivre, d'analyser et d'enregistrer à distance le rythme cardiaque à l'aide du principe de photoplethysmographie (PPG). Comme le montre la figure 2, il se décompose en plusieurs parties distinctes et complémentaires : (1) La partie détection, amplification et mise en forme (Analogique); (2) La partie conversion analogique/numérique (Mixte); (3) La partie émission/réception QAM des données (Numérique/RF); (4) La partie analyse des données (Traitement du signal). Dans le présent rapport, ne seront décrites que les parties (1) et (2).

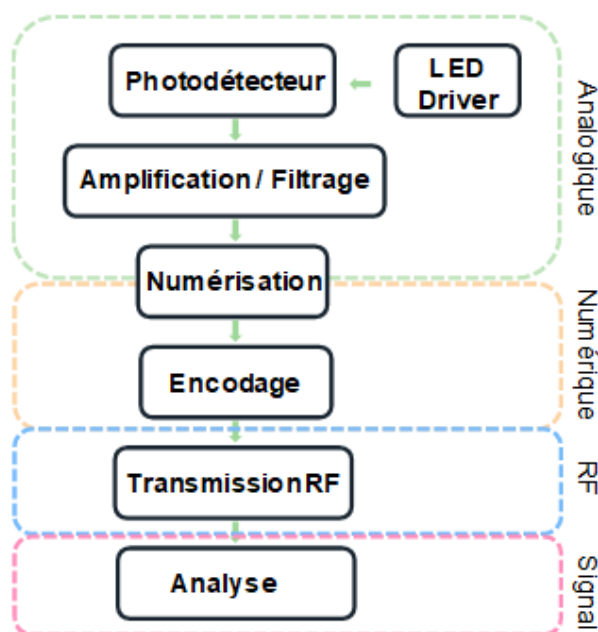


FIGURE 1 – Diagramme de fonctionnement du moniteur cardiaque

La première partie aborde la caractérisation du capteur et le choix de son courant de polarisation ainsi que celui de la résistance de conversion courant/tension. Ensuite, le circuit d'amplification différentiel sera analysé. Afin de filtrer au mieux les signaux avant numérisation, un filtre sera ensuite conçu pour traiter le signal amplifié. Enfin, ce signal sera échantillonné à 100 Hz et numérisé à l'aide d'un convertisseur analogique-numérique simple rampe de résolution 8 bits.

2 Détection, amplification et mise en forme du signal PPG

La détection du signal cardiaque par le principe de PPG se fait via la variation de l'intensité lumineuse reçue par la photodiode suite à l'absorption optique induite par la variation du volume sanguin. Aussi dans un premier temps, il est nécessaire de caractériser la puissance optique émise par les diodes électroluminescentes en fonction du courant ainsi que la puissance reçue utile au niveau de la photodiode.

2.1 Caractérisation de la photodiode

2.1.1 Analyse de la Datasheet

A partir de la datasheet du capteur SHF7070, nous pouvons extraire les caractéristiques utiles à la conception de notre capteur cardiaque. Le tableau 1 résume les performances des diodes électroluminescentes (DEL) et le tableau 2 celles de la photodiode.

TABLE 2 – Sensibilité de la SHF7070 en fonction de la longueur d'onde

$S_{\lambda_{530}}$ (A/W)	$S_{\lambda_{IR}}$ (A/W)
XX	XX

2.1.2 Estimation des photocourants

Connaissant les paramètres du capteurs, il est nécessaire d'estimer théoriquement le photocourant délivré par la photodiode à partir d'un courant de polarisation I_{DEL} de la DEL. Cela permettra de choisir la valeur de courant et celle de la résistance à utiliser pour convertir le courant photoélectrique en tension utilisable.

Le courant total I_r reçu par la photodiode est donné par la relation :

$$I_r = I_{dc}^{ph} + I_{ac}^{ph} = \alpha I_{DEL} (1 + m) \quad (2.1)$$

où α est environ égal à 0.1%.

A partir de l'équation (2.1), il est possible de compléter le tableau 3.

TABLE 3 – Estimation théorique du photocourant généré par la SHF7070

I_{DEL} (mA)	$V_{R_{DEL}}$ (V)	I_{dc}^{ph} (μ A)	$I_{dc}^{ph} I_{ac}^{ph}$ m=1% (μ A)	I_{ac}^{ph} m=10% (μ A)
0.5	XX	XX	XX	XX
1	XX	XX	XX	XX
1.5	XX	XX	XX	XX
2	XX	XX	XX	XX

TABLE 1 – Caractéristiques du SHF7070

Paramètres	XX	Unité
Longueur d'onde d'émission λ	XX	nm
Courant Max I_{max}	XX	mA
Tension de conduction V_p	XX	V
Tension de claquage inverse V_{break}	XX	V
Flux optique émis Φ_e pour $I=20$ mA	XX	mW
Flux optique émis Φ_e pour $I=1$ mA		mW

2.1.3 Mesures des photocourants

Pour caractériser le capteur, sachant que l'on souhaite obtenir une tension de sortie V_{out} voisine de 100 mV crête à crête et que l'on suppose que $m=10\%$, on peut calculer la valeur de R_t pour chacun des cas de courant I_{DEL} . Les résultats de mesures sont résumés dans les tableaux 4,5 et 6 obtenus pour différents utilisateurs. On peut en déduire la valeur moyenne du facteur m réel qui est de $m = XX\%$. Le courant choisi I_{DEL} pour le reste de l'étude est :

$$I_{DEL} = XXX \text{ mA}$$

Le choix de la résistance de conversion R_t est :

$$R_t = XXX \text{ k}\Omega$$

Conclusion : Valeur moyenne de m et exact type. Choix du courant et de R_t .

2.2 Dimensionnement de la source de courant pilotant les LEDs

A partir des données précédentes et du choix de courant, il est possible de dimensionner la source de courant. Il faut de plus tenir compte de la valeur minimale de la tension $V_m = 1$ V en sortie du miroir de courant. C'est la tension minimale pour laquelle la source de courant doit pouvoir fonctionner normalement, c'est à dire sans que le transistor bipolaire rentre en zone saturée. Il faut pour cela que $V_{CE} > XXX$.

Pour s'assurer que le transistor ne rentre pas en saturation il faut ainsi s'assurer que :

$$V_m > V_m^{min} = 1V = V_{R_2} + XX \quad (2.2)$$

Ainsi, il faut que $R_2 < XX \text{ k}\Omega$.

De plus, afin de minimiser le courant de consommation total, on fait en sorte que le courant de référence $I_{ref} = I_{DEL}/10$. Si l'on néglige le courant de base des transistors, on trouve que :

$$R_1 \approx XX R_2 \quad (2.3)$$

Ainsi la valeur de R_{ref} est donnée par la relation

$$XXX... \quad (2.4)$$

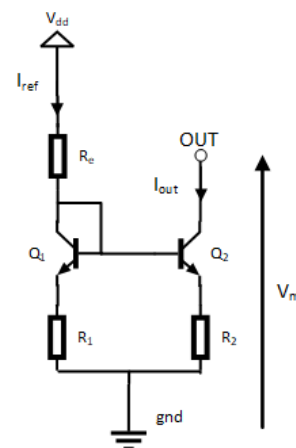


FIGURE 2 – Schéma de principe de fonctionnement du miroir de courant

Mettre ici une image du circuit PSPICE du miroir de courant en affichant la polarisation en courant et en tension du montage! On mettra une source de tension de 1V à la sortie pour simuler une charge par exemple.

2.3 Bruit

2.3.1 Impact de la résistance R_t

Il est important d'estimer les performances en bruit du système afin de savoir si les mesures obtenues seront exploitables. Le bruit en courant ramené en entrée du dispositif est donné par :

$$I_{inR_t}^{RMS} = \sqrt{\frac{k_B T}{R_t^2 C_{tot}}} \quad (2.5)$$

où C_{tot} est la capacité totale vue en entrée. La data-sheet de la photodiode ainsi que celle du MOSFET 2N7000 ou du ZVN4424A suivant celui qui servira d'entrée à l'amplificateur permet d'estimer la valeur de $C_{tot} \approx XXX \text{ pF}$.

On en déduit que $I_{inR_t}^{RMS} \approx XXX \text{ nA}$.

Ainsi le rapport signal sur bruit attendu avec ce montage, en supposant que $m=10\%$ et que $I_{ac}^{RMS} = I_{ac}^{pp}/3$, est :

$$SNR_{R_t} = 20 \log_{10} \frac{I_{ac}^{RMS}}{I_{inR_t}^{RMS}} \quad (2.6)$$

TABLE 4 – Caractérisation du facteur $m(t)$ de la SFH7070 pour le membre n°1

I_{DEL}^{dc} (mA)	R_t kΩ	n°1		n°2		n°3		n°4		n°5		m	
		I_{dc}	I_{ac}	I_{dc}	I_{ac}	I_{dc}	I_{ac}	I_{dc}	I_{ac}	I_{dc}	I_{ac}	Moy	σ
0.5													
1													
1.5													

TABLE 5 – Caractérisation du facteur $m(t)$ de la SFH7070 pour le membre n°2

I_{DEL}^{dc} (mA)	R_t kΩ	n°1		n°2		n°3		n°4		n°5		m	
		I_{dc}	I_{ac}	I_{dc}	I_{ac}	I_{dc}	I_{ac}	I_{dc}	I_{ac}	I_{dc}	I_{ac}	Moy	σ
0.5													
1													
1.5													

2.3.2 Impact de la photodiode

De même, la photodiode génère un courant de bruit dont la densité spectrale est donnée par :

$$S_{I_{ph}} = 2qI_{ph} \quad (2.7)$$

De même que précédemment, on peut en déduire le SNR associé :

$$SNR_{ph} = 20 \log_{10} \frac{I_{ac}^{RMS}}{I_{ph}^{RMS}} \quad (2.8)$$

2.3.3 SNR de la chaîne totale

Ainsi le SNR de la chaîne totale est le suivant en supposant que les bruits ne soient pas corrélés :

$$SNR_{tot} = 10 \log_{10} \frac{P_{utile}}{P_{photodiode} + P_{R_t}} \quad (2.9)$$

Conclusion

2.4 L'amplificateur

Le schéma retenu pour l'amplificateur est montré sur la figure 3. Il est constitué de ... (mettre en évidence sur la figure les différents étages) *Expliciter ici le rôle de chacun des étages*

Afin d'obtenir une amplitude de $0.5 V_{cc}$ en sortie de l'amplificateur, il faut que le gain de ce dernier soit de $G=XXX$. Le cahier des charges pour ce montage est résumé par le tableau 7.

Le dimensionnement de cet amplificateur va commencer par le dernier étage afin de mieux définir les contraintes de polarisation par rétro-propagation.

2.4.1 Etage n°3 : NOM

Pour rappel, cet étage sert à XX. A partir du cahier des charges, les performances à obtenir sont : XX.

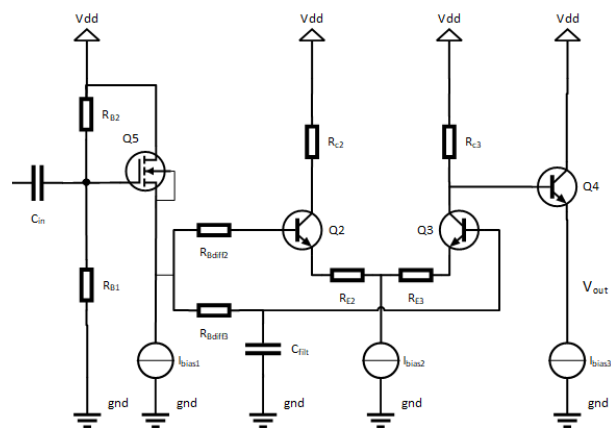


FIGURE 3 – Schéma de principe de l'amplificateur

Quel est le paramètre qui permet de fixer le courant de cet étage. Donner la formule qui permet de le trouver

$$I_3 = XXX \quad (2.10)$$

Comment choisir le point de polarisation de sortie (min value et max value).

$$V_{min3} < V_{out3} < V_{max3} \quad (2.11)$$

2.4.2 Etage n°2 : NOM

A partir du cahier des charges, les performances à obtenir sont : XX. La tension de seuil du MOS d'entrée a une forte dispersion. Il est donc nécessaire de prévoir les pire cas de fonctionnement de la paire différentielle afin de s'assurer qu'elle fonctionnera tout le temps. A partir de la contrainte de dynamique de sortie, quelle peut être la valeur maximale que peut prendre la tension de sortie de la paire différentielle lorsque l'on est à la valeur minimale du signal de sortie.

$$V_{out_{diff}}^{max} < XXX \quad (2.12)$$

TABLE 6 – Caractérisation du facteur $m(t)$ de la SFH7070 pour le membre n^oX

I_{DEL}^{dc} (mA)	R_t k Ω	n°1		n°2		n°3		n°4		n°5		m	
		I_{dc}	I_{ac}	I_{dc}	I_{ac}	I_{dc}	I_{ac}	I_{dc}	I_{ac}	I_{dc}	I_{ac}	Moy	σ
0.5													
1													
1.5													

TABLE 7 – Caractéristiques du SHF7070

Paramètres	Valeur	Unité
Impédance d'entrée	XX	XX
XX	XX	XX

En déduire la valeur maximale acceptable en entrée de la paire différentielle en valeur DC.

$$V_{indiff}^{max} < XXX \quad (2.13)$$

Quel est le point DC de polarisation en sortie de la paire différentielle au repos (pas de signal en entrée). De même, connaissant la valeur minimale acceptable pour le miroir de courant de la paire différentielle, en déduire la valeur minimale DC de polarisation en entrée de la paire différentielle. Quel est le point DC de polarisation en sortie de la paire différentielle au repos (pas de signal en entrée).

$$V_{outdiff}^{min} > XXX \quad (2.14)$$

$$V_{indiff}^{min} > XXX \quad (2.15)$$

Prendre la valeur moyenne des deux valeurs précédentes pour fixer la tension "idéale" d'entrée. En déduire le point de fonctionnement en sortie de la paire différentielle.

$$V_{outdiff} = \frac{V_{outdiff}^{min} + V_{outdiff}^{max}}{2} \quad (2.16)$$

En déduire le point de fonctionnement en entrée souhaitée en prenant une marge.

$$V_{indiff} = XXX \quad (2.17)$$

De plus, la polarisation de l'étage de sortie est fixée par le produit $R_{c3}I_{bias2}/2$, pourquoi ? Faire le choix d'un courant En déduire le gain max de la paire différentielle (sans dégénérescence).

$$A_{diff}^{max} = gmXX = XXXX \quad (2.18)$$

En déduire la valeur de R_E de la paire différentielle

$$A_{diff}^{R_E} = gmXX = XXXX \quad (2.19)$$

Quel est le rôle de la capacité C_{filt} ? Quelle est la fréquence de coupure $f_c^{C_{filt}}$ associée à cette capacité. Expression de la fréquence en fonction de C_{filt}

$$f_c^{C_{filt}} = XXXX \quad (2.20)$$

Combien y a-t-il de fréquence de coupure basse fréquence dans cet amplificateur de type passe haut ? Si l'on souhaite que la fréquence de coupure résultante coupe à la fréquence souhaitée quelle doit être la valeur visée

$$f_c = g(f_{c_{cahierdescharges}}) \quad (2.21)$$

Connaissant la valeur maximale disponible pour cette capacité, en déduire la valeur minimale de R_B .

$$R_B < XX \quad (2.22)$$

Sachant que le β des transistors varient de X à Y, et que le courant I_b des transistors parcourt les résistances R_B en entrée de la paire différentielle. Si l'on se place dans le pire des cas, donner l'expression de l'offset en fonction de I_{bias2} et β . Quel est l'offset max toléré par une paire différentielle dégénérée ? En déduire la valeur max de R_B .

$$V_{off}^{max} = YY < XX \quad (2.23)$$

Faire un choix de R_B satisfaisant les 2 conditions.

2.4.3 Etage n°1 : NOM

A partir du cahier des charges, les performances à obtenir sont : XX.

De plus, on connaît d'après l'étude précédente la valeur DC de sortie nominale. Faire le choix du transistor MOS à utiliser et expliquer pourquoi. Finaliser le montage en dimensionnant les résistances du pont en entrée. Quelle est la contrainte qu'elles doivent satisfaire (valeur minimale) par rapport à R_t ? Pourquoi ?

Si ce n'est pas possible, que peut on faire ? Impact sur l'étage 2.

2.4.4 Résultats de Mesure et Simulation de l'amplificateur

Rajouter une image montrant la polarisation en tension et courant de l'amplificateur comme sur la figure 4.

Faire la simulation fréquentielle de l'amplificateur. Sur le même graphe, superposé la simulation et les mesures. Rajouter les asymptotes pour mesurer les fréquences de coupure comme sur la figure 5.

Rajouter une figure (appliquée en entrée un signal sinusoïdal), montrant la dynamique max possible en sortie.

Compléter le tableau 8 des performances en comparant, simu, mesure et théorie.

Rajouter une image du PCB peuplé.

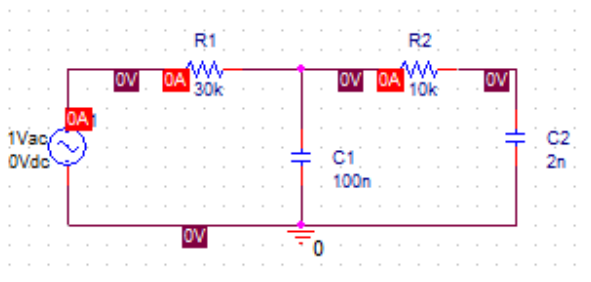


FIGURE 4 – Exemple de schéma de circuit avec les annotations courant et tension. Vérifier que les noms du schéma correspondent avec le corps du texte!!!

2.5 Le filtrage

- ☐ Choix de la topologie du filtre et polarisation DC de l'ampli.
- ☐ Expliciter le dimensionnement du filtre
- ☐ Fonction de transfert

$$H(p) = \frac{Ap + jj}{Bp^2 + 1} \quad (2.24)$$

on peut le mettre sous la forme :

$$H(p) = \frac{Ap + jj}{1 + 2\frac{\xi}{\omega_0} + \frac{p^2}{\omega_0^2}} \quad (2.25)$$

- ☐ Formule du facteur d'amortissement ξ

$$\xi = \quad (2.26)$$

- ☐ expression des fréquences de coupure

$$\omega_0 = \quad (2.27)$$

- ☐ Faire le schéma en faisant apparaître la polarisation comme sur la Fig. 4.
- ☐ Faire le diagramme de Bode du filtre. On superposera le Bode simulé au Bode mesuré comme sur la Fig. 5
- ☐ Faire un tableau 9 récapitulatif des performances du filtre
- ☐ Rajouter une image d'un signal cardiaque de la chaîne complète (ampli+filtre)

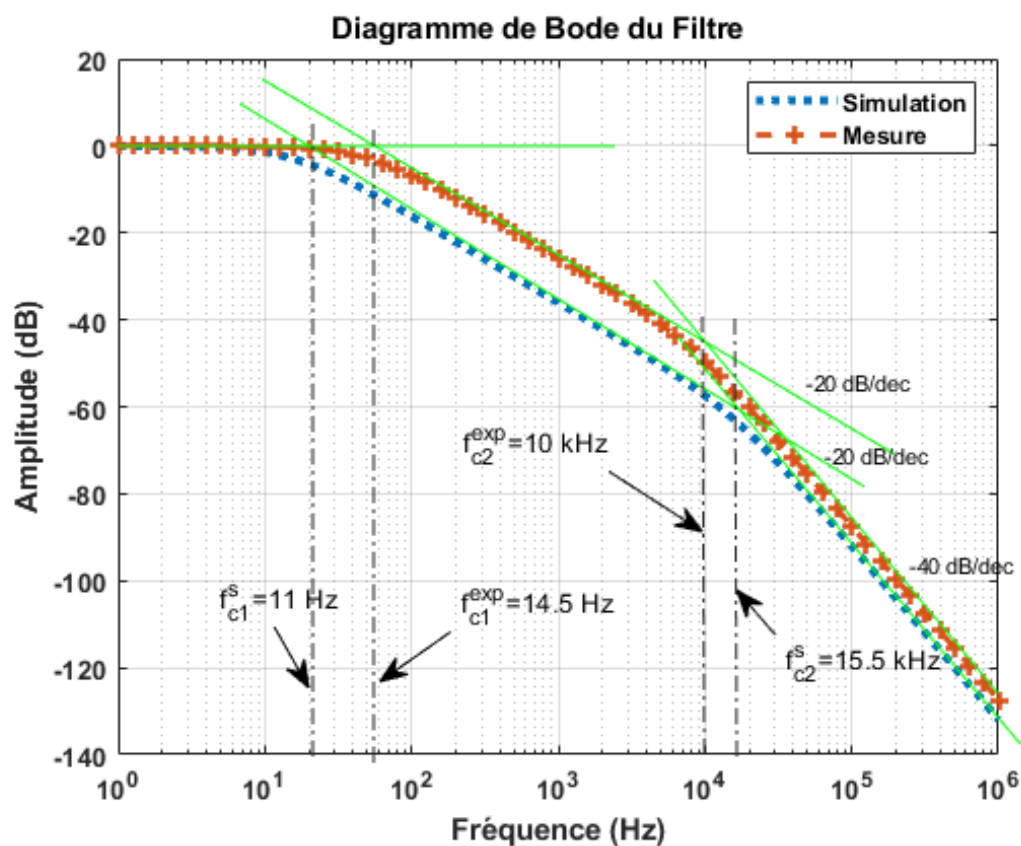


FIGURE 5 – Diagramme de Bode du filtre audio d'entrée simulé et mesuré

TABLE 8 – Performances de l'amplificateur

Paramètres	Unité	Théorie	Simulation	Mesure
Impédance d'entrée	XX	XX	XX	XX
XX	XX	XX	XX	XX

TABLE 9 – Performances du filtre

Paramètres	Unité	Théorie	Simulation	Mesure
Impédance d'entrée	XX	XX	XX	XX
XX	XX	XX	XX	XX

3 La conversion analogique-numérique

3.1 L'échantillonneur bloqueur

Quel est le rôle de ce bloc en 1 ou 2 phrases Rajouter une image de principe.

Le schéma de l'échantillonneur bloqueur est le suivant :

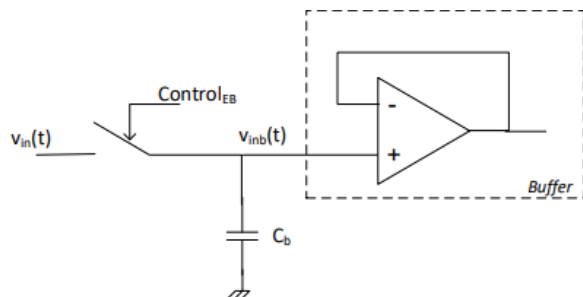


FIGURE 6 – Schéma de principe de l'échantillonneur bloqueur

Il est constitué d'un transistor MOS qui, lorsqu'il commande par un signal d'entrée, si $v_{gs} > V_{th}$ se comporte comme un interrupteur fermé et donc la capacité se charge. Lorsque le signal d'entrée désactive le mosfet ($v_{gs} < V_{th}$), il se comporte comme un interrupteur ouvert mais grâce au buffer, la capacité conserve la tension mémorisée. on devra alors caractériser les composants le constituant, commençons par choisir un mos adéquat pour notre application

on a le choix entre deux transistors MOS : 2N7000 et ZVN4424A dont les caractéristiques sont illustrées dans le tableau suivant : Afin de choisir le MOS le

TABLE 10 – Spécifications des Transistor MOS

Paramètres	2N7000	ZVNL120A
$V_{GS_{Break}}$ (V) ± 20	± 20	
$V_{GD_{Break}}$ (V) 60	200	
V_{th} (V)	2,1	1,5
$I_{ds_{max}}$ (A)	0.2	0,180
T_{on} (s)		
T_{off} (s)		

plus adéquat, il faut considérer certaines caractéristiques :

- Temps de commutation
- Impédance
- Phénomène d'injection de charges

Dans notre cas, le temps de commutation est de l'ordre du nanosecondes qui est négligeable devant la période d'échantillonnage a priori 10 ms

on trace alors sur pspice la résistance série équivalente de chacun des mos propose en fonction de la tension de commande vgs grâce à un DC sweep

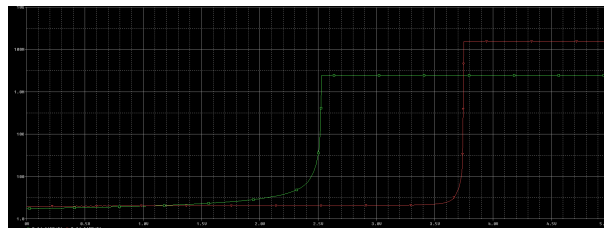


FIGURE 7 – Evolution du Ron du transistor XXX en fonction de la tension d'entrée

- En déduire le MOS le plus adapté. De plus, on peut répondre à présent à la question suivante : pourquoi est-il intéressant d'avoir une tension de mode commun inférieure à $V_{dd}/2$?
- Dans le cas où l'on utilise le transistor MOS comme interrupteur, pourquoi faut-il en utiliser 2 (miroir l'un de l'autre). Mettre en évidence le défaut qui peut apparaître dans le cas où l'on utiliserait qu'un seul transistor.
- quelle est l'impédance la plus grande de l'interrupteur complet ?
- En déduire la valeur maximale de la capacité de maintien C_H pour assurer le fonctionnement normal de l'échantillonneur bloqueur à la fréquence désirée.

$$\tau = C_H^{max} R_{ON} < \alpha T_{commande} \quad (3.1)$$

- Caractériser le phénomène d'injection de charge avec un tel interrupteur. Tracer l'injection de charge en fonction de la tension du signal d'entrée. Pourquoi peut-on éliminer la partie linéaire de l'erreur engendrée par l'injection de charge ?
- En déduire la valeur de la capacité minimale de C_H pour limiter l'erreur d'injection pour que le détecteur ait une résolution de 8 bits ?

$$\Delta V_{injection}^{max} = \frac{V_{max}}{2^{XX}} \quad (3.2)$$

$$C_H^{min} = C_H^{test} \frac{\Delta V_{injection}^{test}}{\Delta V_{injection}^{max}} \quad (3.3)$$

- Faire alors le choix de la valeur de C_H .
- Quel pourrait être la fréquence de fonctionnement maximal de cet interrupteur ?

$$f_{max} = XXX \quad (3.4)$$

- Mettre une image montrant le fonctionnement correct de cet échantillonneur bloqueur avec un signal sinusoïdal en entrée (Par exemple Fig.9). On affichera le signal d'entrée, le signal de commande et le signal de sortie.

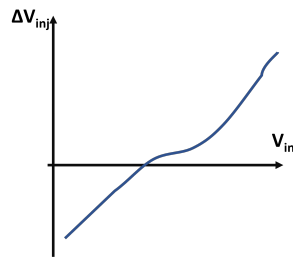


FIGURE 8 – Evolution de l'erreur d'injection en fonction de la tension d'entrée pour une capacité de $C_H = XX$ pF



FIGURE 9 – Mesure mettant en évidence le principe d'échantillonnage à la fréquence YY Hz avec un signal sinusoïdal en entrée de fréquence XX Hz.

3.2 Le convertisseur simple rampe

3.2.1 Le générateur de rampe

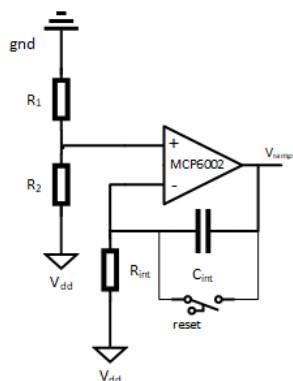


FIGURE 10 – Schéma de principe du générateur de rampe

- ☐ Introduction avec le schéma de principe (Fig.10).
- ☐ quelle est la plage d'entrée de la rampe
- ☐ Mettre l'équation différentielle qui régit la charge de la capacité :

$$C_{int} \frac{dX(t)}{dt} + \dots \quad (3.5)$$

- ☐ Fonction de la tension de sortie de la rampe V_{ramp}
- ☐ Calculer la valeur de $R_{int}C_{int}$
- ☐ Choisir un couple de valeur satisfaisant. Notamment, on pourra prendre un C_{int} permettant de limiter l'injection de charges lors du reset.

$$V_{ramp}(t) = XXX \quad (3.6)$$

- ☐ Quelle doit être la condition que doit vérifier la tension de référence afin de générer une pente négative ?
- ☐ Pourquoi a-t-il fallu générer une pente négative dans le cadre de ce CAN ?
- ☐ Montrer le bon fonctionnement de la rampe en simulation et mesure (faire apparaître le signal de reset).

3.2.2 Compteur et logique de commande

- ☐ Déterminez la fréquence d'horloge f_{clock} du compteur
- ☐ Réalisez les fonctions numériques de comptage, mémorisation et logique de commande que vous implanterez dans la carte de développement DE1-SoC
- ☐ Mettre une capture du circuit à implémenter
- ☐ Expliciter le fonctionnement de chacun des sous-blocs avec une capture montrant le bon fonctionnement de ce dernier
- ☐ La carte analogique fonctionne en 5V et la carte numérique en 3.3V. Concevez un adaptateur de niveau simple permettant l'échange de données.

3.2.3 Le convertisseur

- ☐ Faire le schéma de principe avec le générateur de rampe et le comparateur. Montrer le bon fonctionnement (Fig.11 et 12)



FIGURE 11 – Mise en évidence du fonctionnement de l'ADC avec le signal d'entrée sinusoïdal à XX Hz (bleu), la rampe (vert), le signal échantillonné (jaune) et la sortie du comparateur (rouge).

- ☐ Caractériser le convertisseur analogique/numérique à l'aide d'une rampe
- ☐ Mesurer son INL et DNL. Conclusion ?
- ☐ En utilisant un signal sinusoïdal de fréquence 1 Hz (pourquoi ?), tracer la FFT du signal numériser. La comparer à celle obtenue avec le signal d'entrée. Quel est le niveau de distorsion ? Le niveau de bruit ? Le SNDR ?

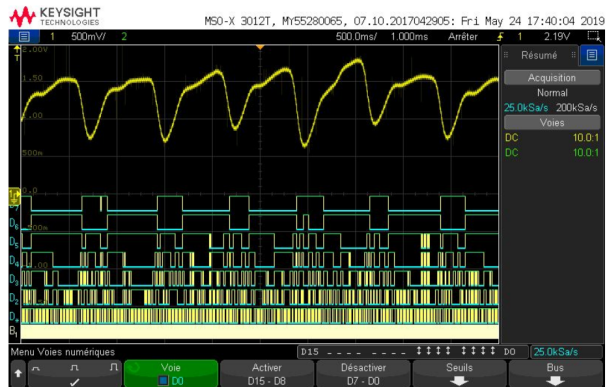


FIGURE 12 – Mise en évidence du fonctionnement de l'ADC avec numérisation du signal cardiaque.

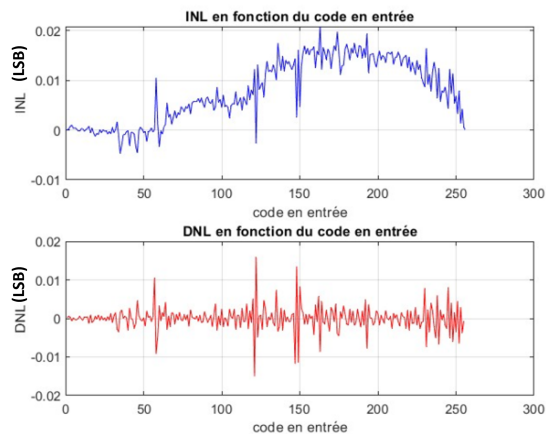


FIGURE 13 – Mesure de l'INL et DNL du convertisseur.

- ☐ Faire une acquisition d'un signal cardiaque à l'aide de la chaîne complète. Comparer le résultat à celui de l'oscilloscope.
- ☐ Résumé des performances dans un tableau
- ☐ Rajouter une image du PCB peuplé.
- ☐ Rajouter une image d'un signal cardiaque de la chaîne complète (sortie analog + Sortie échantillonnée + numérique + sortie reconstruite à partir des bits)

TABLE 11 – Performances du filtre

Paramètres	Unité	Théorie	Simulation	Mesure
Fréquence d'échantillonnage	Hz	XX	XX	XX
Résolution	bits	XX	XX	XX
LSB	mV	XX	XX	XX
offset	mV	XX	XX	XX
INL	LSB	XX	XX	XX
DNL	LSB	XX	XX	XX
THD	%	XX	XX	XX
ENOB	bits	XX	XX	XX