پرسش 1:

به منظور ایجاد کمترین تغییرات در مسیر داده، قالب دستورات مورد نظر به شکل زیر انتخاب شده است:

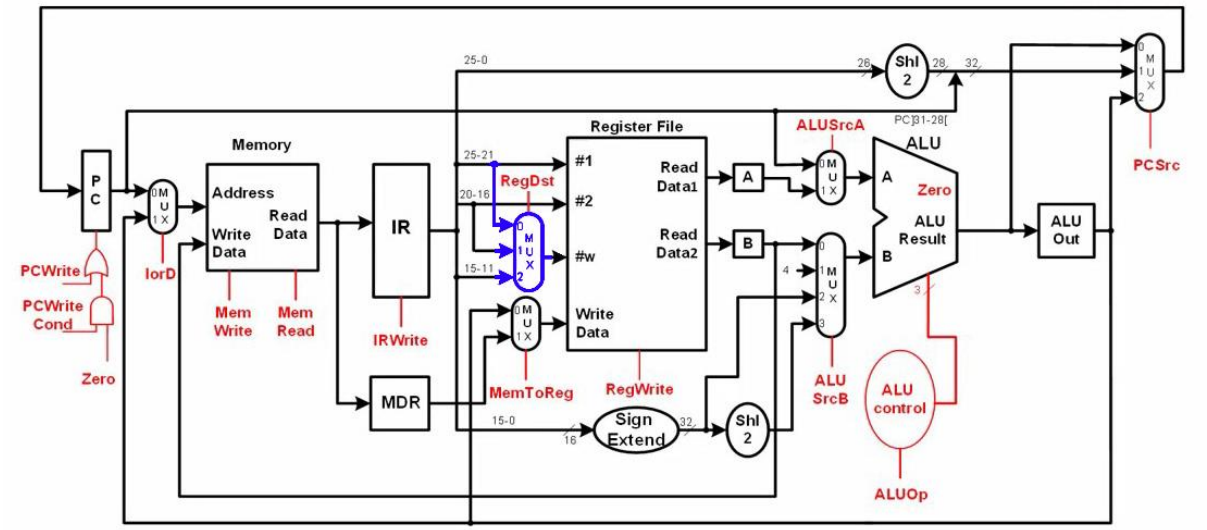
push R_i

opcode[6]	11101 (5'd29)	i [5]	Don't Care [16]
31 26	25 21	20 16	15 0

pop R_i

opcode[6]	11101 (5'd29)	00000 (5'd0)	i [5]	Don't Care [11]
31 26	25 21	20 16	15 11	10 0

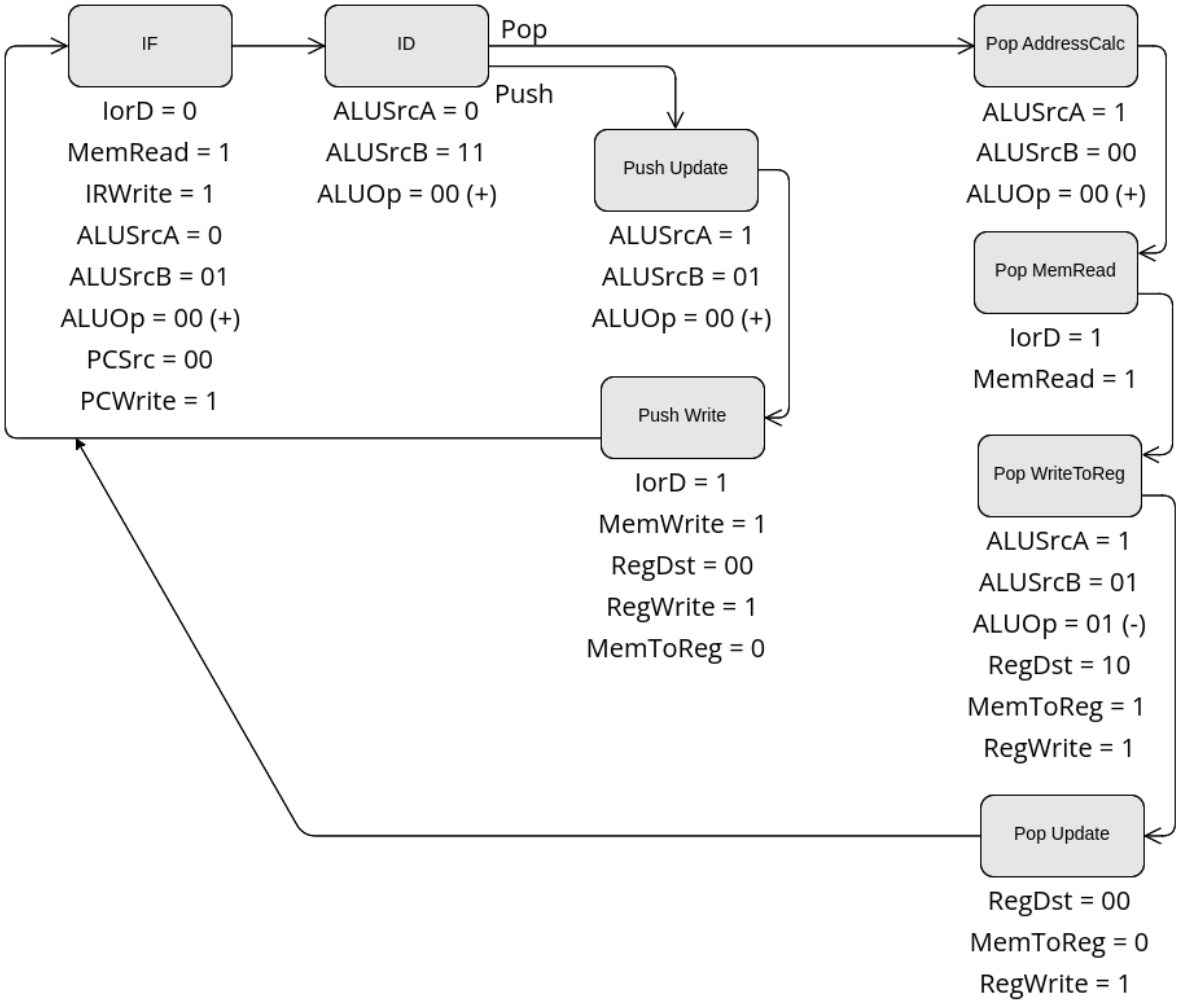
مسیر داده به شکل زیر تغییر یافته است (مولتی‌پلکسر تغییر یافته به رنگ آبی نشان داده شده است):



جدول سیگنال‌های واحد کنترل:

	memWrite	memRead	IorD	IRWrite	regDst	memToReg	regWrite	ALUSrcA	ALUSrcB	ALUop	PcSrc	PcWrite	PcWriteCond
Instruction Fetch (IF)	0	1	0	1	—	—	0	0	01 (4)	00 (+)	00 (ALU)	1	0
Instruction Decode (ID)	0	0	—	0	—	—	0	0	11 (Shl2)	00 (+)	—	0	0
Push Update	0	0	—	0	—	—	0	1	01 (4)	00 (+)	—	0	0
Push Write	1	0	1	0	00	0	1	—	—	—	—	0	0
Pop AddressCalc	0	0	—	0	—	—	0	1	00 (B)	00 (+)	—	0	0
Pop MemRead	0	1	1	0	—	—	0	—	—	—	—	0	0
Pop WriteToReg	0	0	—	0	10	1	1	1	01 (4)	01 (-)	—	0	0
Pop Update	0	0	—	0	00	0	1	—	—	—	—	0	0

نمودار حالت واحد کنترل:



پرسش 2:

پیاده‌سازی به روش Micro-Memory:

در Micro-Memory، هر ریز دستور یک سطر در حافظه می‌شود که هر کدام 40 بیت برای تعیین سیگنال‌های کنترلی نیاز دارد.

پس در این نوع پیاده‌سازی، 20000 = 500 × 40 بیت فضا اشغال می‌شود. اما از آنجایی که برای پیاده‌سازی از ROM استفاده کردیم، تعداد سطرها باید توانی از 2 باشند و در نتیجه به 512 سطر نیاز داریم که 12 تا از آن خالی می‌ماند.

کل فضای مورد نیاز برابر با 20480 = 512 × 40 بیت خواهد بود.

پیاده‌سازی به روش Nano-Memory:

در Nano-Memory، هر ریز دستور یکتا، یک سطر در حافظه نانو می‌شود که هر کدام 40 بیت برای تعیین سیگنال‌های کنترلی نیاز دارد.

پس در این نوع پیاده‌سازی، حافظه نانو 8000 = 200 × 40 بیت فضا اشغال می‌کند. اما از آنجایی که برای پیاده‌سازی از ROM استفاده کردیم، تعداد سطرها باید توانی از 2 باشند و در نتیجه به 256 سطر نیاز داریم که 56 تا از آن خالی می‌ماند.

کل فضای مورد نیاز حافظه نانو برابر با 10240 = 256 × 40 بیت خواهد بود.

از طرفی در حافظه میکرو مانند حالت قبل، 512 سطر خواهیم داشت که هر کدام 8 بیت برای آدرس‌دهی حافظه نانو نیاز دارند. پس حافظه میکرو به 4096 = 512 × 8 بیت نیاز دارد.

در نتیجه کل حافظه مصرفی در این نوع پیاده‌سازی برابر با 14336 = 10240 + 4096 بیت خواهد بود.

میزان صرفه‌جویی در حافظه در این نوع پیاده‌سازی، برابر با **6144** = 20480-14336 بیت خواهد بود.