

Started on Monday, 16 Tir 1399, 2:00 PM

State Finished

Completed on Monday, 16 Tir 1399, 5:24 PM

Time taken 3 hours 24 mins

Grade 16.80 out of 20.00 (84%)

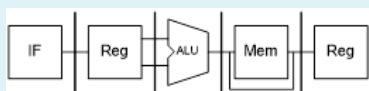
Question 1

Complete

Mark 1.80 out of 2.50

[پایپ‌لاین، زمان پاسخگویی ۳۰ دقیقه، 2.5 نمره]: یک پردازنده‌ی پایپ‌لاین ۵ مرحله‌ای را مطابق با شکل زیر در نظر بگیرید. فرض کنید برنامه‌ای با ۲۰۰ دستور به شکل زیر بر روی این پردازنده اجرا می‌شود. اگر هر دستور فقط به دستور قبلی خود وابسته باشد، زمان اجرای این برنامه بدون استفاده از Forwarding و با استفاده از Forwarding به ترتیب چند سیکل ساعت است؟ فرض کنید در رجیستر فایل در نیمه‌ی اول CLK عملیات نوشتن و در نیمه‌ی دوم CLK عملیات خواندن انجام می‌شود.

lw, lw, add, add, lw, lw, add, add, ...



[CA-Final-Sina kamali 810197569-1.pdf](#)

Comment:

Question 2

Complete

Mark 2.10 out of 2.50

[سلسله مراتب حافظه، زمان پاسخگویی ۲۰ دقیقه، 2.5 نمره]: فرض کنید در پردازنده‌ی MIPS از یک Cache از نوع

2-Way Set Associative

با گنجایش

2 MB

استفاده شده است. با فرض این که در هر بار دسترسی به حافظه اصلی ۴ کلمه از حافظه اصلی به Cache منتقل شود، میزان سربرار Cache چند بیت است؟ فرض کنید هر کلمه برابر ۴ بایت است.

[CA-Final-Sina kamali 810197569-2.pdf](#)

Comment:

[محاسبات کامپیوتری، زمان پاسخگویی ۲۰ دقیقه، 2.5 نمره]: در این پرسش می‌خواهیم دو سیستم نمایش ممیز ثابت مکمل ۲ و ممیز شناور با مشخصات زیر را با هم مقایسه کنیم.

نمایش ممیز شناور

نمایش ممیز ثابت

مانتیس	توان	علامت
--------	------	-------

$xx \dots x^{\circ} xx \dots x$
بخش کسری بخش صحیح

- ممیز ثابت: بخش صحیح ۸ بیتی و بخش کسری ۴ بیتی
- ممیز شناور: علامت ۱ بیتی، توان ۶ بیتی و مانتیس ۵ بیتی

نکته: توجه داشته باشید که نمایش ممیز شناور به صورت نرمال و توان بایاس شده (Biased Exponent) است.

الف- مقدار کوچکترین و بزرگترین عدد مثبت قابل نمایش در این نمایش ممیز ثابت

ب- دقت نمایش در این نمایش ممیز ثابت

ج- مقدار کوچکترین و بزرگترین عدد مثبت قابل نمایش در این نمایش ممیز شناور

د- دقت نمایش در این نمایش ممیز شناور (فاصله‌ی بین کوچکترین عدد نرمال قابل نمایش و عدد بعدی)

 [CA-Final-Sina kamali 810197569-3.pdf](#)

Comment:

Question 4

Complete

Mark 2.70 out of 3.00

[پایاده سازی چند مرحله ای، زمان پاسخگویی ۳۰ دقیقه، ۳ نمره]: شکل زیر مسیر داده ی یک پردازنده ی Accumulator Based ساده و جدول صحت واحد ALU آن را نشان می دهد. برای اجرای دستور $adr \text{ PLUS2}$ به چند سیکل نیاز است؟ این دستور محتویات خانه ی حافظه به آدرس adr را دو واحد افزایش می دهد. عملیات انجام شده در هر سیکل را نشان دهید. توجه کنید که باید از مرحله واکنشی دستور، کار را شروع کنید.

نکته ی ۱: پاسخ شما باید به صورت مجموعه ای از عبارتها باشد که انتقال اطلاعات بین رجیسترها را نشان می دهد. برای مثال برای جمع کردن محتویات PC با ۱ به صورت زیر عمل می کنیم (به دو سیکل نیاز داریم):

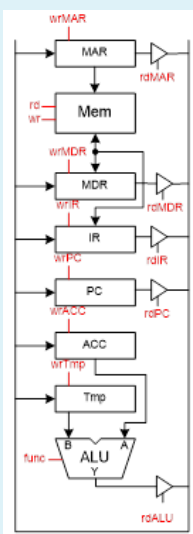
C1: $\text{Tmp} \leftarrow \text{PC};$

C2: $\text{PC} \leftarrow \text{Tmp} + 1;$

نکته ی ۲: به هنگام نوشتن عبارتها به مسیرهای موجود در مسیر داده توجه کنید.

نکته ی ۳: نیازی به نوشتن سیگنال های کنترلی نیست.

نکته ی ۴: در اجرای این دستور شما مجاز به تغییر مقدار رجیستر ACC نیستید.



func	Y
000	A
001	B
010	A + B
011	A - B
100	B + 1
101	A + 1
110	A AND B
111	NOT A

[CA-Final-Sina kamali 810197569-4.pdf](#)

Comment:

Question 5

Complete

Mark 2.00 out of 2.00

[قانون آمدال، زمان پاسخگویی ۱۰ دقیقه، ۲ نمره]: چند درصد دستورات يك برنامه باید ماهیت ترتیبي داشته باشند (یعني قابلیت موازي سازي نداشته باشند)، تا با ۱۰ پردازنده دو برابر و نیم تسريع داشته باشیم؟

خط آخر اشتباه دارد و منظور از آن این بوده که به ازای $Ts = 33.3\%$ اسپید آپی برابر با 2.5 برابر با 10 هسته داریم.

 [CA-Final-Sina kamali 810197569-5.pdf](#)

Comment:

Question 6

Complete

Mark 2.50 out of 2.50

[سلسله مراتب حافظه، زمان پاسخگویی ۳۰ دقیقه، 2.5 نمره]: برنامه‌ی زیر را در نظر بگیرید. A يك آرایه با آدرس شروع صفر (0) است. اگر يك Data Cache با ساختار Direct Mapping با گنجایش ۴ کلمه در اختیار داشته باشیم، Hit Rate چقدر است؟ فرض کنید که متغیرهای برنامه در رجیسترهای داخلی پردازنده ذخیره شده‌اند و نیز محتویات خانه‌های حافظه در رجیسترهای داخلی پردازنده ذخیره نمی‌شوند. به عبارت دیگر برای هر بار دسترسی به آرایه‌ی A باید يك بار به حافظه‌ی Cache دسترسی پیدا کرد.

```
for (j=0; j<5; j++)
```

```
    for (i=0; i<=j; i++){
```

```
        tmp = A[i];
```

```
        A[i] = A[j];
```

```
        A[j] = A[i];
```

```
    }
```

راهنمایی: ابتدا با اجرای برنامه توالی آدرس‌های تولید شده توسط برنامه را به دست آورید و سپس بر اساس داده‌های مسئله نرخ برخورد را به دست آورید.

 [CA-Final-Sina kamali 810197569-6.pdf](#)

Comment:

Question 7

Complete

Mark 1.50 out of 2.50

[پایپ لاین، زمان پاسخگویی ۳۰ دقیقه، 2.5 نمره]: فرض کنید در یک پردازنده پایپ لاین با 5 مرحله، ۱۵٪ دستورات وابستگی کنترل دارند. اگر از روش پیش بینی ایستای شرط استفاده کنیم در یک برنامه خاص 20٪ و اگر از روش پیش بینی پویا استفاده کنیم حدود 80٪ پیش بینی های پرش شرطی به صورت صحیح انجام می شود. اگر به ازای هر پیش بینی اشتباه 2 دستور از پایپ لاین خارج شود، حد میزان تسریع روش پویا نسبت به روش ایستا چقدر است؟

 [_CA-Final-Sina kamali 810197569-7.pdf](#)

Comment:

Question 8

Complete

Mark 2.50 out of 2.50

[محاسبات کامپیوتری، زمان پاسخگویی ۳۰ دقیقه، 2.5 نمره]: دو عدد زیر را با روش Restoring بر هم تقسیم کنید.

Dividend	Divisor
+53	+7

 [_CA-Final-Sina kamali 810197569-8.pdf](#)

Comment:

[◀ Grade CA & HW 14 tir](#)

Jump to...

[Final Exam Problems ▶](#) [_Contacts](#)

