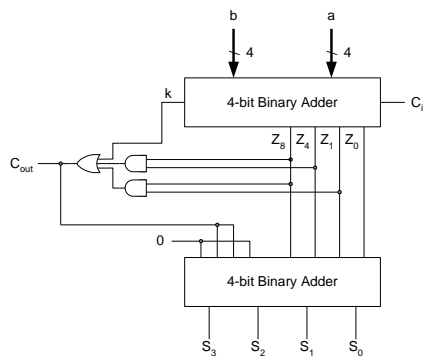


پرسش ۱: شکل زیر یک جمع کننده‌ی یک رقمی BCD را نشان می‌دهد. با فرض این که تاخیر گیت‌های AND و OR به ترتیب برابر ۷ و ۹ نانوثانیه باشد، تاخیر یک جمع کننده‌ی چهار رقمی BCD را بدست آورید (از تاخیر گیت NOT صرف نظر کنید).



پرسش ۲:

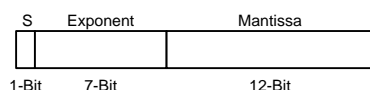
الف- دو عدد 52.125 و -123.75 را به صورت ممیزشناور با دقت ساده (Single Precision) نمایش دهید.
ب- حاصل جمع دو عدد ممیزشناور به دست آمده از قسمت (الف) را با ذکر مراحل به دست آورید.

پرسش ۳: شکل زیر مسیر داده و کنترلر پردازنده‌ی MIPS را در حالت تک مرحله‌ای نشان می‌دهد. حداقل تغییرات لازم را در مسیر داده و کنترلر اعمال کنید تا پردازنده توانایی اجرای دستور `stack_size $i` را داشته باشد. این دستور میزان فضای باقیمانده از Stack را در رجیستر `$i` قرار می‌دهد.

پرسش ۴: شکل زیر مسیر داده و کنترلر پردازنده‌ی MIPS را در حالت تک مرحله‌ای نشان می‌دهد. حداقل تغییرات لازم را در مسیر داده و کنترلر اعمال کنید تا پردازنده توانایی اجرای دستورات `push $i` و `pop $i` را داشته باشد. در صورتی که اجرای این دستورات امکان پذیر نیست دلیل آن را شرح دهید.

پرسش ۵: عملیات ضرب دو عدد +19 و -13 را به روش Booth انجام دهید.

پرسش ۶: نمایش ممیز شناور زیر را در نظر بگیرید. بزرگ‌ترین و کوچک‌ترین عدد مثبت قابل نمایش در این سیستم را مشخص کنید. فرض کنید که از روش Implicit One برای نمایش مانتیس و روش Biased Exponent-64 (جمع توان‌ها با ۶۴) برای نمایش توان استفاده شده است.



پرسش ۷: پردازنده‌ای با مجموعه‌ی دستورات زیر را در نظر بگیرید.

Operation	Frequency	Clock Cycle
ALU	40%	1
Load Word	25%	2
Store Word	15%	2
Branch	20%	2

اضافه کردن یک دستور با مود آدرس دهی register-memory به یک ماشین load-store ممکن است مفید باشد. برای مثال می‌توان دو دستور

lw R1, 4(R3)
add R2, R2, R1

را با دستور (R3), R2, addm جایگزین نمود.

فرض کنید اضافه کردن این دستور – که اجرای آن ۳ سیکل ساعت طول می‌کشد – سبب شده است که تعداد سیکل‌های لازم برای اجرای دستور Branch از ۲ به ۳ افزایش یابد. اگر ۱۵ درصد از تعداد دستورات load-word را بتوان با این دستور جدید جایگزین نمود، آیا تغییر در ساختار پردازنده مفید هست یا خیر؟

پرسش ۸: شکل زیر مسیر داده و کنترلر پردازنده MIPS را در حالت تک مرحله‌ای نشان می‌دهد. حداقل تغییرات لازم را در مسیر داده و کنترلر اعمال کنید تا پردازنده توانایی اجرای دستورات \$i, \$j و skip-next و csr adr را داشته باشد. دستور اول در صورت برابر بودن \$i و \$j از روی دستور بعدی پرش می‌کند و دستور دوم یک نوع خاص فراخوانی تابع است که آدرس برگشت تابع را در اولین آدرس تابع می‌نویسد.

یک ایراد این روش فراخوانی تابع را بنویسید. به نظر شما برای برگشت از این تابع به چه نوع دستوری نیاز داریم؟
(همیشه اولین آدرس تابع را برای ذخیره‌سازی آدرس برگشت خالی می‌گذاریم)

پرسش ۹: عدد ۵۹ را بر عدد ۱۳ تقسیم کنید.

پرسش ۱۰: دقت سیستم نمایش ممیزشمار زیر را چیست؟ فرض کنید در این سیستم از نمایش ضمنی ۱ استفاده شده است.

1	4	4
S	E	M

پرسش ۱۱: در یک پردازنده طول دستورات ۱۱ بیت است و فیلدهای آدرس ۴ بیتی است. اگر تعداد دستورات ۱ اپرندی برابر ۴۰ و تعداد دستورات ۰ اپرندی برابر ۱۲۸ باشد، تعداد دستورات ۲ اپرندی چقدر است.

پرسش ۱۲: دو عدد A و B به صورت ممیزشمار با دقت ساده در استاندارد IEEE نمایش داده شده‌اند. حاصل A + B را به صورت ممیزشمار و در همان استاندارد محاسبه کرده نمایش دهید. مقدار عددی معادل حاصل را نیز به دست آورید.
A = CCAA4358 B = 4432AB46

پرسش ۱۳: دو ماشین M1 و M2 را در نظر بگیرید. ماشین M1 دارای یک واحد ممیزشمار سخت‌افزاری است که مستقیماً دستورات ممیزشمار را اجرا می‌کند. تعداد سیکل‌های لازم برای اجرای دستورات کلاس‌های مختلف در ماشین M1 به قرار زیر است:

Floating-point multiply	6
Floating-point add	4
Floating-point divide	20
Integer instructions	2

ماشین M2 فاقد واحد ممیزشمار سخت‌افزاری است و در نتیجه دستورات ممیزشمار را با استفاده از دستورات صحیح تقلید (Emulate) می‌کند. تمام دستورات صحیح برای اجرا به ۲ سیکل نیاز دارند. تعداد دستورات صحیح مورد نیاز برای اجرای کلاس‌های مختلف دستورات به صورت زیر است:

Floating-point multiply	30
Floating-point add	20
Floating-point divide	50

اگر این دو ماشین برنامه‌ی P را اجرا کنند و فرکانس کاری هر دو پردازنده برابر ۱۰۰۰ مگاهرتز باشد، کارایی ماشین M1 چند برابر کارایی ماشین M2 است. فرض کنید که نرخ کلاس‌های مختلف دستورات در برنامه‌ی P به صورت زیر است:

Floating-point multiply	10%
Floating-point add	15%
Floating-point divide	5%
Integer instructions	70%

پرسش ۱۴: در یک ضرب‌کننده‌ی آرایه‌ای برای ضرب دو عدد ۸ بیتی، اگر تاخیر FA برای تولید حاصل‌جمع و بیت نقلی (s و cout) به ترتیب برابر ۱۰ و ۷ نانوثانیه باشد، تاخیر ضرب‌کننده چقدر است.

پرسش ۱۵: قانون آمدال (Amdahl's Law) برای نمایش تسریع به‌دست آمده در یک سیستم به صورت زیر ارائه شده است.

$$Speedup = \frac{Execution\ time\ before\ improvement}{Execution\ time\ after\ improvement}$$

$$Execution\ time\ after\ improvement = \frac{Execution\ time\ affected\ by\ improvement}{Amount\ of\ improvement} + Execution\ time\ unaffected$$

فرض کنید برای بهبود یک ماشین با دو انتخاب مواجه هستیم: اجرای ۴ بار سریع‌تر دستور ضرب و اجرای ۲ بار سریع‌تر دستور خواندن از حافظه. فرض کنید یک برنامه با زمان اجرای ۱۰۰ ثانیه به صورت متوالی روی این ماشین اجرا می‌شود. از این زمان ۲۰٪ برای دستورات ضرب، ۵۰٪ برای دستورات خواندن حافظه و بقیه برای سایر دستورات مصرف می‌شود. میزان تسریع به دست آمده را در سه حالت زیر به‌دست آورید.

الف- فقط دستورات ضرب بهبود پیدا کند.

ب- فقط دستورات خواندن از حافظه بهبود پیدا کند.

ج- دستورات ضرب و خواندن از حافظه هر دو بهبود پیدا کند.