



پرسش ۱: با کمترین تغییرات ممکن در پیاده‌سازی چند مرحله‌ای پردازنده‌ی MIPS امکان اجرای دستورات زیر را فراهم کنید:

- **دستور push Ri** : این دستور مقدار رجیستر Ri را روی استک پوش می‌کند (ابتدا اشاره‌گر استک را چهار واحد اضافه می‌کند و سپس رجیستر Ri را در بالای استک می‌نویسد).
- **دستور pop Ri** : این دستور مقدار بالای استک را پاپ کرده و در رجیستر Ri می‌نویسد (ابتدا محتویات بالای استک را می‌خواند و در رجیستر Ri می‌نویسد و سپس اشاره‌گر استک را چهار واحد کم می‌کند).

پرسش ۲: در یک پردازنده، ۴۰ سیگنال کنترلی داریم. فرض کنید در پیاده‌سازی این سیستم ۵۰۰ ریز دستور (Micro-Instruction) وجود دارد. در این پردازنده ۲۰۰ ترکیب مختلف از این سیگنال‌های کنترلی پیش می‌آید. اگر واحد کنترل را به دو روش Micro-Memory و Nano-Memory پیاده‌سازی کنیم، میزان حافظه صرفه‌جویی چقدر است؟ فرض کنید از تراشه‌ی ROM برای پیاده‌سازی حافظه‌ها استفاده شده است.