

QCM Chapitre 04 : Architecture (ISA)

15 questions - 15 points

Durée : 15 minutes

Question 1

ISA signifie :

- ☐ A. Internal System Architecture
- ☐ B. Instruction Set Architecture
- ☐ C. Integrated Software Application
- ☐ D. Input Signal Analyzer

Réponse : B

Question 2

L'architecture A32 est de type :

- ☐ A. CISC
- ☐ B. RISC
- ☐ C. Stack machine
- ☐ D. Harvard

Réponse : B

Question 3

Dans une architecture Load/Store, les opérations ALU :

- ☐ A. Accèdent directement à la mémoire
- ☐ B. Travaillent uniquement sur les registres
- ☐ C. Utilisent la pile
- ☐ D. Modifient le PC

Réponse : B

Question 4

Quelle instruction charge une valeur de la mémoire vers un registre ?

- ☐ A. MOV
- ☐ B. ADD
- ☐ C. LDR
- ☐ D. STR

Réponse : C

Question 5

Quelle instruction écrit une valeur d'un registre vers la mémoire ?

- ☐ A. MOV
- ☐ B. SUB
- ☐ C. LDR
- ☐ D. STR

Réponse : D

Question 6

L'instruction `MOV R0, #42` fait :

- ☐ A. `R0 = R42`
- ☐ B. `R0 = 42`
- ☐ C. `MEM[42] = R0`
- ☐ D. `R0 = MEM[42]`

Réponse : B

Question 7

L'instruction CMP R1, R2 fait :

- ☐ A. $R1 = R1 - R2$
- ☐ B. Compare R1 et R2, met à jour les flags
- ☐ C. $R2 = R1$
- ☐ D. Échange R1 et R2

Réponse : B

Question 8

Le suffixe .EQ après une instruction signifie :

- ☐ A. Égal à zéro
- ☐ B. Exécuter si Z=1 (égalité)
- ☐ C. Erreur de syntaxe
- ☐ D. Exécuter toujours

Réponse : B

Question 9

Le champ "cond" dans une instruction A32 occupe :

- ☐ A. 2 bits
- ☐ B. 4 bits
- ☐ C. 8 bits
- ☐ D. 12 bits

Réponse : B

Question 10

Quelle condition correspond au code 1110 ?

- ☐ A. EQ (égal)
- ☐ B. NE (différent)
- ☐ C. AL (toujours)
- ☐ D. LT (inférieur)

Réponse : C

Question 11

Un immédiat sur 12 bits peut représenter au maximum :

- ☐ A. 255
- ☐ B. 1023
- ☐ C. 4095
- ☐ D. 65535

Réponse : C

Question 12

L'instruction B label fait :

- ☐ A. Un appel de fonction
- ☐ B. Un branchement inconditionnel
- ☐ C. Une comparaison
- ☐ D. Une boucle automatique

Réponse : B

Question 13

L'instruction BL (Branch and Link) sauvegarde l'adresse de retour dans :

- ☐ A. R0
- ☐ B. SP (R13)
- ☐ C. LR (R14)
- ☐ D. PC (R15)

Réponse : C

Question 14

ADD R1, R2, R3 signifie :

- ☐ A. $R1 = R2, R3 = R1$
- ☐ B. $R1 = R2 + R3$
- ☐ C. $R3 = R1 + R2$
- ☐ D. $MEM[R1] = R2 + R3$

Réponse : B

Question 15

La notation `[R1, #8]` dans `LDR R0, [R1, #8]` signifie :

- ☐ A. $R1 + R8$
- ☐ B. Adresse $R1 + \text{offset } 8$
- ☐ C. $R1$ multiplié par 8
- ☐ D. Les 8 premiers bits de $R1$

Réponse : B

Barème

- Chaque bonne réponse : +1 point
- Mauvaise réponse : 0 point
- Total : 15 points