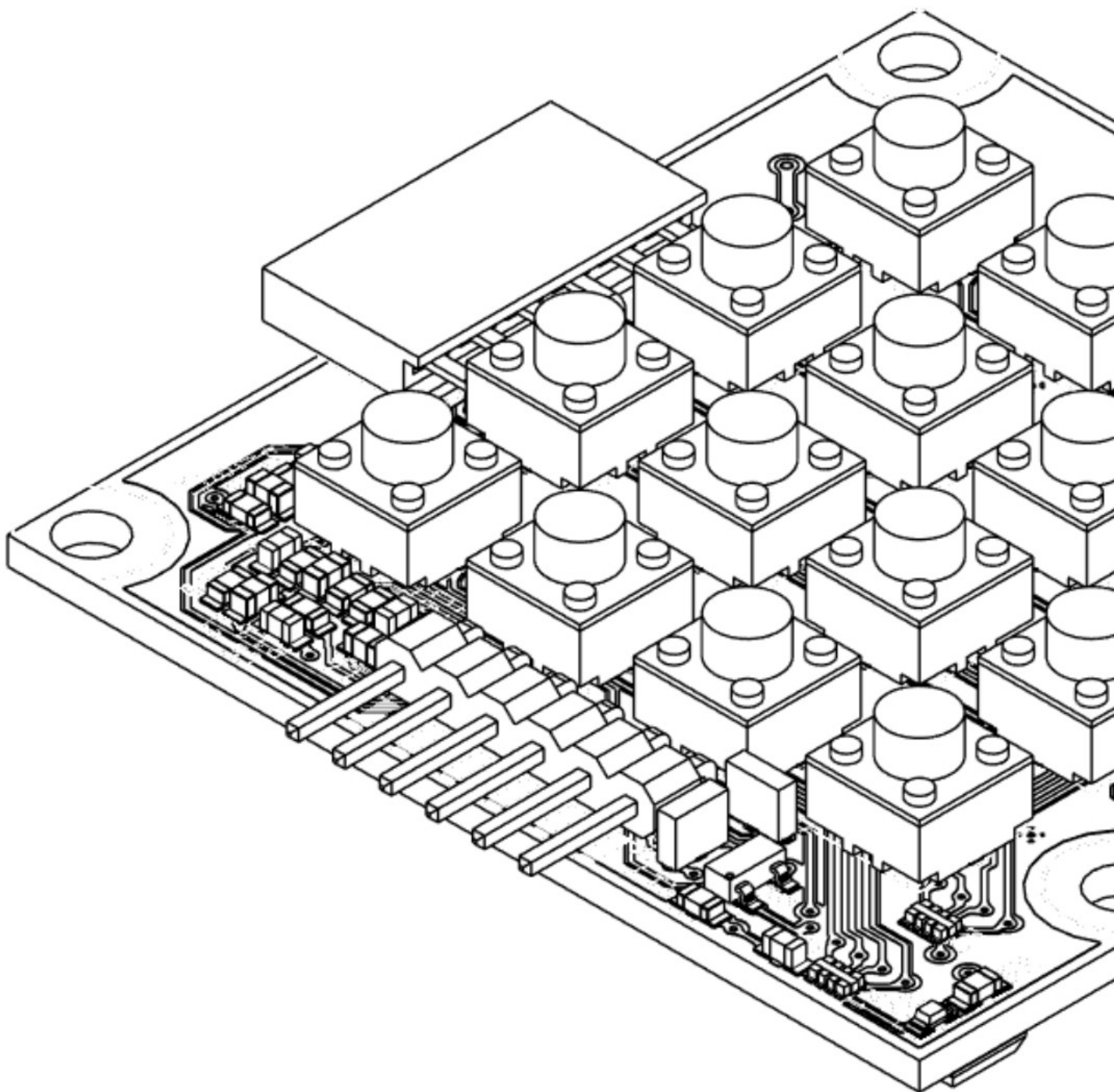


# TEC021000



## Hoja de datos

**MANIGSER ©2025**

# Descripción general:

El TEC02100000 es un teclado matricial 4X4 con capacidad de conectar múltiples teclados en serie con orientación vertical, horizontal o mixta y así obtener sus lecturas de cada uno usando 3 pines de comunicación, gracias a su diseño puede utilizarse para baja o alta velocidad (ver hoja de datos) según sea la necesidad, esto debido a que se puede configurar en un grupo de pines de transmisión un filtro pasa bajos, esto con el propósito de que la señal no sea afectada por señales externas de alta frecuencia.

De igual forma, se proporciona información técnica o si están disponibles librerías de código abierto en nuestro repositorio de en GitHub para su uso y aprovechamiento en proyectos de desarrollo en lenguajes como: C++ (Arduino), C (MPLAB XC8), Python y VHDL.

Los dispositivos con los que puede ser compatible este teclado son altamente variados. Por mencionar algunas familias, tenemos:

- MCU.
- MPU.
- SoC.
- FPGA.
- CPLD.
- SDP.
- SBC.

## Índice:

- 1.- Características físicas y eléctricas.
- 2.- Comunicación serial síncrona.
- 3.- Orden de las teclas.
- 4.- Puentes de conexión.
- 5.- Conexiones recomendadas.
- 6.- Dimensiones físicas.
- 7.- Términos de uso.

# 1.- Características físicas y eléctricas.

Tabla 1.1: especificaciones eléctricas recomendadas.

Parámetro	Símbolo	Condicione s	Mínimo	Típico	Máximo	Unidad
Voltaje de alimentación	$V_{CC}$	-	2.0	5.0	6.0	V
Voltaje entrada	$V_I$	-	0	-	$V_{CC}$	V
Voltaje de salidas	$V_O$	-	0	-	$V_{CC}$	V
Temperatura de funcionamiento	T	-	-40°C	-	85°C	°C
Voltaje de entrada alto	$V_{IH}$	$V_{CC}=2.0\text{ V}$	-	$0.75V_{CC}$	-	V
		$V_{CC}=4.5\text{ V}$	-		-	V
		$V_{CC}=6.0\text{ V}$	-		-	V
Voltaje de entrada bajo	$V_{IL}$	$V_{CC}=2.0\text{ V}$	-	$0.3V_{CC}$	-	V
		$V_{CC}=4.5\text{ V}$	-		-	V
		$V_{CC}=6.0\text{ V}$	-		-	V
Voltaje de salida alto	$V_{OH}$	$V_{CC}=2.0\text{ V}$	-	$0.95V_{CC}$	-	V
		$V_{CC}=4.5\text{ V}$	-		-	V
		$V_{CC}=6.0\text{ V}$	-		-	V
Voltaje de salida bajo	$V_{OL}$	$V_{CC}=2.0\text{ V}$	-	$0.05V_{CC}$	-	V
		$V_{CC}=4.5\text{ V}$	-		-	V
		$V_{CC}=6.0\text{ V}$	-		-	V
Corriente de salida	$I_O$	$V_{CC}=2.0\text{ V}$	-	1.1	-	mA
		$V_{CC}=4.5\text{ V}$	-	2.5	-	mA
		$V_{CC}=6.0\text{ V}$	-	3.3	-	mA
Frecuencia máxima de pulsos I/O	$F_{max}$	$V_{CC}=2.0\text{ V}$	-	1.5*	6**	MHz
		$V_{CC}=4.5\text{ V}$	-		30**	MHz
		$V_{CC}=6.0\text{ V}$	-		35**	MHz

\*velocidades con filtro de ruido conectado y más de 1 teclado conectado.

\*\* Ver sección “puentes de conexión” para más detalles

## 2.- Comunicación serial síncrona.

La comunicación de este dispositivo es una pequeña variante del protocolo SPI, ya que para seleccionar el esclavo (el teclado en este caso) la línea SS (pin SEL) debe de ponerse en un estado alto y para liberarlo se pone en un estado bajo el pin SS, a diferencia de un sistema tradicional que el esclavo permanece inactivo cuando está en estado alto el pin SS y se activa cuando se pone estado bajo el pin SS.

Se ocupa con normalidad la señal de reloj de datos SCK (pin CLK) y se ocupa únicamente el pin MISO (pin Dout), el pin MOSI (pin Din) no es obligatorio conectar al sistema digital, ya que la comunicación solo va del teclado al MCU, sin embargo, para la comunicación entre teclados en configuraciones serie si se debe habilitar.

En la figura 2.1 se muestra la señal de datos que entrega el teclado, así como los bits que corresponden a cada botón del teclado.



Figura 2.1: señal de comunicación entre el sistema digital y el teclado y orden de lectura de los botones.

Hay unos aspectos a considerar para los desarrolladores.

- 1.- La lectura del último botón se debe tomar antes de que inicie el reloj, no importa si se toma la lectura antes o después de que el pin SS sea puesto en alto.
- 2.- Con el pin SS en nivel bajo, el estado de MISO dependerá del último botón. Una vez activado SS se congelarán los estados para transmitirse de forma serial.
- 3.- El mejor punto para tomar la lectura de los bits es cuando se tiene un flanco descendente en CLK o si el mismo está en estado bajo.

### 3.- Orden de las teclas

El orden de las teclas es de izquierda a derecha y de la parte posterior a la frontal (figura 3.1), la mejor forma de poderla orientar es aprovechando la serigrafía de la parte de atrás de la tarjeta (figura 3.2) la cual indicara el lado posterior del teclado, también nos indicara los pines que se conectarán al sistema digital, también se puede usar de referencia los leds, los cuales estarán del lado izquierdo de la tarjeta.

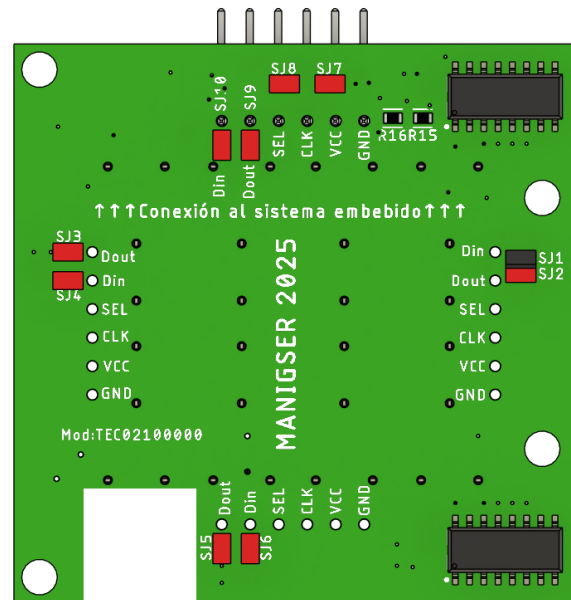
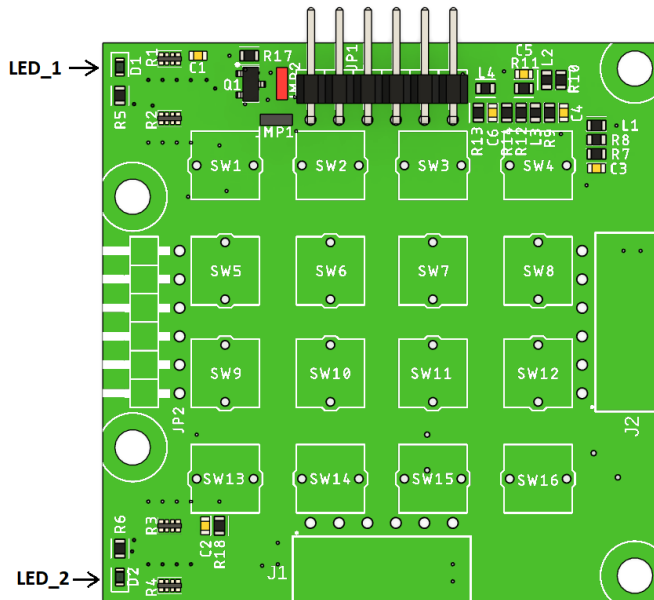


figura 3.1: cara superior de la tarjeta y figura 3.2: cara inferior de la tarjeta.

## 4.- Puentes de conexión.

Estos son para las distintas configuraciones físicas de los teclados, de entre las utilidades que tienen son:

- Conectarse con otros teclados.
- Activar/desactivar la comunicación entre otros teclados.
- Activar/desactivar los filtros electrónicos.

Esto depende de la aplicación y necesidades de cada desarrollador.

Se encontrarán un total de 12 puentes para configurar la tarjeta, 2 de ellos están en la parte superior y el resto en la parte inferior. También están acompañados de sus respectivos nombres, estos tienen las siguientes aplicaciones:

- JMP1: habilita/deshabilita conexión en serie con otro teclado (default activo) (fig 4.1).
- JMP2: sin uso, no cambiar la configuración de fábrica del mismo (fig 4.1).
- SJ1: habilita la entrada de datos header izquierdo (JP2) (fig 4.2).
- SJ2: habilita la salida de datos header izquierdo (JP2) (fig. 4.2).
- SJ3: habilita la salida de datos header derecho (J2) (fig. 4.3).
- SJ4: habilita la entrada de datos header derecho (J2) (fig. 4.3).
- SJ5: habilita la salida de datos header frontal (J1) (fig. 4.4).
- SJ6: habilita la entrada de datos header frontal (J2) (fig. 4.4).
- SJ7: deshabilita el filtro de señal de reloj CLK header posterior (JP1) (fig. 4.5).
- SJ8: deshabilita el filtro de señal de esclavo SEL header posterior (JP1) (fig. 4.5).
- SJ9: deshabilita el filtro de salida de datos Dout header posterior (JP1) (fig. 4.5).
- SJ10: deshabilita el filtro de entrada de datos Din header posterior (JP1) (fig. 4.5).

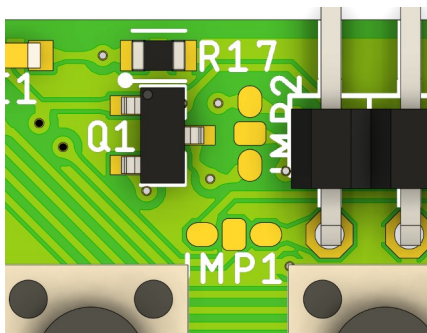


Figura 4.1

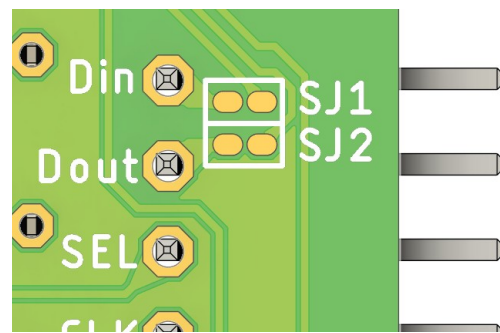


Figura 4.2

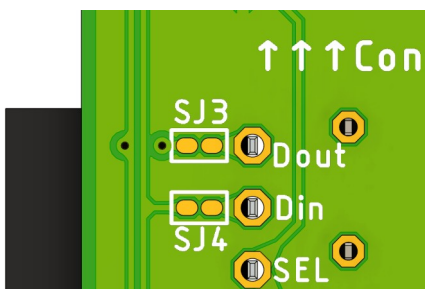


Figura 4.3

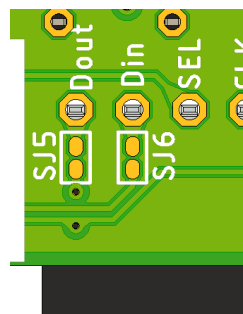


Figura 4.4

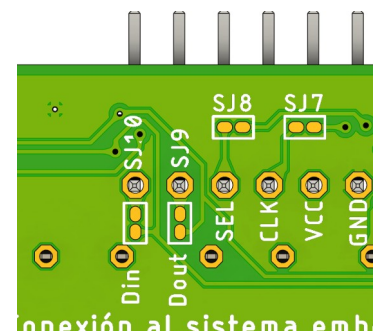


Figura 4.5

# 5.- Conexiones recomendadas.

Existen distintas configuraciones, por lo que veremos el concepto que se debe de llevar a cabo con las conexiones para que se tenga una comunicación simple pero lo suficientemente robusta.

## Caso 1: teclado único

para esta situación solo basta con conectar el header posterior al sistema digital respetando el orden de los pines, tanto los 2 de alimentación como los 3 de datos, quedando el último pin desconectado, y seguir las configuraciones de los siguientes puentes:

tabla 5.1:

Puente	Estado	Nota
JMP1	2-3	Preferente, no obligatorio
JMP2	1-2 o 1-2-3	Obligatorio 1 de los 2 estados
SJ7	abierto	Para lecturas de muy alta frecuencia (>1.5 MHZ) puentear todos*
SJ8	abierto	
SJ9	abierto	
SJ10	abierto	

\*No confundir la frecuencia del MCU con la frecuencia de los pines, para gran parte de los dispositivos programables no hay problema, únicamente hay detalles cuando se usan dispositivos programables de muy alta velocidad como FPGA o CPLD.

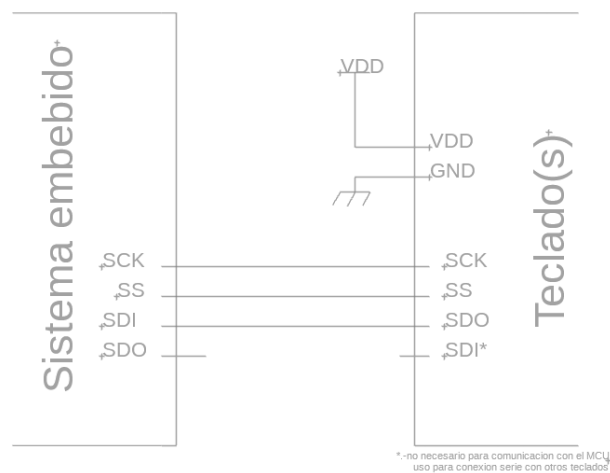


Diagrama 5.1: no es necesario de ningún otro elemento, solo respetar esta conexión recomendada.

## Caso 2: uso de 2 o más teclados.

- 1.- La conexión debe de ser en serie y el teclado conectado al sistema digital debe ser el primero o último del arreglo.
- 2.- La información que entra en cualquiera de los extremos debe salir por los otros respetando la simbología de los puentes Din y Dout así como en el diagrama 5.2.

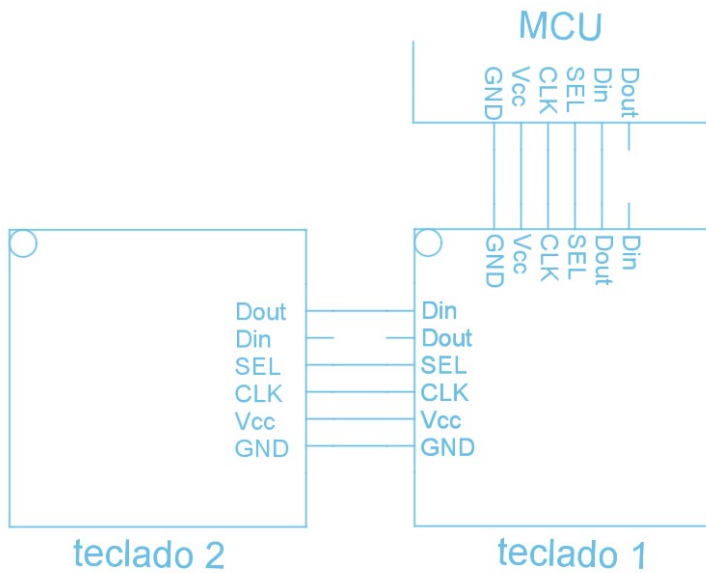


Diagrama 5.2: conexión de 2 teclados al sistema digital.

Respetando las reglas antes mencionadas, se lograría un ensamble como en la figura 5.1.

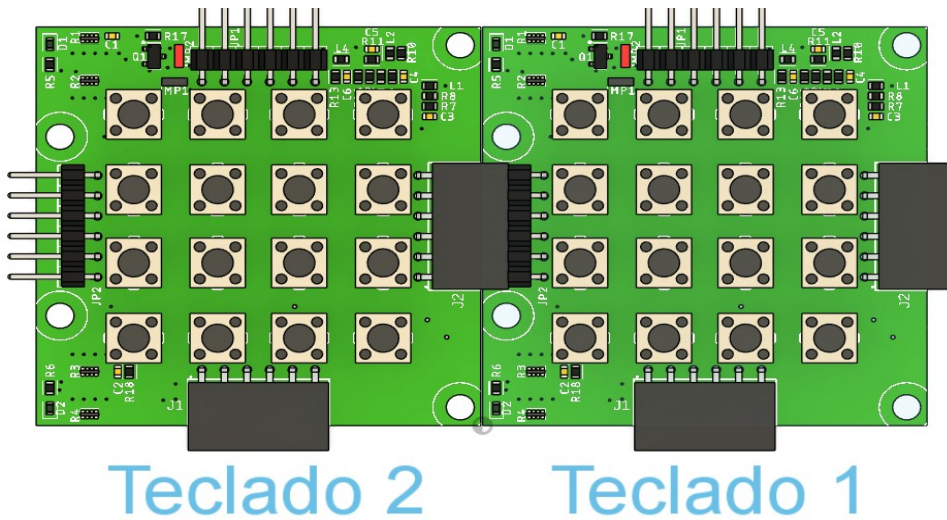


Figura 5.1 ensamble de 2 teclados.

La conexión de los puentes traseros debe de quedar conforme la tabla 5.2 y la figura 5.2.

tabla 5.2

No teclado	puede	estado	nota
Teclado 1	JMP1	2-3	obligatorio
Teclado 2	JMP1	2-3	Preferente, no obligatorio
Teclado 1-2	JMP2	1-2 o 1-2-3	Obligatorio 1 de los 2 estados
Teclado 1	SJ1	cerrado	Ver figura 5.2
	SJ2	abierto	
Teclado 2	SJ3	cerrado	
	SJ4	abierto	



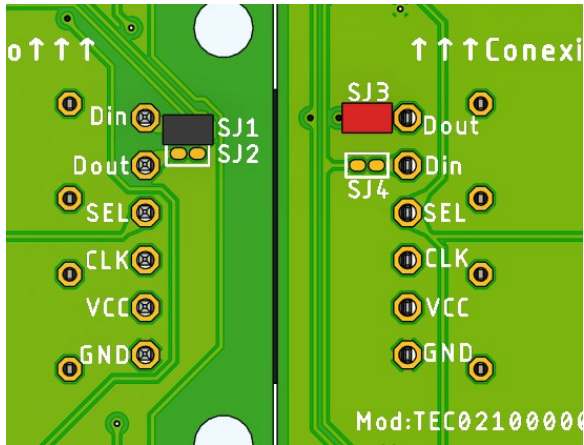


Figura 5.2: del lado derecho de la imagen el teclado 2 y del lado izquierdo el teclado 1 y los puentes soldados.

Como podemos ver, en esta conexión que se realizó, un teclado envía la información y el otro la recibe y la transmite al siguiente dispositivo, ya sea otro teclado o un sistema digital que procese la lectura.

NOTA: si no se realizan los puentes Din y Dout como corresponde, no se completará la comunicación entre los teclados; sin embargo, se seguirán propagando las señales de SEL, CLK, Vcc y GND.

# 6.-Dimensiones físicas

NOTA: la distancia de los pines es de 2.54 mm.

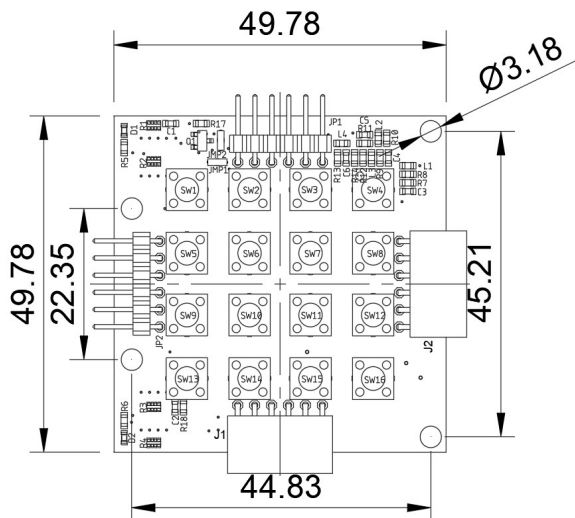


Figura 6.1: tamaño de la PCB, distancia y diámetro de los agujeros, tolerancia  $\pm 0.2$  mm

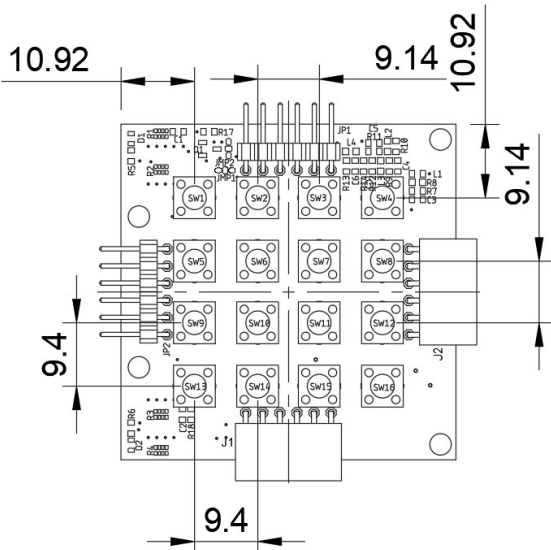


Figura 6.2: distancia de los botones

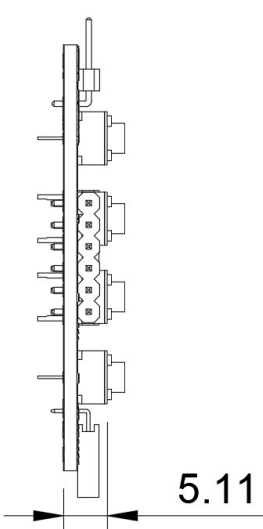


Figura 6.3: espesor de la tarjeta electrónica armada

# **7.- Términos de uso**

## **Licencia de uso**

Este documento está protegido por derechos de autor © 2025 Diego Portilla B.

Se distribuye bajo la licencia Creative Commons Atribución-No Comercial-Sin Derivadas 4.0 Internacional (CC BY-NC-ND 4.0).

No se permite su modificación ni uso comercial sin autorización expresa. Puede compartirse libremente siempre que se mantenga el crédito al autor y se conserve esta licencia.

Más información: <https://creativecommons.org/licenses/by-nc-nd/4.0/deed.es>