VHDLチュートリアル２

２０１５年１０月８日

酒井和哉

1. 「x + y + z」を計算する回路を作成せよ。

　例として「1 + 3 + 5」を計算する回路を設計する。プログラムをコンパイルすると、「1 + 3 + 5」は次のようなアセンブリに変換される。回路図は図１（２ページ目）に示す。

アセンブリ

1. LAD r0, #1 // r0 に1をロード
2. LAD r1, #3 // r1 に3をロード
3. ADD r0, r1 // r2 = r0 + r1
4. LAD r1, #5 // r1 に5をロード
5. LADR r0, r2 // r2 の値を r0 に移動
6. ADD r0, r1 // r0 = r0 + r1

　従って、上記の命令を行うための「命令セット」を定義する必要がある。なお、命令セットと回路は一対一で対応している。今回のチュートリアルでは、命令文の長さを１６ビットとする。

命令セット

1000 : LAD // ロード

1001 : LADR // レジスタ間で値を移動

0100 : ADD // 加算

レジスタID

r0 : 0001

r1 : 0010

r2 : 0011

　テストベンチでの入力値は、次のようになる。

アセンブリ 機械語 説明

1. LAD r0, #1 1000 0001 0000 0001 // LADは1000、r0は0001、4〜7は不使用、0001 整数の1
2. LAD r1, #3 1000 0010 0000 0011 // 同様
3. ADD r0, r1 0100 0000 0000 0000 // ADDは0100、r2 <= r0 + r1
4. LAD r1, #5 1000 0010 0000 0101 // １行目と同様
5. LADR r0, r2 1001 0001 0000 0010 // LADRは1001、r2 の値を r0 に移動
6. ADD r0, r1 0100 0000 0000 0000 // ３行目と同様

　最終的にr2の値が「1001」となることを確認せよ。



図１. 回路図