

## 超薄型低 $V_{IN}$ の 2A 昇降圧 μModule レギュレータ

### 特長

- 広い入力電圧範囲: 2.6V~5.5V
- 調整可能出力電圧範囲: 1.8V~5.5V
- $V_{IN} \geq V_{OUT}$  (降圧モードおよび昇降圧モード) での 2A の連続出力電流、 $V_{IN} < V_{OUT}$  (昇圧モード) での最小 1A の連続出力電流
- 超低リップル昇降圧アーキテクチャ
- プログラマブルなソフトスタートおよび  $V_{IN}$  UVLO
- 軽負荷時の高効率を実現する Burst Mode での 15μA の  $I_Q$
- 超薄型小型表面実装フットプリントの 3.5mm × 4mm × 1.25mm LGA パッケージ

### アプリケーション

- 電気通信、データ通信 (光学モジュール)、産業用機器
- 医療用および工業用計測器
- ワイヤレス RF トランスミッタ
- バッテリ駆動システム

### 概要

LTM<sup>®</sup>4693 は、超薄型で高効率の 2A 昇降圧 μModule<sup>®</sup> DC/DC コンバータで、入力電圧が出力電圧に比べ高い場合、低い場合、等しい場合のいずれでも動作できます。パッケージにはスイッチング・コントローラ、パワー MOSFET、インダクタ、およびサポート用コンポーネントが含まれています。LTM4693 の先進的な回路構成は全ての動作モードを通じて連続的な移行を実現します。2.6V~5.5V の  $V_{IN}$  動作は、3.3V および 5V の代表的な電圧を含め広い範囲の電源に対応します。1.8V~5.5V の出力電圧範囲は外部抵抗によって設定されます。代表的なアプリケーションに必要なのはわずかな数の外付け部品のみです。

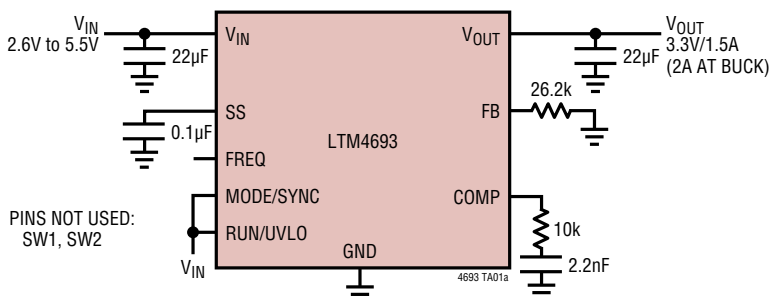
選択可能な Burst Mode<sup>®</sup> 動作により静止電流は 15μA に減少し、全負荷範囲について高い効率を実現します。アプリケーションが最高の効率を発揮できるよう、スイッチング周波数は 1MHz~4MHz の間でプログラムできます。また、ノイズの影響を受けやすい回路の場合には外部クロックに同期することもできます。

LTM4693 は超薄型の 3.5mm × 4mm × 1.25mm LGA パッケージを採用しています。LTM4693 は鉛フリーで RoHS に準拠しています。

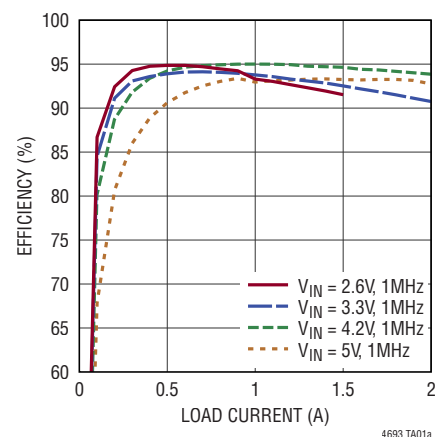
全ての登録商標および商標の所有権は、それぞれの所有者に帰属します。

### 標準的応用例

3.3V<sub>OUT</sub>、2A の DC/DC μModule レギュレータ



3.3V<sub>OUT</sub> 時の効率



## 絶対最大定格

(Note 1)

電源電圧

V<sub>IN</sub>, V<sub>OUT</sub>.....-0.3V~6V

SW1およびSW2の電圧 ..... -0.3V~6V

その他のピン.....-0.3V~6V

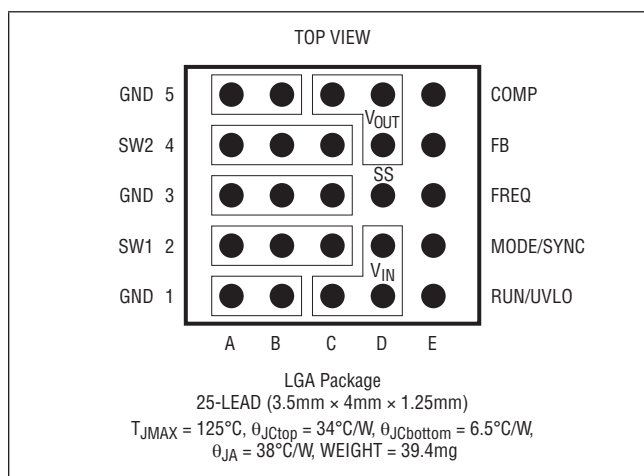
## 動作ジャンクション温度

(Note 2) ..... -40°C~125°C

保存温度範圍.....-55℃~125℃

最高ハンダ・リフロー・ボディ温度.....260℃

## ピン配置



## 発注情報

製品番号	パッド／ボール仕上げ	部品マーキング*		JDEC 仕上げコード	パッケージ タイプ	MSL レーティング	温度範囲 (Note 2)
		デバイス	仕上げコード				
LTM4693EV#PBF	Au (RoHS)	4693	V	e4	LGA	3	-40°C to 125°C
LTM4693IV#PBF							

- 温度グレードは出荷時のコンテナのラベルに示されています。
- 推奨される LGA および BGA PCB のアセンブリおよび製造手順
- \* パッドまたはボール仕上げるコードは IPC/JEDEC J-STD-609 に依ります。
- LGA および BGA のパッケージ図面とトレイ図面

## 電気的特性

●は、全動作温度範囲に適用される仕様を示しています。それ以外は特に指定のない限り、 $T_A = 25^\circ\text{C}$  (Note 2)、 $V_{IN} = 3.8\text{V}$ 、 $V_{OUT} = 3.3\text{V}$ です。

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$V_{IN}$ Operating Voltage		●	2.6		5.5	V
Output Voltage Range	$V_{IN} = 2.6\text{V}$ to $5.5\text{V}$	●	1.8		5.5	V
Output DC Voltage	$R_{FB} = 26.2\text{k}\Omega$			3.3		V
Feedback Pin Voltage		●	0.98	1.0	1.02	V
RUN/UVLO Pin Rising Threshold		●	1.16	1.2	1.24	V
RUN/UVLO Pin Falling Threshold		●	1.06	1.1	1.16	V
RUN/UVLO Pin Input Leakage Current	$RUN/UVLO = 5\text{V}$			1	50	nA
RUN/UVLO Pin Shutdown Threshold		●	0.27	0.45	0.60	V
Shutdown Current: $V_{IN}$	$RUN/UVLO = 0\text{V}$			1	2	$\mu\text{A}$
Input Supply Bias Current	$MODE = V_{IN}$			20		mA
	$MODE = GND$			15		$\mu\text{A}$
Output Current Limit				3.5		A
Line Regulation Accuracy	$V_{IN} = 2.6\text{V}$ to $5.5\text{V}$ , $I_{OUT} = 10\text{mA}$	●		0.06	0.15	%/V
				0.06	0.7	%/V
Load Regulation Accuracy	$I_{OUT} = 0\text{A}$ to $2\text{A}$ (Note 4)	●		0.1	1	%
Output Ripple Voltage	$I_{OUT} = 0\text{A}$ , $C_{OUT} = 100\mu\text{F}$ Ceramic, $f_{SW} = 2.2\text{MHz}$			5		mV
Switching Frequency	External $R_T = 90.9\text{k}\Omega$	●	1.9	2.2	2.5	MHz
Oscillator Programmable Frequency Range	Programmed at $FREQ$ , $V_{IN} = 2.9\text{V}$		1		4	MHz
MODE/SYNC Applied Clock Frequency	$V_{IN} = 2.9\text{V}$	●	1		4	MHz
Soft-Start Period	$C_{SS} = 2.7\text{nF}$			2.2		ms
External SS Regulation Voltage	Capacitor to GND Sets SS Time			1		V
Feedback Pin Input Current				0	50	nA

**Note 1:** 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

**Note 2:** LTM4693は  $T_J \approx T_A$  となるようなパルス負荷条件下でテストされています。LTM4693Eは、 $0^\circ\text{C} \sim 85^\circ\text{C}$ の内部動作温度範囲内で性能仕様を満たすよう設計されています。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲全体における仕様は、設計、特性評価、および統計のプロセス制御との相関付けによって確認されています。LTM4693Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範

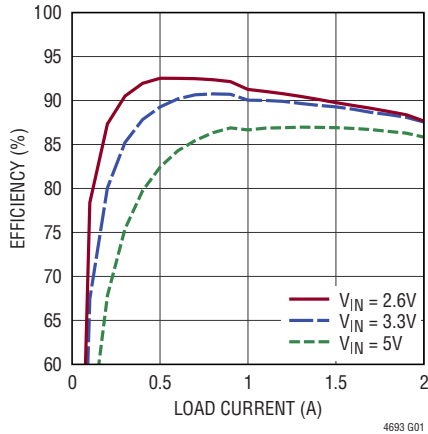
囲全体にわたり仕様を満たすよう設計されています。これらの仕様に見合う最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、およびその他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

**Note 3:** このICには一時的な過負荷からデバイスを保護するための過熱保護機能が搭載されています。この保護機能が動作するときは、ジャンクション温度が最大定格を超えています。最大動作ジャンクション温度を超える温度での連続動作は、デバイスの信頼性を損なったり、デバイスに恒久的な損傷を生じさせたりする可能性があります。

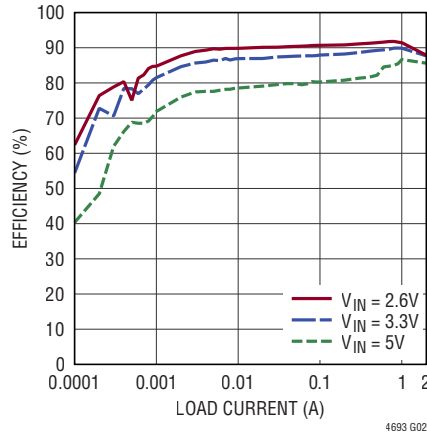
**Note 4:** 異なる  $V_{IN}$ 、 $V_{OUT}$ 、および周囲温度については出力電流ディレーティング曲線を参照してください。

## 代表的な性能特性

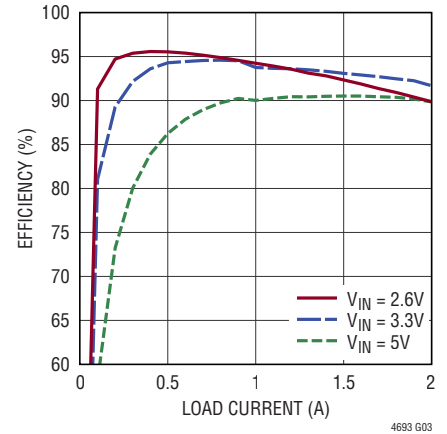
1.8V<sub>OUT</sub> 時の効率、1MHz、CCM



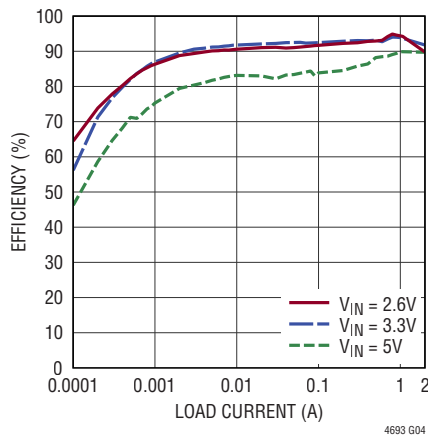
1.8V<sub>OUT</sub> 時の効率、  
1MHz、Burst Mode 動作



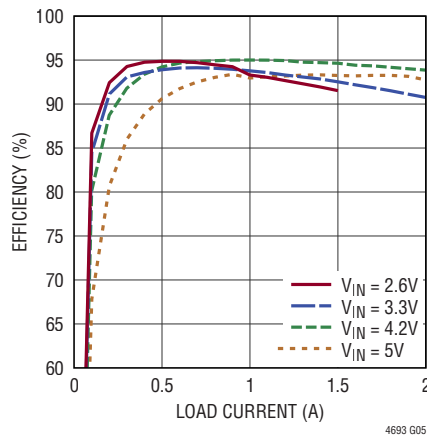
2.5V<sub>OUT</sub> 時の効率、1MHz、CCM



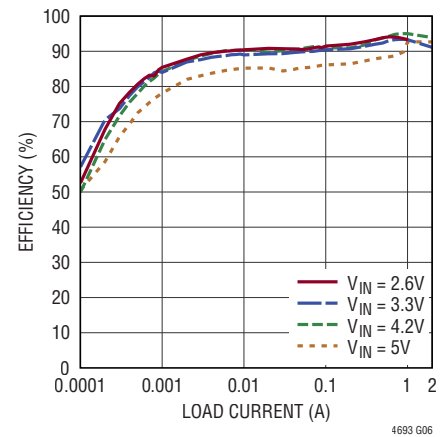
2.5V<sub>OUT</sub> 時の効率、  
1MHz、Burst Mode 動作



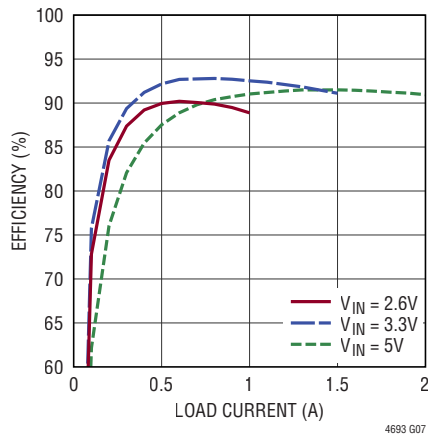
3.3V<sub>OUT</sub> 時の効率、1MHz、CCM



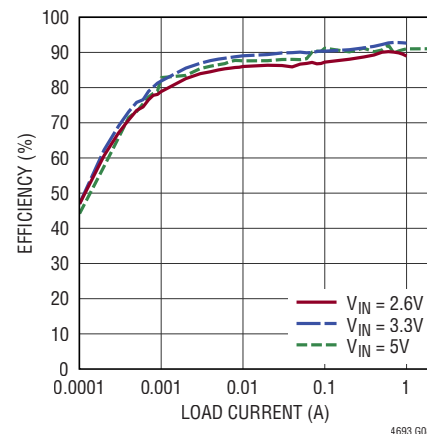
3.3V<sub>OUT</sub> 時の効率、  
1MHz、Burst Mode 動作



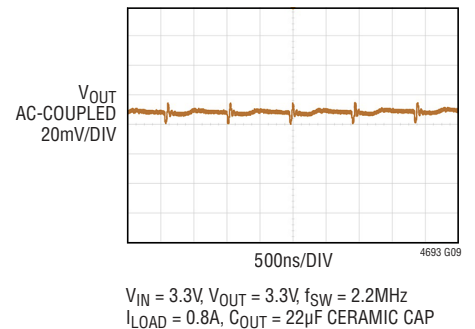
5V<sub>OUT</sub> 時の効率、1MHz、CCM



5V<sub>OUT</sub> 時の効率、  
1MHz、Burst Mode 動作

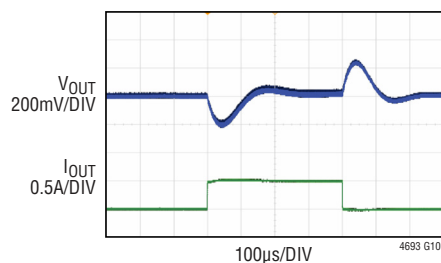


出力リップル



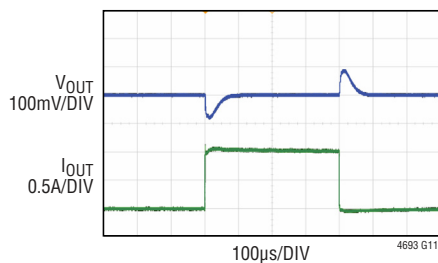
## 代表的な性能特性

負荷過渡応答  
2.6V<sub>IN</sub>~5V<sub>OUT</sub>



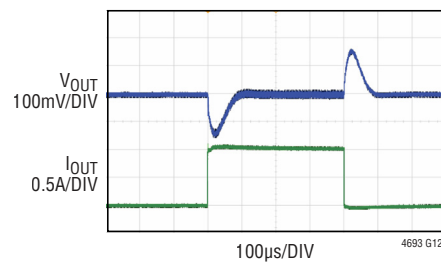
V<sub>IN</sub> = 2.6V, V<sub>OUT</sub> = 5V, f<sub>SW</sub> = 1MHz  
C<sub>OUT</sub> = 2 × 22µF CERAMIC CAP  
C<sub>TH</sub> = 2200pF, R<sub>TH</sub> = 10k  
LOAD STEP 1A~1.5A

負荷過渡応答  
3.3V<sub>IN</sub>~1.8V<sub>OUT</sub>



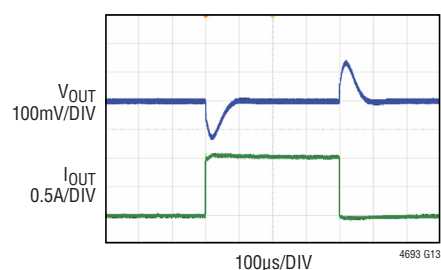
V<sub>IN</sub> = 3.3V, V<sub>OUT</sub> = 1.8V, f<sub>SW</sub> = 1MHz  
C<sub>OUT</sub> = 2 × 22µF CERAMIC CAP  
C<sub>TH</sub> = 2200pF, R<sub>TH</sub> = 10k  
LOAD STEP 1A~2A

負荷過渡応答  
3.3V<sub>IN</sub>~3.3V<sub>OUT</sub>



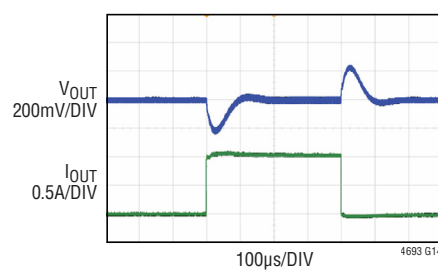
V<sub>IN</sub> = 3.3V, V<sub>OUT</sub> = 3.3V, f<sub>SW</sub> = 1MHz  
C<sub>OUT</sub> = 2 × 22µF CERAMIC CAP  
C<sub>TH</sub> = 2200pF, R<sub>TH</sub> = 10k  
LOAD STEP 1A~2A

負荷過渡応答  
5V<sub>IN</sub>~3.3V<sub>OUT</sub>



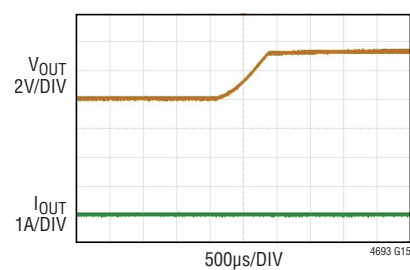
V<sub>IN</sub> = 5V, V<sub>OUT</sub> = 3.3V, f<sub>SW</sub> = 1MHz  
C<sub>OUT</sub> = 2 × 22µF CERAMIC CAP  
C<sub>TH</sub> = 2200pF, R<sub>TH</sub> = 10k  
LOAD STEP 1A~2A

負荷過渡応答  
5V<sub>IN</sub>~5V<sub>OUT</sub>



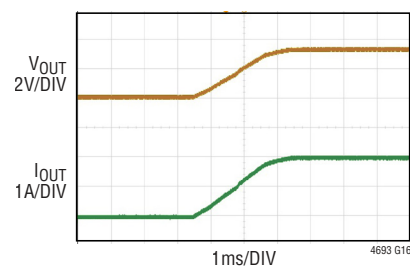
V<sub>IN</sub> = 5V, V<sub>OUT</sub> = 5V, f<sub>SW</sub> = 1MHz  
C<sub>OUT</sub> = 2 × 22µF CERAMIC CAP  
C<sub>TH</sub> = 2200pF, R<sub>TH</sub> = 10k  
LOAD STEP 1A~2A

無負荷時のスタートアップ



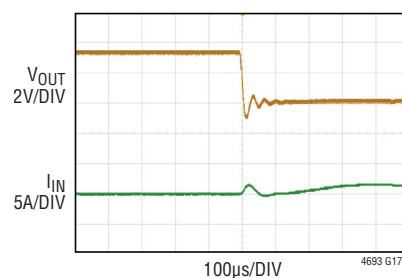
V<sub>IN</sub> = 3.3V, V<sub>OUT</sub> = 3.3V, f<sub>SW</sub> = 1MHz, 0A LOAD  
C<sub>OUT</sub> = 3 × 22µF + 3 × 2.2µF CERAMIC  
SOFT-START CAPACITOR = 0.01µF  
USE RUN PIN TO CONTROL START-UP

2A負荷時のスタートアップ



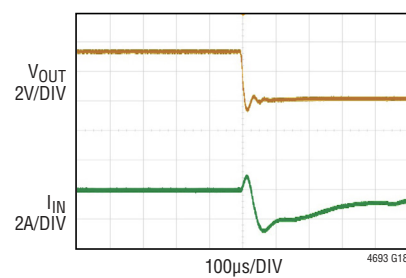
V<sub>IN</sub> = 3.3V, V<sub>OUT</sub> = 3.3V, f<sub>SW</sub> = 1MHz, 2A LOAD  
C<sub>OUT</sub> = 3 × 22µF + 3 × 2.2µF CERAMIC  
SOFT-START CAPACITOR = 0.01µF  
USE RUN PIN TO CONTROL START-UP

無負荷時の短絡



V<sub>IN</sub> = 3.3V, V<sub>OUT</sub> = 3.3V, f<sub>SW</sub> = 1MHz, 0A LOAD  
C<sub>OUT</sub> = 3 × 22µF + 3 × 2.2µF CERAMIC

2A負荷時の短絡



V<sub>IN</sub> = 3.3V, V<sub>OUT</sub> = 3.3V, f<sub>SW</sub> = 1MHz, 2A LOAD  
C<sub>OUT</sub> = 3 × 22µF + 3 × 2.2µF CERAMIC

## ピン機能



パッケージの行と列ラベルはμModule製品により異なる場合があります。それぞれのパッケージのレイアウトを慎重に確認してください。

**GND (ピン A1、B1、A3、B3、C3、A5、B5) :** 電源グラウンド接続。これらのピンと露出サーマル・パッドは、固有の熱的条件を満たせるようPCBのグラウンド・プレーンにしっかりと接続する必要があります。

**SW1 (ピン A2、B2、C2) :** 昇降圧コンバータのスイッチング・ノード・ピン1。

**SW2 (ピン A4、B4、C4) :** 昇降圧コンバータのスイッチング・ノード・ピン2。

**V<sub>IN</sub> (ピン C1、D1、D2) :** 昇降圧コンバータ用電源入力。22μF以上の低ESRコンデンサをデバイスのできるだけ近くのGNDに接続します。

**V<sub>OUT</sub> (ピン C5、D4、D5) :** 昇降圧コンバータの電源出力。22μF以上の低ESRコンデンサをデバイスのできるだけ近くのGNDに接続します。コンデンサの値はV<sub>OUT</sub>電圧と負荷電流条件によって変動する場合があります。

**SS (ピン D3) :** 外部ソフトスタート。2msのデフォルト・スタート期間、V<sub>IN</sub>に接続します。[式1](#)に従い、ソフトスタート期間を設定するようコンデンサを外付けします。

$$t_{SS} \text{ (ms)} = 0.8 \cdot C_{SS} \text{ (nF)} \quad (1)$$

**RUN/UVLO (ピン E1) :** ICをイネーブルするための入力。RUNをV<sub>IN</sub>に接続するとLTM4693を2.6Vの最小動作電圧でイネーブルできます。V<sub>IN</sub>から外付け分圧器に接続すると、プログラマブルなV<sub>IN</sub>低電圧閾値を正確に設定できます。詳細は[アプリケーション情報](#)を参照してください。

**MODE/SYNC (ピン E2) :** モード選択と発振器同期。このピンはフロート状態のままにしないでください。

MODE/SYNC = ハイ (V<sub>IN</sub>)。Burst Mode動作をディスエーブルし、低ノイズで一定周波数のPWM動作を維持します。

MODE/SYNC = ロー (GND)。コンバータはBurst Modeで動作します。

MODE/SYNC = 外部CLK。内部発振器は外部CLK信号に同期し、Burst Mode動作はディスエーブルされます。発振器を同期させるには、75ns ~ t<sub>period</sub> - 75ns のクロック・パルス幅が必要です。発振器を目的の同期周波数から25% ~ 50%下回るようプログラムするには、FREQとGND間に抵抗を外付けすることが必要です。

**FREQ (ピン E3) :** 発振器周波数プログラミング入力。デフォルトのスイッチング周波数は、このピンがフローティング状態のままの場合、1MHzです。[式2](#)に従い、1MHz ~ 4MHzのスイッチング周波数をプログラムするにはR<sub>T</sub>の抵抗をFREQとGNDの間に外付けします。

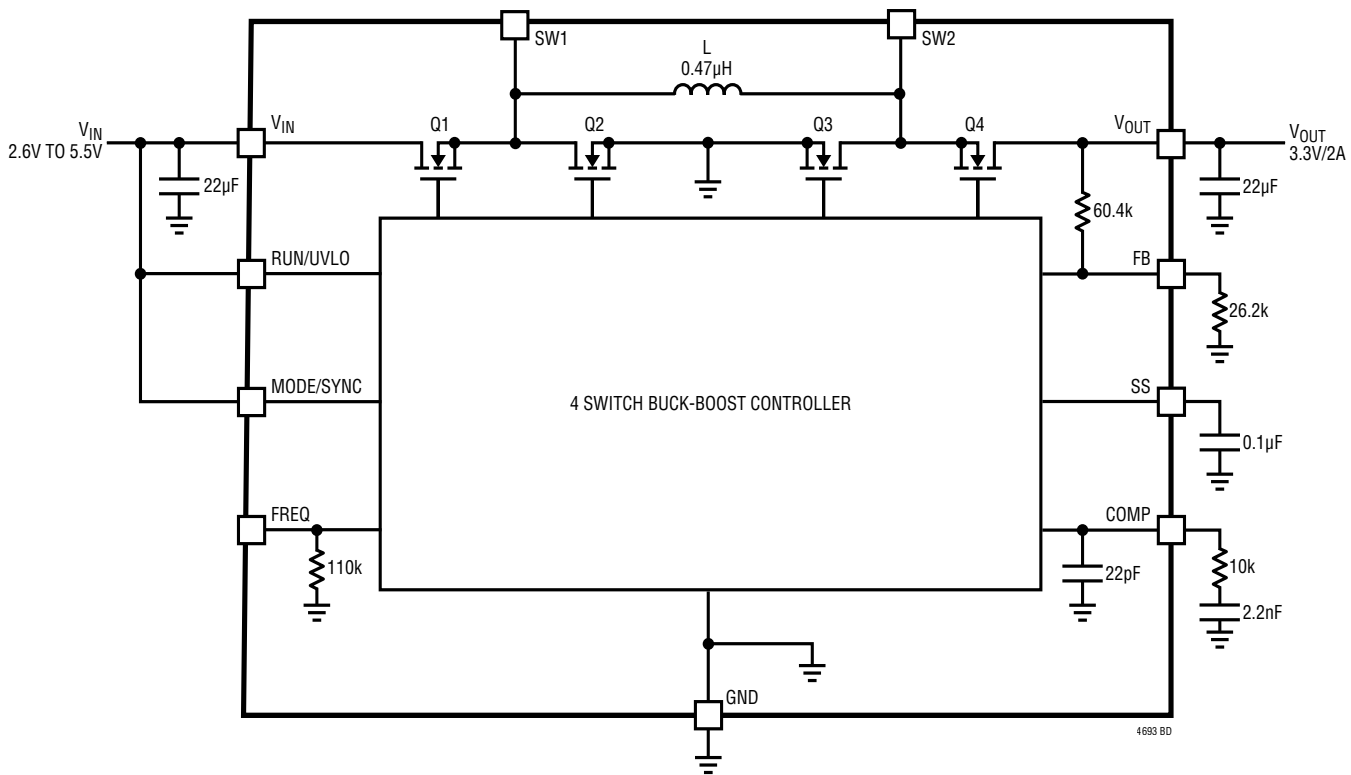
$$R_T \text{ (k}\Omega\text{)} = \frac{110}{f_{SW} \text{ (MHz)} - 1} \quad (2)$$

**FB (ピン E4) :** エラー・アンプへの帰還入力。このピンに接続した抵抗により、コンバータ出力電圧が設定されます([式3](#))。

$$V_{OUT} = 1.0V \cdot \frac{R_{FB} + 60.4k}{R_{FB}} \quad (3)$$

**COMP (ピン E5) :** モジュール内の平均インダクタ電流をプログラムするために使用する電圧エラー・アンプの出力。このピンからグラウンドへのR-Cにより電圧ループ補償が設定されます。

ブロック図





## 動作

LTM4693はスタンドアロンの非絶縁型昇降圧スイッチングDC/DC電源です。LTM4693は昇降圧回路構成を採用しているため、出力電圧を入力電圧より高い値にも低い値にもレギュレーションできます。また、最大出力電流は入力電圧によって異なります。降圧領域および昇降圧領域では、コンバータは2Aの出力電流を供給するのに対し、昇圧領域では最小1Aの出力電流を供給できます。低 $R_{DS(ON)}$ 、低ゲート電荷同期スイッチ、低DCRインダクタが内蔵されているため、3.5mm × 4mm × 1.25mmという小型サイズで高効率の電源モジュールを提供します。LTM4693は独自の低ノイズ・スイッチング・アルゴリズムを使用し、動作モード間の滑らかな移行を実現しています。こうした特長により、従来の昇降圧コンバータに比べ、効率と安定性に優れたものとなっています。前ページに簡略化した回路図を示します。

LTM4693は、FBピンからGNDに接続された外付け抵抗を介して1.8V～5.5Vにプログラム可能な、正確にレギュレーションされた出力電圧を供給します。入力電圧範囲は2.6V～5.5Vです。

LTM4693では、パルス幅モジュレータに平均電流モード制御を利用しています。電流モード制御は、平均電流制御法およびこれより更に良く知られるピーク電流制御法のどちらにおいても、他の制御方法に比べ、簡素なループ補償、高速の負荷過渡応答、固有の電源ライン電圧除去性能といったいくつかの利点があります。スイッチング周波数はFREQピンとGNDの間に適切な値の抵抗を接続することで設定できます。LTM4693のデフォルト周波数は1MHzですが、これは1MHz～4MHzの広いスイッチング周波数範囲にわたって動

作するよう設定できるため、アプリケーションを広範な領域と効率に対し最適化できます。MODE/SYNCピンを駆動すればLTM4693は外部クロックに同期できます。

LTM4693ではBurst Mode動作が使用でき、これはMODE/SYNC入力ピンを介してユーザが選択可能です。Burst Mode動作時には、LTM4693は電圧レギュレーションを維持する必要がある場合のみコンバータを動作させることによって、軽出力負荷時に極めて高い効率を実現します。Burst Mode動作の代表的な静止電流値は無負荷時の場合わずか15μAです。負荷が大きくなるとLTM4693は自動的に一定周波数のPWM動作に移行します。連続PWMモードはMODE/SYNCピンを介して選択することもでき、これにより低スイッチング・リップルや低ノイズ動作が可能となります。

LTM4693は、抵抗によって正確にプログラム可能なRUN/UVLOコンパレータを備えており、これを使用して電源に依拠してユーザが選択した電圧閾値で昇降圧DC/DCコンバータをオン／オフすることが可能です。更にソフトスタート期間も、SSからGNDに接続した適切なコンデンサによってプログラム可能です。



## アプリケーション情報

LTM4693の代表的なアプリケーション回路図をフロント・ページに示します。この**アプリケーション情報**のセクションは、代表的アプリケーションに外付け部品を選択する際のガイドラインとしての役割を果たします。特に指定のない限り、このセクションに示す例と式は、連続導通モードでの動作を前提としています。

### V<sub>IN</sub> UVLO 閾値

V<sub>IN</sub>閾値は、RUN/UVLOがV<sub>IN</sub>に接続されている場合、ターンオンでは1.7V、ターンオフでは1.6V（それぞれ代表値）に内部設定されています。V<sub>IN</sub> UVLOは、**式4**および**式5**に従い、RUN/UVLOの抵抗ネットワークを使用してより高い閾値に調整できます。

$$V_{\text{TURN(ON)}} = 1.2\text{V} \cdot (1 + R1/R2) \quad (4)$$

正確には、RUN/UVLOピンの閾値には100mVのヒステリシスが内部設定されています。

$$V_{\text{TURN(OFF)}} = 1.1\text{V} \cdot (1 + R1/R2) \quad (5)$$

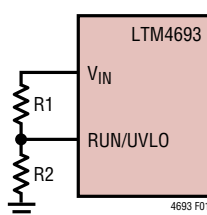


図1. V<sub>IN</sub> UVLO の設定回路

### 出力電圧の設定

PWMコントローラは1Vのリファレンス電圧を内蔵しています。**ブロック図**に示すように、60.4kの内部帰還抵抗がV<sub>FB</sub>とV<sub>OUT</sub>の間に接続されています。R<sub>FB</sub>の抵抗をFBピンとGNDピンの間に追加することで出力電圧をプログラムできます(**式6**)。

$$V_{\text{OUT}} = 1.0\text{V} \cdot \frac{60.4\text{k} + R_{\text{FB}}}{R_{\text{FB}}} \quad (6)$$

### スイッチング周波数の設定

LTM4693の動作周波数は、小型パッケージ・サイズと最小の出力リップル電圧を実現しながらも高効率を維持できるよう最適化されています。デフォルト動作周波数は、内蔵の抵抗により1MHzに内部設定されています。ほとんどのアプリケーションでは周波数調整を追加する必要はありません。

1MHzより高い動作周波数が必要なアプリケーションでは、FREQピンとGNDの間にR<sub>T</sub>の抵抗を追加することで動作周波数を調整できます。特定のスイッチング周波数を設定するために必要なR<sub>T</sub>の値は、**式7**を用いて計算できます。

$$R_T(\text{k}\Omega) = \frac{110}{f_{\text{SW}}(\text{MHz}) - 1} \quad (7)$$

プログラマブルな動作周波数範囲は1MHz～4MHzです。R<sub>T</sub>とスイッチング周波数の代表値は**表1**に示すとおりです。

表1. 一般的なスイッチング周波数に対するR<sub>T</sub>の値

f <sub>SW</sub>	R <sub>T</sub>
1.0MHz	OPEN
2.0MHz	110kΩ
3.0MHz	55kΩ
4.0MHz	36.5kΩ

LTM4693はMODE/SYNCピンに印加された外部クロックに同期できます。外部クロックの周波数は、FREQピンによって設定された内部発振器の周波数より高い値であることが必要です。発振周波数には±20%の変動の可能性があります。これに対処するには、内部発振器周波数が同期周波数より25%から50%低い値となるようR<sub>T</sub>の抵抗を選択する必要があります。例えば、外部の2.5MHzクロックに同期するには、内部発振器が1.9MHz以下となるようR<sub>T</sub>を設定する必要があります。

## アプリケーション情報

## ソフトスタート

ソフトスタート回路は、ソフトスタート期間( $t_{SS}$ )中、平均インダクタ電流を増加させます。約2msの内部ソフトスタート間隔は、SSを $V_{IN}$ に接続することで選択できます。より長いソフトスタート期間が必要なアプリケーションでは、SSに外部コンデンサ $C_{SS}$ を接続すると、式8に従ってソフトスタート期間が設定できます。ソフトスタートの合計時間は次のように計算できます。

$$t_{SS} \text{ (ms)} = 0.8 \cdot C_{SS} \text{ (nF)} \quad (8)$$

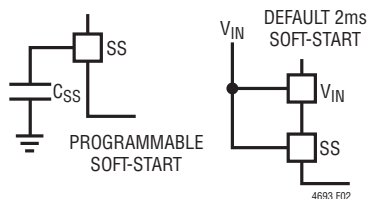


図2. ソフトスタート時間の設定回路

ここで、 $C_{SS}$ はSSピンのコンデンサです。

ソフトスタート回路は、 $V_C$ のエラー・アンプ出力を緩やかに増加させます。こうすることで、ICの電流コマンドは緩やかにゼロから増加します。ソフトスタート期間は、SSコンデンサが0.9Vまで増加し $V_C$ がフル定格電流をコマンドできるようになるのに要する時間として定義されます。ほとんどの場合、 $V_{OUT}$ は全インダクタ電流を必要とすることなくレギュレーション状態に達し、ソフトスタート期間の一部でパワーアップに達します。初期パワーアップ後、ソフトスタートは、 $V_{IN}$  UVLOのアサート、サーマル・シャットダウン、または $V_{OUT}$ の短絡によってリセットできます。

## 出力コンデンサ

出力電圧リップルを抑えるためには、低等価直列抵抗(ESR)の出力コンデンサを昇降圧コンバータの出力に接続する必要があります。低ESRでフットプリントが小さいため、多層セラミック・コンデンサが最適です。出力電圧リップルを受け入れ可能なレベルまで低減できる容量のコンデ

ンサ値を選択してください。出力電圧のリップルは負荷電流と共に増加し、一般的には降圧モードより昇圧モードにおいて大きくなります。出力コンデンサの両端で生成される出力電圧リップルと、出力コンデンサの内部抵抗の両端で発生するリップルの両方を考慮する必要があります。ほとんどのLTM4693のアプリケーションでは、 $V_{OUT}$ とGNDの間に68 $\mu$ F~220 $\mu$ Fの出力コンデンサを使用するとうまく機能します。4.7 $\mu$ Fなどの小さい値のセラミック・コンデンサを $V_{OUT}$ とGNDの間に追加すると、制御回路へのスイッチング・ノイズを低減できます。LTpowerCAD<sup>®</sup>設計ツールがオンラインでダウンロード可能で、これを使用すると、特定の数とタイプのコンデンサに基づきリップル解析を実行できます。

## 入力デカップリング・コンデンサ

$V_{IN}$ ピンは全インダクタ電流を伝送し、内蔵のスイッチとドライバに電力を供給すると共に、IC内の制御回路に給電します。入力電圧リップルを最小限に抑え、ICが正しく動作するよう、22 $\mu$ F以上の低ESRバイパス・コンデンサを $V_{IN}$ のできるだけ近くに配置してください。このコンデンサと $V_{IN}$ およびグラウンド・プレーン(GND)を接続するパターンは、できるだけ短くします。4.7 $\mu$ Fなどの小さい値のセラミック・コンデンサを $V_{IN}$ とGNDの間に追加すると、制御回路へのスイッチング・ノイズを低減できます。

## 推奨する入力コンデンサおよび出力コンデンサ

LTM4693の入出力のフィルタリングに使用するコンデンサは、低ESRであることが必要です。更に、スイッチング・コンバータが生成する大きなAC電流を処理できる定格であることも必要です。こうしたアプリケーションに適したコンデンサのタイプは多数ありますが(低ESRタンタル、OSCON、POSCAPなど)、小型サイズ、低ESR、低リーク電流といった特長があるため、セラミック・コンデンサがスイッチング・コンバータ・アプリケーションでは多く用いられます。セラミック・コンデンサの主なメーカーとしては、AVX、Kemet、Murata、Taiyo Yuden、TDKなどがあります。電力アプリケーションを目的としたセラミック・コンデンサの多くは、コンデンサのDCバイアス電圧が増加するため、容量は定格値より大幅に減少します。最大定格電圧付近で動作する場合、小型の表面

## アプリケーション情報

実装コンデンサの容量がその定格値の50%未満に低下することはまれではありません。公称値が同じコンデンサの場合、一般的にケース・サイズが増加すると共にこの効果は減少します。その結果、多くの場合、アプリケーションの動作電圧で意図した容量を実際に実現するのに通常必要とされるよりも大きな容量または電圧定格の大きなコンデンサを使用する必要があります。X5R、X6S、またはX7Rの誘電体タイプは、広い動作範囲および温度範囲にわたり最高の性能を発揮するため、これらを使用することを推奨します。目的の容量がアプリケーション回路で実現されることを検証するには、コンデンサ・メーカーが提供する容量とDCバイアス電圧の関係を示すグラフを確認してください。

### 強制連続モード (FCM)

MODE/SYNCピンがハイの場合、またはコンバータの負荷電流が高いために強制連続モード動作に入る場合、LTM4693はFREQピンでプログラムされた固定周波数で動作します。FCMにより、出力電圧リップルが最小限に抑えられ、低ノイズのスイッチング周波数スペクトルが得られます。独自のスイッチング・アルゴリズムにより、動作モード間をシームレスに移行することができ、全ての動作モードにおいて平均インダクタ電流、インダクタのリップル電流、ループ伝達関数の不連続性をなくすことができます。これらの利点により、効率の向上、ループの安定性改善、および出力電圧リップルの低減を実現します。内蔵制御ループのコマンドに応答して、内蔵のパルス幅変調器がスイッチのデューティ・サイクルを適切に生成し、出力電圧のレギュレーションを維持します。

### Burst Mode 動作

MODE/SYNCピンをローに維持するとLTM4693はBurst Mode動作に設定されます。その結果、昇降圧DC/DCコンバータは、平均インダクタ電流が事前設定された値を超える場合は通常の連続PWMスイッチング動作を行い、そのレベルを下回る場合は電力を節約するBurst Mode動作に自動的に移行します。MODE/SYNCがローで軽出力負荷時には、出力電圧が公称レギュレーション・レベルに達する

とLTM4693はスタンバイまたはスリープ状態に入ります。スリープ状態では、PWMのスイッチングを停止しICの不必要な機能を全てオフにして、LTM4693の静止電流を大きく低減します。これにより、軽出力負荷時の総電力変換効率を大幅に向上させます。コンバータはスリープ中には動作しないため、出力電圧は、出力負荷抵抗と出力コンデンサ値によって決まる速度で、ゆっくりと減衰します。出力電圧がわずかに減衰(通常1%未満)すると、LTM4693は復帰してV<sub>OUT</sub>の出力電圧が以前のレベルに戻るまで通常のスイッチング動作を再開します。負荷が非常に軽い場合、V<sub>OUT</sub>が戻るまでに数サイクルしか必要とせず、スリープ時間を長くできるため、効率が大幅に向上します。

### 平均電流モード制御と安定性補償

LTM4693では、[図3](#)に示すように、パルス幅モジュレータに平均電流モード制御を利用しています。電流モード制御は、平均電流制御法およびこれより更に良く知られるピーク電流制御法のどちらにおいても、他の制御方法に比べ、簡素なループ補償、高速の負荷過渡応答、固有の電源ライン電圧除去性能といったいくつかの利点があります。

[図3](#)に示されているように、V<sub>AMP</sub>と記された内蔵の高利得トランスコンダクタンス・エラー・アンプがFBノードに接続された分圧器を通じてV<sub>OUT</sub>をモニタし、電流モード制御ループで使用される出力V<sub>C</sub>を生成して適切なインダクタ電流レベルを指示します。安定性を確保するため、外付けの周波数補償部品(R<sub>C</sub>およびC<sub>C</sub>)を、V<sub>C</sub>とGNDの間に配置する必要があります。C<sub>HF</sub>は任意です。

V<sub>C</sub>は2番目のアンプ([図3](#)のI<sub>AMP</sub>)の非反転入力に内部接続されています。平均電流アンプの反転入力、インダクタ電流検出抵抗R<sub>CS</sub>に接続され、200mVのオフセットを持っています。I<sub>AMP</sub>には平均化フィルタと周波数補償ネットワークが内蔵されており、内部電流ループの動作を安定化させます。平均電流アンプの出力(I<sub>COMP</sub>)は、デューティ・サイクル・コマンドをサイクルごとに昇降圧PWM回路に発します。インダクタ電流検出回路は、パワー・スイッチを流れる電流を交互に測定します。検出回路の出力は、抵抗R<sub>CS</sub>の両端に電

## アプリケーション情報

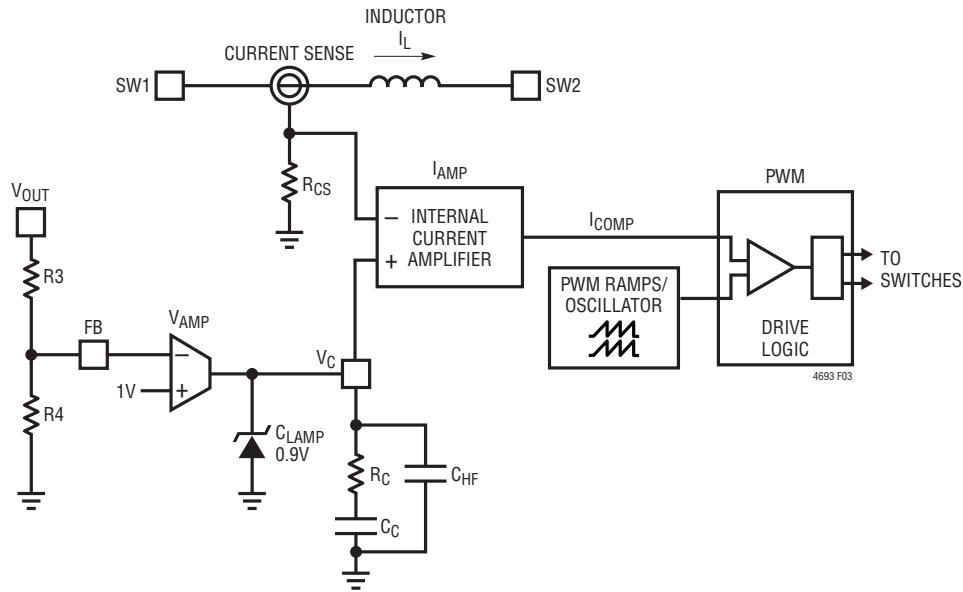


図3. 平均電流モード制御ループ

圧を生み出しますが、これは、インダクタ電流波形を電圧に変換したものに相当します。 $V_{OUT}$ のパワー・コンバータ負荷が増加した場合は、 $V_{OUT}$ の瞬時レベルはわずかに低下し、これによって、電圧エラー・アンプが反転動作し、 $V_C$ の電圧レベルが増加します。 $V_C$ の増加が最初に生じた場合は、電流平均化アンプの出力 $I_{COMP}$ は、一時的に増加してデューティ・サイクルを上げるよう指示します。このデューティ・サイクルの増加によりインダクタ電流レベルが増加し、最終的に $R_{CS}$ 両端の平均電圧が増加します。 $R_{CS}$ の電圧の平均値が $V_C$ のレベルに等しくなると、 $I_{COMP}$ の電圧はPWMに対し以前のレベルに非常に近い値にまで戻り、この新しい高インダクタ電流レベルで電圧レギュレーションを維持できるようデューティ・サイクルを補正します。定常状態において反転入力に加えられた電圧の平均値( $R_{CS}$ 両端の電圧)が非反転入力 $V_C$ の電圧に等しくなるよう、平均電流アンプは設定されています。その結果、インダクタ電流の平均値は、電圧レギュレーションを維持するために制御されます。電流アンプとPWMの全体は、駆動電圧が $V_C$ から供給される電圧制御電流源として簡略化できます。電圧エラー・アンプは分圧器を通じて $V_{OUT}$ をモニタしており、必要に応じて電流コ

マンドを調整してレギュレーションを維持します。そのため、電圧エラー・アンプは出力電圧レギュレーション・ループを制御します。平均電流アンプは $V_C$ を介した電圧エラー・アンプ出力に応じてインダクタ電流を調整し、一般に内部電流ループ・アンプと呼ばれます。平均電流モード制御手法はピーク電流モード制御と同様の手法ですが、平均電流アンプがピーク電流ではなく平均電流を制御する点が異なります。この違いにより、ピーク電流モード制御が持つ利点のほとんどを維持していながらも、ピーク電流モード制御に特有のピークto平均電流誤差はなくなっています。内部ループ補償コンポーネントはLTM4693に内蔵されているため、ループ設計が簡略化できると共に、広い動作範囲にわたって最も広い帯域幅を実現できます。一方、電圧ループの補償はLTM4693の外部で行われるため、プログラムされた出力電圧、発振器周波数、出力容量、出力コンデンサの等価ESRなどに基づいて全体的なループ特性を最適化できます。



## アプリケーション情報

LTM4693 で用いられている平均電流モード制御は、図4に示すように、主に  $R_{LOAD}$  および  $C_{OUT}$  によって形成される出力負荷を駆動する、電圧制御電流源 ( $V_{CCS}$ ) とみなすことができます。

電圧エラー・アンプ出力 ( $V_C$ ) は、 $V_{CCS}$  への指示入力値となります。ピーク電流モード制御と同様、内部平均電流制御ループは、対象となる周波数範囲にわたりインダクタを実質的に電流源とみなし、電力段の周波数応答は単極 ( $-20\text{dB/decade}$ ) のロールオフを示します。出力コンデンサ ( $C_{OUT}$ ) と負荷抵抗 ( $R_{LOAD}$ ) が支配的な低周波数ポールを形成すると共に、出力コンデンサの等価直列抵抗と容量がゼロを形成し、セラミック・コンデンサを使用している場合、通常十分高い周波数では無視できます。

コンバータを昇圧モードで動作させる場合には、問題を起こす可能性のある右半平面ゼロ (RHPZ) も発生します。RHPZ は、ゲインの増加 (ゼロ点など) と位相の減少 (ポールなど) を生じさせます。これは、最終的に LTM4693 で達成できる最大変換帯域幅を制限する可能性があります。降圧モードで動作する場合には RHPZ は存在しません。

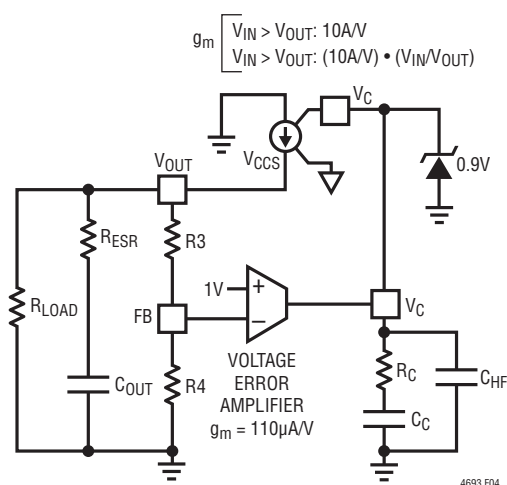


図4. 平均電流モード制御ループに対する小信号モデルの簡略化した回路図

電圧アンプの周波数応答は、ループ全体の応答が最適なものとなるよう設計されています。ループ設計に先立ち、様々なライン電源、負荷、部品ごとの差異、周波数に対し電力段ゲインを測定することを強く推奨します。補償設計の設計パラメータは、 $V_C$  と GND の間の直列抵抗と容量 ( $R_C$ 、 $C_C$ 、および  $C_{HF}$  (オプション)) に焦点を置きます。昇降圧コンバータの場合は、補償設計の対象ループ・クロスオーバー周波数は、最大の昇圧比と負荷電流で決まります。それによって RHPZ 周波数が最小となるためです。一般的な目標は、外付けの補償ネットワークを使用して、クロスオーバー周波数を設定し十分な位相ブーストを提供することです。

LTpowerCAD は、オンラインでダウンロード可能な設計ツールで、ループ補償とトランジェントの最適化を実行できます。

ほとんどのアプリケーション条件は表5に示すとおりです。

### 熱に関する考慮事項と出力電流のディレーティング

本データシートのピン配置のセクションに示す熱抵抗値は、JESD51-12 で定義されたパラメータに適合するものです。また、これらの熱抵抗値は、熱モデリング、シミュレーション、およびハードウェア・テスト基板にマウントされた  $\mu\text{Module}$  パッケージにより行われるハードウェア評価との関連付けを活用する、有限要素解析 (FEA) ソフトウェアのモデリング・ツールにより使用することを意図したものです。これらの熱係数を提供する理由は、JESD51-12 (Guidelines for Reporting and Using Electronic Package Thermal Information) に記載されています。

多くの設計者は、実験装置とデモ・ボードなどのテスト媒体を使用して、アプリケーションに使用する  $\mu\text{Module}$  レギュレータの熱性能を様々な電気的および環境的動作条件で予測し、それによって FEA 作業を補足するという方法を選択します。FEA ソフトウェアを使用しない場合、ピン配置のセクションに示す熱抵抗はそれ自体では熱性能のガイドとなりませんが、その代わりにこのデータシートにあるディレーティング曲線をアプリケーションの利用に関する考察やガイドとし

## アプリケーション情報

て使用でき、また熱性能とアプリケーションとの関係を把握するために応用できます。

**ピン配置**のセクションには通常、JESD 51-12に明示的に定義された3つの熱係数が示されており、これらは以下のように説明されます。

1.  $\theta_{JA}$  はジャンクションから環境への熱抵抗であり、1立方フィートの密閉された容器内で測定された、自然対流によるジャンクションから周囲の空気への熱抵抗です。この環境は「静止空気」と呼ばれることもあります。ただし、実際には自然対流により空気の動きが生じます。この値は、デバイスを4層デモ回路DC3016Aにマウントして求められます。
2.  $\theta_{Jcbottom}$  はジャンクションから製品ケース底部までの熱抵抗であり、全てのコンポーネントからの熱放散がパッケージ底部を通じて起こるものとして決定されます。代表的な $\mu$ Moduleレギュレータでは熱の大半はパッケージ底部を通じて流出しますが、周囲環境への熱放散も常に発生します。結果として、この熱抵抗の値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザのアプリケーションに即したものではありません。
3.  $\theta_{JcTop}$  はジャンクションから製品ケース上端への熱抵抗であり、コンポーネントからの熱放散のほぼ全てがパッケージ上端を通じて行われるものとして決定されます。代表的な $\mu$ Moduleの電気的接続はパッケージ底部で行われるため、熱の大半がパーツ上端のジャンクション経路で放散されるようなアプリケーションはまれです。 $\theta_{Jcbottom}$  の場合のように、この値はパッケージの比較には有用な場合がありますが、テストの条件は一般にはユーザのアプリケーションに即したものではありません。

前述の熱抵抗を視覚的に表したものが図5です。青色の部分が $\mu$ Moduleレギュレータ内部の熱抵抗で、緑色の部分は $\mu$ Module外部の熱抵抗です。

実際には、JESD 51-12が定義した、あるいは**ピン配置**のセクションに示した、これら3種類の熱抵抗パラメータは、個別でも、あるいはいくつかを組み合わせた場合でも、 $\mu$ Module

の通常の動作条件を反映するものではありません。例えば、通常の基板マウントのアプリケーションにおいては、JESD 51-12が $\theta_{JcTop}$ と $\theta_{Jcbottom}$ に対して定義しているように、そのデバイスの電力損失(熱)の100%が $\mu$ Moduleパッケージの上端のみ、あるいは、底部のみを通じて生じることはありません。実際には電力損失はパッケージから両方の方向に熱として放散され、ヒート・シンクと空気流がない場合は熱の大半は基板へと流れます。

LTM4693モジュール内部には熱を生じる電力デバイスとコンポーネントが複数存在し、したがってコンポーネントやダイの様々な接合部に関連する熱抵抗はパッケージ全体の電力損失とは完全には正比例しないことに留意してください。モデリングのシンプルさを犠牲にすることなく、ただし実際の状況も無視することなくこの問題を解決するため、以下に示すように、FEAソフトウェアによるモデリングを環境制御チャンバーでのテストと組み合わせることにより、このデータシートに示す熱抵抗値は合理的な範囲で定義および関連付けられています。(1)まず、FEAソフトウェアを使用し、正しい材料係数と高精度の電力損失源定義に基づいて、 $\mu$ Moduleと指定PCBの正確な物理形状モデルを作成します。(2)このモデルを使い、JESD51-12に適合するソフトウェア定義のJEDEC環境をシミュレーションして、様々な接合面における電力損失による熱の流れと温度値を予測します。これにより、JEDEC定義の熱抵抗値を計算することが出来ます。(3)このモデルとFEAソフトウェアを使用して、ヒート・シンクと空気流がある場合のLTM4693の熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデルで様々な動作条件によるシミュレーションを行った上で、環境制御チャンバー内で熱電対を使用して徹底的な実験室評価によりシミュレーションの条件を再現し、シミュレーションと同じ電力損失でデバイスを動作させます。このデータシートに示される一連のディレーティング曲線は、このプロセスと適切な注意の結果、求められています。

このような実験室でのテストを実施し、LTM4693モデルとの関連付けを行った後、 $\theta_{JA}$ が求められます。その場合、電力損失のほぼ100%が接合部から基板を抜けて周囲に流れるものとし、空気流や上部にマウントされたヒート・シンクなどはないことが前提となっています。

## アプリケーション情報

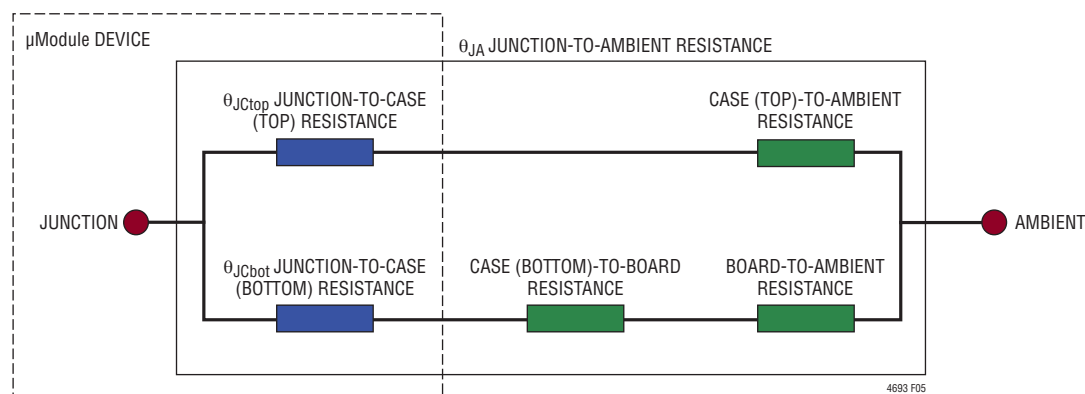


図5. JESD51-12の熱係数の概要を示す図、JESD 51-12の用語を含む

図6～図8に示す1.8V、3.3V、5Vの電力損失曲線と、図9～図14の負荷電流ディレーティング曲線を組み合わせて使用することにより、様々なヒート・シンク条件および空気流条件下におけるLTM4693の熱抵抗 $\theta_{JA}$ の概算値を求めることができます。電力損失曲線は室温で得られたものであり、ジャンクション温度により乗算的に増加します。この近似係数は、ジャンクション温度が120°Cの場合、1.2です。ジャンクション温度が120°C (125°Cの最大ジャンクション温度から5°Cの安全領域を見込んだ値) 未満である限り、周囲温度が増加している間も最大負荷電流は実現可能です。ジャンクション温度が120°Cとなるような周囲温度に達した場合、周囲温度が120°Cまで増加する間、負荷電流は120°Cのジャンクション温度を維持するよう低下します。ディレーティング曲線は、電流値2Aで周囲温度30°Cからの出力電流についてプロットされています。出力電圧は1.8V、3.3V、5Vです。これらは熱抵抗との相関を検証するため、低めの出力電圧範囲と高めの出力電圧範囲を含めるよう選択されています。熱モデルは温度制御チャンバー内での複数回の温度測定と、熱モデリングによる分析から得られています。空気流ありと空気流なしの条件で、周囲温度を上げながらジャンクション温度をモニタします。ディレーティング曲線には、周囲温度の変化に伴う電力損失の増加が加味されます。周囲温度が上昇している場合は出力電流または出力電力を減少させて、ジャンクションを120°Cに維持します。この出力電流の低下により、周囲温度の増加に伴いモジュール内部の損失

は低下します。モニタされているジャンクション温度120°Cから周囲動作温度を差し引いた値により、モジュール温度上昇の上限が規定されます。図9の例では、空気流やヒート・シンクがない場合、負荷電流は約105°Cで1.5Aにディレーティングし、1.5A出力時の3.3Vから1.8Vへの電力損失は約0.323Wです。1.5A時の3.3Vから1.8Vへの室温での損失(約0.323W)と倍率1.2を用いると、損失は0.388Wと計算されます。120°Cのジャンクション温度から105°Cの周囲温度を差し引き、この15°Cの差を0.388Wで割ると、熱抵抗 $\theta_{JA}$ は、38.7°C/Wとなります。表2によれば38°C/Wという非常に近い値が仕様規定されています。表2～表4は、空気流がある場合とない場合の出力1.8V、3.3V、および5Vでの等価熱抵抗を示しています。表2～表4に示す様々な条件下で得られた熱抵抗値に周囲温度から計算された電力損失値を乗算すれば周囲温度からの温度上昇幅が得られ、それに基づいて最大ジャンクション温度が得られます。室温での電力損失は**代表的な性能特性**のセクションに示す効率曲線から求めることができ、更に前述の周囲温度の倍率で調整することができます。プリント回路基板は厚さ1.6mmの4層基板で、外側2層が2オンスの銅、内側2層が1オンスの銅で形成されています。PCBのサイズは76mm × 76mmです。



## アプリケーション情報

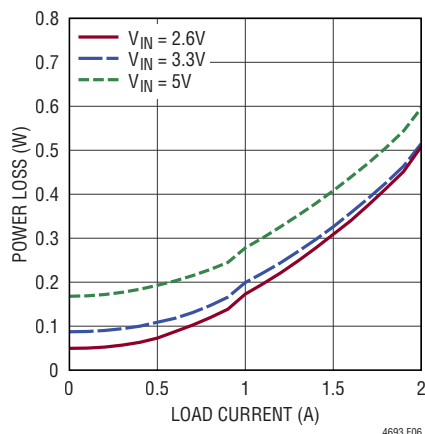


図 6. 1.8V 出力、  
1MHz スイッチング周波数時の電力損失

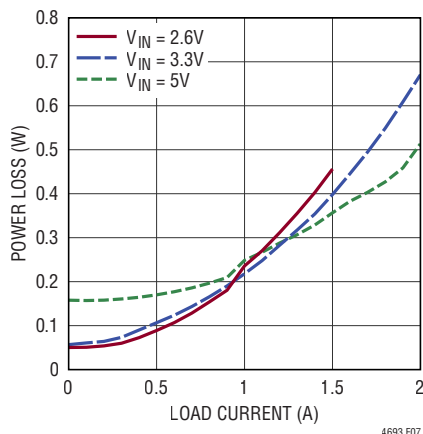


図 7. 3.3V 出力、  
1MHz スイッチング周波数時の電力損失

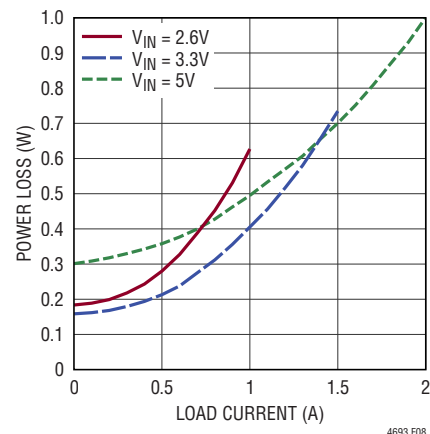


図 8. 5V 出力、  
1MHz スイッチング周波数時の電力損失

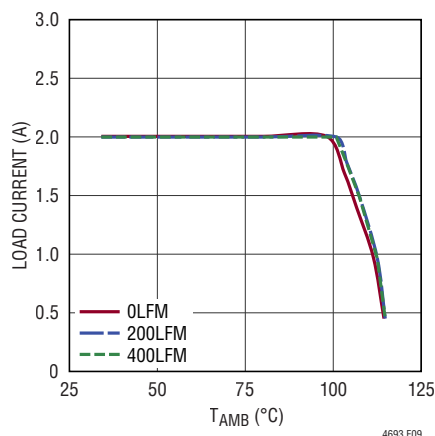


図 9. 3.3V ~ 1.8V ディレーティング曲線、  
ヒート・シンクなし

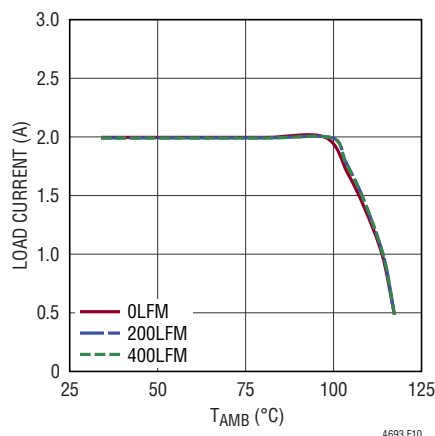


図 10. 3.3V ~ 3.3V ディレーティング曲線、  
ヒート・シンクなし

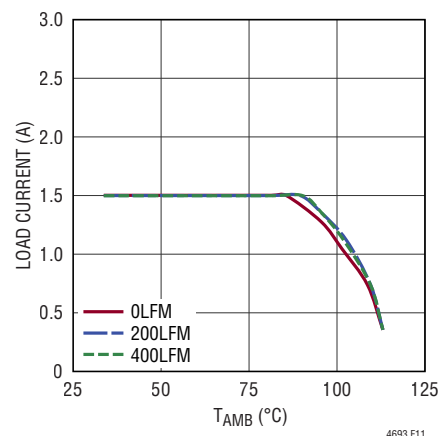


図 11. 3.3V ~ 5V ディレーティング曲線、  
ヒート・シンクなし

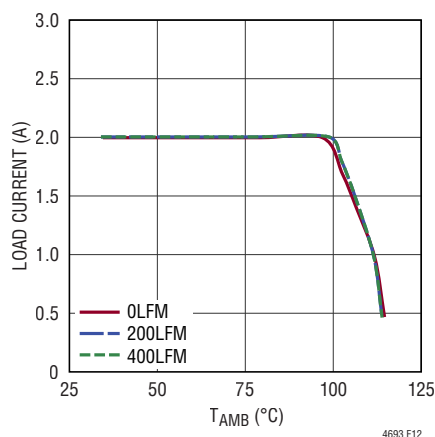


図 12. 5V ~ 1.8V ディレーティング曲線、  
ヒート・シンクなし

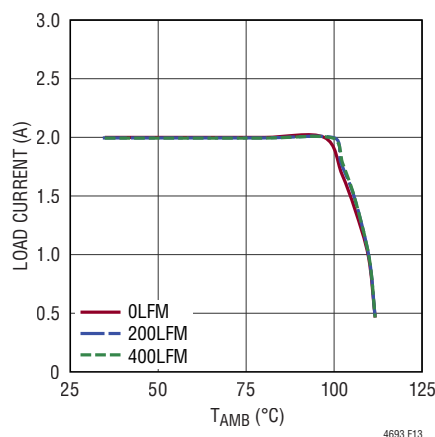


図 13. 5V ~ 3.3V ディレーティング曲線、  
ヒート・シンクなし

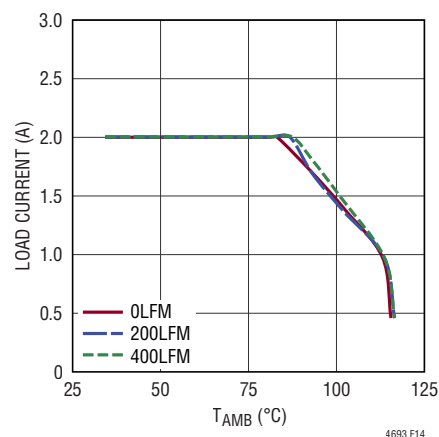


図 14. 5V ~ 5V ディレーティング曲線、  
ヒート・シンクなし

アプリケーション情報

安全に関する考慮事項

LTM4693モジュールのV<sub>IN</sub>とV<sub>OUT</sub>の間はガルバニック絶縁されていません。また、内部ヒューズ也没有ありません。必要に応じて、最大入力電流の2倍の定格値を持つ低速溶断ヒューズを使って、各ユニットを致命的損傷から保護してください。デバイスにはサーマル・シャットダウンや短絡保護機能があります。

レイアウトのチェックリスト／例

LTM4693は高度に集積化されているので、PCB基板のレイアウトが極めて容易です。ただし、電気的性能と熱的性能を最適化するには、レイアウト上の配慮が更にいくつか必要になります。

表 2. 1.8V 出力

DERATING CURVE	V <sub>IN</sub> (V)	POWER LOSS CURVE	AIR FLOW (LFM)	HEAT SINK	θ <sub>JA</sub> (°C/W)
Figure 9, Figure 12	3.3, 5	Ⓘ6	0	None	38
Figure 9, Figure 12	3.3, 5	Ⓘ6	200	None	34
Figure 9, Figure 12	3.3, 5	Ⓘ6	400	None	34

表 3. 3.3V 出力

DERATING CURVE	V <sub>IN</sub> (V)	POWER LOSS CURVE	AIR FLOW (LFM)	HEAT SINK	θ <sub>JA</sub> (°C/W)
Figure 10, Figure 13	3.3, 5	Ⓘ7	0	None	38
Figure 10, Figure 13	3.3, 5	Ⓘ7	200	None	34
Figure 10, Figure 13	3.3, 5	Ⓘ7	400	None	34

表 4. 5V 出力

DERATING CURVE	V <sub>IN</sub> (V)	POWER LOSS CURVE	AIR FLOW (LFM)	HEAT SINK	θ <sub>JA</sub> (°C/W)
Figure 11, Figure 14	3.3, 5	Ⓘ8	0	None	38
Figure 11, Figure 14	3.3, 5	Ⓘ8	200	None	34
Figure 11, Figure 14	3.3, 5	Ⓘ8	400	None	34

アプリケーション情報

表 5. 出力電圧応答とコンポーネントの対応関係

C <sub>OUT</sub>	VALUE	PART NUMBER
MURATA	22μF ×2, 25V, 1210, X5R	GRM32ER61E226ME15L

V <sub>IN</sub> (V)	V <sub>OUT</sub> (V)	f <sub>SW</sub> (MHz)	C <sub>OUT</sub> (CERAMIC)	COMPENSATION	LOAD STEP (A)	LOAD STEP SLEW RATE (A/μs)	P-P DERIVATION (mV)	RECOVERY TIME (μs)
2.6	5	1	22μF ×2	C <sub>TH</sub> = 2.2nF, R <sub>TH</sub> = 10k	1A – 1.5A	0.5	500	200
3.3	1.8	1	22μF ×2	C <sub>TH</sub> = 2.2nF, R <sub>TH</sub> = 10k	1A – 2A	1	180	70
3.3	3.3	1	22μF ×2	C <sub>TH</sub> = 2.2nF, R <sub>TH</sub> = 10k	1A – 2A	1	310	95
5	3.3	1	22μF ×2	C <sub>TH</sub> = 2.2nF, R <sub>TH</sub> = 10k	1A – 2A	1	270	95
5	5	1	22μF ×2	C <sub>TH</sub> = 2.2nF, R <sub>TH</sub> = 10k	1A – 2A	1	500	170

## アプリケーション情報

- $V_{IN}$ 、GND、 $V_{OUT}$ を含む大電流経路では、PCBの銅箔面積を広くします。これは、PCBの伝導損失と熱ストレスを最小限に抑える助けとなります。
- 高周波ノイズを最小限に抑えるために、高周波の入力および出力セラミック・コンデンサを $V_{IN}$ ピン、GNDピン、 $V_{OUT}$ ピンに隣接させて配置します。
- ユニットの下には専用の電源グラウンド層を配置します。
- ビアの伝導損失を最小限に抑えると共にモジュールの熱応力を軽減するため、最上層と他の電源層の相互接続には複数のビアを使用します。
- 充填ビアやメッキビアでない限り、パッド上に直接ビアを置かないでください。
- モニタリングのため、信号ピンからテスト・ポイントを引き出します。

推奨レイアウトの例を図15に示します。

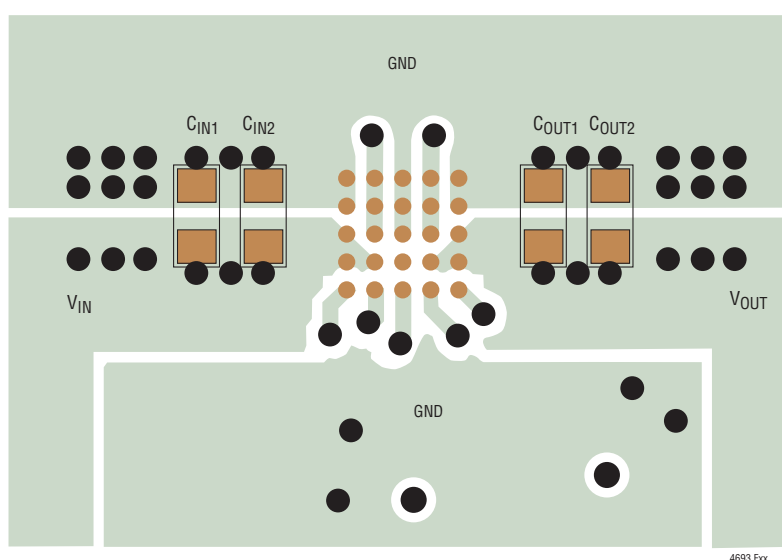


図15. 推奨プリントPCBレイアウト

## 標準的応用例

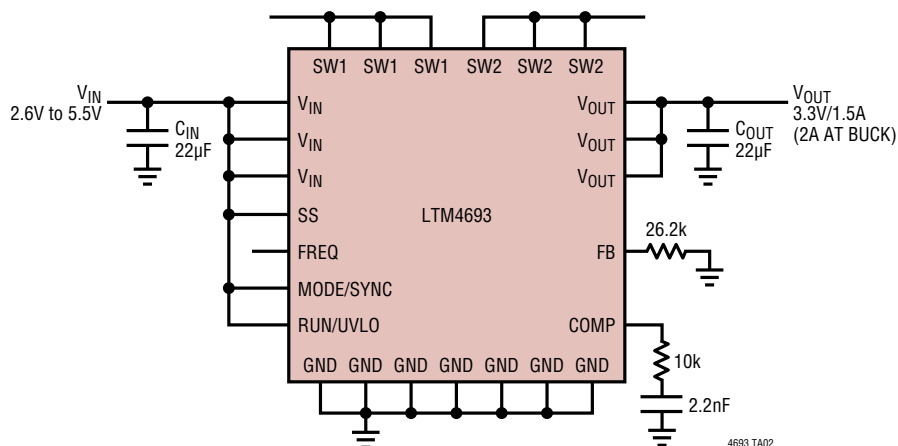


図 16. 最小部品数での 2.6V～5.5V 入力、3.3V 出力 (デフォルトの 2ms ソフトスタート、1MHz スイッチング周波数)

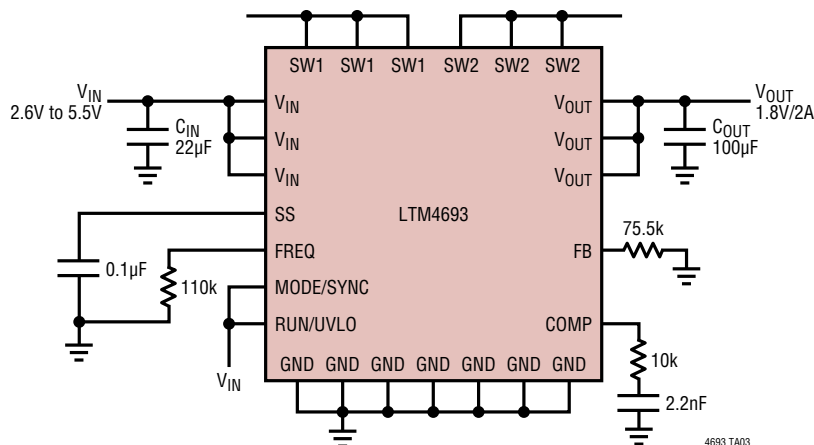


図 17. 調整可能な SS 時間および 2MHz のスイッチング周波数時の 2.6V～5.5V 入力、1.8V 出力

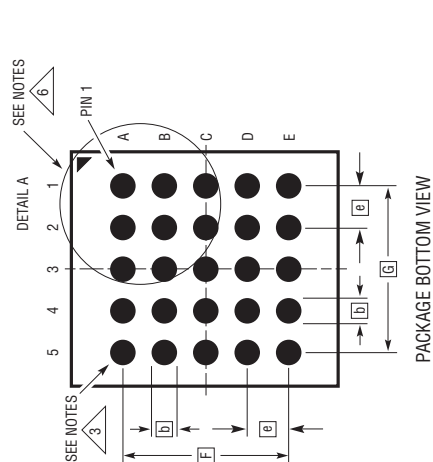
## パッケージの説明

LTM4693 の LGA ピン配置

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
A1	GND	A2	SW1	A3	GND	A4	SW2	A5	GND
B1	GND	B2	SW1	B3	GND	B4	SW2	B5	GND
C1	V <sub>IN</sub>	C2	SW1	C3	GND	C4	SW2	C5	V <sub>OUT</sub>
D1	V <sub>IN</sub>	D2	V <sub>IN</sub>	D3	SS	D4	V <sub>OUT</sub>	D5	V <sub>OUT</sub>
E1	RUN/UVLO	E2	MODE/SYNC	E3	FREQ	E4	FB	E5	COMP

## パッケージの説明

**LGA Package**  
**25-Lead (3.5mm × 4mm × 1.25mm)**  
Reference LTC DWG# 05-08-7014 Rev 0)



## NOTES:

NOTES:  
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994

2. ALL DIMENSIONS ARE IN MILLIMETERS

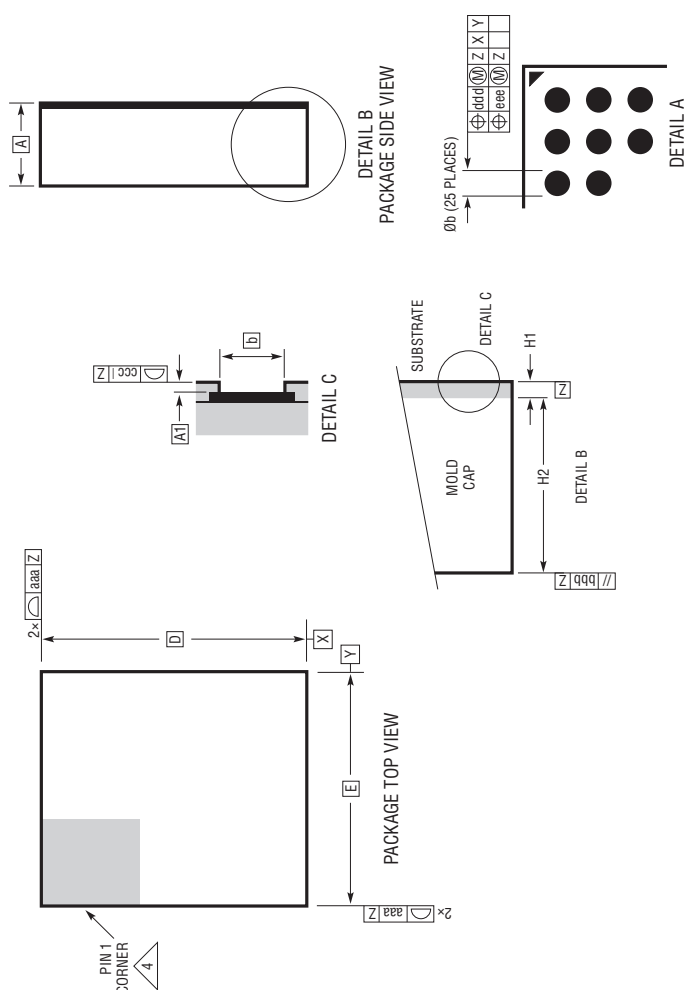
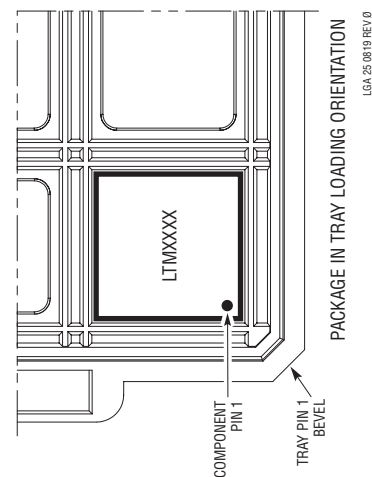
3 LAND DESIGNATION PER JEP95

4 DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN 1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE

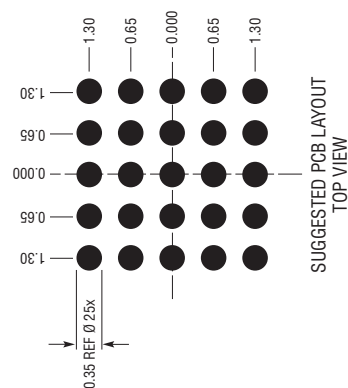
### 5. PRIMARY DATUM - Z - IS SEATING PLANE



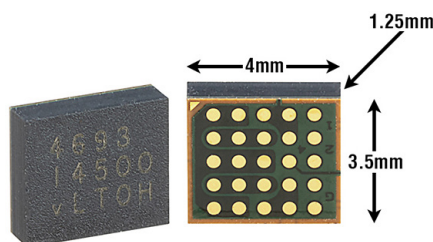
PACKAGE ROW AND COLUMN LABELING MAY VARY  
AMONG  $\mu$ Module PRODUCTS. REVIEW EACH PACKAGE  
LAYOUT CAREFULLY



DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	1.15	1.25	1.35	
A1			0.03	
b	0.32	0.35	0.38	PAD DIMENSION
D		4.00		
E		3.50		
e		0.65		
F		2.60		
G		2.60		
H1		0.25 REF		SUBSTRATE THK
H2		1.00 REF		MOLD CAP HT
aaa			0.15	
bbb			0.10	
ccc			0.10	
ddd			0.15	
eee			0.08	



## パッケージ写真



## 設計リソース

SUBJECT	DESCRIPTION	
<a href="#">μModule Design and Manufacturing Resources</a>	Design: <ul style="list-style-type: none"> <li>• Selector Guides</li> <li>• Demo Boards and Gerber Files</li> <li>• Free Simulation Tools</li> </ul>	Manufacturing: <ul style="list-style-type: none"> <li>• Quick Start Guide</li> <li>• PCB Design, Assembly and Manufacturing Guidelines</li> <li>• Package and Board Level Reliability</li> </ul>
<a href="#">μModule Regulator Products Search</a>	1. Sort table of products by parameters and download the result as a spread sheet. 2. Search using the Quick Power Search parametric table. <div> <div>Quick Power Search</div> <div> <div>INPUT  </div> <div>OUTPUT  </div> <div>FEATURES  </div> </div> <div> <div><math>V_{IN}(Min)</math> <input type="text"/> V</div> <div><math>V_{IN}(Max)</math> <input type="text"/> V</div> <div><math>V_{OUT}</math> <input type="text"/> V</div> <div><math>I_{OUT}</math> <input type="text"/> A</div> <div> <input type="checkbox"/> Low EMI <input type="checkbox"/> Ultrathin <input type="checkbox"/> Internal Heat Sink </div> <div>Multiple Outputs</div> <div>Search</div> </div> </div>	
<a href="#">Digital Power System Management</a>	Analog Devices' family of digital power supply management ICs are highly integrated solutions that offer essential functions, including power supply monitoring, supervision, margining and sequencing, and feature EEPROM for storing user configurations and fault logging.	

## 関連製品

製品番号	概要	注釈
<a href="#">LTM8083</a>	36V <sub>IN</sub> 、36V <sub>OUT</sub> 、1.5Aの昇降圧μModuleレギュレータ	$3V \leq V_{IN} \leq 36V$ 、 $1V \leq V_{OUT} \leq 36V$ 、6.25mm × 6.25mm × 2.22mm BGA
<a href="#">LTM8054</a>	36V <sub>IN</sub> 、36V <sub>OUT</sub> 、5.4Aの昇降圧μModuleレギュレータ	$5V \leq V_{IN} \leq 36V$ 、 $1.2V \leq V_{OUT} \leq 36V$ 、11.25mm × 15mm × 3.42mm BGA
<a href="#">LTM8055</a>	36V <sub>IN</sub> 、36V <sub>OUT</sub> 、8.5Aの昇降圧μModuleレギュレータ	$5V \leq V_{IN} \leq 36V$ 、 $1.2V \leq V_{OUT} \leq 36V$ 、15mm × 15mm × 4.92mm BGA
<a href="#">LTM8056</a>	58V <sub>IN</sub> 、48V <sub>OUT</sub> 、5.5Aの昇降圧μModuleレギュレータ	$5V \leq V_{IN} \leq 58V$ 、 $1.2V \leq V_{OUT} \leq 48V$ 、15mm × 15mm × 4.92mm BGA
<a href="#">LTM8045</a>	単一の反転構成またはSEPIC構成可能なμModule DC/DCコンバータ	$2.8V \leq V_{IN} \leq 18V$ 、 $\pm 2.5V \leq V_{OUT} \leq \pm 15V$ 、6.25mm × 11.25mm × 4.92mm BGA
<a href="#">LTM8049</a>	デュアル出力のSEPIC構成または反転構成可能なμModuleレギュレータ	$2.6V \leq V_{IN} \leq 20V$ 、 $\pm 2.5V \leq V_{OUT} \leq \pm 25V$ 、9mm × 15mm × 2.42mm BGA