

特長

- 瞬時オン動作付きフル機能リチウムイオン/リチウムポリマー・チャージャ/PowerPath™コントローラ
- 3個の調整可能な高効率降圧スイッチング・レギュレータ (I_{OUT} : 800mA, 500mA, 500mA)
- I²Cで調整可能なSWスルーレートにより、EMIを低減可能
- 高温時のバッテリ電圧を下げることにより、安全性と信頼性が向上
- USB (V_{BUS})/ACアダプタ入力の過電圧保護コントローラにより、30Vまで保護
- 熱制限付き充電電流: 1.5A(最大)
- バッテリ・フロート電圧: 4.2V
- システム・リセット付きのプッシュボタン・オン/オフ制御
- 電流制限付きのデュアル150mA LDO
- SiRF Atlas IVプロセッサ対応の起動タイミング
- 4mm×7mmの小型44ピンQFNパッケージ

アプリケーション

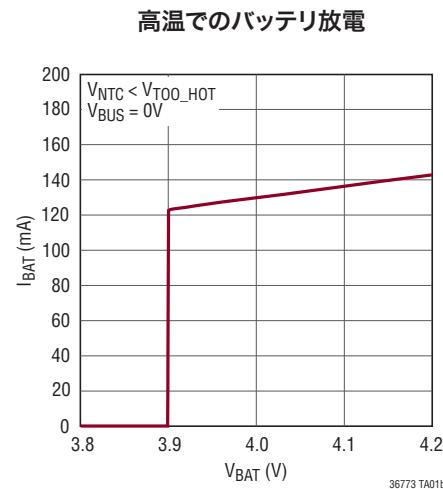
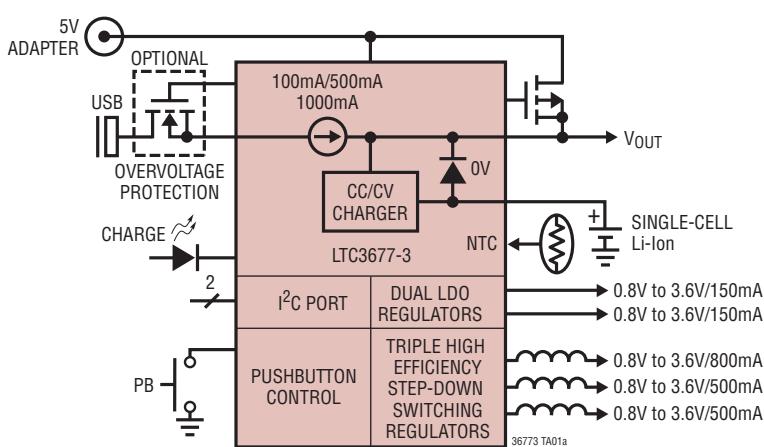
- PND、DMB/DVB-H、デジタル/衛星無線、メディア・プレーヤ
- 携帯型産業用/医療用機器
- その他のUSBベースのハンドヘルド機器

概要

LTC®3677-3は、1セル・リチウムイオン/リチウムポリマー・バッテリ・アプリケーション向けの高集積パワーマネージメントICです。このデバイスは、自動的に負荷を優先するPowerPathマネージャ、バッテリ・チャージャ、理想ダイオード、入力過電圧保護など多数の内部保護機能を搭載しています。LTC3677-3は、負荷電流と充電電流の合計が設定された入力電流制限(100mAモードまたは500mAモード)を超えないように充電電流を自動的に低減することにより、USBなどの電流が制限された電源から高精度で充電を行うように設計されています。LTC3677-3は高温時にバッテリ電圧を下げることにより、安全性と信頼性を向上させます。3個の降圧スイッチング・レギュレータと2個のLDOにより、多様な電源を提供できます。また、LTC3677-3は電源シーケンシングとシステム・リセットを制御するためにプッシュボタン入力を備えています。LTC3677-3は、SiRF Atlas IVプロセッサに対応するように設計されたプッシュボタンによるタイミング制御とシーケンシング機能を備えています。このデバイスは高さの低い4mm×7mm×0.75mm 44ピンQFNパッケージで供給されます。

□、LT、LTC、LTM、Linear Technology、PowerPath、Burst ModeおよびLinearのロゴはリニアテクノロジー社の登録商標で、Bat-TrackおよびHot Swapはリニアテクノロジー社の商標です。他のすべての商標はそれぞれの所有者に所有権があります。6522118、6700364、7511390、5481178、6580258を含む米国特許によって保護されています。他にも特許申請中。

標準的応用例



目次

特長	1
アプリケーション	1
標準的応用例	1
概要	1
絶対最大定格	3
発注情報	3
ピン配置	3
電気的特性	4
標準的性能特性	10
ピン機能	15
ブロック図	18
動作	19
PowerPath動作	19
低損失リニア・レギュレータの動作	27
降圧スイッチング・レギュレータの動作	28
I ² Cの動作	32
プッシュボタン・インターフェースの動作	36
レイアウトおよび熱に関する検討事項	40
標準的応用例	42
パッケージ	43
標準的応用例	44
関連製品	44

絶対最大定格

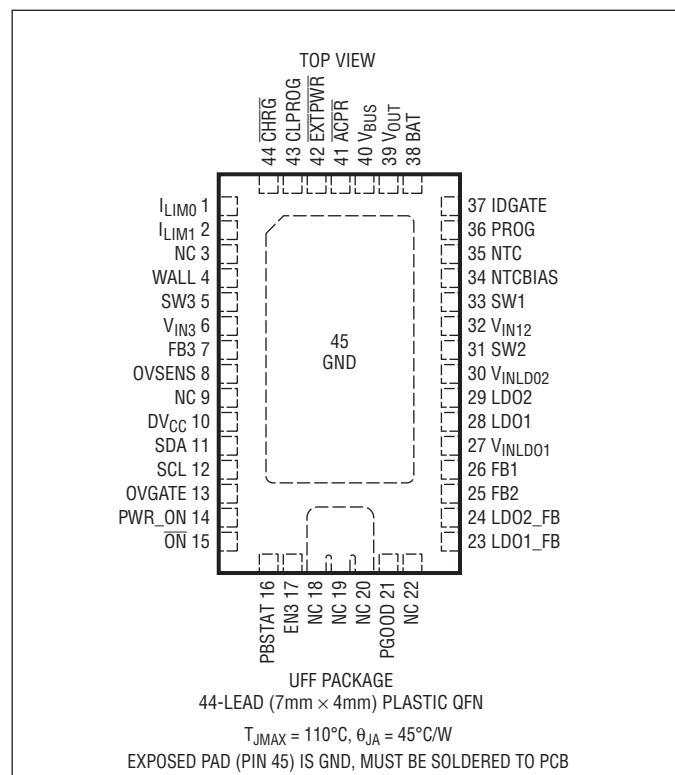
(Note 1,2,3)

V_{BUS} , V_{OUT} , V_{IN12} , V_{IN3} , V_{INLD01} , V_{INLD02} , $WALL$	
$t < 1\text{ms}$ およびデューティ・サイクル $< 1\%$	$-0.3V \sim 7V$
定常状態	$-0.3V \sim 6V$
I_{CHRG} , I_{BAT} , PWR_ON , \overline{EXTPWR} , $PBSTAT$, $PGOOD$,	
$FB1$, $FB2$, $FB3$, $LD01$, $LD01_FB$, $LD02$,	
$LD02_FB$, DV_{CC} , SCL , SDA , $EN3$	$-0.3V \sim 6V$
NTC , $PROG$, $CLPORG$, \overline{ON} , I_{LIM0} , I_{LIM1}	
(Note 4)	$-0.3V \sim (V_{CC} + 0.3V)$
$I_{V_{BUS}}$, $I_{V_{OUT}}$, I_{BAT} (連続) (Note 16)	2A
I_{SW3} (連続) (Note 16)	850mA
I_{SW2} , I_{SW1} (連続) (Note 16)	600mA
I_{LD01} , I_{LD02} (連続) (Note 16)	200mA
I_{CHRG} , I_{ACPR} , I_{EXTPWR} , I_{PBSTAT} , I_{PGOOD}	75mA
I_{OVSENS}	10mA
I_{CLPORG} , I_{PROG}	2mA

動作接合部温度範囲

(Note 2)	$-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$
最大接合部温度	110°C
保存温度範囲	$-65^{\circ}\text{C} \sim 125^{\circ}\text{C}$

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC3677EUFF-3#PBF	LTC3677EUFF-3#TRPBF	36773	44-Lead (4mm × 7mm) Plastic QFN	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

非標準の鉛ベース仕様の製品については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性 パワーマネージャ

●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{\text{BUS}} = 5\text{V}$ 、 $V_{\text{BAT}} = 3.8\text{V}$ 、 $I_{\text{LIM}0} = I_{\text{LIM}1} = 5\text{V}$ 、 $\text{WALL} = 0\text{V}$ 、 $V_{\text{INLD}02} = V_{\text{INLD}1} = V_{\text{IN}12} = V_{\text{IN}3} = V_{\text{OUT}}$ 、 $R_{\text{PROG}} = 2\text{k}\Omega$ 、 $R_{\text{CLPROG}} = 2.1\text{k}\Omega$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
入力電源						
V_{BUS}	Input Supply Voltage		4.35	5.5		V
$I_{\text{BUS_LIM}}$	Total Input Current (Note 5)	$I_{\text{LIM}0} = 5\text{V}$, $I_{\text{LIM}1} = 5\text{V}$ (1x Mode) $I_{\text{LIM}0} = 0\text{V}$, $I_{\text{LIM}1} = 0\text{V}$ (5x Mode) $I_{\text{LIM}0} = 0\text{V}$, $I_{\text{LIM}1} = 5\text{V}$ (10x Mode)	● 80 ● 450 ● 900	90 475 950	100 500 1000	mA
I_{BUSQ}	Input Quiescent Current, POFF State	1x, 5x, 10x Modes $I_{\text{LIM}0} = 5\text{V}$, $I_{\text{LIM}1} = 0\text{V}$ (Suspend Mode)		0.42 0.05	0.1	mA
h_{CLPROG}	Ratio of Measured V_{BUS} Current to CLPROG Program Current			1000		mA/mA
V_{CLPROG}	CLPROG Servo Voltage in Current Limit	1x Mode 5x Mode 10x Mode		0.2 1.0 2.0		V
V_{UVLO}	V_{BUS} Undervoltage Lockout	Rising Threshold Falling Threshold		3.5	3.8 3.7	V
V_{DUVLO}	V_{BUS} to V_{OUT} Differential Undervoltage Lockout	Rising Threshold Falling Threshold		50 -50	100	mV
$R_{\text{ON_ILIM}}$	Input Current Limit Power FET On-Resistance (Between V_{BUS} and V_{OUT})			200		$\text{m}\Omega$
バッテリ・チャージャ						
V_{FLOAT}	V_{BAT} Regulated Output Voltage	$LTC3677-3$ $LTC3677-3, 0 \leq T_J \leq 85^\circ\text{C}$	4.179 4.165	4.200 4.200	4.221 4.235	V
I_{CHG}	Constant-Current Mode Charge Current IC Not in Thermal Limit	$R_{\text{PROG}} = 1\text{k}\Omega$, Input Current Limit = 2A $R_{\text{PROG}} = 2\text{k}\Omega$, Input Current Limit = 1A $R_{\text{PROG}} = 5\text{k}\Omega$, Input Current Limit = 0.4A	● 950 ● 465 ● 180	1000 500 200	1050 535 220	mA
$I_{\text{BATQ_OFF}}$	Battery-Drain Current, POFF State, Buck3 Disabled, No Load (Note 14)	$V_{\text{BAT}} = 4.3\text{V}$, Charger Time Out $V_{\text{BUS}} = 0\text{V}$		6 55	27 100	μA
$I_{\text{BATQ_ON}}$	Battery-Drain Current, PON State, Buck3 Enabled (Notes 10, 14)	$V_{\text{BUS}} = 0\text{V}$, $I_{\text{OUT}} = 0\mu\text{A}$, No Load On Supplies, Burst Mode® Operation		130	200	μA
$V_{\text{PROG,CHG}}$	PROG Pin Servo Voltage	$V_{\text{BAT}} > V_{\text{TRKL}}$		1.000		V
$V_{\text{PROG,TRKL}}$	PROG Pin Servo Voltage in Trickle Charge	$V_{\text{BAT}} < V_{\text{TRKL}}$		0.100		V
h_{PROG}	Ratio of I_{BAT} to PROG Pin Current			1000		mA/mA
I_{TRKL}	Trickle Charge Current	$V_{\text{BAT}} < V_{\text{TRKL}}$	40	50	60	mA
V_{TRKL}	Trickle Charge Rising Threshold Trickle Charge Falling Threshold	$V_{\text{BAT}} \text{ Rising}$ $V_{\text{BAT}} \text{ Falling}$	2.5	2.9 2.75	3.0	V
ΔV_{RECHRG}	Recharge Battery Threshold Voltage	Threshold Voltage Relative to V_{FLOAT}	-75	-100	-125	mV
t_{TERM}	Safety Timer Termination Period	Timer Starts when $V_{\text{BAT}} = V_{\text{FLOAT}} - 50\text{mV}$	3.2	4	4.8	Hour
t_{BADBAT}	Bad Battery Termination Time	$V_{\text{BAT}} < V_{\text{TRKL}}$	0.4	0.5	0.6	Hour
$h_{\text{C/10}}$	End-of-Charge Indication Current Ratio (Note 6)		0.085	0.1	0.11	mA/mA
$R_{\text{ON_CHG}}$	Battery Charger Power FET On-Resistance (Between V_{OUT} and BAT)			200		$\text{m}\Omega$
T_{LIM}	Junction Temperature in Constant-Temperature Mode			110		°C

電気的特性 パワーマネージャ

●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{\text{BUS}} = 5\text{V}$ 、 $V_{\text{BAT}} = 3.8\text{V}$ 、 $I_{\text{LIM0}} = I_{\text{LIM1}} = 5\text{V}$ 、 $\text{WALL} = 0\text{V}$ 、 $V_{\text{INLD02}} = V_{\text{INLOD1}} = V_{\text{IN12}} = V_{\text{IN3}} = V_{\text{OUT}}$ 、 $R_{\text{PROG}} = 2\text{k}\Omega$ 、 $R_{\text{CLPROG}} = 2.1\text{k}\Omega$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
NTC、バッテリ放電保護						
V_{COLD}	Cold Temperature Fault Threshold Voltage	Rising NTC Voltage Hysteresis	75	76 1.3	77	% V_{NTCBIAS} % V_{NTCBIAS}
V_{HOT}	Hot Temperature Fault Threshold Voltage	Falling NTC Voltage Hysteresis	34	35 1.3	36	% V_{NTCBIAS} % V_{NTCBIAS}
$V_{\text{TOO_HOT}}$	NTC Discharge Threshold Voltage	Falling NTC Voltage Hysteresis	24.5	25.5 50	26.5	% V_{NTCBIAS} mV
I_{NTC}	NTC Leakage Current	$V_{\text{NTC}} = V_{\text{BUS}} = 5\text{V}$	-50	50		nA
I_{BAT2HOT}	BAT Discharge Current	$V_{\text{BAT}} = 4.1\text{V}$, $\text{NTC} < V_{\text{TOO_HOT}}$		170		mA
V_{BAT2HOT}	BAT Discharge Threshold	$I_{\text{BAT}} < 0.1\text{mA}$, $\text{NTC} < V_{\text{TOO_HOT}}$		3.9		V
理想ダイオード						
V_{FWD}	Forward Voltage Detection	$I_{\text{OUT}} = 10\text{mA}$	5	15	25	mV
R_{DROPOUT}	Diode On-Resistance, Dropout	$I_{\text{OUT}} = 200\text{mA}$		200		mΩ
I_{MAX}	Diode Current Limit	(Note 7)		3.6		A
過電圧保護						
V_{OVCOFF}	Ovoltage Protection Threshold	Rising Threshold, $R_{\text{OVSENS}} = 6.2\text{k}\Omega$	6.10	6.35	6.70	V
V_{OVGATE}	OVGATE Output Voltage	Input Below V_{OVCOFF} Input Above V_{OVCOFF}	1.88 • V_{OVSENS} 0	12		V V
I_{OVSENSQ}	OVSENS Quiescent Current	$V_{\text{OVSENS}} = 5\text{V}$		40		µA
t_{RISE}	OVGATE Time to Reach Regulation	$C_{\text{OVGATE}} = 1\text{nF}$		2.5		ms
ACアダプタおよび高電圧降圧出力制御						
V_{ACPR}	ACPR Pin Output High Voltage ACPR Pin Output Low Voltage	$I_{\text{ACPR}} = 0.1\text{mA}$ $I_{\text{ACPR}} = 1\text{mA}$	$V_{\text{OUT}} - 0.3$ 0	V_{OUT} 0.3		V V
V_{W}	Absolute Wall Input Threshold Voltage	V_{WALL} Rising V_{WALL} Falling	3.1	4.3 3.2	4.45	V V
ΔV_{W}	Differential Wall Input Threshold Voltage	$V_{\text{WALL}} - V_{\text{BAT}}$ Falling $V_{\text{WALL}} - V_{\text{BAT}}$ Rising	0	25 75	100	mV mV
I_{QWALL}	Wall Operating Quiescent Current	$I_{\text{WALL}} + I_{\text{VOUT}}$, $I_{\text{BAT}} = 0\text{mA}$, $\text{WALL} = V_{\text{OUT}} = 5\text{V}$		440		µA
ロジック(I_{LIM0}、I_{LIM1}およびCHRG)						
V_{IL}	Input Low Voltage	$I_{\text{LIM0}}, I_{\text{LIM1}}$			0.4	V
V_{IH}	Input High Voltage	$I_{\text{LIM0}}, I_{\text{LIM1}}$		1.2		V
I_{PD}	Static Pull-Down Current	$I_{\text{LIM0}}, I_{\text{LIM1}}$; $V_{\text{PIN}} = 1\text{V}$		2		µA
V_{CHRG}	CHRG Pin Output Low Voltage	$I_{\text{CHRG}} = 10\text{mA}$		0.15	0.4	V
I_{CHRG}	CHRG Pin Input Current	$V_{\text{BAT}} = 4.5\text{V}$, $V_{\text{CHRG}} = 5\text{V}$		0	1	µA

LTC3677-3

電気的特性 I²Cインターフェース

●は全動作接合部温範囲の規格値を意味する。それ以外はT_J = 25°Cでの値。注記がない限り、DV_{CC} = 3.3V、V_{OUT} = 3.8V。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
DV _{CC}	Input Supply Voltage		1.6	5.5		V
I _{DVCC}	DV _{CC} Supply Current	SCL = 400kHz SCL = SDA = 0kHz		10 1		μA μA
V _{DVCC,UVLO}	DV _{CC} UVLO		1.0			V
V _{IH}	Input High Voltage		50	70		%DV _{CC}
V _{IL}	Input Low Voltage		30	50		%DV _{CC}
I _{IH}	Input High Leakage Current	SDA = SCL = DV _{CC} = 5.5V	-1	1		μA
I _{IL}	Input Low Leakage Current	SDA = SCL = 0V, DV _{CC} = 5.5V	-1	1		μA
V _{OL}	SDA Output Low Voltage	I _{SDA} = 3mA		0.4		V

タイミング特性 (Note 8) (すべての値がV_{IH}およびV_{IL}を基準)

f _{SCL}	SCL Clock Frequency		400		kHz
t _{LOW}	Low Period of the SCL Clock		1.3		μs
t _{HIGH}	High Period of the SCL Clock		0.6		μs
t _{BUF}	Bus Free Time Between Stop and Start Condition		1.3		μs
t _{HD,STA}	Hold Time After (Repeated) Start Condition		0.6		μs
t _{SU,STA}	Set-Up Time for a Repeated Start Condition		0.6		μs
t _{SU,STO}	Stop Condition Set-Up Time		0.6		μs
t _{HD,DATO}	Output Data Hold Time		0	900	ns
t _{HD,DATI}	Input Data Hold Time		0		ns
t _{SU,DAT}	Data Set-Up Time		100		ns
t _{SP}	Input Spike Suppression Pulse Width			50	ns

電気的特性 降圧スイッチング・レギュレータ

●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{\text{OUT}} = V_{\text{IN}12} = V_{\text{IN}3} = 3.8\text{V}$ 、すべてのレギュレータをイネーブル。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
降圧スイッチング・レギュレータ(降圧1、降圧2および降圧3)							
$V_{\text{IN}12}, V_{\text{IN}3}$	Input Supply Voltage	(Note 9)	●	2.7	5.5	V	
V_{OUT} UVLO	V_{OUT} Falling V_{OUT} Rising	$V_{\text{IN}12}$ and $V_{\text{IN}3}$ Connected to V_{OUT} Through Low Impedance. Switching Regulators Are Disabled Below V_{OUT} UVLO		2.5 2.8	2.7 2.9	V	
f_{osc}	Oscillator Frequency			1.91	2.25	2.59	MHz

800mA降圧スイッチング・レギュレータ3(降圧3:EN3を介してイネーブル、PDN状態およびPOFF状態でディスエーブル)

$I_{\text{VIN}3Q}$	Pulse-Skipping Mode Input Current	(Note 10)		100		μA	
	Burst Mode Operation Input Current	(Note 10)		20	35	μA	
	Shutdown Input Current	$\text{EN}3 = 0$		0.01	1	μA	
$I_{\text{LIM}3}$	Peak P-Channel MOSFET Current Limit	(Note 7)		1000	1400	1700	mA
$V_{\text{FB}3}$	Feedback Voltage	Pulse-Skipping Mode Burst Mode Operation	● ●	0.78 0.78	0.8 0.8	0.82 0.824	V
$I_{\text{FB}3}$	FB3 Input Current	(Note 10)		-0.05	0.05	μA	
D3	Max Duty Cycle	$\text{FB}3 = 0\text{V}$		100		%	
$R_{\text{P}3}$	$R_{\text{DS(ON)}}$ of P-Channel MOSFET			0.3		Ω	
$R_{\text{N}3}$	$R_{\text{DS(ON)}}$ of N-Channel MOSFET			0.4		Ω	
$R_{\text{SW}3_PD}$	SW3 Pull-Down in Shutdown	$\text{EN}3 = 0$		10		$\text{k}\Omega$	
$V_{\text{IL,EN}3}$	EN3 Input Low Voltage				0.4	V	
$V_{\text{IH,EN}3}$	EN3 Input High Voltage			1.2		V	

500mA降圧スイッチング・レギュレータ2(降圧2:プッシュボタンでイネーブル、シーケンスの3番目)

$I_{\text{VIN}12Q}$	Pulse-Skipping Mode Input Current	(Note 10)		100		μA	
	Burst Mode Operation Input Current	(Note 10)		20		μA	
	Shutdown Input Current	POFF State		0.01	1	μA	
$I_{\text{LIM}2}$	Peak P-Channel MOSFET Current Limit	(Note 7)		650	900	1200	mA
$V_{\text{FB}2}$	Feedback Voltage	Pulse-Skipping Mode Burst Mode Operation	● ●	0.78 0.78	0.8 0.8	0.82 0.824	V
$I_{\text{FB}2}$	FB2 Input Current	(Note 10)		-0.05	0.05	μA	
D2	Max Duty Cycle	$\text{FB}2 = 0\text{V}$		100		%	
$R_{\text{P}2}$	$R_{\text{DS(ON)}}$ of P-Channel MOSFET	$I_{\text{SW}2} = 100\text{mA}$		0.6		Ω	
$R_{\text{N}2}$	$R_{\text{DS(ON)}}$ of N-Channel MOSFET	$I_{\text{SW}2} = -100\text{mA}$		0.6		Ω	
$R_{\text{SW}2_PD}$	SW2 Pull-Down in Shutdown	POFF State		10		$\text{k}\Omega$	

500mA降圧スイッチング・レギュレータ1(降圧1:プッシュボタンでイネーブル、シーケンスの2番目)

$I_{\text{VIN}12Q}$	Pulse-Skipping Mode Input Current	(Note 10)		100		μA	
	Burst Mode Operation Input Current	(Note 10)		20		μA	
	Shutdown Input Current			0.01	1	μA	
$I_{\text{LIM}1}$	Peak P-Channel MOSFET Current Limit	(Note 7)		650	900	1200	mA
$V_{\text{FB}1}$	Feedback Voltage	Pulse-Skipping Mode Burst Mode Operation	● ●	0.78 0.78	0.8 0.8	0.82 0.824	V
$I_{\text{FB}1}$	FB1 Input Current	(Note 10)		-0.05	0.05	μA	
D1	Max Duty Cycle	$\text{FB}1 = 0\text{V}$		100		%	
$R_{\text{P}1}$	$R_{\text{DS(ON)}}$ of P-Channel MOSFET	$I_{\text{SW}1} = 100\text{mA}$		0.6		Ω	
$R_{\text{N}1}$	$R_{\text{DS(ON)}}$ of N-Channel MOSFET	$I_{\text{SW}1} = -100\text{mA}$		0.6		Ω	
$R_{\text{SW}1_PD}$	SW1 Pull-Down in Shutdown	POFF State		10		$\text{k}\Omega$	

LTC3677-3

電気的特性 LDOレギュレータ

●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{INLD01} = V_{INLD02} = V_{OUT} = 3.8\text{V}$ 、LD01およびLD02をイネーブル。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
LDOレギュレータ1(LD01:常時オン)						
V_{INLD01}	Input Voltage Range	$V_{INLD01} \leq V_{OUT} + 0.3\text{V}$	●	1.65	5.5	V
V_{OUT_UVLO}	V_{OUT} Falling V_{OUT} Rising	LD01 Is Disabled Below V_{OUT} UVLO		2.5 2.8	2.7 2.9	V
V_{LD01_FB}	LD01_FB Regulated Feedback Voltage	$I_{LD01} = 1\text{mA}$	●	0.78	0.8	0.82
	LD01_FB Line Regulation (Note 11)	$I_{LD01} = 1\text{mA}$, $V_{IN} = 1.65\text{V}$ to 5.5V			0.4	mV/V
	LD01_FB Load Regulation (Note 11)	$I_{LD01} = 1\text{mA}$ to 150mA			5	$\mu\text{V}/\text{mA}$
I_{LD01_OC}	Available Output Current		●	150		mA
I_{LD01_SC}	Short-Circuit Output Current (Note 7)				270	mA
V_{DROP1}	Dropout Voltage (Note 12)	$I_{LD01} = 150\text{mA}$, $V_{INLD01} = 3.6\text{V}$ $I_{LD01} = 150\text{mA}$, $V_{INLD01} = 2.5\text{V}$ $I_{LD01} = 75\text{mA}$, $V_{INLD01} = 1.8\text{V}$		160 200 170	260 320 280	mV
R_{LD01_PD}	Output Pull-Down Resistance in Shutdown	LD01 Disabled			10	k Ω
I_{LD0_FB1}	LDO_FB1 Input Current			-50	50	nA
LDOレギュレータ2(LD02:プッシュボタンでイネーブル、シーケンスの1番目)						
V_{INLD02}	Input Voltage Range	$V_{INLD02} \leq V_{OUT} + 0.3\text{V}$	●	1.65	5.5	V
V_{OUT_UVLO}	V_{OUT} Falling V_{OUT} Rising	LD02 Is Disabled Below V_{OUT} UVLO		2.5 2.8	2.7 2.9	V
V_{LD02_FB}	LD02_FB Regulated Output Voltage	$I_{LD02} = 1\text{mA}$	●	0.78	0.8	0.82
	LD02_FB Line Regulation (Note 11)	$I_{LD02} = 1\text{mA}$, $V_{IN} = 1.65\text{V}$ to 5.5V			0.4	mV/V
	LD02_FB Load Regulation (Note 11)	$I_{LD02} = 1\text{mA}$ to 150mA			5	$\mu\text{V}/\text{mA}$
I_{LD02_OC}	Available Output Current		●	150		mA
I_{LD02_SC}	Short-Circuit Output Current (Note 7)				270	mA
V_{DROP2}	Dropout Voltage (Note 12)	$I_{LD02} = 150\text{mA}$, $V_{INLD02} = 3.6\text{V}$ $I_{LD02} = 150\text{mA}$, $V_{INLD02} = 2.5\text{V}$ $I_{LD01} = 75\text{mA}$, $V_{INLD01} = 1.8\text{V}$		160 200 170	260 320 280	mV
R_{LD02_PD}	Output Pull-Down Resistance in Shutdown	LD02 Disabled			14	k Ω
I_{LD0_FB2}	LDO_FB2 Input Current			-50	50	nA

電気的特性 プッシュボタン・コントローラ

●は全動作接合部温度範囲の規格値を意味する。それ以外は $T_J = 25^\circ\text{C}$ での値。注記がない限り、 $V_{\text{OUT}} = 3.8\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
プッシュボタン・ピン(ON)						
V_{OUT}	Pushbutton Operating Supply Range	(Note 9)	●	2.7	5.5	V
$V_{\text{OUT UVLO}}$	$V_{\text{OUT}} \text{ Falling}$ $V_{\text{OUT}} \text{ Rising}$	Pushbutton is Disabled Below $V_{\text{OUT UVLO}}$	2.5 2.8	2.7 2.9	2.7 2.9	V V
$V_{\text{ON_TH}}$	ON Threshold Rising ON Threshold Falling		0.4	0.8 0.7	1.2	V V
I_{ON}	ON Input Current	$V_{\text{ON}} = V_{\text{OUT}}$ $V_{\text{ON}} = 0\text{V}$	-1 -4	1 -9	-14	μA μA
パワーオン入力ピン(PWR_ON)						
$V_{\text{PWR_ON}}$	PWR_ON Threshold Rising PWR_ON Threshold Falling		0.4	0.8 0.7	1.2	V V
$I_{\text{PWR_ON}}$	PWR_ON Input Current	$V_{\text{PWR_ON}} = 3\text{V}$	-1	1	-	μA
状態出力ピン(PBSTAT, EXTPWR, PGOOD)						
I_{PBSTAT}	PBSTAT Output High Leakage Current	$V_{\text{PBSTAT}} = 3\text{V}$	-1	1	-	μA
V_{PBSTAT}	PBSTAT Output Low Voltage	$I_{\text{PBSTAT}} = 3\text{mA}$	0.1	0.4	-	V
I_{EXTPWR}	EXTPWR Pin Input Current	$V_{\text{EXTPWR}} = 3\text{V}$	0	1	-	μA
V_{EXTPWR}	EXTPWR Pin Output Low Voltage	$I_{\text{EXTPWR}} = 2\text{mA}$	0.15	0.4	-	V
I_{PGOOD}	PGOOD Output High Leakage Current	$V_{\text{PGOOD}} = 3\text{V}$	-1	1	-	μA
V_{PGOOD}	PGOOD Output Low Voltage	$I_{\text{PGOOD}} = 3\text{mA}$	0.1	0.4	-	V
V_{THPGOOD}	PGOOD Threshold Voltage	(Note 13)	-8	-	-	%
プッシュボタンのタイミング・パラメータ						
$t_{\text{ON_PBSTAT1}}$	ON Low Time to PBSTAT Low		50	-	-	ms
$t_{\text{ON_PBSTAT2}}$	ON High to PBSTAT High	$\text{PBSTAT Low} > t_{\text{PBSTAT_PW}}$	900	-	-	μs
$t_{\text{PBSTAT_PW}}$	PBSTAT Minimum Pulse Width		40	50	-	ms
$t_{\text{ON_PUP}}$	ON Low Time for Power-Up		50	-	-	ms
$t_{\text{ON_RST}}$	ON Low to PGOOD Reset Low		12	14	16.5	Seconds
$t_{\text{ON_RST_PW}}$	PGOOD Reset Low Pulse Width		1.8	-	-	ms
$t_{\text{PUP_PDN}}$	Minimum Time from Power Up to Down		1	-	-	Seconds
$t_{\text{PDN_PUP}}$	Minimum Time from Power Down to Up		1	-	-	Seconds
$t_{\text{PWR_ONH}}$	PWR_ON High to Power-Up		50	-	-	ms
$t_{\text{PWR_ONL}}$	PWR_ON Low to Power-Down		50	-	-	ms
$t_{\text{PWR_ONBK1}}$	PWR_ON Power-Up Blanking	$\text{PWR_ON Low Recognized from Power-Up}$	1	-	-	Seconds
$t_{\text{PWR_ONBK2}}$	PWR_ON Power-Down Blanking	$\text{PWR_ON High Recognized from Power-Down}$	1	-	-	Seconds
t_{PGOODH}	From Regulation to PGOOD High	Buck1, 2 and LD01 Within PGOOD Threshold	230	-	-	ms
t_{PGOODL}	Bucks Disabled to PGOOD Low	Bucks Disabled	44	-	-	μs
$t_{\text{LD02_BK1}}$	LD02 Enable to Buck Enable		12.5	14.5	17.5	ms

Note 1:絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2:LTC3677-3は $0^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作接合部温度範囲での仕様は設計、特性評価および統計的なプロセス・コントロールとの相関で確認されている。最大周囲温度は、基板のレイアウト、パッケージの定格熱抵抗などの環境要因と関連した特定の動作条件によって決まることに注意。

Note 3:このデバイスには短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護機能がアクティブなとき接合部温度は 110°C を超える。規定された最高動作接合部温度を超えた動作が継続するとデバイスの劣化または故障が生じるおそれがある。

電気的特性

Note 4: V_{CC} は V_{BUS} 、 V_{OUT} または BAT のうち大きい方。

Note 5: 合計入力電流は、消費電流、 I_{BUSQ} 、および $V_{CLPROG}/R_{CLPROG} \cdot (h_{CLPROG} + 1)$ で与えられる測定電流の和である。

Note 6: h_{C10} は、示されているPROG抵抗を使って測定された最大充電電流に対する割合として表わされる。

Note 7: このデバイスの電流制限機能は、短時間の、または間欠的なフォールト状態からデバイスを保護することを目的としている。規定された最大ビン電流定格を超える動作が継続するとデバイスの劣化または故障が生じるおそれがある。

Note 8: シリアル・ポートは定格動作周波数でテストされる。タイミング・パラメータはテストされるか、設計により保証されている。

Note 9: UVLO状態ではない V_{OUT} 。

Note 10: 降圧のFBが"H"で、スイッチングしていない。

Note 11: 出力が帰還ピンに接続された状態で、ユニティゲインで動作しているLDOで測定。

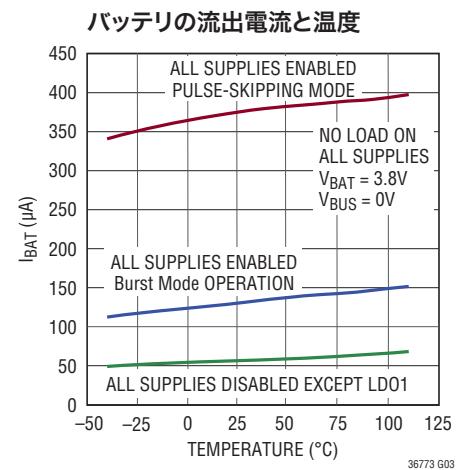
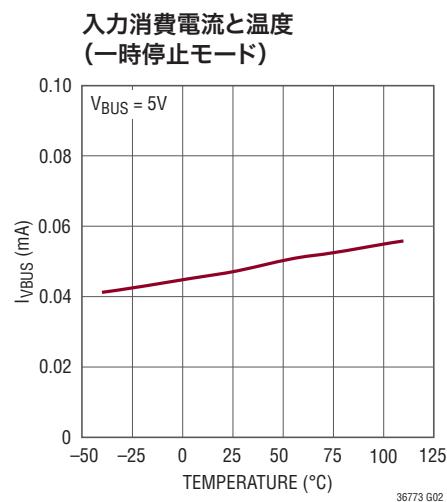
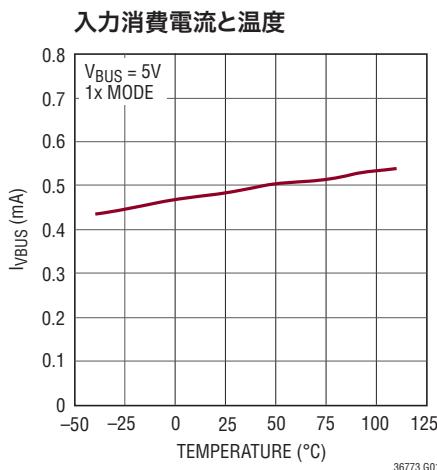
Note 12: 損失電圧は、LDOが規定出力電流でレギュレーションを維持するのに必要な、入力から出力への最小電圧差である。LDOがドロップアウト状態のとき、その出力電圧は($V_{IN} - V_{DROP}$)に等しくなる。

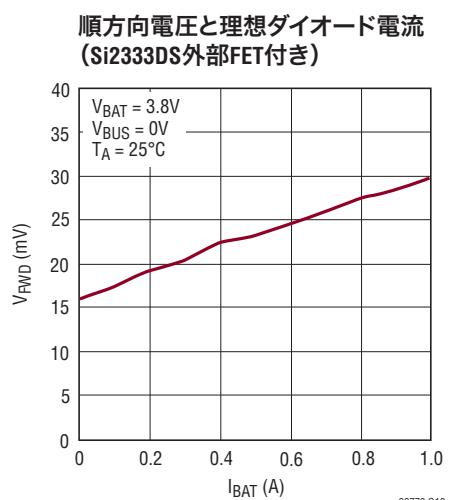
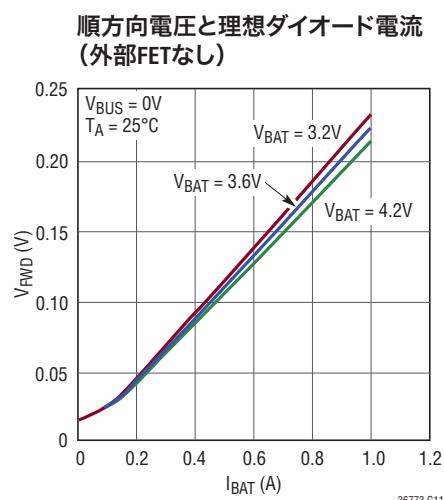
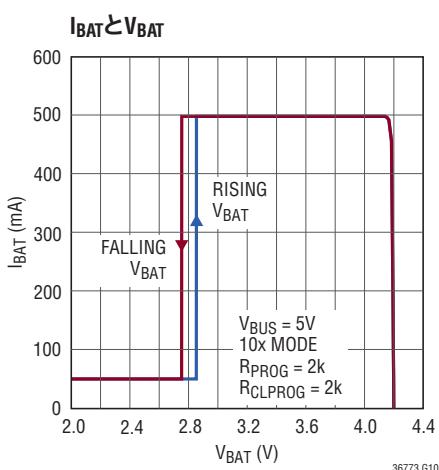
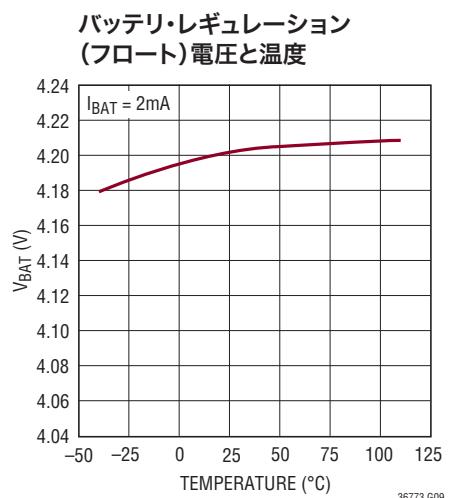
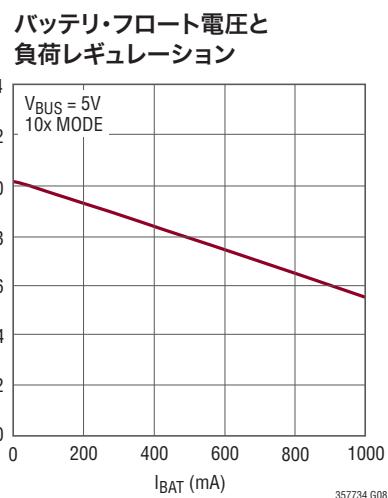
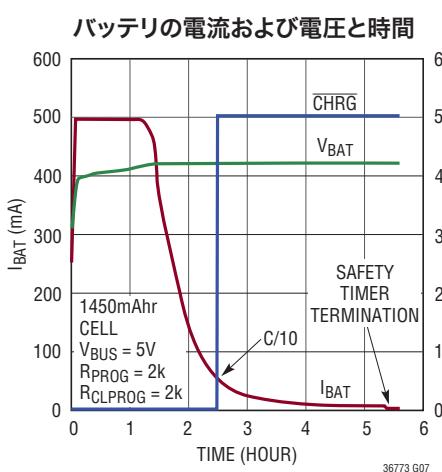
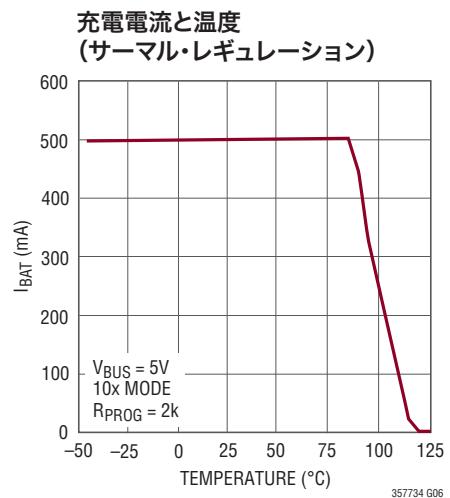
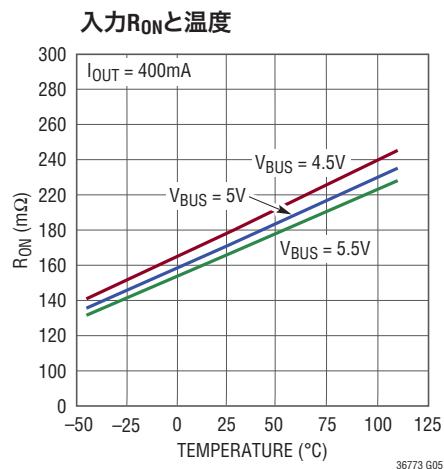
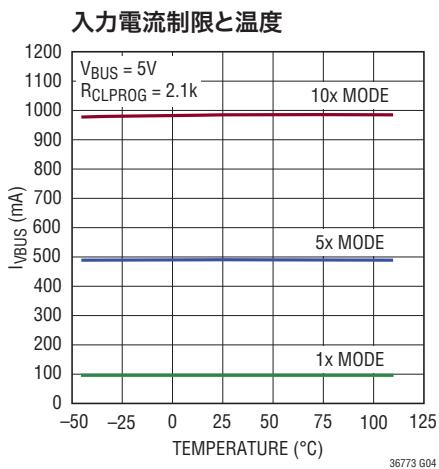
Note 13: PGOODスレッショルドは降圧1、降圧2およびLD01のレギュレーション電圧からの差(パーセンテージ)で表される。スレッショルドは降圧1、降圧2およびLD01の出力の立ち上がりから測定される。

Note 14: I_{BATQ} の規定値は、 V_{INLD01} 、 V_{INLD02} 、 V_{IN12} および V_{IN3} が直接 V_{OUT} に接続されていると仮定したときの全バッテリ負荷を表す。

Note 15: デバイスの長期電流密度定格。

標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$

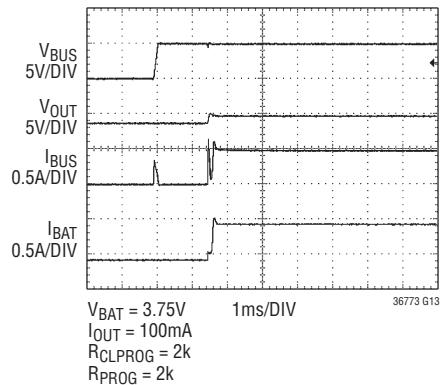


標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$ 

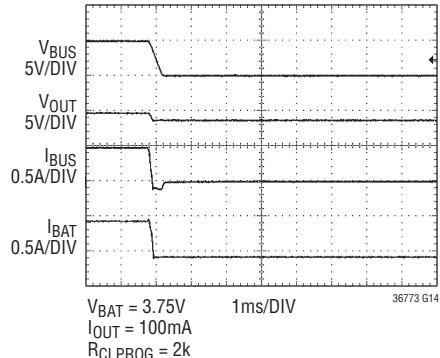
LTC3677-3

標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$

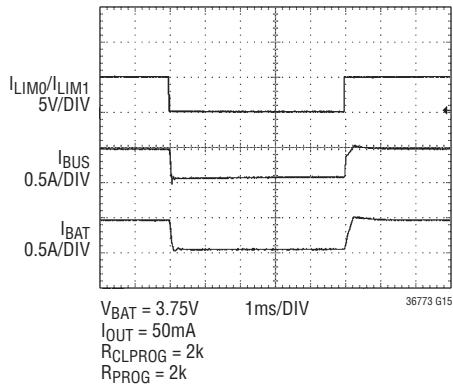
入力接続時の波形



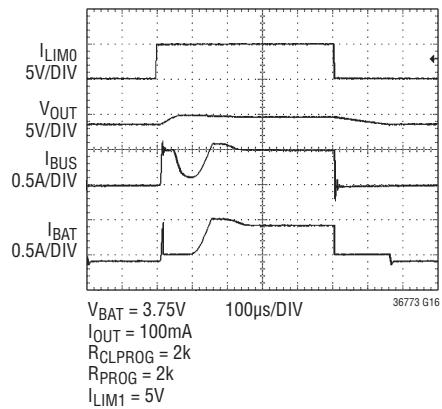
入力切断時の波形



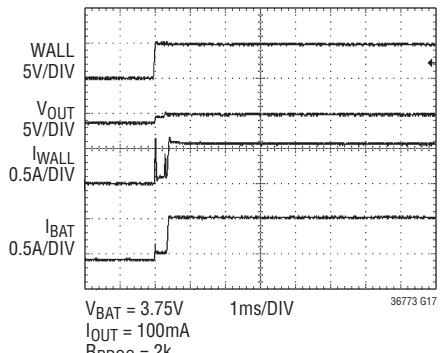
1倍モードから5倍モードへの切替え



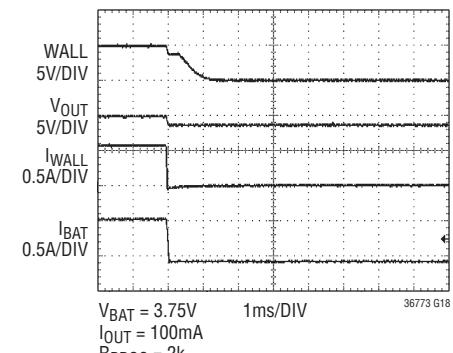
一時停止モードから5倍モードへの切替え



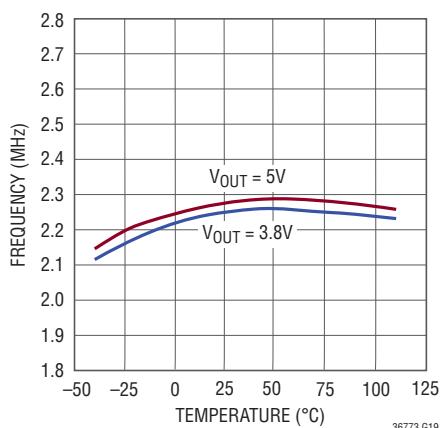
電源接続時の波形



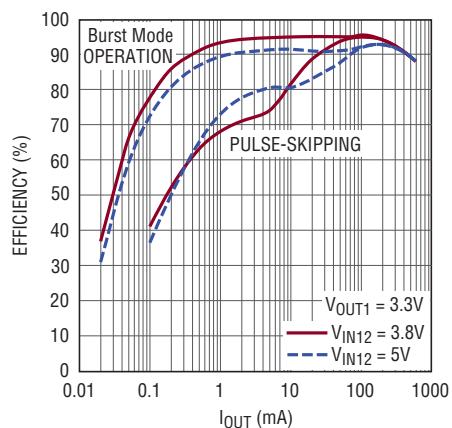
電源切断時の波形

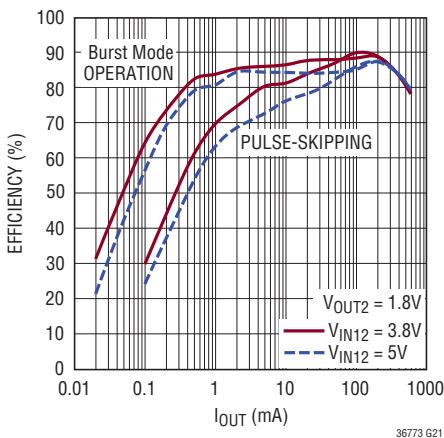
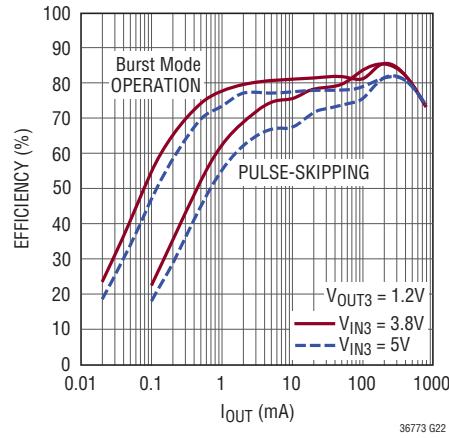
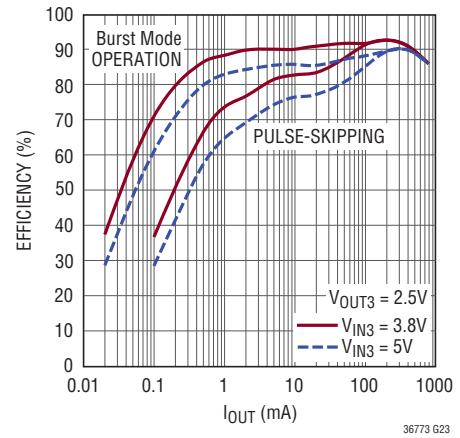
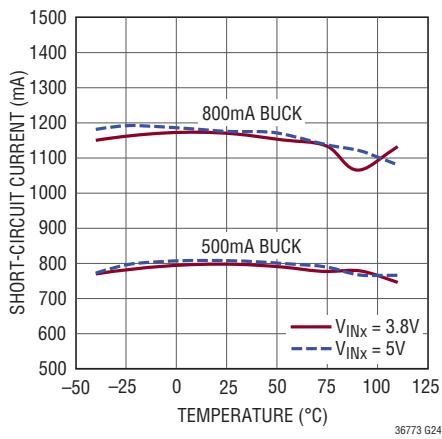
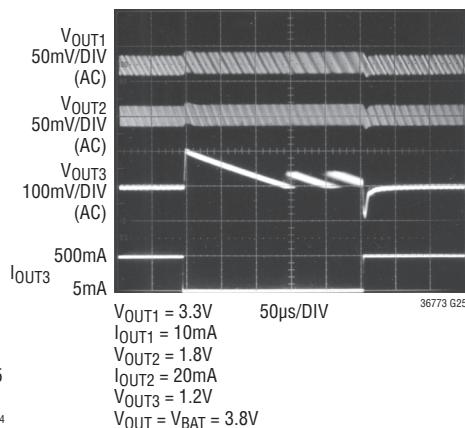
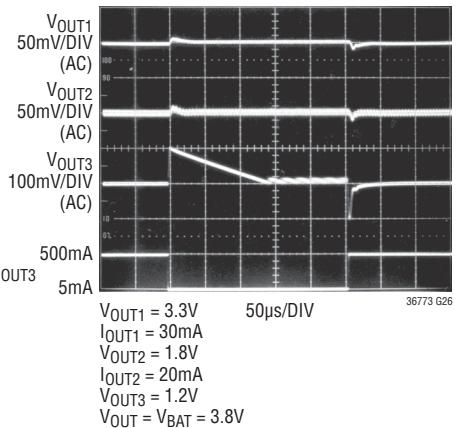
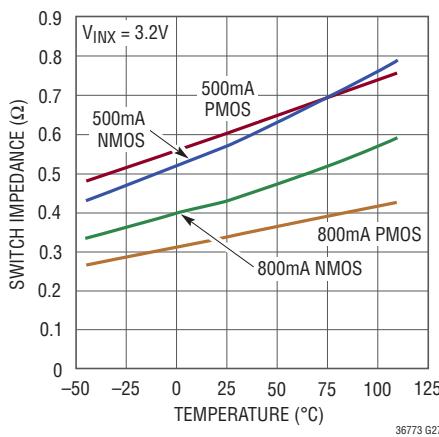
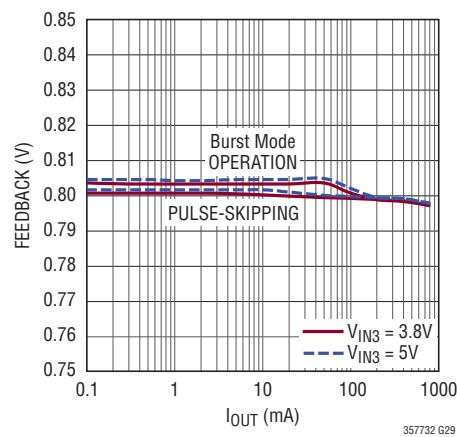
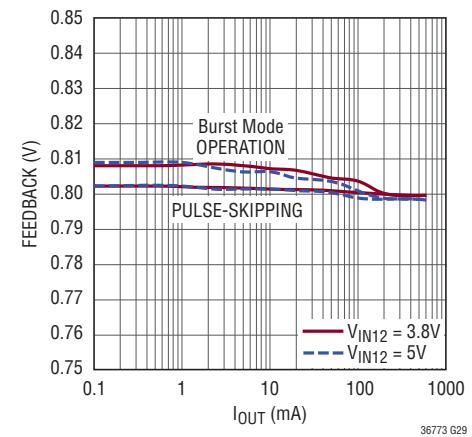


発振器周波数と温度



降圧スイッチング・レギュレータ1の3.3V出力の効率とI_{OUT1}

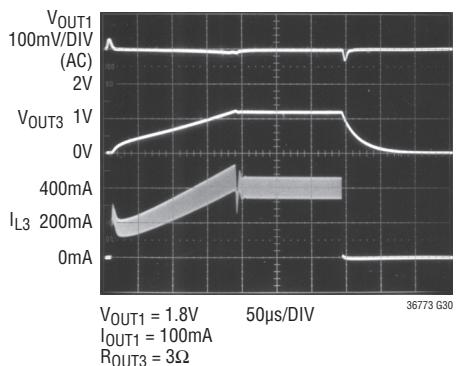


標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$ 降圧スイッチング・レギュレータ2の
1.8V出力の効率と $I_{\text{OUT}2}$ 降圧スイッチング・レギュレータ3の
1.2V出力の効率と $I_{\text{OUT}3}$ 降圧スイッチング・レギュレータ3の
2.5V出力の効率降圧スイッチング・レギュレータの
短絡電流と温度降圧スイッチング・レギュレータの
出力過渡(Burst Mode動作)降圧スイッチング・レギュレータの
出力過渡(パルス・スキップ・モード)降圧スイッチング・レギュレータの
スイッチインピーダンスと温度800mA降圧スイッチング・
レギュレータの帰還電圧と出力電流500mA降圧スイッチング・
レギュレータの帰還電圧と出力電流

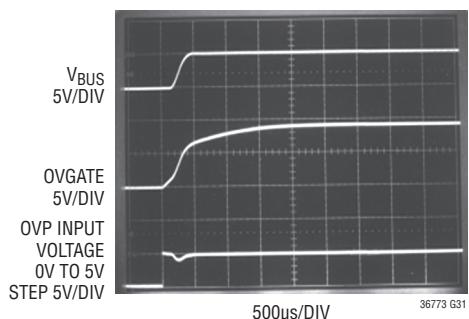
LTC3677-3

標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$

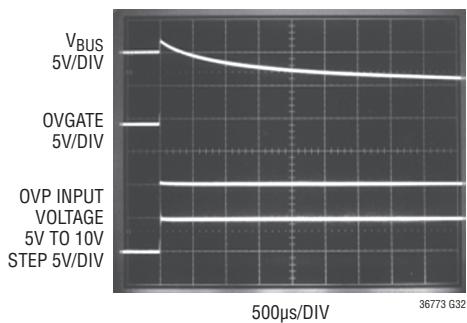
降圧スイッチング・レギュレータ3の
ソフトスタートとシャットダウン



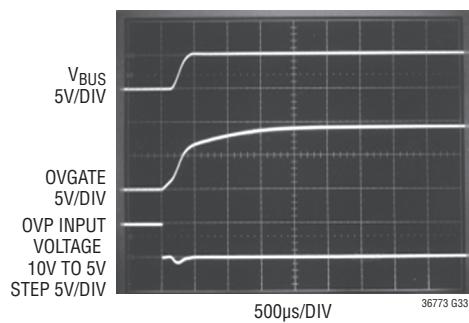
OVP接続時の波形



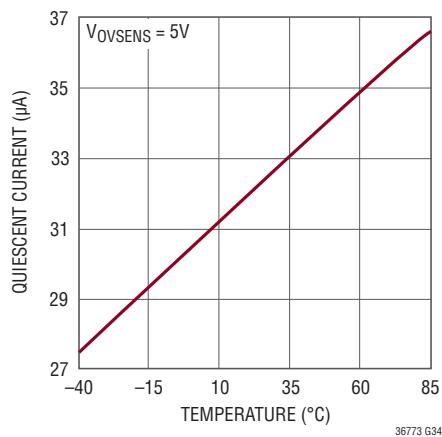
OVP保護の波形



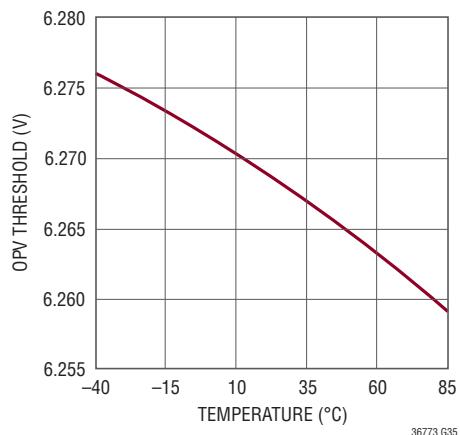
OVP再接続時の波形



OVSENS消費電流と温度

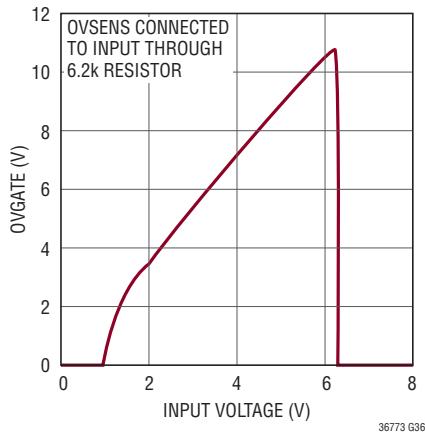


立ち上がり過電圧
スレッショルドと温度

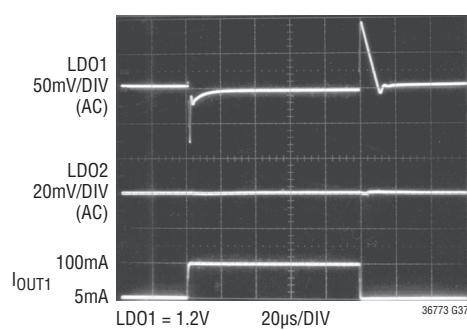


標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$

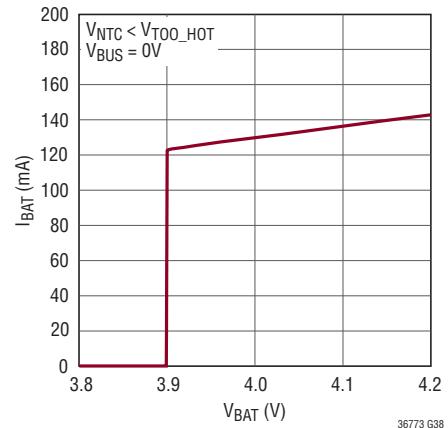
OVGATEとOVSENS



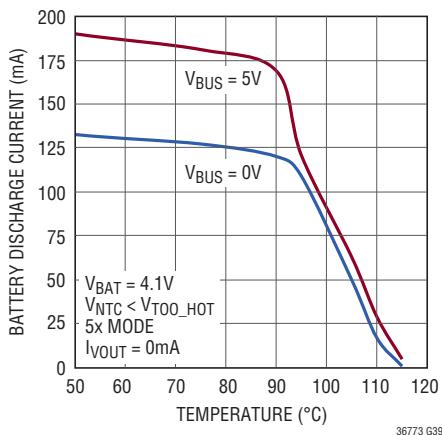
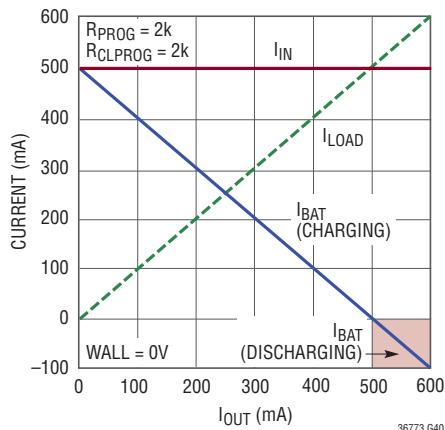
LDOの負荷ステップ



過温度BATの放電



バッテリの放電電流と温度

入力電流および
バッテリ電流と出力電流

ピン機能

I_{LIM0}, I_{LIM1}(ピン1,2): 入力電流制御ピン。I_{LIM0}とI_{LIM1}は入力電流制限を制御します。「USBのPowerPathコントローラ」のセクションの表1を参照してください。両方のピンとも弱い電流シンクで“L”に引き下げられています。

NC(ピン3,9,18,19,20,22): 接続なし。これらのピンは機能を持たないので、フロート状態にしてもグランドに接続しても構いません。

WALL(ピン4): ACアダプタ検出入力。このピンを4.3Vより上に引き上げると、VBUSからVOUTへの電力経路が切断されます。ACPRピンも“L”に引き下げられ、ACアダプタが検出されたことを知らせます。

SW3(ピン5): 降圧スイッチング・レギュレータ3(降圧3)の電力伝送(スイッチ)ピン。

V_{IN3}(ピン6): 降圧スイッチング・レギュレータ3の電源入力。このピンはV_{OUT}に接続します。

FB3(ピン7): 降圧スイッチング・レギュレータ3(降圧3)の帰還入力。制御ループが完成すると、このピンは0.8Vの固定電圧にサーボ制御されます。

OVSENSE(ピン8): 過電圧保護検出入力。OVSENSEは6.2k抵抗を通して入力電源コネクタおよび外部NチャネルMOSFETバス・トランジスタのドレインに接続します。このピンの電圧が

ピン機能

予め設定されたレベルを超えると、OVGATEピンがGNDに引き下げられてパス・トランジスタをディスエーブルし、下流の回路を保護します。

DV_{CC}(ピン10): I²Cラインの電源電圧。このピンはLTC3677-3のロジックの基準レベルを設定します。DV_{CC}が1V未満のとき、DV_{CC}ピンのUVLO回路がすべてのレジスタをオール0に強制します。0.1μFのコンデンサを使ってGNDにバイパスします。

SDA(ピン11): I²Cのデータ入力。シリアル・データはクロック毎に1ビットだけシフトされ、LTC3677-3を制御します。SDAのロジック・レベルはDV_{CC}を基準にしています。

SCL(ピン12): I²Cクロック入力。SCLのロジック・レベルはDV_{CC}を基準にしています。

OVGATE(ピン13): 過電圧保護ゲート出力。OVGATEは外部NチャネルMOSFETパス・トランジスタのゲート・ピンに接続します。トランジスタのソースをVBUSに接続し、ドレンを製品のDC入力コネクタに接続します。過電圧状態でない場合、このピンはこのトランジスタを完全に導通させるのに十分なオーバードライブを発生させることができる内部チャージポンプに接続されます。過電圧状態が検出されると、OVGATEが急速にグランドに引き下げられて損傷を防ぎます。この保護機能を実行するため、OVGATEはOVSENSEと連携して機能します。

PWR_ON(ピン14): パワーアップ後、降圧1、降圧2およびLDO2をイネーブルされた状態に保つのに使われるロジック入力。レギュレータを直接イネーブルするのにも使用できます(シーケンス = LDO2→降圧1→降圧2)。詳細については「プッシュボタン・インターフェースの動作」のセクションを参照してください。

ON(ピン15): プッシュボタン入力。フロートのままにすると、内部の弱いプルアップがONを“H”に強制します。通常開いているプッシュボタンをONからグランドに接続して、このピンを“L”状態に強制します。

PBSTAT(ピン16): オープン・ドレイン出力は、ONにデバウンス機能とバッファを加えたもので、プロセッサの割込み処理に使います。

EN3(ピン17): 降圧スイッチング・レギュレータ3(降圧3)のイネーブル・ピン。

PGOOD(ピン21): オープン・ドレインの出力。PGOODは、降圧1、降圧2およびLDO1が最終レギュレーション値の8%以内であることを表示します。すべてのレギュレータがレギュレーションに達してからPGOODが“H”になるまでに230msの遅延があります。

LDO1_FB(ピン23): 低損失リニア・レギュレータ1(LDO1)の帰還電圧入力。LDO1の出力電圧は、LDO1とLDO1_FBの間の外部抵抗分割器を使って設定されます。

LDO2_FB(ピン24): 低損失リニア・レギュレータ2(LDO2)の帰還電圧入力。LDO2の出力電圧は、LDO2とLDO2_FBの間の外部抵抗分割器を使って設定されます。

FB2(ピン25): 降圧スイッチング・レギュレータ2(降圧2)の帰還入力。制御ループが完成すると、このピンは0.8Vの固定電圧にサーボ制御されます。

FB1(ピン26): 降圧スイッチング・レギュレータ1(降圧1)の帰還入力。制御ループが完成すると、このピンは0.8Vの固定電圧にサーボ制御されます。

V_{INLDO1}(ピン27): 低損失リニア・レギュレータ1(LDO1)の入力電源。このピンは、1μF以上のセラミック・コンデンサを使ってグランドにバイパスします。

LDO1(ピン28): 低損失リニア・レギュレータ1の出力。LDO1は常時オンのLDOで、デバイスがV_{OUT} UVLO状態でないときは常にイネーブルされます。このピンは、1μF以上のセラミック・コンデンサを使ってグランドにバイパスする必要があります。

LDO2(ピン29): 低損失リニア・レギュレータ2の出力。このピンは1μF以上のセラミック・コンデンサを使ってグランドにバイパスする必要があります。

V_{INLDO2}(ピン30): 低損失リニア・レギュレータ2(LDO2)の入力電源。このピンは、1μF以上のセラミック・コンデンサを使ってグランドにバイパスします。

SW2(ピン31): 降圧スイッチング・レギュレータ2(降圧2)の電力伝送(スイッチ)ピン。

V_{IN12}(ピン32): 降圧スイッチング・レギュレータ1と2の電源入力。このピンは一般にV_{OUT}に接続します。

SW1(ピン33): 降圧スイッチング・レギュレータ1(降圧1)の電力伝送(スイッチ)ピン。

NTCBIAS(ピン34): NTCの出力バイアス電圧。このピンからNTCピンへの抵抗によりNTCサーミスタがバイアスされます。

ピン機能

NTC(ピン35): NTCピンはバッテリのサーミスタに接続され、充電するのにバッテリの温度が高すぎたり低すぎたりしないかを判定します。バッテリの温度が有効範囲を外れると、範囲内に戻るまで充電が停止されます。NTCBIASからNTCに低ドリフトのバイアス抵抗を接続し、NTCからグランドにサーミスタを接続する必要があります。

PROG(ピン36): 充電電流設定および充電電流モニタ用ピン。抵抗をPROGからグランドに接続すると次の充電電流がプログラムされます。

$$I_{CHG} = \frac{1000V}{R_{PROG}} \text{ (A)}$$

定電流モードで十分な入力電力を利用できると、このピンは1Vにサーボ制御されます。このピンの電圧は常に実際の充電電流を表します。

IDGATE(ピン37): 理想ダイオードのゲート接続。このピンは、内部の理想ダイオードを補うのに使われるオプションの外部PチャネルMOSFETトランジスタのゲートを制御します。PチャネルMOSFETのソースをV_{OUT}に接続し、ドレインをBATに接続します。このピンを高インピーダンスに保って、すべての経路のリーク電流を最小限に抑えることが重要です。

BAT(ピン38): 1セル・リチウムイオン・バッテリ・ピン。利用可能な電力と負荷に応じて、BATのリチウムイオン・バッテリは、理想ダイオードを通してシステムの電力をV_{OUT}に供給するか、またはバッテリ・チャージャから充電されます。

V_{OUT}(ピン39): PowerPathコントローラの出力電圧およびバッテリ・チャージャの入力電圧。携帯製品の大半はV_{OUT}から給電します。LTC3677-3は利用可能な電力をV_{OUT}の外部負荷と内部のバッテリ・チャージャの間で分割します。外部負荷の優先度が高く、余分な電力があればバッテリの充電に使われます。BATからV_{OUT}に接続されている理想ダイオードにより、負荷がV_{BUS}から割り当てられた入力電流を超えて、またはV_{BUS}の電源が取り去られても、V_{OUT}への給電が保証されます。V_{OUT}は低インピーダンスの多層セラミック・コンデンサを使ってバイパスします。

V_{BUS}(ピン40): USB入力電圧。V_{BUS}は通常コンピュータのUSBポートまたはACアダプタのDC出力に接続します。V_{BUS}は低インピーダンスの多層セラミック・コンデンサを使ってバイパスします。

ACPR(ピン41): ACアダプタ検出出力(アクティブ“L”)。このピンが“L”であれば、ACアダプタ入力コンパレータの入力が入力スレッショルド(標準4.3V)より上に引き上げられていることを示します。このピンを使って外部PチャネルMOSFETのゲートをドライブし、USBポート以外の電源からV_{OUT}に電力を供給することができます。

EXTPWR(ピン42): 外部電源検出出力(アクティブ“L”、オープン・ドレイン出力)。このピンが“L”になると、V_{BUS}入力またはWALL入力のどちらかに外部電源が存在することを示します。EXTPWRがV_{BUS}の存在を知らせるには、V_{BUS}がV_{BUS}の低電圧ロックアウト・スレッショルドを超える必要があります。EXTPWRがWALLの存在を知らせるには、WALLが絶対および差動のWALL入力スレッショルドを超える必要があります。EXTPWR信号はILIM1ピンおよびILIM0ピンとは無関係です。したがって、入力電流制限回路を一時停止モードにしても、EXTPWRがV_{BUS}の有効な充電レベルを示すことがあります。

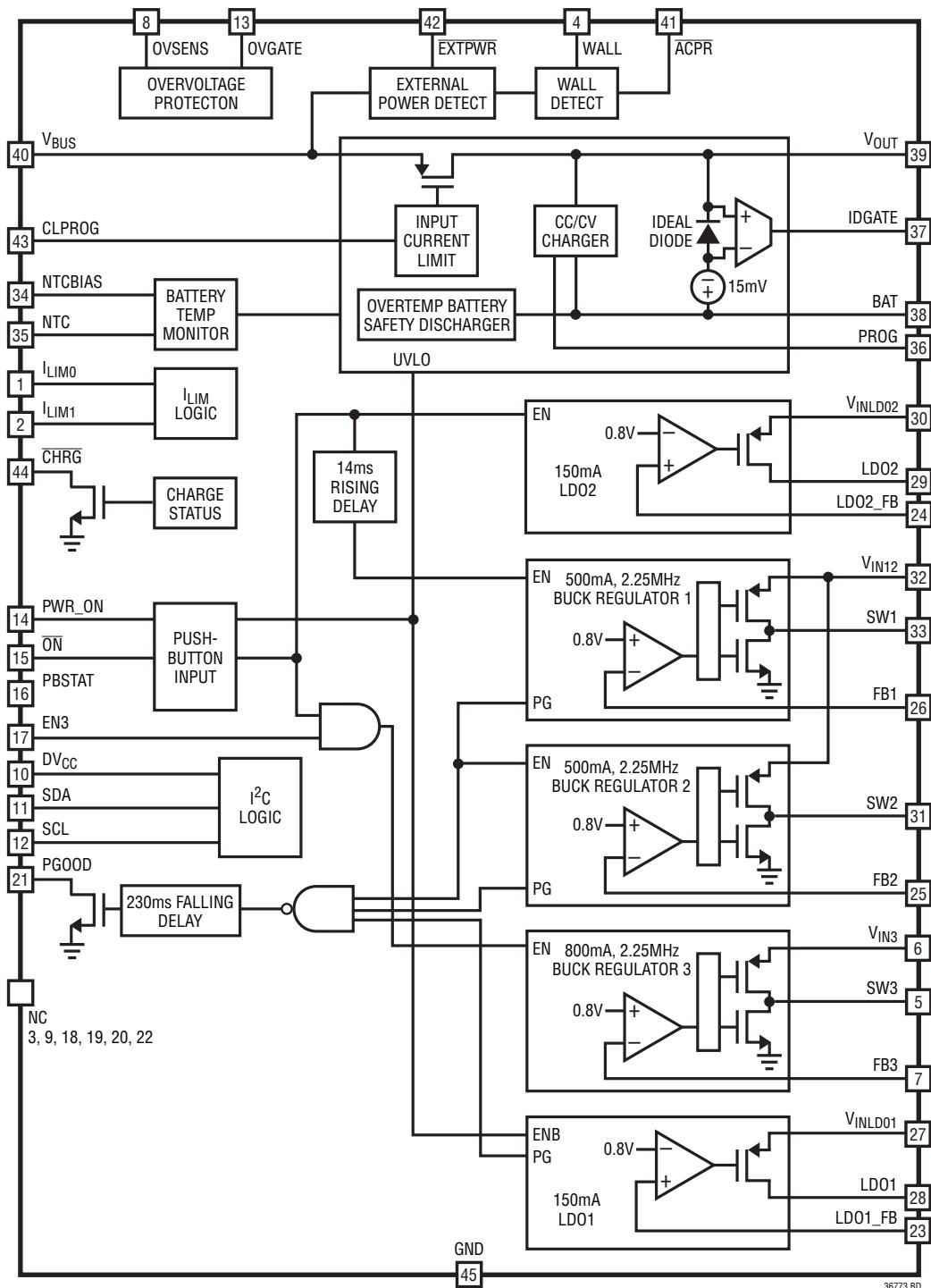
CLPROG(ピン43): 入力電流設定および入力電流モニタ用ピン。CLPROGからグランドに接続した抵抗によってV_{BUS}ピンから引き出される電流の上限(つまり、入力電流制限)が決まります。入力電流の精密な一部(hCLPROG)がCLPROGピンに送られます。入力PowerPathは、CLPROGピンが2V(10倍モード)、1V(5倍モード)または0.2V(1倍モード)に達するまで、電流を供給します。したがって、V_{BUS}から引き出される電流はhCLPROGとRCLPROGによって与えられる量に制限されます。USBアプリケーションでは、抵抗RCLPROGを2.1k以上に設定します。

CHRG(ピン44): オープン・ドレインの充電状態出力。CHRGピンはバッテリ・チャージャの状態を示します。CHRGが“H”であれば、チャージャはフロート電圧に近いか(充電電流が設定された充電電流の1/10未満)、または充電が完了し、チャージャがディスエーブルされています。CHRGが“L”であれば、チャージャがイネーブルされていることを示します。詳細については、「充電状態の表示」のセクションを参照してください。

GND(露出パッド:ピン45): グランド。パッケージの露出パッドはグランドになっており、電気的接触と定格の熱性能を得るためにPCボードに半田付けする必要があります。

LTC3677-3

ブロック図



動作

PowerPath動作

はじめに

LTC3677-3は高度に集積化されたパワーマネージメントICであり、以下の機能を備えています。

- PowerPathコントローラ
- バッテリ・チャージャ
- 理想ダイオード
- 入力過電圧保護
- プッシュボタン・コントローラ
- 3個の降圧スイッチング・レギュレータ
- 2個の低損失リニア・レギュレータ

特にUSBアプリケーション向けに設計されているので、PowerPathコントローラは高精度入力電流制限を組み込んでおり、バッテリ・チャージャと通信して入力電流がUSBの平均入力電流の仕様に違反しないようにします。BATからV_{OUT}への理想ダイオードが、V_{BUS}の電力が足りなくとも、またはV_{BUS}に電力が無くても、常に十分な電力がV_{OUT}で利用できるよう保証します。LTC3677-3はACアダプタや電流が制限さ

れていない他の電源から電力を受け取ることもできます。図1に示されているように、このような電源はパワー・ショットキーまたはFETなどの外付けデバイスを介してLTC3677-3のV_{OUT}ピンに接続することができます。LTC3677-3は、(外部電源から給電される)出力をを利用して負荷に給電しながらバッテリを充電するユニークな能力を備えています。WALLピンのコンパレータは、ACアダプタの存在を検出して、USBへの接続を切断するように構成設定されています。これにより、ACアダプタが存在するときV_{OUT}からV_{BUS}への逆導通が防がれます。

また、LTC3677-3は、2個の同期整流式降圧スイッチング・レギュレータ(降圧1と降圧2)、低損失レギュレータ(LDO2)およびシステム・リセットの電源シーケンシングを制御するためのプッシュボタン入力を備えています。3個の2.25MHz固定周波数電流モード降圧スイッチング・レギュレータがそれぞれ500mA、500mAおよび800mAを供給し、軽負荷で高効率を実現するBurst Mode動作とともに100%デューティ・サイクル動作をサポートします。スイッチング・レギュレータのための外部補償部品は不要です。2個の低損失レギュレータは最大150mAを出力することができます。

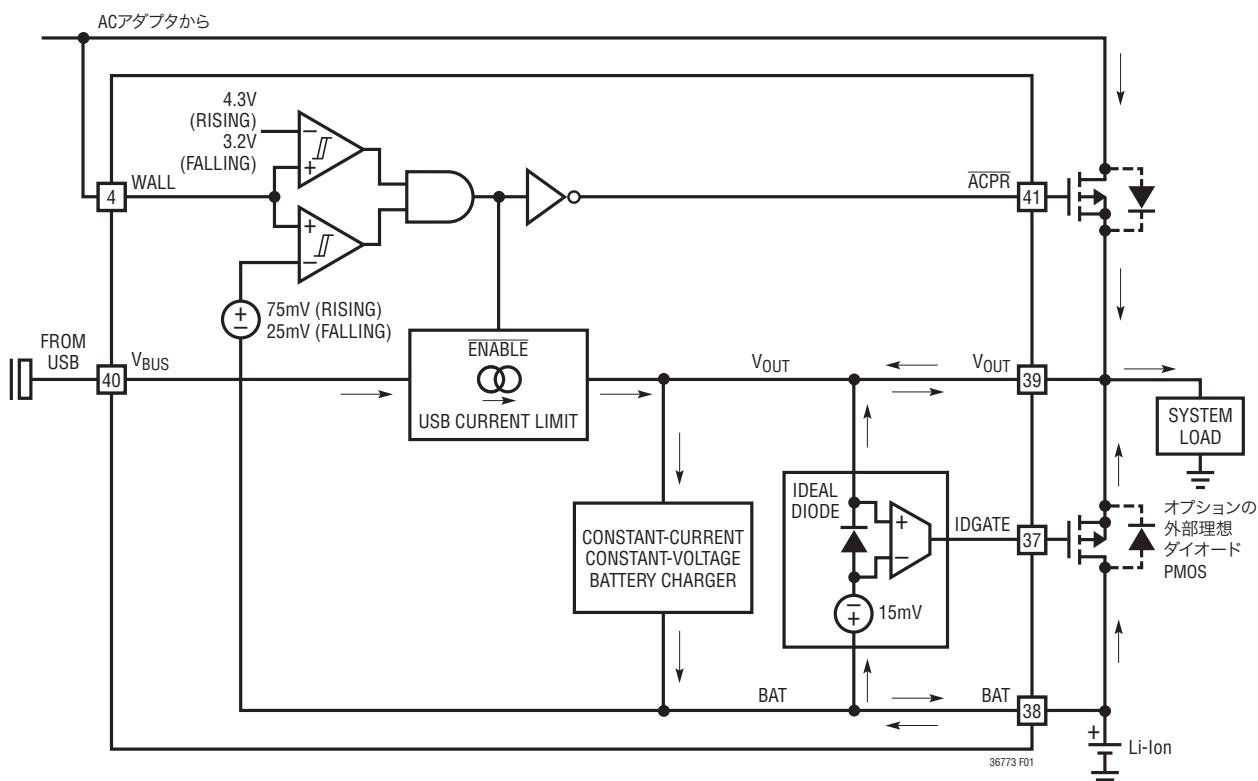


図1. PowerPathの簡略ブロック図

動作

すべてのレギュレータを0.8Vの最小出力電圧にプログラムすることができ、マイクロコントローラ・コア、マイクロコントローラI/O、メモリまたは他のロジック回路に給電するのに使用できます。

USBのPowerPathコントローラ

LTC3677-3の入力電流制限回路と充電制御回路は、 I_{VOUT} の関数としてバッテリ充電電流を制御するとともに入力電流を制限するように設計されています。 V_{OUT} は外部負荷、3個の降圧スイッチング・レギュレータ、2個のLDOおよびバッテリ・チャージャの組み合わせをドライブします。

組み合わされた負荷がプログラムされた入力電流リミットを超えない場合は、 V_{OUT} は内部の200mΩのPチャネルMOSFETを通して V_{BUS} に接続されます。 V_{OUT} の組み合わされた負荷がプログラムされた入力電流リミットを超えると、バッテリ・チャージャはプログラムされた入力電流を維持しながら外部負荷を満たすのに必要な量だけ充電電流を減らします。バッテリの充電電流が許容USB電流を超えるように設定されても、USB規格の平均入力電流を超えることはありません。さらに、 V_{OUT} の負荷電流が常に優先され、利用できる余分な電流だけがバッテリの充電に使用されます。CLPROGピンからの電流は V_{BUS} 電流の一部($1/h_{CLPROG}$)です。プログラミング抵抗がCLPROGからGNDに接続されていると、CLPROGの電圧により入力電流は次のように表されます。

$$I_{V_{BUS}} = I_{BUSQ} + \frac{V_{CLPROG}}{R_{CLPROG}} \cdot h_{CLPROG}$$

ここで、 I_{BUSQ} と h_{CLPROG} は「電気的特性」の表に記載されています。

入力電流制限は I_{LIM0} ピンと I_{LIM1} ピンによってプログラムされます。LTC3677-3は入力電流をいくつかの可能な設定のどれかに構成することができます。また非アクティブ状態にすることもできます(USBを一時停止)。入力電流制限は、次式に従って、適切なサーボ電圧とCLPROGの抵抗によって設定されます。

$$I_{V_{BUS}} = I_{BUSQ} + \frac{0.2V}{R_{CLPROG}} \cdot h_{CLPROG} \quad (1\text{倍モード})$$

$$I_{V_{BUS}} = I_{BUSQ} + \frac{1V}{R_{CLPROG}} \cdot h_{CLPROG} \quad (5\text{倍モード})$$

$$I_{V_{BUS}} = I_{BUSQ} + \frac{2V}{R_{CLPROG}} \cdot h_{CLPROG} \quad (10\text{倍モード})$$

2.1k以上の R_{CLPROG} 抵抗を使えば、ワーストケース条件でもUSB規格の平均入力電流に違反することはありません。 I_{LIM0} ピンと I_{LIM1} ピンの利用可能な設定を表1に示します。

表1. 制御された入力電流制限

I_{LIM1}	I_{LIM0}	$I_{BUS(LIM)}$
1	1	100mA(1x)
1	0	1A(10x)
0	1	一時停止
0	0	500mA(5x)

I_{LIM0} が“L”で I_{LIM1} が“H”的とき、 V_{OUT} の充電電流と利用可能な電流を増やすために入力電流制限値が高めに設定されることに注意してください。このモードは一般に、USB以外の高電力電源を V_{BUS} ピンで利用できるときに使われます。

動作

BATからV_{OUT}への理想ダイオード

LTC3677-3には、オプションの外部理想ダイオードのコントローラとともに、内部理想ダイオードが備わっています。内部と外部の両方の理想ダイオードはV_{OUT}がBATより低くなると直ちに応答します。負荷が入力電流リミットを超えて増加すると、追加電流がバッテリから理想ダイオードを介して引き出されます。さらに、V_{BUS}(USB)またはV_{OUT}(外部AC電源または高電圧レギュレータ)への電力が取り去られると、アプリケーションの電力はすべて理想ダイオードを介してバッテリから供給されます。理想ダイオードは十分に高速なので、推奨出力コンデンサを使用するだけでV_{OUT}がVBATを大幅に下回るのを防ぐことができます(図2を参照)。理想ダイオードは、V_{OUT}の電圧がBATの電圧より約15mV(V_{FWD})低いと内蔵PチャネルMOSFETをイネーブルする高精度アンプで構成されています。内部の理想ダイオードの抵抗は約200mΩです。アプリケーションにとってこれで十分であれば、外付け部品は不要です。ただし、もっと低い抵抗が必要であれば、外部PチャネルMOSFETをBATからV_{OUT}に追加することができます。LTC3677-3のIDGATEピンは外部PチャネルMOSFETのゲートをドライブして、理想ダイオードを自動的に制御します。MOSFETのソースをV_{OUT}に接続し、ドレンをBATに接続します。IDGATEピンは1nFの負荷をドライブすることができ、オン抵抗が非常に低い外部PチャネルMOSFETを制御することができます。

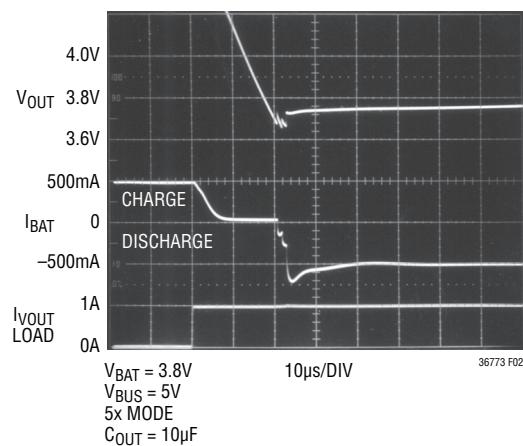


図2. 理想ダイオードの過渡応答

WALLピンを使った外部電源の検出

WALL入力ピンを使って外部電源(特にUSB V_{BUS}入力のように固定電流制限を受けない電源)の存在を識別することができます。一般に、このような電源はACアダプタの5V出力または高電圧降圧レギュレータの低電圧出力です。ACアダプタの出力(または降圧レギュレータの出力)がWALLピンに直接接続され、電圧がWALLピンのスレッショルドを超えると、USBの電力経路(V_{BUS}からV_{OUT})が切断されます。さらに、ACPRピンが“L”に引き下げられます。外部電源が検出されるには、以下の条件の両方が満たされる必要があります。

1. WALLピンの電圧が約4.3Vを超えること。
2. WALLピンの電圧がBATピンの電圧を75mV以上超えていること。

以下の条件のどちらかが満たされると、入力の電力経路(V_{BUS}とV_{OUT}の間)が再度イネーブルされ、ACPRピンが“H”に引き上げられます。

1. WALLピンの電圧がBATピンの電圧の25mV以内に下がる。
2. WALLピンの電圧が3.2Vより下に下がる。

WALLピンの過渡グリッチがイベントを誤ってトリガするのを防ぐために、これらのスレッショルドはそれぞれ時間領域で適切にフィルタ処理されます。

一時停止モード

I_{LIM0}が“H”に引き上げられ、I_{LIM1}が“L”に引き下げられると、USB規格に適合するため、LTC3677-3は一時停止モードになります。このモードでは、V_{BUS}とV_{OUT}の間の電力経路が高インピーダンス状態になり、V_{BUS}の入力電流が50µAに減少します。WALLとV_{OUT}のドライブに他の電力源が利用できなければ、V_{OUT}に接続されたシステム負荷はBATに接続された理想ダイオードを通して給電されます。

動作

V_{BUS}の低電圧ロックアウト(UVLO)

および低電圧電流制限(UVCL)

内部の低電圧ロックアウト回路はV_{BUS}をモニタし、V_{BUS}がUVLOの立ち上がりスレッショルド(3.8V)を上回り、V_{OUT}よりも50mV以上上昇するまで入力電流制限回路をオフ状態に保ちます。V_{BUS}が3.7Vを下回るかV_{OUT}よりも50mV低下すると、UVLOのヒステリシスにより入力電流制限がオフします。これが起きると、V_{OUT}のシステム電力は理想ダイオードを通してバッテリから引き出されます。抵抗性の入力電源を使用している場合にUVLO状態に入ったり出たりして発振する可能性を最小にするため、V_{BUS}が4.45V(標準)よりも低下すると入力電流制限が減少します。

バッテリ・チャージャ

LTC3677-3は自動再充電、安全タイマによる自動終了、低電圧トリクル充電、不良セル検出および温度範囲外充電一時停止のためのサーミスタ・センサ入力付き定電流/定電圧バッテリ・チャージャを備えています。バッテリの充電サイクルを開始するとき、バッテリ・チャージャはまずバッテリが深放電しているか判定します。バッテリ電圧がV_{TRKL}(標準2.85V)より低いと、自動トリクル充電機能により、バッテリ充電電流がプログラムされた値の10%に設定されます。低電圧が30分以上継続するとバッテリ・チャージャが自動的に停止します。バッテリ電圧が2.85Vを超えると、バッテリ・チャージャはフルパワーの定電流モードで充電を開始します。バッテリに供給される電流は1000V/R_{PROG}に達しようと試みます。利用可能な入力電力と外部負荷の状態によって、バッテリ・チャージャはプログラムされた最大レートで充電できることもあれば、できないこともあります。外部負荷がバッテリ充電電流よりも常に優先されます。USB電流制限のプログラミングは常に守られ、追加電流だけがバッテリの充電に利用できます。システム負荷が軽いとき、バッテリ充電電流が最大になります。

充電終了

バッテリ・チャージャは安全タイマを内蔵しています。バッテリ電圧がフロート電圧に近づくと、LTC3677-3が定電圧モードに入るので、充電電流が減少し始めます。定電圧モードに入ったことをバッテリ・チャージャが検出すると、4時間の安全タイマがスタートします。安全タイマの時間が経過するとバッテリの充電は終了し、電流は供給されません。

自動再充電

バッテリ・チャージャは終了後オフ状態に留まり、バッテリからは数マイクロアンペアの電流しか流れません。携帯製品が十分長い時間この状態に留まると、バッテリがついには自己放電します。バッテリが常に満充電されているように、バッテリ電圧がV_{RECHRG}(LTC3677-3では標準で4.1V)より下がると充電サイクルが自動的に開始されます。バッテリ電圧がV_{RECHRG}より下がったとき安全タイマが作動中だと、タイマは再度ゼロにリセットされます。短時間V_{RECHRG}より低下することによって安全タイマがリセットするのを防ぐため、バッテリ電圧は1.3msよりも長い時間V_{RECHRG}より低くなければなりません。さらに、V_{BUS} UVLOサイクルが“L”になり、続いて“H”になると(たとえば、V_{BUS}が取り去られ、再度接続されると)、充電サイクルと安全タイマが再スタートします。

充電電流

充電電流はPROGからグランドに接続された1個の抵抗を使ってプログラムされます。バッテリ充電電流の1/1000が、1.000Vにサーボ制御しようとするPROGピンに供給されます。こうして、バッテリ充電電流はPROGの電流の1000倍に達しようとします。プログラム抵抗と充電電流は以下の式を使って計算されます。

$$R_{PROG} = \frac{1000V}{I_{CHG}}, I_{CHG} = \frac{1000V}{R_{PROG}}$$

動作

定電流充電モードまたは定電圧充電モードのどちらでも、PROGピンの電圧はバッテリに供給される実際の充電電流に比例します。したがって、実際の充電電流は、いつでもPROGピンの電圧をモニタして、次の式を使って求めることができます。

$$I_{BAT} = \frac{V_{PROG}}{R_{PROG}} \cdot 1000$$

多くの場合、利用可能な入力電流が制限されており、またVOUTから給電されるシステム負荷が優先されるため、実際のバッテリ充電電流(I_{BAT})はI_{CHG}より低くなります。

サーマル・レギュレーション

デバイスや周囲の部品への熱的損傷を防ぐため、ダイ温度が約110°Cに上昇すると内部の熱帰還ループがプログラムされた充電電流を自動的に減らします。サーマル・レギュレーションは高電力動作や高い周囲温度条件による過度の温度上昇からLTC3677-3を保護し、LTC3677-3や外部部品に損傷を与える危険なしに、ユーザーが特定の回路基板デザインの電力処理能力の限界を押し広げることを可能にします。LTC3677-3のサーマル・レギュレーション・ループの利点は、ワーストケースの条件ではバッテリ・チャージャが自動的に電流を減らすという保証があるので、ワーストケースの条件ではなく実際の条件に従って充電電流を設定することができます。

充電状態の表示

CHRGピンはバッテリ・チャージャの状態を表します。オープン・ドレン出力である \overline{CHRG} ピンは、人間とのインターフェースのために電流制限抵抗を通して表示用LEDをドライブするか、またはマイクロプロセッサとのインターフェースのために単にプルアップ抵抗をドライブすることができます。充電が開始されると、 \overline{CHRG} が“L”に引き下げられ、通常の充電サイクルの間“L”に保たれます。充電が完了すると、つまりチャージャが定電圧モードに入り、充電電流がプログラムされた値の1/10に低下すると、 \overline{CHRG} ピンはリリースされます(高インピーダンス)。LTC3677-3が入力電流制限状態にあると、CHRGピンはC/10スレッショルドに応答しません。これにより、バッテリ・チャージャが利用可能な電力の不足による誤った充電終了を表示するのを防ぎます。NTCフォールトの間充電は停止しますが、 \overline{CHRG} ピンは“L”に留まって、充電が完了していないことを表示します。

バッテリ・チャージャの安定性に関する検討事項

LTC3677-3のバッテリ・チャージャには定電圧制御ループと定電流制御ループの両方が備わっています。定電圧ループはバッテリが低インピーダンスのリードで接続されているときは補償なしでも安定しています。ただし、リードが長すぎると、十分大きな直列インダクタンスが加わり、BATからGNDに少なくとも1μFのバイパス・コンデンサが必要になります。さらに、バッテリが外されているときリップル電圧を低く抑えるため、0.2Ω～1Ωの抵抗に直列の4.7μFのコンデンサがBATからGNDに必要です。

容量が大きくESRが小さい多層セラミック・チップ・コンデンサは、定電圧ループの位相マージンを下げるのに、不安定性を生じる可能性があります。22μFまでのセラミック・コンデンサをバッテリと並列に使用することができますが、それより大きいセラミック・コンデンサは0.2Ω～1Ωの直列抵抗でデカップリングします。

定電流モードでは、バッテリ電圧ではなくPROGピンが帰還ループを構成します。PROGピンのどんな容量によっても追加のポールが生じますので、このピンの容量を最小に抑える必要があります。PROGピンに追加の容量がなければ、最大25kまでのプログラム抵抗の値でバッテリ・チャージャは安定です。ただし、このノードに容量が追加されると、最大許容プログラム抵抗が減少します。PROGピンのポール周波数は100kHzより高くなります。したがって、PROGピンに寄生容量(C_{PROG})がある場合、次式を使ってR_{PROG}の最大抵抗値を計算します。

$$R_{PROG} \leq \frac{1}{2\pi \cdot 100\text{kHz} \cdot C_{PROG}}$$

NTCサーミスタとバッテリ電圧の低下

バッテリの温度は負温度係数(NTC)サーミスタをバッテリ・パックの近くに配置して測定します。この機能を利用するには、NTCサーミスタ(R_{NTC})をNTCピンとグランドの間に接続し、バイアス抵抗(R_{NOM})をNTCBIASからNTCに接続します。R_{NOM}は、選択したNTCサーミスタの25°Cでの値(R₂₅)に等しい値の1%抵抗にします。LTC3677-3はNTCサーミスタの抵抗がR₂₅の値の0.54倍、つまり約54kまで低下すると充電を一時停止します(Vishayの「曲線1」のサーミスタの場合、約40°C

動作

に相当)。バッテリ・チャージャが定電圧(フロート)モードならば、サーミスタが有効温度に戻ったことを示すまで安全タイマも一時停止します。温度が下がるにつれ、NTCサーミスタの抵抗が増加します。LTC3677-3はNTCサーミスタの値がR₂₅の値の3.25倍に増加したときも充電を一時停止するように設計されています。Vishayの「曲線1」のサーミスタの場合、この抵抗(325k)は約0°Cに相当します。高温コンパレータと低温コンパレータにはそれぞれ約3°Cのヒステリシスがあり、トリップ・ポイントの周囲での発振を防ぎます。標準的NTC回路を図3に示します。

安全性と信頼性を高めるため、バッテリ温度が過度に高くなるとバッテリ電圧が下げられます。NTCサーミスタの抵抗値がR₂₅の値の0.35倍、つまり約35kまで低下すると(Vishayの「曲線1」のサーミスタの場合、約50°Cに相当)、NTCはバッテリ電圧をモニタする回路をイネーブルします。バッテリ電圧がバッテリ放電スレッショルド(約3.9V)よりも高いと、バッテリ放電回路がイネーブルされ、V_{BUS} = 0Vのとき約140mA、V_{BUS} = 5Vのとき約180mVをバッテリから引き出します。バッテリ放電スレッショルドより下では、バッテリ放電電流はディスエーブルされます。

チャージャがディスエーブルされると、内部ウォッチドッグ・タイマがNTCサーミスタを150msごとに約150μsサンプリングし、バッテリ温度がNTC TOO_HOTスレッショルドを超えるとバッテリ・モニタ回路をイネーブルします。フィルタのためNTCピンにコンデンサを追加する場合、サンプリング時間の間にNTCピンがその最終値にセトリングできるように、時定数を150μsよりずっと小さくする必要があります。10μsより小さな時定数を推奨します。バッテリ・モニタ回路がイネーブルされると、再び放電温度スレッショルドより低くなるまで、イネーブル状態に留まってバッテリ電圧をモニタし続けます。バッテリ放電回路は、バッテリ電圧がバッテリ放電スレッショルドより高いときだけイネーブルされます。

代わりのNTCサーミスタとバイアス

LTC3677-3は、接地されたサーミスタとバイアス抵抗がNTCに接続されていると、温度制限された充電を行います。サーミスタの室温抵抗(R₂₅)に等しい値のバイアス抵抗を使うと、上端と下端の温度がそれぞれ約40°Cと0°Cに予めプログラムされます(Vishayの「曲線1」のサーミスタを想定)。

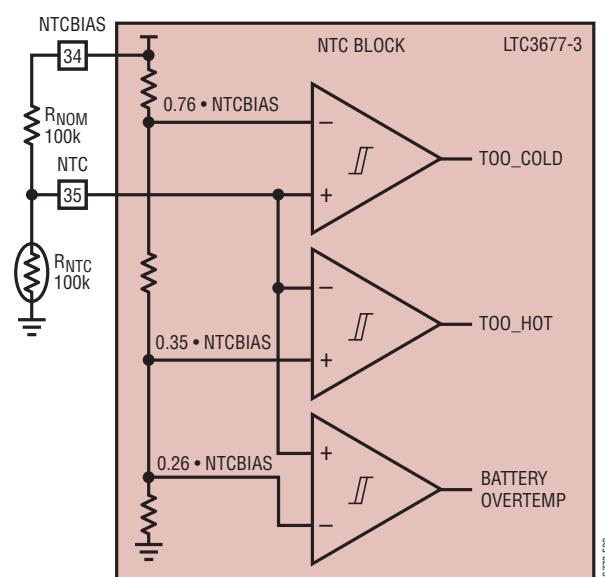


図3. 標準的NTCサーミスタ回路

36773f

動作

上端と下端の温度のスレッショルドはバイアス抵抗の値を修正するか、または調整抵抗を回路にもう1つ追加して調節することができます。バイアス抵抗だけを調節すると、上端または下端のスレッショルドのどちらかを修正できますが、両方を修正することはできません。他方のトリップ・ポイントはサーミスタの特性によって決まります。調整抵抗に加えてバイアス抵抗を使うと、上端と下端の両方の温度のトリップ・ポイントを独立にプログラムすることができますが、上端と下端の温度スレッショルドの差を小さくすることはできないという制約があります。各手法の例を以下に示します。

NTCサーミスタは抵抗/温度変換表に示されている温度特性をもっています。以下の例で使われているVishay-DaleのサーミスタNTHS0603N011-N1003Fの公称値は100kで、Vishayの「曲線1」の抵抗/温度特性に従います。

以降の説明では、次の表記を使います。

R_{25} = 25°Cでのサーミスタの値

$R_{NTC|COLD}$ = 低温トリップ・ポイントでのサーミスタの値

$R_{NTC|HOT}$ = 高温トリップ・ポイントでのサーミスタの値

r_{COLD} = R_{25} に対する $R_{NTC|COLD}$ の比

r_{HOT} = R_{25} に対する $R_{NTC|HOT}$ の比

R_{NOM} = 主サーミスタ・バイアス抵抗(図3を参照)

R_1 = オプションの温度範囲調整抵抗(図4を参照)

LTC3677-3の温度条件評価のためのトリップ・ポイントは、高温スレッショルドの場合 $0.35 \cdot V_{NTC}$ 、低温スレッショルドの場合 $0.76 \cdot V_{NTC}$ に内部でプログラムされます。

したがって、高温トリップ・ポイントは次のとき設定されます。

$$\frac{R_{NTC|HOT}}{R_{NOM} + R_{NTC|HOT}} \cdot NTCBIAS = 0.35 \cdot NTCBIAS$$

低温トリップ・ポイントは次のとき設定されます。

$$\frac{R_{NTC|COLD}}{R_{NOM} + R_{NTC|COLD}} \cdot NTCBIAS = 0.76 \cdot NTCBIAS$$

これらの式を $R_{NTC|COLD}$ と $R_{NTC|HOT}$ について解くと、以下のようになります。

$$R_{NTC|HOT} = 0.538 \cdot R_{NOM}$$

および

$$R_{NTC|COLD} = 3.17 \cdot R_{NOM}$$

R_{NOM} を R_{25} に等しいと置くと、上の式から $r_{HOT} = 0.538$ および $r_{COLD} = 3.17$ となります。これらの比をVishayの「抵抗/温度曲線1」の表と対比すると、約40°Cの高温トリップ・ポイントと約0°Cの低温トリップ・ポイントが得られます。高温と低温のトリップ・ポイントの差は約40°Cです。

R_{25} と値の異なるバイアス抵抗(R_{NOM})を使用することにより、高温と低温のトリップ・ポイントをどちらの方向にも動かすことができます。サーミスタの非直線性により、温度幅はいかでか変化します。以下の式を使ってバイアス抵抗の新しい値を簡単に計算することができます。

$$R_{NOM} = \frac{r_{HOT}}{0.538} \cdot R_{25}$$

$$R_{NOM} = \frac{r_{COLD}}{3.17} \cdot R_{25}$$

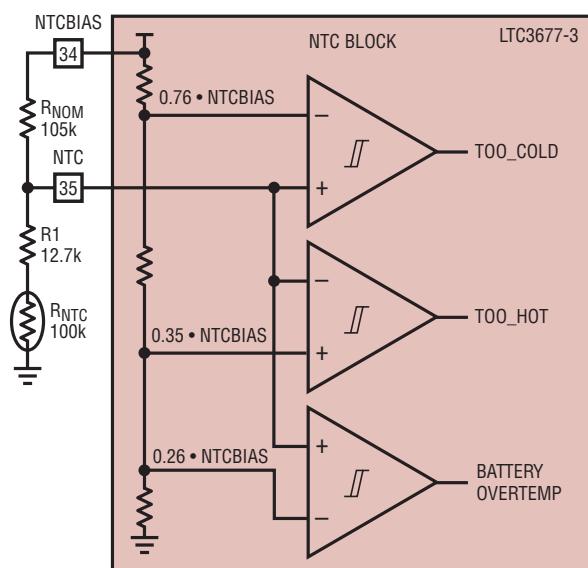


図4. バイアス抵抗を追加したNTCサーミスタ回路

動作

ここで、 r_{HOT} と r_{COLD} は望みの高温トリップ・ポイントと低温トリップ・ポイントでの抵抗比です。これらの式は関連していることに注意してください。したがって、2つのトリップ・ポイントの片方だけを選択することが可能で、他方はデバイスに組み込まれているデフォルトの比によって決まります。

高温トリップ・ポイントを60°Cにしたい場合の例を検討します。Vishayの曲線1の抵抗/温度特性から、 r_{HOT} は60°Cで0.2488です。上の式を使って、 R_{NOM} を46.4kに設定します。 R_{NOM} のこの値では、低温トリップ・ポイントは約16°Cです。この場合、温度幅は前の40°Cではなく44°Cであることに注意してください。これは、絶対温度が上昇するにつれ、サーミスタの「温度利得」が減少するためです。

高温と低温のトリップ・ポイントは、図4に示されているように、追加のバイアス抵抗を使って独立にプログラムすることができます。以下の式を使って、 R_{NOM} と $R1$ の値を計算することができます。

$$R_{NOM} = \frac{r_{COLD} - r_{HOT}}{2.714} \cdot R_{25}$$

$$R1 = 0.536 \cdot R_{NOM} - r_{HOT} \cdot R_{25}$$

たとえば、Vishayの曲線1のサーミスタを使ってトリップ・ポイントを0°Cと45°Cに設定するには次のように選択します。

$$R_{NOM} = \frac{3.266 - 0.4368}{2.714} \cdot 100k = 104.2k$$

最も近い1%値は105kです。

$$R1 = 0.536 \cdot 105k - 0.4368 \cdot 100k = 12.6k$$

最も近い1%値は12.7kです。最終的ソリューションは図4に示されており、上端のトリップ・ポイントは45°C、下端のトリップ・ポイントは0°Cになります。

過電圧保護(OVP)

LTC3677-3は、2つの外部部品(NチャネルFETと6.2k抵抗)を使うだけで、 V_{BUS} またはWALLへの過電圧の偶発的印加から自己を保護することができます。最大安全過電圧の大きさは、選択された外部NチャネルMOSFETとそれに関連するドラインのブレークダウン電圧によって決まります。

過電圧保護モジュールは2つのピンで構成されます。まず、OVSENSを使って、外部抵抗を通して外部から加わる電圧を測定します。次に、OVGATEは外部FETのゲート・ピンをドライブするのに使われる出力です。OVSENSの電圧は、OVP回路の消費電流のため、OVP入力電圧より($I_{OVSENS} \cdot 6.2k\Omega$)だけ低くなります。通常動作条件では、OVP入力はOVSENSより200mV~400mV高くなります。OVSENSが6Vより下のとき、内部チャージポンプがOVGATEを約1.88 • OVSENSにドライブします。これによりNチャネルMOSFETがオンして V_{BUS} またはWALLへの低インピーダンス接続を与えるので、電力がLTC3677-3に供給されます。フォールトにより、または不適当なACアダプタの使用によりOVSENSが6V(6.35V OVP入力)を超えると、OVGATEがGNDに引き下げられ、外部FETをディスエーブルして下流の回路を保護します。電圧が再度6Vより低くなると、外部FETがイネーブルされます。

過電圧状態では、OVSENSピンは6Vにクランプされます。外部6.2k抵抗は結果として生じる電力を消費するのに適した大きさにする必要があります。たとえば、1/10Wの6.2k抵抗はその端子の両端に最大で $\sqrt{P_{MAX} \cdot 6.2k} = 24V$ を印加することができます。OVSENSが6Vの場合、この抵抗が耐えることができる最大過電圧の大きさは30Vです。1/4W 6.2kの抵抗では、この値が45Vに増加します。

OVGATEのチャージポンプ出力の出力ドライブ能力は制限されています。このピンのリーコンデンサ電流は動作に悪影響を与える可能性があるので、リーコンデンサ電流を防ぐように注意します。

動作

デュアル入力過電圧保護

図5に示されているように、いくつかの追加部品を使って、V_{BUS}とWALLの両方を過電圧による損傷から保護することができます。ショットキー・ダイオードD1とD2はV1とV2の大きい方をR1とOVSENSにバスします。V1またはV2のどちらでも6VにV_F(SCHOTTKY)を加えた電圧を超えると、OVGATEがGNDに引き下げられ、WALLとUSBの両方の入力が保護されます。各入力は、MN1とMN2のドレイン-ソース・ブレークダウン(BVDSS)まで保護されます。R1は最大過電圧の間消費される電力に対しても定格が規定されている必要があります。この計算に関しては、「過電圧保護」のセクションを参照してください。過電圧保護に適したNチャネルMOSFETをいくつか表2に示します。

表2. 推奨過電圧FET

Nチャネル MOSFET	BVDSS	R _{ON}	パッケージ
Si1472DH	30V	82mΩ	SC70-6
Si2302ADS	20V	60mΩ	SOT-23
Si2306BDS	30V	65mΩ	SOT-23
Si2316BDS	30V	80mΩ	SOT-23
IRLML2502	20V	35mΩ	SOT-23

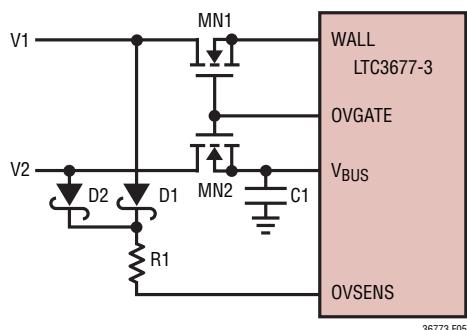
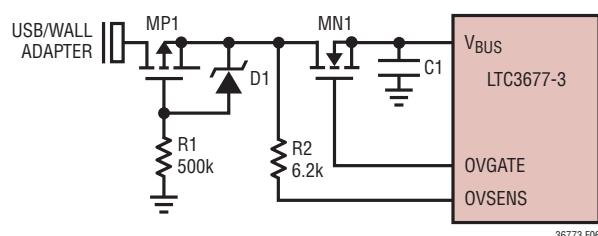


図5. デュアル入力過電圧保護

逆入力電圧保護

図6に示されているように、LTC3677-3は逆電圧の印加からも容易に保護することができます。D1とR1は正の過電圧の発生時にMP1に現れる最大VGSを制限するのに必要です。D1のブレークダウン電圧は確実にMP1のBVGSより下である必要があります。図6に示されている回路は、MN1のBVDSSまでの順方向電圧保護およびMP1のBVDSSまでの逆電圧保護を与えます。



D1: 5.6V ZENER
MP1: Si2323 DS, BVDSS = 20V
MN1のBVDSSまでのV_{BUS}の正電圧保護
MP1のBVDSSまでのV_{BUS}の負電圧保護

図6. 両極性電圧保護

低損失リニア・レギュレータの動作

LDOの動作と電圧プログラミング

LTC3677-3は出力を調節可能な150mA LDOレギュレータを2個内蔵しています。最初のLDO(LDO1)は常時オンしており、V_{OUT}がV_{OUT}UVLOより大きいときは常にイネーブルされています。2番目のLDO(LDO2)はプッシュボタンによって制御され、プッシュボタンを押すと応答して最初にシーケンス・アップする電源です。V_{OUT}がV_{OUT}UVLOスレッショルドよりも低くなると両方のLDOがディスエーブルされます。さらに、LDO2はプッシュボタン回路がパワーダウンまたはパワーオフ状態になるとディスエーブルされます。両方のLDOはソフトスタート機能を備えており、イネーブルされたとき突入電流を制限します。ソフトスタート機能は、LDOがイネーブルされたとき200μs(標準)にわたってLDOのリファレンスをランプアップさせることにより動作します。

ディスエーブルされると、すべてのLDO回路がパワーオフし、LDO電源には数ナノアンペアのリーク電流だけが残ります。両方のLDO出力はディスエーブルされると内部抵抗を介して個別にグランドに引き下げられます。

動作

LDO1とLDO2のパワーグッド状態ビットは、LDO1とLDO2の読み出しレジスタ(それぞれPGLDO[1]とPGLDO[2])を介してI²Cで利用することができます。両方のLDOのパワーグッド・コンパレータは、I²Cポートが正しいI²C読み出しアドレスを受けるとサンプリングされます。

LDOのアプリケーション回路を図7に示します。各LDOのフルスケール出力電圧は、LDOの出力(LDO1またはLDO2)から帰還ピン(LDO1_FBまたはLDO2_FB)に接続された抵抗分割器を使って次式のようにプログラムします。

$$V_{LD0x} = 0.8V \cdot \left(\frac{R1}{R2} + 1 \right)$$

安定性のために、各LDO出力は最小1μFのセラミック・コンデンサ(C_{OUT})を使ってバイパスする必要があります。

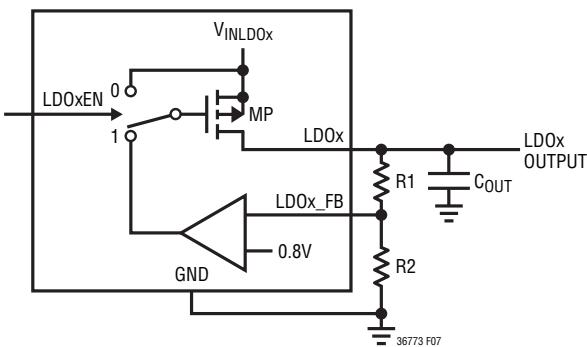


図7. LDOのアプリケーション回路

降圧スイッチング・レギュレータの動作

はじめに

LTC3677-3は3個の2.25MHz固定周波数電流モード降圧スイッチング・レギュレータを備えており、それぞれ500mA、500mA、800mAを供給します。すべてのスイッチング・レギュレータを0.8Vの最小出力電圧にプログラムすることができます、マイクロコントローラ・コア、マイクロコントローラI/O、メモリまたは他のロジック回路に給電するのに使うことができます。すべての降圧スイッチング・レギュレータが、入力電圧が出力電圧のすぐ近くまで低下したとき100%のデューティ・サイクルでの動作(低損失モード)をサポートしており、軽負荷で高効率を得るためにBurst Mode動作が可能です。Burst Mode動作は、I²CレジスタのビットBK1BRST、BK2BRSTおよびBK3BRST

を介して、降圧スイッチング・レギュレータごとに個別に選択可能です。降圧スイッチング・レギュレータは、起動時の突入電流を制限するソフトスタート、短絡電流保護、およびEMI放電を減らすスイッチ・ノードのスルーブリッジ回路も備えています。スイッチング・レギュレータのための外部補償部品は不要です。スイッチング・レギュレータの1と2(降圧1と降圧2)はプッシュボタン・インターフェースを介して一緒にシーケンス・アップ/シーケンス・ダウンされます(詳細については、「プッシュボタン・インターフェース」のセクションを参照)。一方、降圧3は個別のインエーブルピン(EN3)を備えており、このピンはプッシュボタンがパワー・アップまたはパワー・オフの状態のときアクティブです。降圧3はパワーダウンおよびパワーオフの状態ではディスエーブルされます。降圧スイッチング・レギュレータの入力電源(V_{IN12}とV_{IN3})はシステム電源ピン(V_{OUT})に接続することを推奨します。これを推奨するのは、V_{OUT}電圧がV_{OUT} UVLOのスレッショルドより低くなったとき、V_{OUT} UVLO回路が降圧スイッチング・レギュレータをディスエーブルするからです。降圧スイッチング・レギュレータの入力電源をV_{OUT}以外の電圧でドライブする場合、規定動作範囲外での動作は保証されないので、レギュレータが規定動作範囲外で動作しないようにします。

出力電圧のプログラミング

降圧スイッチング・レギュレータのアプリケーション回路を図8に示します。各降圧スイッチング・レギュレータのフルスケール出力電圧は、降圧スイッチング・レギュレータの出力から帰還ピン(FB1、FB2およびFB3)に接続された抵抗分割器を使って次式のようにプログラムします。

$$V_{OUTx} = 0.8V \cdot \left(\frac{R1}{R2} + 1 \right)$$

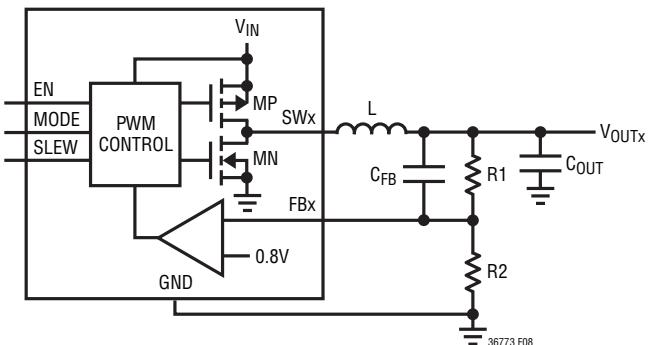


図8. 降圧スイッチング・レギュレータのアプリケーション回路

動作

R1の標準値は40k~1Mです。コンデンサCFBは帰還抵抗とFBピンの入力容量によって生じるポールをキャンセルし、0.8Vよりはるかに大きい出力電圧の過渡応答を改善するのにも役立ちます。CFBには様々なサイズのコンデンサを使うことができますが、ほとんどのアプリケーションには10pFの値を推奨します。2pF~22pFのコンデンサ・サイズで実験すると過渡応答が改善されるでしょう。

動作モード

降圧スイッチング・レギュレータには使用可能な動作モードが2つ備わっており、多様なアプリケーションのノイズ/電力要件を満たします。パルス・スキップ・モードでは、内部ラッチが各サイクルの始点でセットされ、メインPチャネルMOSFETスイッチをオンします。各サイクルの間に、電流コンパレータがピーク・インダクタ電流を誤差アンプの出力と比較します。電流コンパレータの出力が内部ラッチをリセットすると、メインPチャネルMOSFETスイッチがオフし、NチャネルMOSFET同期整流器がオンします。NチャネルMOSFET同期整流器は、2.25MHzのサイクルが終わるか、またはNチャネルMOSFET同期整流器を流れる電流がゼロに低下するとオフします。この動作モードを使って、誤差アンプはピーク・インダクタ電流を調節し、必要な出力電力を供給します。必要な補償はすべて降圧スイッチング・レギュレータの内部にあり、1個のセラミック出力コンデンサだけが安定性のために必要です。パルス・スキップ・モードで軽負荷の場合、インダクタ電流は各パルスでゼロに達することがあり、それによりNチャネルMOSFET同期整流器がオフします。この場合、スイッチ・ノード(SW1, SW2またはSW3)は高インピーダンスになり、スイッチ・ノードの電圧にリンクが生じます。これは不連続動作で、スイッチング・レギュレータにとって正常な振舞いです。パルス・スキップ・モードでの非常に軽い負荷では、降圧スイッチング・レギュレータは必要に応じて自動的にパルスをスキップして出力のレギュレーションを維持します。高いデューティ・サイクルでは(VOUTXがVINXに近づくと)、軽負荷でインダクタ電流が反転して降圧スイッチング・レギュレータが連続的に動作する可能性があります。連続的に動作しているとき、レギュレーションと低ノイズ出力電圧は維持されますが、入力動作電流は数ミリアンペアに増加します。

Burst Mode動作では、降圧スイッチング・レギュレータは、負荷電流の関数として、固定周波数PWM動作とヒステリシスをもった制御の間を自動的に切り替わります。降圧スイッチング・レギュレータは軽負荷ではインダクタ電流を直接制御し、ヒステリシスをもった制御ループを使ってノイズとスイッチング損失の両方を最小に抑えます。Burst Mode動作の間、出力コンデンサはレギュレーション・ポイントよりわずかに高い電圧に充電されます。降圧スイッチング・レギュレータは次にスリープ・モードに入り、その間出力コンデンサが負荷に電流を供給します。スリープ・モードでは、スイッチング・レギュレータの回路のほとんどはパワーダウンし、バッテリ電力の節約に寄与します。出力電圧が予め決められた値より低くなると、降圧スイッチング・レギュレータ回路がパワーオンして、新しいバースト・サイクルが開始されます。スリープ時間は負荷電流が増加するにつれて減少します。特定の負荷電流ポイント(定格出力負荷電流の約1/4)を超えると、降圧スイッチング・レギュレータは高負荷時のパルス・スキップ動作とほとんど変わらない低ノイズ、固定周波数PWMモードの動作に切り替わります。

低出力電流でいくらかの出力リップルを許容できるアプリケーションでは、軽負荷時、Burst Mode動作がパルス・スキップ動作より高い効率を示します。降圧スイッチング・レギュレータは即座にモード遷移可能なので、負荷が与えられていてもモード間をシームレスに移行することができます。これにより、モードを交互に切り替えて、必要に応じて出力リップルを減らしたり、低電流効率を上げたりすることができます。Burst Mode動作は、I²CレジスタのビットBK1BRST、BK2BRSTおよびBK3BRSTを介して、降圧スイッチング・レギュレータごとに個別に選択可能です。

シャットダウン機能

降圧スイッチング・レギュレータ(降圧1、降圧2および降圧3)は、プッシュボタン回路がパワーダウンまたはパワーオフの状態のときシャットダウンします。降圧スイッチング・レギュレータ3(降圧3)は、EN3入力を“L”にすることによってもシャットダウンすることができます。シャットダウン状態では、降圧スイッチング・レギュレータのすべての回路がスイッチング・レギュレータの入力電源から切断されており、数ナノアンペアのリーク電流が残るだけです。降圧スイッチング・レギュレータの出力は、シャットダウン状態のとき、個別にスイッチ・ピン(SW1, SW2またはSW3)の内部10k抵抗を通してグランドに引き下げられます。

動作

ドロップアウト動作

降圧スイッチング・レギュレータの入力電圧がプログラミされた出力電圧に近づくことは可能です(たとえば、プログラミされた出力電圧が3.3Vでバッテリ電圧が3.4V)。この状態が生じると、PチャネルMOSFETスイッチがデューティ・サイクル100%で連続的にオンするまでそのデューティ・サイクルが増加します。このドロップアウト状態では、それぞれの出力電圧はレギュレータの入力電圧から内部のPチャネルMOSFETとインダクタの電圧降下を差し引いた電圧に等しくなります。

ソフトスタート動作

ソフトスタートは各降圧スイッチング・レギュレータのピーク・インダクタ電流を500μsの時間をかけて徐々に増加させることにより実現されます。これにより、各出力はゆっくり立ち上がることができ、スイッチング・レギュレータの出力コンデンサを充電するのに必要な突入電流を最小に抑える効果があります。所定のスイッチング・レギュレータがイネーブルされるとソフトスタート・サイクルが起動します。ソフトスタート・サイクルは動作モードの変更によってはトリガされません。このため、動作モードをアクティブに切り替えるとき、出力をシームレスに遷移させることができます。

スルー・レートの制御

降圧スイッチング・レギュレータはスイッチ・ノード(SW1、SW2およびSW3)のスルー・レートを制限する特許取得済みの回路を備えています。この新しい回路は、スイッチ・ノードが数ナノ秒の時間をかけて遷移するように設計されており、高い効率を維持しながら放射EMIと導通電源ノイズを大幅に減らします。スイッチ・ノードのスルー・レートを遅くすると効率が低下するので、降圧スイッチング・レギュレータのスルー・レートはI²CレジスタのSLEWCTL1とSLEWCTL2を介して調節することができます。これにより、ユーザーは必要に応じて4つの異なるスルー・レート設定を使って、効率またはEMIを最適化することができます。パワーアップ時のデフォルトは最速のスルー・レート(最高の効率)設定です。1.2Vと2.5Vの出力にプログラミされた降圧3の効率と電力損失のグラフを図9と図10に示します。両方のグラフで電力損失の曲線はほぼ一定に保たれているが、スルー・レートを変えると、1.2V出力の効率の方が大きな影響を受けることに注意してください。これは主に、所定の出力電流に対して、2.5V出力は1.2V出力の2倍以上の電力を供給しているためです。プログラミされた出力電圧が低いほど、効率が低下し、スルー・レートの変化に対する効率の変化が大きくなります。

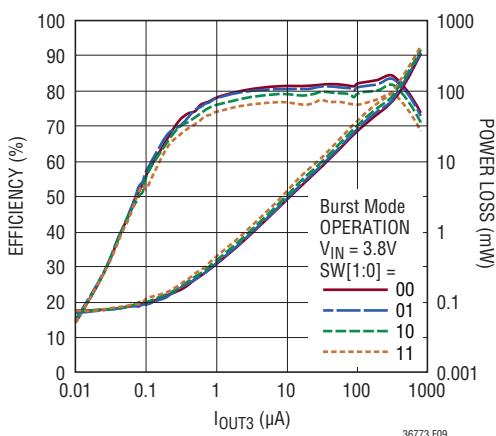


図9. V_{OUT3}(1.2V)の効率および電力損失とI_{OUT3}

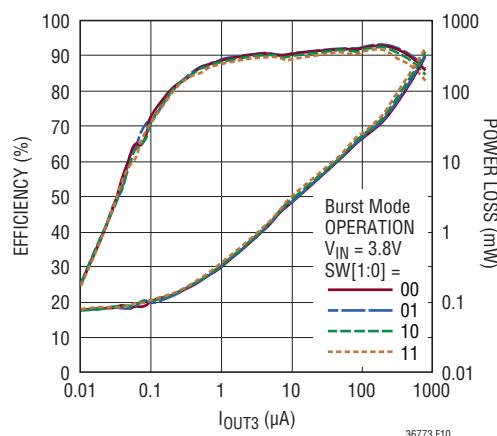


図10. V_{OUT3}(2.5V)の効率および電力損失とI_{OUT3}

動作

低電源電圧動作

V_{OUT} の低電圧ロックアウト(V_{OUT} UVLO)回路は、 V_{OUT} が約2.7Vより下になると降圧スイッチング・レギュレータをシャットダウンします。降圧スイッチング・レギュレータの入力電源(V_{IN12}, V_{IN3})は電力経路の出力(V_{OUT})に直接接続することを推奨します。このUVLOは、降圧スイッチング・レギュレータが(レギュレーションが失われるなどの望ましくない動作が生じるおそれのある)低電源電圧で動作するのを防ぎます。降圧スイッチング・レギュレータの入力電源を V_{OUT} ピン以外の電圧でドライブする場合、規定動作範囲外での動作は保証されないので、レギュレータを規定動作範囲外で動作させないようにします。

インダクタの選択

多くのメーカーからサイズと形の異なるインダクタが豊富に提供されています。このように多様なデバイスから最適なインダクタを選択するのは容易ではありませんが、いくつかの基本的ガイドラインに従うと、選択過程がはるかに簡単になります。降圧スイッチング・レギュレータは $2.2\mu H \sim 10\mu H$ の範囲のインダクタで動作するように設計されています。ほとんどのアプリケーションで、最大 $500mA$ の出力電流を供給する降圧スイッチング・レギュレータには $4.7\mu H$ のインダクタを推奨します。最大 $800mA$ を供給する降圧スイッチング・レギュレータには $3.3\mu H$

のインダクタを推奨します。大きな値のインダクタではリップル電流が減少し、出力リップル電圧が改善されます。小さな値のインダクタではリップル電流が高くなり、過渡応答時間が改善されますが、利用可能な出力電流が減少します。効率を最大にするには、DC抵抗の小さいインダクタを選択します。1.2Vの出力では、 $400mA$ の負荷電流で $100m\Omega$ の直列抵抗の場合、効率は約2%減少し、 $100mA$ の負荷電流で $300m\Omega$ の直列抵抗の場合、約2%減少します。DC電流定格が最大負荷電流の少なくとも1.5倍あるインダクタを選択して、インダクタが通常動作時に飽和しないようにします。出力に短絡状態が生じる可能性があれば、インダクタは降圧コンバータの規定最大ピーク電流を扱える定格のものにします。コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされた壺型コアは小型で、エネルギー放射はそれほど大きくありませんが、類似の電気特性を有する鉄粉コアのインダクタより一般に高価です。非常に薄いか、体積が非常に小さいインダクタは一般にコア損失とDCR損失が大きく、最高の効率は得られません。使用するインダクタの種類の選択は、降圧スイッチング・レギュレータの動作条件に依存するよりも、価格とサイズ/性能や放射EMIの要件に多くの場合依存します。インダクタ値はBurst Mode動作にも影響を与えます。インダクタの値が小さいと、Burst Modeのスイッチング周

表3. 降圧スイッチング・レギュレータ向け推奨インダクタ

インダクタの型名	L(μH)	MAX I _{DC} (A)	MAX DCR(Ω)	サイズ(mm:L×W×H)	メーカー
DB318C	4.7	1.07	0.1	3.8×3.8×1.8	Toko www.toko.com
	3.3	1.20	0.07	3.8×3.8×1.8	
D312C	4.7	0.79	0.24	3.6×3.6×1.2	
	3.3	0.90	0.20	3.6×3.6×1.2	
DE2812C	4.7	1.15	0.13*	3.0×2.8×1.2	
	3.3	1.37	0.105*	3.0×2.8×1.2	
CDRH3D16	4.7	0.9	0.11	4×4×1.8	Sumida www.sumida.com
	3.3	1.1	0.085	4×4×1.8	
CDRH2D11	4.7	0.5	0.17	3.2×3.2×1.2	
	3.3	0.6	0.123	3.2×3.2×1.2	
CLS4D09	4.7	0.75	0.19	4.9×4.9×1	
SD3118	4.7	1.3	0.162	3.1×3.1×1.8	Cooper www.cooperet.com
	3.3	1.59	0.113	3.1×3.1×1.8	
SD3112	4.7	0.8	0.246	3.1×3.1×1.2	
	3.3	0.97	0.165	3.1×3.1×1.2	
SD12	4.7	1.29	0.117*	5.2×5.2×1.2	
	3.3	1.42	0.104*	5.2×5.2×1.2	
SD10	4.7	1.08	0.153*	5.2×5.2×1.0	
	3.3	1.31	0.108*	5.2×5.2×1.0	
LPS3015	4.7	1.1	0.2	3.0×3.0×1.5	Coil Craft www.coilcraft.com
	3.3	1.3	0.13	3.0×3.0×1.5	

*標準的DCR

36773f

動作

波数が高くなります。降圧スイッチング・レギュレータに使えるいくつかのインダクタを表3に示します。これらのインダクタは電流定格、DCRおよび物理的サイズのバランスがうまく取れています。インダクタの品揃えの詳細については各メーカーにお問い合わせください。

入力/出力コンデンサの選択

各降圧スイッチング・レギュレータの入力電源とともに両方の降圧スイッチング・レギュレータの出力には低ESR(等価直列抵抗)のセラミック・コンデンサを使います。X5RとX7Rのセラミック・コンデンサは他のセラミック・タイプに比べて広い電圧範囲と温度範囲にわたって容量を維持するので、X5RまたはX7Rのセラミック・コンデンサだけを使用します。降圧スイッチング・レギュレータの出力には $10\mu F$ の出力コンデンサで十分です。良好な過渡応答と安定性を得るには、降圧スイッチング・レギュレータの出力コンデンサは動作温度範囲とバイアス電圧範囲にわたって少なくとも $4\mu F$ の容量を維持する必要があります。各スイッチング・レギュレータの入力電源は $2.2\mu F$ のコンデンサを使ってバイパスします。セラミック・コンデンサの品揃えと仕様の詳細についてはコンデンサのメーカーにお問い合わせください。高さが制限されているデザインに最適な非常に薄い(高さが1mm以下)セラミック・コンデンサが多くのメーカーから提供されています。セラミック・コンデンサのメーカーを数社表4に示します。

表4. セラミック・コンデンサのメーカー

AVX	www.avxcorp.com
Murata	www.murata.com
Taiyo Yuden	www.t-yuden.com
Vishay Siliconix	www.vishay.com
TDK	www.tdk.com

I²Cの動作

I²Cインターフェース

LTC3677-3はI²Cの標準的2線式インターフェースを使ってバスマスターと通信することができます。バス信号相互の関係を図11のタイミング図に示します。2本のバスラインSDAとSCLはバスが使用されていないとき“H”にする必要があります。これらのラインには外付けのプルアップ抵抗または(LTC1694 SMBusアクセラレータのような)電流源が必要です。LTC3677-3はスレーブ・レシーバとスレーブ・トランスマッタの両方になります。I²C制御信号SDAおよびSCLは、内部でDV_{CC}電源にスケーリングされます。DV_{CC}はバスのプルアップ抵抗と同じ電源に接続します。

I²CポートにはDV_{CC}ピンに低電圧ロックアウトが備わっています。DV_{CC}が約1Vより下だと、I²Cシリアル・ポートがクリアされ、レジスタはオール0の既定の構成に設定されます。

I²Cバスの速度

I²Cポートは最大400kHzの速度で動作するように設計されています。I²Cに準拠したマスター・デバイスから呼び出されたとき正しく動作するために、ポートにはタイミング遅延が組み込まれています。万一バスが損なわれたときグリッチを抑制するように設計された入力フィルタも備えています。

I²CのSTART条件とSTOP条件

バスマスターはSTART条件を送信することにより通信開始を知らせます。START条件はSCLを“H”に保ったままSDAを“H”から“L”に遷移させて発生させます。マスターはスレーブ書き込みアドレスまたはスレーブ読み出しアドレスのどちらかを送信することができます。データがLTC3677-3に書き込まれると、マスターはSTOP条件を送信することができます。この条件はLTC3677-3が新しい命令セットに基づいて動作するように命令します。STOP条件はSCLを“H”に保ったままSDAを“L”から“H”に遷移させることにより、マスターによって送られます。この後、バスは別のI²Cデバイスと通信できるようになります。

I²Cのバイト形式

LTC3677-3に対して送受信する各バイトは8ビット長で、その後にアクノリッジ・ビットのための1クロック・サイクルが続く必要があります。データは最上位ビット(MSB)からLTC3677-3に送ります。

動作

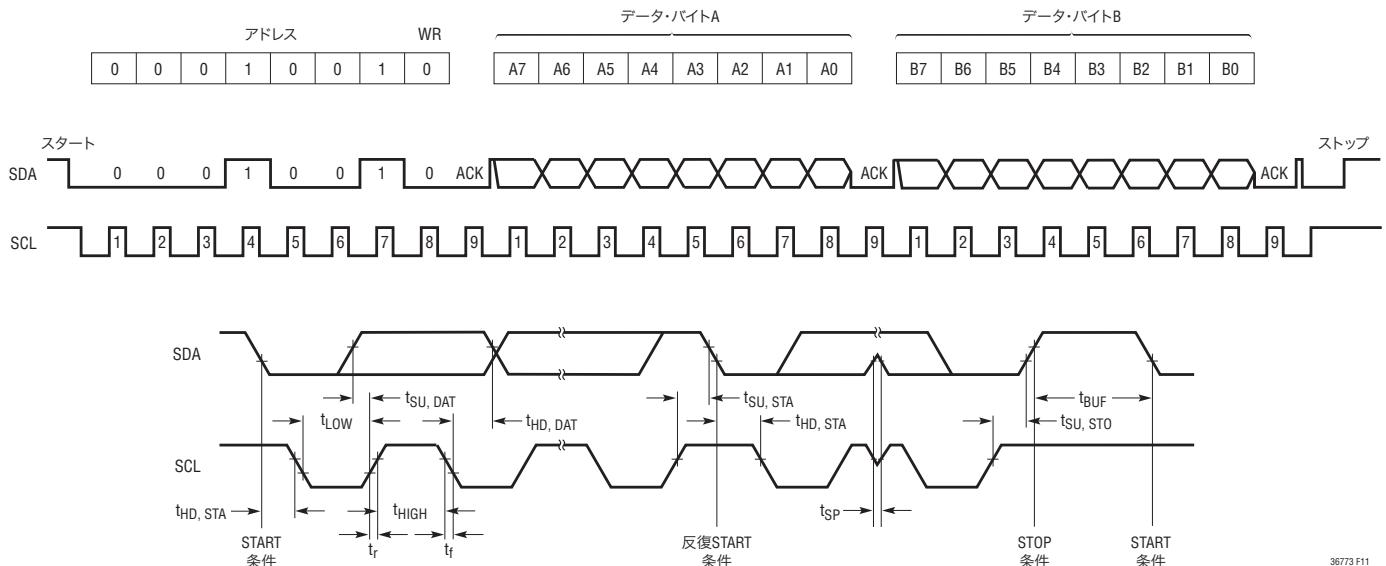


図11. I²Cのタイミング図

I²Cのアクノリッジ

アクノリッジ信号はマスタとスレーブの間のハンドシェークに使われます。LTC3677-3の（書き込みアドレス）に書き込みが行われると、書き込みアドレスとそれに続く2バイトのデータがアクノリッジされます。（読み出しアドレス）から読み出しが行われるときは、LTC3677-3は読み出しアドレスだけをアクノリッジします。バスマスタはLTC3677-3から情報を受信したらアクノリッジを返します。

LTC3677-3によって生成されるアクノリッジ（アクティブ”L”）は、情報の最後のバイトが受信されたことをマスタに知らせます。アクノリッジ関連のクロック・パルスはマスタによって生成されます。マスタはアクノリッジ・クロック・サイクルの間にSDAライン（”H”）を解放します。LTC3677-3は、書き込みアクノリッジ・クロック・パルスが”H”の間SDAラインが安定して”L”に保たれるようにSDAラインを引き下げます。

LTC3677-3からの読み出しが行われるとき、マスタがデータの受信をアクノリッジできるようにLTC3677-3はSDAラインを解放します。LTC3677-3は1バイトのデータを送信するだけで、LTC3677-3によって送信されたデータをマスタがアクノリッジしなくてもI²Cポートの動作に対するI²C固有の影響は生じません。

I²Cスレーブ・アドレス

LTC3677-3は、製造時にプログラムされたb'0001001[R/W]'の7ビット・アドレスに応答します。読み出し/書き込みビットとして知られるアドレス・バイトのLSBは、LTC3677-3へのデータ書き込み時は0、LTC3677-3からのデータ読み出し時は1にします。アドレスを8ビット・ワードと考えると、書き込みアドレスは0x12、読み出しアドレスは0x13です。LTC3677-3は読み出しと書き込みの両方のアドレスをアクノリッジします。

I²Cのサブアドレスによる書き込み

LTC3677-3には制御入力用の命令レジスタが1個備わっています。このレジスタは、サブアドレスを使う書き込みシステムを介してI²Cポートによってアクセスされます。

LTC3677-3の各書き込みサイクルはちょうど3バイトで構成されます。最初のバイトは常にLTC3677-3の書き込みアドレスです。2番目のバイトはLTC3677-3のサブアドレスを表します。サブアドレスは、LTC3677-3内の後続のデータ・バイトのロケーションを指すポインタです。3番目のバイトはサブアドレスが指すロケーションに書き込まれるデータからなります。LTC3677-3にはサブアドレスのロケーション0x00にだけ制御レジスタが備わっています。0x00以外のサブアドレスはLTC3677-3で利用できない機能をアクセスするので、これらに書き込んではなりません。

動作

I²Cバスの書き込み動作

マスタはSTART条件とLTC3677-3の書き込みアドレスを使ってLTC3677-3との通信を開始します。アドレスがLTC3677-3のアドレスと一致すると、LTC3677-3はアクノリッジを返します。次にマスタはサブアドレスを送ります。再度、LTC3677-3はアクノリッジを返し、このサイクルがデータ・バイトに関して繰り返されます。LTC3677-3がアクノリッジを返すとデータ・バイトは内部保持ラッチに転送されます。このプロセッサーは新しいデータを必要とするサブアドレスごとに繰り返す必要があります。[アドレス][サブアドレス][データ]を1サイクルまたは数サイクル実行した後、マスタはSTOP条件を使って通信を終了することができます。あるいは、マスタは反復START条件を開始してI²Cバス上の別のデバイスを呼び出すこともできます。このサイクルは無限に継続可能で、LTC3677-3は受信した有効データの最後の入力を記憶します。バス上のすべてのデバイスが呼び出されて有効データが送られるとグローバル・ストップを送ることができ、LTC3677-3は受信したデータを使ってその命令ラッチを更新します。

I²Cバスの読み出し動作

バスマスターは、START条件とそれに続くLTC3677-3の読み出しアドレスを使って、LTC3677-3の状態を読み出します。読み出しアドレスがLTC3677-3のアドレスと一致すると、LTC3677-3はアクノリッジを返します。その読み出しアドレスのアクノリッジに続いて、LTC3677-3は次の8クロック・サイクルのそれぞれについて1ビットのステータス情報を返します。バス読み出し動作にはSTOPコマンドは不要です。

I²C入力データ

LTC3677-3に書き込み可能な1バイトのデータがあります。このバイトはサブアドレス0x00を介してアクセスされます。最初に電源が印加されると(V_{BUS}、WALLまたはBAT)、全ビットが既定で0になります。さらに、DV_{CC}がその低電圧ロックアウト電圧より下がるか、またはプッシュボタンがパワーダウン(PDN)状態に入ると、全ビットが0にクリアされます。

サブアドレス0x00に書き込むことができるデータ・バイトを表5に示します。このデータ・バイトは「降圧制御レジスタ」と呼ばれます。

表5. 降圧制御レジスタ

降圧制御 レジスタ		アドレス:00010010 サブアドレス:00000000
ビット	名称	機能
B0	N/A	使用されない — 動作に影響しない
B1	N/A	使用されない — 動作に影響しない
B2	BK1BRST	降圧1のBurst Modeイネーブル
B3	BK2BRST	降圧2のBurst Modeイネーブル
B4	BK3BRST	降圧3のBurst Modeイネーブル
B5	SLEWCTL1	降圧のSWのスルー・レート:00 = 1ns, 01 = 2ns, 10 = 4ns, 11 = 8ns
B6	SLEWCTL2	
B7	N/A	使用されない — 動作に影響しない

ビットB2、B3、およびB4は降圧スイッチング・レギュレータ(降圧)の動作モードを設定します。これら3つのレジスタのどれかに1を書き込むと、それに対応する降圧コンバータを高効率のBurst Mode動作にし、0を書き込むと、低ノイズのパルス・スキップ動作をイネーブルします。

B5とB6のビットはすべてのSWピンのスルー・レートを一括して調節するので、SWピンのスルー・レートはすべて等しくなります。遅いスルー・レートは効率を下げる所以、アプリケーションでEMIが問題にならない限り、最速のスルー・レート(B6:B5 = 00)を使うことを推奨します。

動作

I²C出力データ

表6に示されているように、LTC3677-3から1バイトのステータス情報を読み出すことができます。どのビット位置でも、1が読み出されるとその条件が真であることを示します。たとえば、ビットA3から1が読み出されると、LDO1がイネーブルされており、正しく安定化されていることを示します。LTC3677-3から読み出される状態は、LTC3677-3がその読み出しアドレスをアクノリッジするときのステータス情報を捕捉しています。

表6. I²C読み出しレジスタ

ステータス・レジスタ		アドレス:00010011 サブアドレス:なし
ビット	名称	機能
A0	CHARGE	充電状態(1 = 充電中)
A1	STAT[0]	STAT[1:0]; 00 = フォールトなし 01 = 温度が低すぎる/高すぎる 10 = バッテリの過温度 11 = バッテリ・フォールト
A2	STAT[1]	
A3	PGLDO[1]	LDO1がパワーグッド
A4	PGLDO[2]	LDO2がパワーグッド
A5	PGBCK[1]	降圧1がパワーグッド
A6	PGBCK[2]	降圧2がパワーグッド
A7	PGBCK[3]	降圧3がパワーグッド

ビットA7は降圧3のパワーグッド状態を示します。1は降圧3がイネーブルされていて、正しく安定化していることを示します。0は降圧3がイネーブルされていないか、または降圧3がイネーブルされているがレギュレーションから8%以上外れることを示します。

ビットA6は降圧2のパワーグッド状態を示します。1は降圧2がイネーブルされていて、正しく安定化していることを示します。0は降圧2がイネーブルされていないか、または降圧2がイネーブルされているがレギュレーションから8%以上外れることを示します。

ビットA5は降圧1のパワーグッド状態を示します。1は降圧1がイネーブルされていて、正しく安定化していることを示します。0は降圧1がイネーブルされていないか、または降圧1がイネーブルされているがレギュレーションから8%以上外れることを示します。

ビットA4はLDO2のパワーグッド状態を示します。1はLDO2がイネーブルされていて、正しく安定化されていることを示します。0はLDO2がイネーブルされていないか、またはLDO2がイネーブルされているがレギュレーションから8%以上外れることを示します。

ビットA3はLDO1のパワーグッド状態を示します。1はLDO1がイネーブルされていて、正しく安定化されていることを示します。0はLDO1がイネーブルされていないか、またはLDO1がイネーブルされているがレギュレーションから8%以上外れることを示します。

ビットA2とA1はチャージャ測定回路のフォールト状態を示し、表6でデコードされています。温度が低すぎる/高すぎる状態は、サーミスタの温度が有効な充電範囲から外れており(曲線1のサーミスタでは0°Cより下、または40°Cより上のどちらか)、バッテリが有効な充電温度に戻るまで充電が一時停止していることを示します。バッテリの過温度状態は、バッテリのサーミスタが臨界温度(曲線1のサーミスタでは約50°C)に達し、この状態が長ければバッテリ容量が速く減少して寿命が短くなるおそれがあることを示します。バッテリのフォールト状態は、低電圧バッテリ(一般に<2.85V)を充電しようとしたが、低電圧状態が1/2時間を超えて続いたことを示します。この場合、充電は停止されています。

ビットA0はバッテリ・チャージャの状態を示します。1はチャージャがイネーブルされ、定電流充電状態であることを示します。この場合、バッテリは、NTCサーミスタがその有効な充電範囲から外れていない限り、充電中です。外れている場合は、充電が一時停止されていますが、完了してはいません。バッテリが有効な充電温度に戻ると、充電が継続されます。ビットA0が0であれば、充電が終了状態(hc/10)に入り、VFLOATに近いか、または充電が終了していることを示します。充電は充電タイマの時間が切れるか、前述のバッテリ・フォールトが生じることによって終了することがあります。

動作

プッシュボタン・インターフェースの動作

状態図/動作

LTC3677-3のプッシュボタンの状態図を図12に示します。最初に電源が印加されると(VBUS、WALLまたはBAT)、内部パワーオン・リセット(POR)信号がプッシュボタン回路をパワーOFF(POFF)状態にします。以下の2つのイベントにより、ステータスマシンがPOFFからパワーアップ(PUP)状態に遷移します。

- 1) $\overline{\text{ON}}$ 入力が50msの間“L”になる(PB50MS)
- 2) PWR_ON入力が“H”になる(PWR_ON)

PUP状態に入ると、プッシュボタン回路は、LDO2、降圧1および降圧2の順序でシーケンス・アップします。PUP状態に入つて1秒後、プッシュボタン回路はパワーオン(PON)状態に遷移します。デバイスをPON状態に保つには、PON状態に入る前にPWR_ON入力を“H”にする必要があることに注意してください。プッシュボタンがPUP状態またはPON状態になると、降圧3はEN3入力を介してイネーブルすることができます。

PWR_ONが“L”になると、またはVOUTがその低電圧ロックアウト(VOUT UVLO)スレッショルドまで低下すると、ステータスマシンはPON状態から出て、パワーダウン(PDN)状態に入れます。PDN状態はI²Cレジスタをリセットし、降圧1、降圧2およびLDO2と一緒にディスエーブルします。PDN状態とPOFF状態では、降圧3もディスエーブルされます。パワーダウン状態から出る前に1秒間の遅延があるので、電源はそれらが再度イネーブル可能になる前に完全にパワーダウンすることができます。

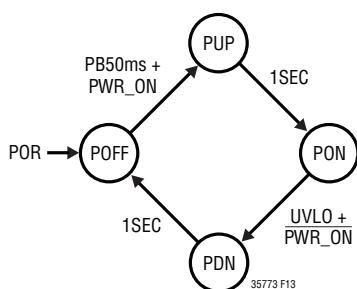


図12. プッシュボタンの状態図

PBSTATの動作

PBSTATは最初にプッシュボタンが押されてから($\overline{\text{ON}}$ が“L”)50ms後に“L”になり、最短で50msの間“L”に留まります。PBSTATは、最短で50msの“L”時間が経過する前に $\overline{\text{ON}}$ が“H”にならない限り、 $\overline{\text{ON}}$ が“H”になるのと同時に“H”になります。

ハードリセットとPGOOD動作

ハードリセットのイベントは、プッシュボタンを押して($\overline{\text{ON}}$ 入力が“L”)14秒間そのまま押し続けると発生します。有効なハードリセットのイベントを発生させるには、プッシュボタンの最初の押下をPUP状態またはPON状態で始める必要があります。このため、ユーザーが最初のパワーアップの間プッシュボタンを押し続けても、ハードリセットは生じません。有効なハードリセット・イベントが生じると、PGOOD出力が約1.8msの間“L”に遷移して、マイクロプロセッサがリセット可能になります。ハードリセットのイベントは動作状態やレギュレータの動作には影響を与えません。

PGOODピンは、降圧1、降圧2およびLDO1がイネーブルされている、それらの最終レギュレーション電圧に達していることを示すのに使われるオープン・ドレイン出力です。システムのコントローラに自己をリセットするのに十分な時間を与えるために、降圧1、降圧2およびLDO1がそのレギュレーション値の92%に達した時点で始まる230msの遅延が含まれています。PGOODはオープン・ドレイン出力で、適当な電源へのプルアップ抵抗が必要です。最適な方法としては、プルアップ抵抗を降圧1、降圧2またはLDO2の出力に接続して、レギュレータがディスエーブルされている間電力を消費しないようにします。

プッシュボタン動作とVOUT UVLO

前に述べたように、VOUTがUVLOスレッショルドまで低下すると、プッシュボタンがパワーオン状態を出てパワーダウン状態に入るので、降圧1、降圧2、降圧3およびLDO2がパワーダウンします。さらに、UVLO状態ではLDO1もディスエーブルされます。したがって、LTC3677-3の全電源がディスエーブルされ、VOUT UVLO状態が存在する限りディスエーブルされたままでです。VOUTがVOUT UVLOスレッショルドより低い間は、LTC3677-3で生成されるどの電源もパワーアップさせることはできません。

動作

プッシュボタンのタイミングによるパワーアップ

外部プッシュボタンの押下によるLTC3677-3のパワーアップをタイミング図(図13)に示します。この例では、プッシュボタン回路がPOFF状態で始動します。V_{OUT}はUVLO状態ではなく、降圧1、降圧2およびLDO2はディスエーブルされています。プッシュボタンを50ms押すと(\overline{ON} が“L”), プッシュボタン回路はPUP状態に遷移し、LDO2、降圧1および降圧2がこの順序でシーケンス・アップされます。電源をオン状態に保つには、1秒のPUP時間が終了する前にPWR_ONを“H”にドライブする必要があります。1秒のPUP時間の後にPWR_ONが“L”であるか“L”になると、降圧1、降圧2およびLDO2は一緒にシャットダウンされます。降圧1、降圧2およびLDO1がレギュレーション電圧の8%以内に230msの間入っていると、PGOODがアサートされます。

降圧3は、PUP状態またはPON状態になると、EN3を介していつでもイネーブルおよびディスエーブルすることができます。マイクロプロセッサ/マイクロコントローラを使用して、またはシーケンス制御された出力の1つによって、高インピーダンス(標準100kΩ)を介してPWR_ON入力をドライブすることができます。PBSTATはプッシュボタンが最初に押されてから50ms後に“L”になり、最短で50msの間“L”に留まります。PBSTATは、最短で50msの“L”時間が経過する前に \overline{ON} が“H”にならない限り、 \overline{ON} が“H”になるのと同時に“H”になります。

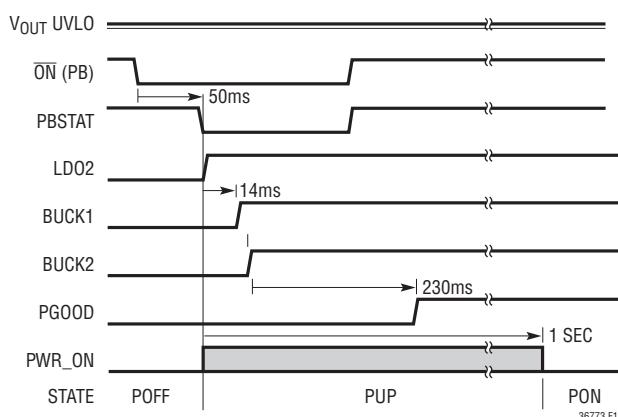


図13. プッシュボタンによるパワーアップ

PWR_ONのタイミングによるパワーアップ

PWR_ONを“H”にドライブすることによるLTC3677-3のパワーアップをタイミング図(図14)に示します。この例では、プッシュボタン回路がPOFF状態で始動します。V_{OUT}はUVLO状態ではなく、降圧1、降圧2およびLDO2はディスエーブルされています。PWR_ONが“H”になって50ms後、プッシュボタン回路はPUP状態に遷移し、LDO2、降圧1および降圧2がこの順序でシーケンス・アップされます。電源をオン状態に保つには、1秒のPUP時間が終了する前にPWR_ONを“H”にドライブする必要があります。1秒のPUP時間の後にPWR_ONが“L”であるか“L”になると、降圧1、降圧2およびLDO2は一緒にシャットダウンされます。降圧1、降圧2およびLDO1がレギュレーション電圧の8%以内に230msの間入っていると、PGOODがアサートされます。

降圧3は、PUP状態またはPON状態になると、EN3を介していつでもイネーブルおよびディスエーブルすることができます。

PWR_ONを介したパワーアップは、常時オンのマイクロコントローラを搭載したアプリケーションに有用です。このため、ユーザーの制御を必要としないハウスキーピングなどの作業向けには、マイクロコントローラでアプリケーションをパワーアップおよびパワーダウンすることができます。

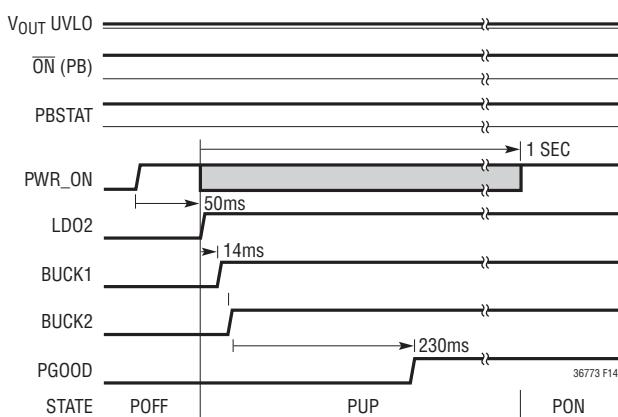


図14. PWR_ONによるパワーアップ

動作

プッシュボタンのタイミングによるパワーダウン

マイクロコントローラ/マイクロプロセッサの制御による LTC3677-3 のパワーダウンをタイミング図(図15)に示します。この例では、プッシュボタン回路がPON状態で始動します。V_{OUT}はUVLO状態ではなく、降圧1、降圧2およびLDO2はイネーブルされています。この場合、プッシュボタンが50ms以上押される($\overline{\text{ON}}$ が“L”)ことにより、PBSTAT出力が低インピーダンスになります。PBSTATを受け取ると、マイクロコントローラ/マイクロプロセッサはPWR_ON入力を“L”にドライブします。PWR_ONが“L”になってから50ms後、プッシュボタン回路はPDN状態に入ります。PDN状態に入ると、降圧1、降圧2およびLDO2が一緒にディスエーブルされます。PDN状態に入った後、POFF状態に入る前に1秒間の待ち時間が開始されます。この1秒の間、 $\overline{\text{ON}}$ 入力とPWR_ON入力は無視されるので、LTC3677-3で生成されるすべての電源を“L”にすることができます。

PDN状態に入ると、降圧3がディスエーブルされ、I²Cレジスタがクリアされます。1秒のパワーダウンの間 $\overline{\text{ON}}$ を“L”にホールドしても、1秒後にパワーアップはしません。有効なパワーアップ・イベントを確立するには、パワーダウン・イベントに続いて $\overline{\text{ON}}$ 入力を“H”にしてから再度“L”にする必要があります。

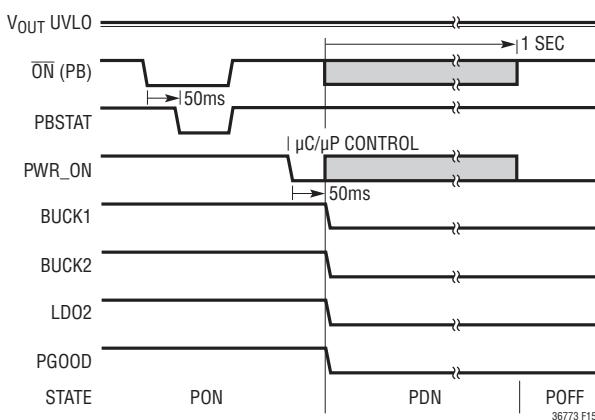


図15. プッシュボタンによるパワーダウン

V_{OUT UVLO}によるパワーダウンのタイミング

V_{OUT}がV_{OUT UVLO}スレッショルドより低くなると、プッシュボタン回路はPON状態からPDN状態に遷移します。PDN状態に入ると、降圧1、降圧2およびLDO2が一緒にディスエーブルされます。PDN状態に入った後、POFF状態に入る前に1秒間の待ち時間が開始されます。この1秒の間、 $\overline{\text{ON}}$ 入力とPWR_ON入力は無視されるので、LTC3677-3で生成されるすべての電源を“L”にすることができます。

PDN状態に入ると、降圧3がディスエーブルされ、I²Cレジスタがクリアされます。LDO1もV_{OUT UVLO}によってディスエーブルされ、V_{OUT UVLO}状態が持続する限りディスエーブルされたままです。V_{OUT UVLO}状態である間は、どの電源もシーケンス・アップできないことに注意してください。V_{OUT UVLO}状態が解消するとLDO1が再度イネーブルされます。他の電源は、有効なパワーアップ・イベントを確立するには、パワーダウン・イベントに続いて $\overline{\text{ON}}$ 入力を“H”にしてから再度“L”にする必要があります。

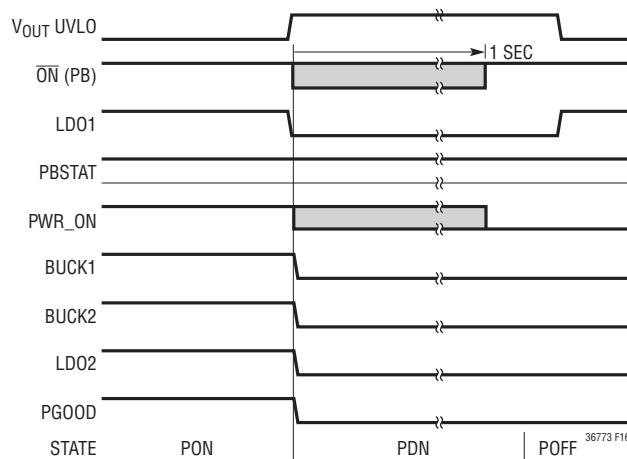


図16. V_{OUT UVLO}によるパワーダウン

動作

ハードリセットのタイミング

ハードリセットはソフトウェアがロックアップした場合にマイクロコントローラ/マイクロプロセッサをリセットする手段を与えます。ハードリセットを開始するには、プッシュボタンを押し($\overline{\text{ON}}$ が“L”)、14秒より長く押し続けます。このハードリセット時間を超えると、PGOOD入力が1.8msの間“L”になり、マイクロコントローラ/マイクロプロセッサがリセットされます。イネーブルされた電源の動作には、ハードリセットのイベントによる影響はありません。すべてのイネーブルされた電源は、規定動作条件が満たされていれば(つまり、電源の短絡などがない状態)レギュレーション状態を維持し、正しく動作します。

LTC3677-3の電源をパワーダウンする方法は2つだけです。つまり、1)PWR_ONが“L”になるか、2)V_{OUT}がV_{OUT} UVLOスレッショルドより低くなるかです。マイクロコントローラ/マイクロプロセッサがPWR_ONを“L”に引き下げてシャットダウンを制御する場合、ハードリセットでマイクロコントローラ/マイクロプロセッサが正しくリセットされないと、すべての電源がイネーブルされたままアプリケーションがハンギングすることがあります。この場合、V_{OUT}がV_{OUT} UVLOスレッショルドより低くなるまで、またはユーザーが介入してアプリケーションを手動でシャットダウンするまで、バッテリの消費が続きます。アプリケーションは、バッテリおよび外部電源を取り去ることにより、または押すとPWR_ONを“L”に引き下げる強制終了ボタンを取り付けることにより、手動でシャットダウンすることができます。

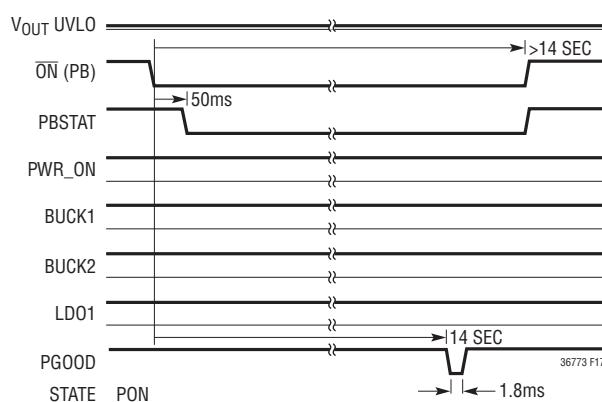


図17. ハードリセットのタイミング

パワーアップ・シーケンシング

LTC3677-3の実際のパワーアップ・シーケンシングを図18に示します。降圧1、降圧2およびLDO2はすべて最初にディスエーブルされています(0V)。プッシュボタンが50msの間押されると($\overline{\text{ON}}$ が“L”)、PBSTATが“L”になり、LDO2がイネーブルされます。イネーブルされると、LDO2がスルーアップしてレギュレーション状態に入ります。実際のスルーレートはLDO2のソフトスタート機能によって制御され、この機能は標準200μsにわたってLDOのリファレンスをランプアップさせます。LDO2がイネーブルされてから14msの遅延後、降圧1がイネーブルされ、レギュレーション状態にスルーアップします。降圧1が最終レギュレーションの約8%以内になると降圧2がイネーブルされ、レギュレーション状態にスルーアップします。降圧レギュレータもソフトスタート機能を備えており、起動時に突入電流を制限します。降圧2が最終レギュレーションの8%以内になってから230ms後、PGOOD出力が高インピーダンスになります(図18には表示なし)。図18のレギュレータは公称出力コンデンサおよび無負荷でスルーアップしています。どの出力でも負荷を追加するか容量を増やすとスルーレートが低下し、レギュレータがレギュレーション状態になるまでの時間が長くなります。

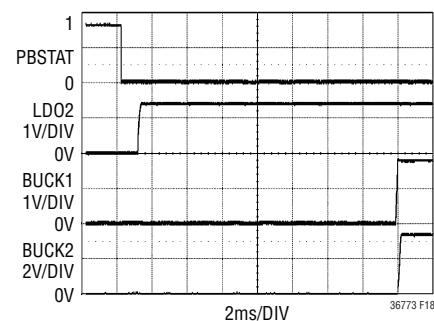


図18. パワーアップ・シーケンシング

動作

レイアウトおよび熱に関する検討事項

プリント回路基板の電力損失

すべての条件で最大充電電流の供給を可能にするには、LTC3677-3のパッケージの裏面の露出グランド・パッドを基板のグランド・プレーンに半田付けする必要があります。両面1オンス銅基板の 2500mm^2 のグランド・プレーンに正しく半田付けすると、LTC3677-3の熱抵抗(θ_{JA})は約 $45^\circ\text{C}/\text{W}$ になります。パッケージの裏面の露出パッドと適切なサイズのグランド・プレーンの間の熱接触が良くないと、熱抵抗が $45^\circ\text{C}/\text{W}$ よりもはるかに大きくなります。

LTC3677-3が熱保護帰還によって充電電流を減少させる条件は、このデバイスの電力損失を検討することによって概算できます。ACアダプタが V_{OUT} に接続されて充電電流が大きい場合、LTC3677-3の電力損失は次のように概算されます。

$$P_D = (V_{OUT} - BAT) \cdot I_{BAT} + P_{DREGS}$$

ここで、 P_D は全電力損失、 V_{OUT} は電源電圧、 BAT はバッテリ電圧、 I_{BAT} はバッテリ充電電流です。 P_{DREGS} は、降圧スイッチングとLDOレギュレータによるデバイス内の電力損失の合計です。

降圧スイッチング・レギュレータの電力損失は次のように計算することができます。

$$P_{D(SWx)} = (OUT_x \cdot I_{OUT_x}) \cdot \frac{100 - Eff}{100}$$

ここで、 OUT_x はプログラムされた出力電圧、 I_{OUT_x} は負荷電流、 Eff は効率(%)です。効率は測定するか、またはプログラムされた出力電圧の効率を効率表で調べることができます。

LDOレギュレータによるデバイス内の電力損失は次のように推算することができます。

$$P_{DLDOx} = (V_{INLD0x} - LD0x) \cdot I_{LD0x}$$

ここで、 $LD0x$ はプログラムされた出力電圧、 V_{INLD0x} はLDOの電源電圧、 I_{LD0x} はLDOの出力負荷電流です。LDO電源が降圧出力の1つに接続されていると、降圧の電力損失を計算する際、LDOの消費電流を降圧レギュレータの負荷電流に追加する必要があることに注意してください。

したがって、全レギュレータによる電力損失は次のとおりです。

$$P_{DREGS} = P_{DSW1} + P_{DSW2} + P_{DSW3} + P_{DLDO1} + P_{DLDO2}$$

LTC3677-3は自動的に充電電流を減らしてダイ温度を約 110°C に保つので、ワーストケースの電力損失のシナリオを実行する必要はありません。ただし、デバイス保護のためにサーマル・フィードバックが開始される周囲温度は、次のように概算されます。

$$T_A = 110^\circ\text{C} - P_D \cdot \theta_{JA}$$

例： 5V (V_{OUT})のACアダプタで動作し、 3.3V (BAT)で 1A (I_{BAT})を供給してリチウムイオン・バッテリを充電する LTC3677-3について検討します。また $P_{DREGS} = 0.3\text{W}$ と仮定すると、合計電力損失は次のようになります。

$$P_D = (5\text{V} - 3.3\text{V}) \cdot 1\text{A} + 0.3\text{W} = 2\text{W}$$

そこを超えるとLTC3677-3が 1A の充電電流を減らし始める周囲温度はおよそ次のとおりです。

$$T_A = 110^\circ\text{C} - 2\text{W} \cdot 45^\circ\text{C}/\text{W} = 20^\circ\text{C}$$

LTC3677-3は 20°C を超える周囲温度で使用できますが、充電電流は 1A 未満に減少します。所定の周囲温度での充電電流は次のように概算できます。

$$P_D = \frac{110^\circ\text{C} - T_A}{\theta_{JA}} = (V_{OUT} - BAT) \cdot I_{BAT} + P_{D(REGS)}$$

したがって、次のようになります。

$$I_{BAT} = \frac{\frac{(110^\circ\text{C} - T_A)}{\theta_{JA} - P_{D(REGS)}}}{V_{OUT} - BAT}$$

動作

周囲温度を55°Cにして上記の例を考えてみます。充電電流はおよそ次のように減少します。

$$I_{BAT} = \frac{\frac{110^\circ\text{C} - 55^\circ\text{C}}{45^\circ\text{C}/\text{W}} - 0.3\text{W}}{5\text{V} - 3.3\text{V}}$$

$$I_{BAT} = \frac{1.22 - 0.3\text{W}}{1.7\text{V}} = 542\text{mA}$$

プリント回路基板のレイアウト

PCボードをレイアウトするときは、以下のリストに従って LTC3677-3が正しく動作するようにします。

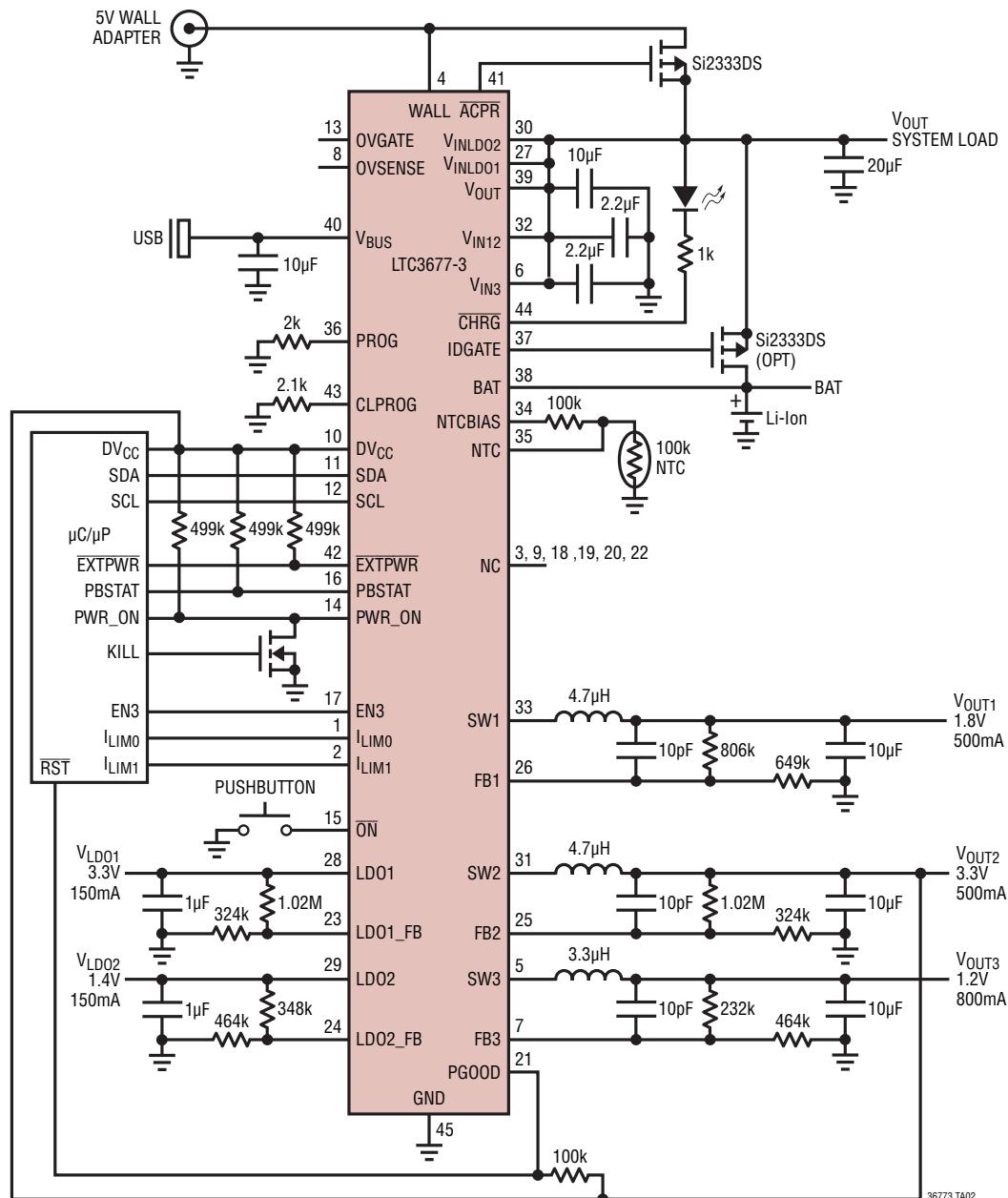
1. パッケージの露出パッド(ピン45)は大きなグランド・プレーンに直接接続して熱インピーダンスと電気的インピーダンスを最小に抑えます。
2. 降圧スイッチング・レギュレータの入力電源ピン(V_{IN12} と V_{IN3})とそれに対応するデカップリング・コンデンサを接続するトレースはできるだけ短くします。これらのコンデンサのGND側はデバイスのグランド・プレーンに直接接続します。このコンデンサは内部パワーMOSFETとそれらのドライバにAC電流を供給します。これらのコンデンサから LTC3677-3のピンへのインダクタンスを最小に抑えることが重要です。短い低インピーダンスのトレースを使って V_{IN12} と V_{IN3} を V_{OUT} に接続します。

3. SW1、SW2およびSW3をそれぞれに対応するインダクタに接続するスイッチング・パワー・トレースを最短にして、放射EMIと寄生カップリングを低減します。スイッチング・ノードの電圧振幅は大きいので、帰還ノード(FB_x および LDO_x_FB)などの敏感なノードはスイッチング・ノードから遠く離すか、またはシールドします。そうしないと、性能が低下するおそれがあります。

4. 降圧スイッチング・レギュレータのインダクタとそれに対応する出力コンデンサの間の接続はできるだけ短くします。出力コンデンサのGND側はデバイスのサーマル・グランド・プレーンに直接接続します。
5. 降圧の帰還ピンのトレース(FB_1 、 FB_2 および FB_3)はできるだけ短くします。帰還トレースとスイッチング・ノード(つまり、SW1、SW2、SW3およびロジック信号)の間のすべての寄生容量を最小限に抑えます。必要な場合は、帰還ノードを GNDトレースでシールドします。
6. LTC3677-3の電力経路ピン(V_{BUS} と V_{OUT})とそれに対応するデカップリング・コンデンサの間の接続はできるだけ短くします。これらのコンデンサのGND側はデバイスのグランド・プレーンに直接接続します。

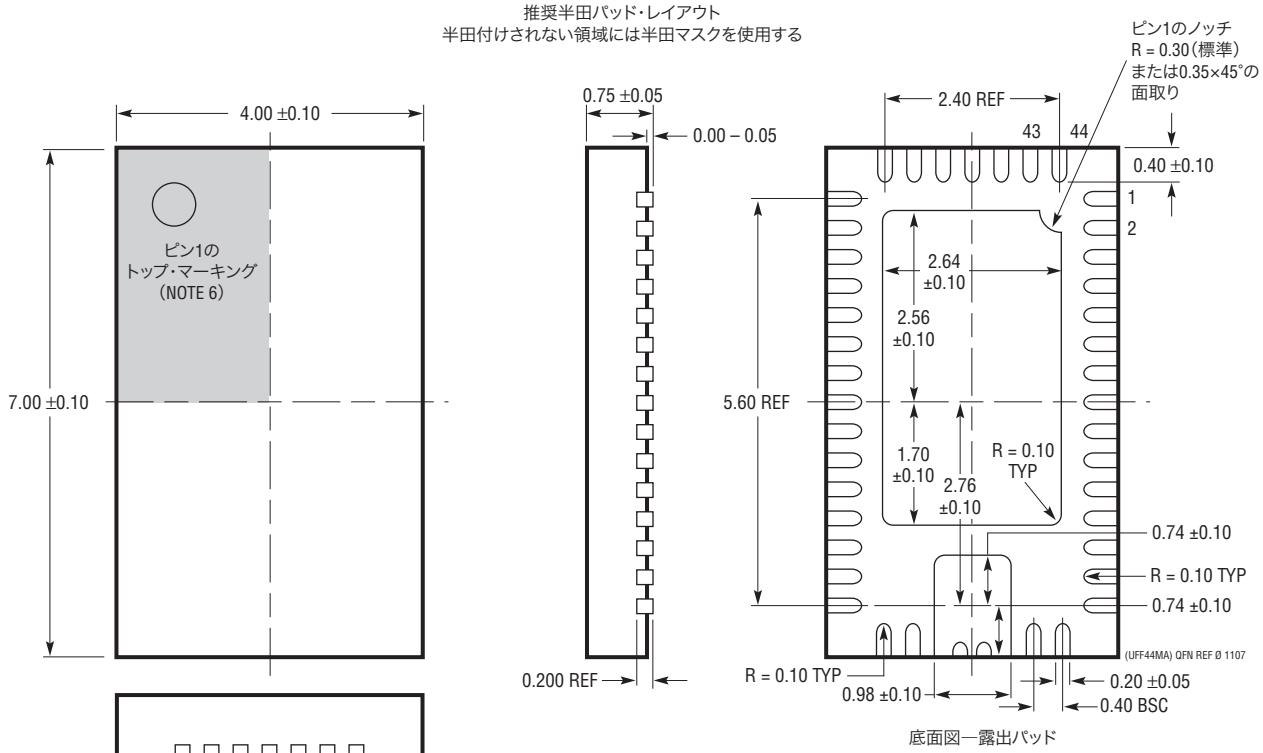
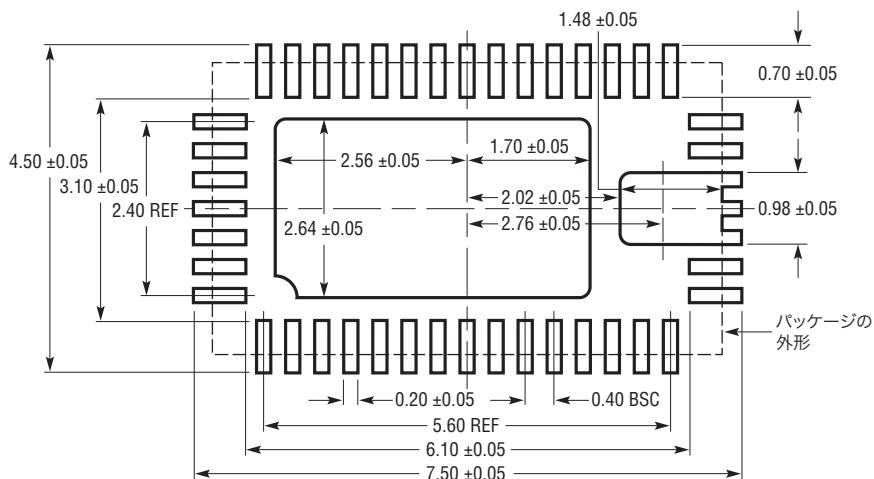
LTC3677-3

標準的應用例



パッケージ

**UFFパッケージ
バリエーション: UFFMA
44ピン・プラスチックQFN(4mm×7mm)
(Reference LTC DWG # 05-08-1762 Rev Ø)**

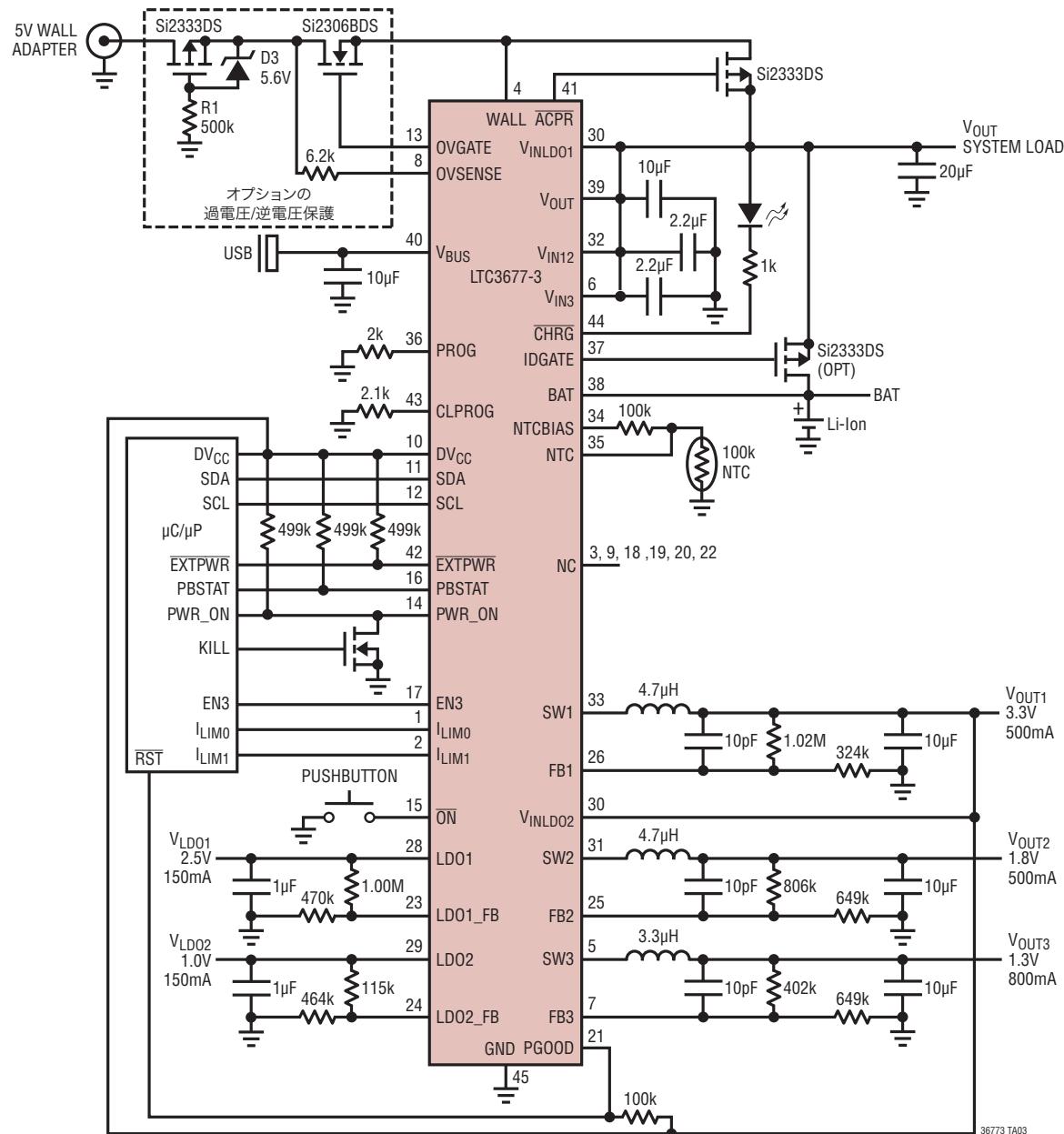


NOTE:

1. 図はJEDECのパッケージ外形ではない
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは(もしあれば)各サイドで0.20mmを超えないこと
5. 露出パッドは半田めっきとする
6. 網掛けの部分はパッケージの上面と底面のPin1の位置の参考に過ぎない

LTC3677-3

標準的応用例



関連製品

製品番号	説明	注釈
LTC3556	高効率USBパワーマネージャ および2個の降圧DC/DCと昇降圧DC/DC	2個の400mA同期整流式降圧レギュレータ、1個の1A昇降圧レギュレータ、4mm×5mm QFN28パッケージ
LTC3557/ LTC3557-1	リチウムイオン/ポリマー・チャージャと3個の同期整流式コンバータを搭載したUSBパワーマネージャ	リニア・パワーマネージャおよび3個の降圧レギュレータ、4mm×4mm QFN28パッケージ、LTC3557-1バージョンのフロート電圧は4.1V。
LTC3577/ LTC3577-1	携帯機器/ナビゲーション向け高集積PMIC	リニア・パワーマネージャおよび3個の降圧レギュレータ、10-LED昇圧レギュレータ、2個の150mA LDO、4mm×7mm QFN44パッケージ、LTC3577-1バージョンのフロート電圧は4.1V。

36773f