

# Experimento 9

## Contadores Assíncronos e Síncronos

### Grupo D1

Alexandre Augusto, 15/0056940  
Gabriel de Castro Dias, 21/1055432

<sup>1</sup>Dep. Ciência da Computação – Universidade de Brasília (UnB)  
CIC0231 - Laboratório de Circuitos Lógicos  
12 de março de 2023

150056940@aluno.unb.br, 211055432@aluno.unb.br

**Abstract.** *This report aims to implement asynchronous and synchronous counters with flip-flops JK.*

**Resumo.** *Este relatório visa a implementação de contadores assíncronos e síncronos utilizando flip-flops JK.*

## 1. Introdução

Flip-flops possuem várias utilidades na computação, desde contadores a divisores de frequência, dispositivos de memórias e etc.

Contadores síncronos tem como característica a ligação do mesmo clock em todos os flip-flops, assim os flip-flops mudam de estado com o mesmo sincronismo, o tempo de atraso não propaga de acordo com o número de flip-flops, e pode funcionar com frequências mais altas.

Já nos contadores assíncronos a implementação é mais simples e consome menos energia, porém o tempo de atraso muda de acordo com a quantidade de flip-flops no contador, além da possibilidade de apresentar comportamentos imprevisíveis. Logo, não é ideal a implementação de tal método para contadores mais complexos que precisem de muitos bits.

### 1.1. Objetivos

Analisar o comportamento e funcionamento de contadores síncronos e assíncronos com flip-flops JK. Lembrando que flip-flops do tipo JK pode ser alterado para o tipo T se juntarmos os fios do J e do K.

### 1.2. Materiais

Neste experimento foram utilizados os seguintes materiais e equipamentos:

- Software Quartus-II v13.0 SP1
- Kit de desenvolvimento FPGA DE2 ou DE2-70 Intel
- Pendrive

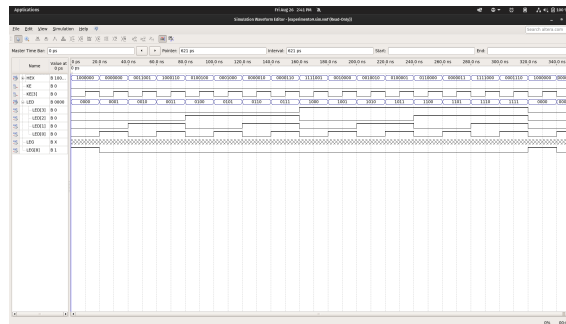
## 2. Procedimentos e Resultados

2.1 falaremos sobre o atraso em Contadores Binários Assíncronos e no 2.2 implementaremos tal contador, 2.3 implementaremos um Contador em Anel e 2.4 mostrará a implementação de um Contador Síncrono.

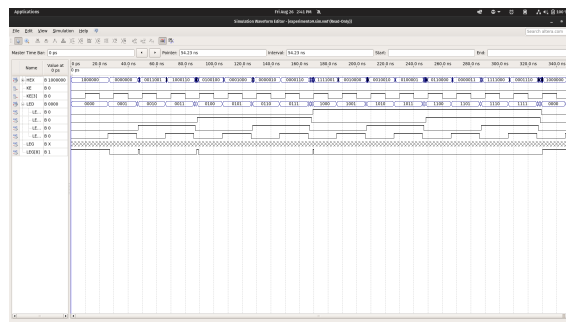
## 2.1. Contador Binário Progressivo Assíncrono

## 2.2. Implementação de um Contador Binário Progressivo Assíncrono

Para este experimento foi necessário desenhar o circuito do contador assíncrono de 4 estágios no Quartus-II usando 4 flip-flops JK para que fosse possível fazer as simulações funcional e temporal por forma de onda. As imagens obtidas são as seguintes.



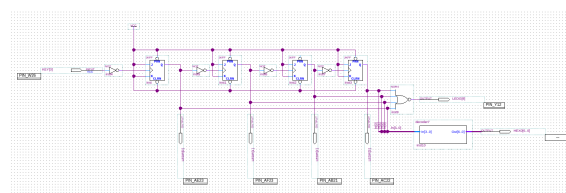
**Figura 1. Simulação funcional de forma de onda de um contador binário progressivo assíncrono**



**Figura 2. Simulação temporal de forma de onda de um contador binário progressivo assíncrono**

Como é possível notar pelas imagens, há momento em que há o aparecimento transitório do estado 0000. Tal transição ocorre devido ao atraso ocasionado pelo circuito.

Sua implementação consiste no uso de 4 flip flops, uma porta XOR para mostrar quando houve passagem do maior valor para o menor e algumas portas NOT, além do decodificador de 7 segmentos. Sua contagem é crescente a partir do 0 indo até o 15.



**Figura 3. Contador assíncrono**

### 2.3. Implementação de um Contador em Anel

Começaremos este experimento implementando o contador em anel de 4 bits com flip-flops tipo D no Quartus-II.

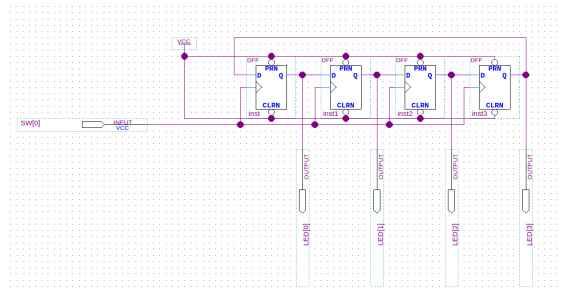


Figura 4. Contador em Anel de 4 bits

Após a implementação, passaremos o circuito para a placa DE2. O vídeo demonstrando o funcionamento do circuito pode ser acessado através deste [link](#)

### 2.4. Implementação de um Contador Síncrono

Neste experimento projetaremos um contador síncrono de módulo 6 com flip-flops JK e portas NAND.

O contador possuirá o menor número igual a 0, e o maior igual a 5, portanto, precisaremos de 3 bits. Transformaremos os flip-flops JK no tipo T para facilitar a implementação e faremos a tabela verdade para T0, T1 e T2. Tais tabelas podem ser visualizadas a seguir:

Entradas			Saída
$Q_0$	$Q_1$	$Q_2$	$T_0$
0	0	0	1
1	0	0	1
0	1	1	0
0	1	0	1
1	0	1	0
1	1	1	1

Figura 5. Tabela verdade de T0

Entradas			Saída
$Q_0$	$Q_1$	$Q_2$	$T_1$
0	0	0	0
1	0	0	1
0	1	1	0
0	1	0	1
1	0	1	1
1	1	1	1

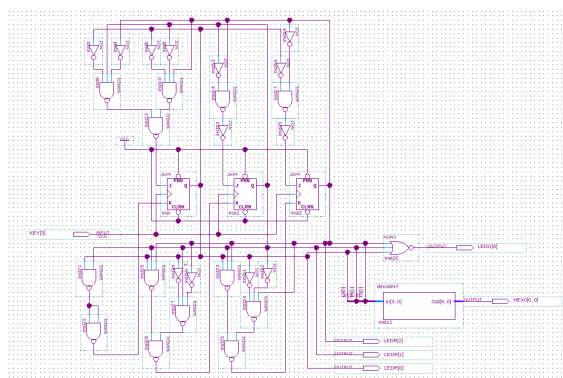
Figura 6. Tabela verdade de T1

Entradas			Saída
$Q_0$	$Q_1$	$Q_2$	$T_2$
0	0	0	0
1	0	0	1
0	1	1	1
0	1	0	1
1	0	1	0
1	1	1	1

Figura 7. Tabela verdade de T2

A partir das tabelas verdades de 5, 6 e 7, devemos fazer a simplificação da saída através do mapa de Karnaugh para obtermos um circuito mais simples e eficiente.

O circuito a seguir não está simplificado, porém serve para o propósito da questão:



**Figura 8. Contador Síncrono NÃO Simplificado**

Após a implementação do circuito, mostraremos o funcionamento no vídeo. Experimento realizado no laboratório encontra-se [aqui](#)

### 3. Conclusões

Desta forma, foi possível obter maior experiência com o uso de flip flops para criação de contadores assíncronos e entender melhor seus comportamentos. Foi possível averiguar as dificuldades enfrentadas para casos em que o sistema é muito complexo e há propagação de atrasos, além de empecilhos com frequências muito elevadas. Para enriquecer a experiência, o uso de contadores síncronos e assíncronos mostrou-nos quais vantagens e desvantagens de cada um.

### Referências

[https://aprender3.unb.br/pluginfile.php/2093176/mod\\_resource/content/10/contassincronos.pdf](https://aprender3.unb.br/pluginfile.php/2093176/mod_resource/content/10/contassincronos.pdf)

[https://aprender3.unb.br/pluginfile.php/2094446/mod\\_resource/content/6/roteiro9P.pdf](https://aprender3.unb.br/pluginfile.php/2094446/mod_resource/content/6/roteiro9P.pdf)

### **Auto-Avaliação**

1. V
2. V
3. F
4. F
5. F
6. V
7. V
8. V
9. F
10. V
11. V
12. F
13. F
14. V
15. F
16. V
17. F
18. F
19. F
20. V
21. V
22. F
23. F
24. V
25. V
26. F
27. V
28. V
29. V
30. F
31. V
32. F