

## RX ファミリ

R01AN2063JJ0104

Rev.1.04

## DMA コントローラ DMACA 制御モジュール

2016.09.30

## Firmware Integration Technology

### 要旨

本アプリケーションノートでは、RX ファミリ DMA コントローラ（以下、DMAC と略す）のソフトウェア制御モジュールの使用方法を説明します。本モジュールは、Firmware Integration Technology（以下、FIT と略す）を使った DMAC 制御モジュールです。なお、本 DMAC 制御モジュールは、ユーザーズマニュアル ハードウェア編に記載の“DMACA”と呼ばれる DMAC を対象とし、以降、本モジュールを DMACA FIT モジュールと称します。

Data Transfer Controller（以下、DTC と略す）を同時に使用するシステムの場合、DMAC 用モジュールストップ設定ビットと DTC 用モジュールストップ設定ビットが共通であるため、DTC 制御ソフトウェアが DMAC 動作中にモジュールストップ状態に設定しないように制御する必要があります。

なお、以降の説明では、ユーザーズマニュアル ハードウェア編に合わせて、“DMAC”として表しますが、DMACA のことを示します。

### 対象デバイス

対応 MCU

RX231 グループ、RX230 グループ

RX64M グループ、RX65N グループ

RX71M グループ

本アプリケーションノートを他のマイコンへ適用する場合、そのマイコンの仕様に合わせて変更し、十分評価してください。

### 関連ドキュメント

- Firmware Integration Technology ユーザーズマニュアル (R01AN1833JU)
- ボードサポートパッケージモジュール Firmware Integration Technology (R01AN1685JU)
- e2 studio に組み込む方法 Firmware Integration Technology (R01AN1723JU)
- CS+に組み込む方法 Firmware Integration Technology (R01AN1826JJ)

## 目次

1. 概要 .....	3
1.1 DMACA FIT モジュール .....	4
1.2 API の概要とメモリサイズ .....	4
1.2.1 API の概要 .....	4
1.2.2 動作環境とメモリサイズ .....	5
1.3 関連アプリケーションノート .....	9
2. API 情報 .....	10
2.1 ハードウェアの要求 .....	10
2.2 ソフトウェアの要求 .....	10
2.3 サポートされているツールチェイン .....	10
2.4 ヘッダファイル .....	10
2.5 整数型 .....	10
2.6 コンパイル時の設定 .....	10
2.7 引数 .....	11
2.8 戻り値 .....	12
2.9 モジュールの追加方法 .....	13
3. API 関数 .....	14
3.1 R_DMACA_Init() .....	14
3.2 R_DMACA_Open() .....	15
3.3 R_DMACA_Close() .....	16
3.4 R_DMACA_Create() .....	18
3.5 R_DMACA_Control() .....	24
3.6 R_DMACA_Int_Callback() .....	29
3.7 R_DMACA_Int_Enable() .....	31
3.8 R_DMACA_Int_Disable() .....	32
3.9 R_DMACA_GetVersion() .....	33
4. 参考ドキュメント .....	34

## 1. 概要

DMAC は、CPU を介さずにデータを転送します。DMAC は転送要求の発生により、転送元アドレスのデータを転送先アドレスへ転送します。

詳細は、ユーザーズマニュアル ハードウェア編の「DMA コントローラ」を参照してください。

### (1) 転送モード

DMAC は、以下の転送モードをサポートします。

- ノーマル転送モード
- リピート転送モード
- ブロック転送モード

### (2) 拡張リピートエリア機能

DMAC には転送元アドレス、転送先アドレスに拡張リピートエリアを設定する機能があります。拡張リピートエリアを設定すると、アドレスレジスタは拡張リピートエリアに指定した範囲のアドレス値を繰り返します。ただし、リピート領域またはブロック領域に指定したエリア（転送元または転送先）を拡張リピートエリアには指定しないでください。

### (3) オフセットを使ったアドレス更新機能（DMAC0 のみ）

転送元アドレス、転送先アドレスの更新方法の種類として、固定／インクリメント／デクリメントの他にオフセット加算があります。オフセット加算では、1 データの転送を行うたびに DMAC オフセットレジスタに設定した値をアドレスに加算します。この機能により、途中のアドレスを飛ばしてデータ転送ができます。DMA オフセットレジスタに 2 の補数で負の値を設定すると、オフセットによるアドレスの減算も可能です。ただし、オフセットには設定範囲の制限があるため、ご注意ください。

例えば、RX64M の場合、オフセットの設定範囲は、0byte ～ (16M-1) bytes (00000000h ~ 00FFFFFFh)、-16M bytes ～ -1 byte (FF000000h ~ FFFFFFFFh)です。

### (4) DMACA FIT モジュールの使用条件

使用条件は、以下です。

- r\_bsp のデフォルトのロック機能を使用すること
- DMAC 用モジュールストップ設定ビットと DTC 用モジュールストップ設定ビットが共通であること

## 1.1 DMACA FIT モジュール

DMACA FIT モジュールは、他の FIT モジュールと組み合わせることにより、組み込みが容易になります。

また、DMACA FIT モジュールは API として、プロジェクトに組み込みこんで使用します。DMACA FIT モジュールの組み込み方については、「2.9 モジュールの追加方法」を参照してください。

## 1.2 API の概要とメモリサイズ

### 1.2.1 API の概要

表 1-1に DMACA FIT モジュールに含まれる API 関数を示します。

表 1-1 API 関数

関数名	説明
R_DMACA_Init()	モジュール情報初期化处理
R_DMACA_Open()	チャンネル別初期化处理
R_DMACA_Close()	チャンネル別終了処理
R_DMACA_Create()	チャンネル別レジスタと起動要因の設定処理
R_DMACA_Control()	動作設定処理
R_DMACA_Int_Callback()	チャンネル別転送終了割り込み／転送エスケープ終了割り込み用コールバック関数の登録処理
R_DMACA_Int_Enable()	チャンネル別転送終了割り込み／転送エスケープ終了割り込み許可処理
R_DMACA_Int_Disable()	チャンネル別転送終了割り込み／転送エスケープ終了割り込み禁止処理
R_DMACA_GetVersion()	バージョン情報の取得処理

## 1.2.2 動作環境とメモリサイズ

## (1) RX64M の場合

表 1-2に動作確認条件、表 1-3に DMACA FIT モジュールに必要なメモリサイズを示します。

メモリサイズは「2.6 コンパイル時の設定」のデフォルト設定を選択した場合の値です。選択する定義により、メモリサイズは異なります。

表 1-2 動作確認条件

項目	内容
使用マイコン	RX64M グループ (プログラム ROM 4MB/RAM 512KB)
動作周波数	ICLK : 120MHz、PCLKB : 60MHz
動作電圧	3.3V
統合開発環境	ルネサス エレクトロニクス製 e2 studio V3.01.08
C コンパイラ	ルネサス エレクトロニクス製 C/C++ compiler for RX family V.2.01.00 コンパイルオプション: 統合開発環境のデフォルト設定に以下のオプションを追加 -lang = c99
エンディアン	ビッグエンディアン/リトルエンディアン
モジュールのバージョン	Ver.1.00
使用ボード	R0K50564MSxxxBE (Renesas Starter Kit for RX64M)

表 1-3 必要メモリサイズ

使用メモリ	サイズ	備考
ROM	1,732 バイト (リトルエンディアン)	上記の動作確認条件による
RAM	72 バイト (リトルエンディアン)	
最大使用ユーザスタック	24 バイト	
最大使用割り込みスタック	44 バイト	

必要メモリサイズは、C コンパイラのバージョンやコンパイルオプションにより異なります。  
エンディアンにより、上記のメモリサイズは、異なります。

## (2) RX71M の場合

表 1-4に動作確認条件、表 1-5に DMACA FIT モジュールに必要なメモリサイズを示します。

メモリサイズは「2.6 コンパイル時の設定」のデフォルト設定を選択した場合の値です。選択する定義により、メモリサイズは異なります。

表 1-4 動作確認条件

項目	内容
使用マイコン	RX71M グループ（プログラム ROM 4MB／RAM 512KB）
動作周波数	ICLK : 240MHz、PCLKB : 60MHz
動作電圧	3.3V
統合開発環境	ルネサス エレクトロニクス製 e2 studio V3.01.08
C コンパイラ	ルネサス エレクトロニクス製 C/C++ compiler for RX family V.2.01.00 コンパイルオプション：統合開発環境のデフォルト設定に以下のオプションを追加 -lang = c99
エンディアン	ビッグエンディアン／リトルエンディアン
モジュールのバージョン	Ver.1.02
使用ボード	R0K50571MSxxxBE (Renesas Starter Kit for RX71M)

表 1-5 必要メモリサイズ

使用メモリ	サイズ	備考
ROM	1,734 バイト（リトルエンディアン）	上記の動作確認条件による
RAM	72 バイト（リトルエンディアン）	
最大使用ユーザスタック	36 バイト	
最大使用割り込みスタック	54 バイト	

必要メモリサイズは、C コンパイラのバージョンやコンパイルオプションにより異なります。  
エンディアンにより、上記のメモリサイズは、異なります。

## (3) RX231 の場合

表 1-4に動作確認条件、表 1-5に DMACA FIT モジュールに必要なメモリサイズを示します。

メモリサイズは「2.6 コンパイル時の設定」のデフォルト設定を選択した場合の値です。選択する定義により、メモリサイズは異なります。

表 1-6 動作確認条件

項目	内容
使用マイコン	RX231 グループ（プログラム ROM 512 KB／RAM 64 KB）
動作周波数	ICLK : 32MHz、PCLKB : 16MHz
動作電圧	3.3V
統合開発環境	ルネサス エレクトロニクス製 e2 studio V3.1.3.06
C コンパイラ	ルネサス エレクトロニクス製 C/C++ compiler for RX family V.2.02.00 コンパイルオプション：統合開発環境のデフォルト設定に以下のオプションを追加 -lang = c99
エンディアン	ビッグエンディアン／リトルエンディアン
モジュールのバージョン	Ver.1.03
使用ボード	R0K505231CxxxBE (Renesas Starter Kit for RX231)

表 1-7 必要メモリサイズ

使用メモリ	サイズ	備考
ROM	1,516 バイト（リトルエンディアン）	上記の動作確認条件による
RAM	36 バイト（リトルエンディアン）	
最大使用ユーザスタック	24 バイト	
最大使用割り込みスタック	36 バイト	

必要メモリサイズは、C コンパイラのバージョンやコンパイルオプションにより異なります。  
エンディアンにより、上記のメモリサイズは、異なります。

## (4) RX65N の場合

表 1-4に動作確認条件、表 1-5に DMACA FIT モジュールに必要なメモリサイズを示します。

メモリサイズは「2.6 コンパイル時の設定」のデフォルト設定を選択した場合の値です。選択する定義により、メモリサイズは異なります。

表 1-8 動作確認条件

項目	内容
使用マイコン	RX65N グループ (プログラム ROM 1MB/RAM 256KB)
動作周波数	ICLK : 120MHz、PCLKB : 60MHz
動作電圧	3.3V
統合開発環境	ルネサス エレクトロニクス製 e2 studio V5.0.0.43
C コンパイラ	ルネサス エレクトロニクス製 C/C++ compiler for RX family V.2.05.00 コンパイルオプション : 統合開発環境のデフォルト設定に以下のオプションを追加 -lang = c99
エンディアン	ビッグエンディアン/リトルエンディアン
モジュールのバージョン	Ver.1.04
使用ボード	R0K50565NSxxxBE (Renesas Starter Kit for RX65N)

表 1-9 必要メモリサイズ

使用メモリ	サイズ	備考
ROM	1,705 バイト (リトルエンディアン)	上記の動作確認条件による
RAM	72 バイト (リトルエンディアン)	
最大使用ユーザスタック	36 バイト	
最大使用割り込みスタック	56 バイト	

必要メモリサイズは、C コンパイラのバージョンやコンパイルオプションにより異なります。  
エンディアンにより、上記のメモリサイズは、異なります。



### 1.3 関連アプリケーションノート

DMACA FIT モジュールに関連するアプリケーションノートを以下に示します。併せて参照してください。

- RX Family DTC モジュール Firmware Integration Technology (R01AN1819JJ)

また、DMACA FIT モジュールの使用例については、以下のアプリケーションノートのサンプルプログラムを参照してください。

- RX ファミリ RSPI クロック同期式シングルマスタ制御モジュール Firmware Integration Technology (R01AN1914JJ)
- RX ファミリ QSPI クロック同期式シングルマスタ制御モジュール Firmware Integration Technology (R01AN1940JJ)
- RX ファミリ SCIFA クロック同期式シングルマスタ制御モジュール Firmware Integration Technology (R01AN2280JJ)

## 2. API 情報

DMACA FIT モジュールの API は、ルネサスの API 命名基準に従っています。

### 2.1 ハードウェアの要求

ご使用になる MCU が以下の機能をサポートしている必要があります。

- DMAC(DMACA)
- ICU

### 2.2 ソフトウェアの要求

DMACA FIT モジュールは以下のパッケージに依存しています。

- r\_bsp
- r\_cgc\_rx (CGC が必要な場合のみ)

### 2.3 サポートされているツールチェーン

DMACA FIT モジュールは、「1.2.2」に示すツールチェーンで動作確認を行っています。

### 2.4 ヘッドファイル

すべての API 呼び出しと使用されるインタフェース定義は `r_dmaca_rx_if.h` に記載しています。

### 2.5 整数型

このプロジェクトは ANSI C99 を使用しています。これらの型は `stdint.h` で定義されています。

### 2.6 コンパイル時の設定

DMACA FIT モジュールのコンフィギュレーションオプションの設定は、`r_dmaca_rx_config.h` で行います。オプション名および設定値に関する説明を下表に示します。

Configuration options in <i>r_dmaca_rx_config.h</i>	
DMAC_CFG_PARAM_CHECKING_ENABLE ※デフォルト値は <code>r_bsp_config.h</code> ファイル内の <code>BSP_CFG_PARAM_CHECKING_ENABLE</code> の値	パラメータチェック処理をコードに含めるか選択できます。 “0”を選択すると、パラメータチェック処理をコードから省略できるため、コードサイズが削減できます。 “0”の場合、パラメータチェック処理をコードから省略します。 “1”の場合、パラメータチェック処理をコードに含めます。
DMACA_CFG_USE_DTC_FIT_MODULE	DMACA FIT モジュールと共に DTC FIT モジュールを使用するかどうかを設定します。 “0”の場合、DTC FIT モジュールは使用しません。 “1”の場合、DMACA FIT モジュールと共に DTC FIT モジュールを使用します。

## 2.7 引数

API 関数の引数である構造体を示します。この構造体は API 関数のプロトタイプ宣言とともに `r_dmaca_rx_if.h` で記載されています。

```
typedef struct st_dmaca_transfer_data_cfg
{
    dmaca_transfer_mode_t      transfer_mode;          /* Transfer Mode */
    dmaca_repeat_block_side_t  repeat_block_side;      /* Repeat Area in Repeat or Block Transfer Mode */
    dmaca_data_size_t          data_size;              /* Transfer Data Size */
    dmaca_activation_source_t  act_source;             /* Activation Source */
    dmaca_request_source_t     request_source;         /* Transfer Request Source */
    dmaca_dti_t                dtie_request;           /* Transfer End Interrupt Request */
    dmaca_esi_t                esie_request;           /* Transfer Escape End Interrupt Request */
    dmaca_rpti_t               rptie_request;          /* Repeat Size End Interrupt Request */
    dmaca_sari_t               sarie_request;          /* Source Address Extended Repeat Area Overflow Interrupt Request */
    dmaca_dari_t               darie_request;          /* Destination Address Extended Repeat Area Overflow Interrupt Request */
    dmaca_src_addr_mode_t      src_addr_mode;          /* Address Mode of Source */
    dmaca_src_addr_repeat_area_t src_addr_repeat_area; /* Source Address Extended Repeat Area */
    dmaca_des_addr_mode_t      des_addr_mode;          /* Address Mode of Destination */
    dmaca_des_addr_repeat_area_t des_addr_repeat_area; /* Destination Address Extended Repeat Area */
    uint32_t                   offset_value;           /* Offset value for DMA Offset Register (DMOFR) */
    dmaca_interrupt_select_t   interrupt_sel;          /* Configurable Options for Interrupt Select */
    void                       *p_src_addr;            /* Start Address of Source */
    void                       *p_des_addr;            /* Start Address of Destination */
    uint32_t                   transfer_count;         /* Transfer Count */
    uint16_t                   block_size;             /* Repeat Size or Block Size */
    uint8_t                    rsv[2];
} dmaca_transfer_data_cfg_t;
```

```
typedef enum e_dmaca_command
{
    DMACA_CMD_ENABLE = 0,                /* Enables DMA transfer. */
    DMACA_CMD_ALL_ENABLE,                /* Enables DMAC activation. */
    DMACA_CMD_RESUME,                    /* Resumes DMA transfer. */
    DMACA_CMD_DISABLE,                  /* Enables DMA transfer. */
    DMACA_CMD_ALL_DISABLE,              /* Disables DMAC activation. */
    DMACA_CMD_SOFT_REQ_WITH_AUTO_CLR_REQ, /* SWREQ bit is cleared automatically after DMA transfer. */
    DMACA_CMD_SOFT_REQ_NOT_CLR_REQ,      /* SWREQ bit is not cleared after DMA transfer. */
    DMACA_CMD_SOFT_REQ_CLR,              /* Clears DMACA Software request flag. */
    0,                                   /* Gets the current status of DMACA. */
    DMACA_CMD_ESIF_STATUS_CLR,          /* Clears Transfer Escape End Interrupt Flag. */
    DMACA_CMD_DTIF_STATUS_CLR          /* Clears Transfer Interrupt Flag. */
} dmaca_command_t;
```

---

## 2.8 戻り値

---

API 関数の戻り値を示します。この列挙型は API 関数のプロトタイプ宣言とともに `r_dmaca_rx_if.h` で記載されています。

```
typedef enum e_dmaca_return
{
    DMACA_SUCCESS_OTHER_CH_BUSY = 0,    /* Other DMAC channels are locked, */
                                          /* so that cannot set to module stop state. */
    DMACA_SUCCESS_DTC_BUSY,             /* DTC is locked, */
                                          /* so that cannot set to module stop state. */
    DMACA_SUCCESS,
    DMACA_ERR_INVALID_CH,               /* Channel is invalid. */
    DMACA_ERR_INVALID_ARG,              /* Parameters are invalid. */
    DMACA_ERR_INVALID_HANDLER_ADDR,     /* Invalid function address is set, */
                                          /* and any previous function has been unregistered. */
    DMACA_ERR_INVALID_COMMAND,          /* Command is invalid. */
    DMACA_ERR_NULL_PTR,                 /* Argument pointers are NULL. */
    DMACA_ERR_BUSY,                    /* Resource has been locked by other process. */
    DMACA_ERR_SOFTWARE_REQUESTED,       /* DMA transfer request by software has been generated already, */
                                          /* so that cannot execute command. */
    DMACA_ERR_SOFTWARE_REQUEST_DISABLED, /* Transfer Request Source is not Software. */
    DMACA_ERR_INTERNAL                  /* DMACA driver internal error */
} dmaca_return_t;
```

---

## 2.9 モジュールの追加方法

---

本モジュールは、e<sup>2</sup> studio で、使用するプロジェクトごとに追加する必要があります。

プロジェクトへの追加方法は、FIT プラグインを使用する方法と、手動で追加する方法があります。

FIT プラグインを使用すると、簡単にプロジェクトに FIT モジュールを追加でき、またインクルードファイルパスも自動的に更新できます。このため、プロジェクトへ FIT モジュールを追加する際は、FIT プラグインの使用を推奨します。

FIT プラグインを使用して FIT モジュールを追加するには以下の方法があります。

1. 「FIT Configurator」を使用する。

lib ファイルパスの自動設定等、プラグイン機能が強化された最新の方法です。本方法の使用を推奨します。手順は、アプリケーションノート「RX64M, RX71M グループ RX Driver Package Ver.1.02 (R01AN2606JJ)」の「4.3.2 FIT プラグインで FIT モジュールをインストールする」を参照してください。

2. 従来の「FITプラグイン」を使用する。

手順は、アプリケーションノート「e<sup>2</sup> studio に組み込む方法 Firmware Integration Technology (R01AN1723JU)」の「3. FIT プラグインを使用して FIT モジュールをプロジェクトに追加する方法」を参照してください。

### 3. API 関数

#### 3.1 R\_DMACA\_Init()

DMAC 内部情報を初期化する関数です。

##### Format

void R\_DMACA\_Init(void)

##### Parameters

なし

##### Return Values

なし

##### Properties

r\_dmaca\_rx\_if.h にプロトタイプ宣言されています。

##### Description

各 DMAC チャンネル使用状況（内部情報）を初期化します。

また、各 DMAC 転送終了割り込み／転送エスケープ終了割り込み（DMAC0I、DMAC1I、DMAC2I、DMAC3I、DMAC74I）用のコールバック関数の登録を全て解除します。DMAC 転送終了割り込み／転送エスケープ終了割り込みを使用する場合は、事前に R\_DMACA\_Init()関数を実行後、後述の R\_DMACA\_Int\_Callback()関数でコールバック関数を登録してください。

##### Reentrant

異なるチャンネルからリエントラントは不可能です。

##### Example

```
#include "r_dmaca_rx_if.h"
```

```
/* DMACA driver を使用する場合は、最初に R_DMACA_Init() 関数を実行してください */  
R_DMACA_Init();
```

##### Special Notes:

使用する場合、最初に実行してください。ハードウェアセットアップ時に実行することを推奨します。

---

### 3.2 R\_DMACA\_Open()

---

DMACA FIT モジュールの API を使用する際、R\_DMACA\_Init()関数コール後に使用する関数です。

#### Format

```
dmaca_return_t R_DMACA_Open(  
    uint8_t channel  
)
```

#### Parameters

*channel*  
DMAC チャンネル番号

#### Return Values

DMACA_SUCCESS	<i>/* Successful operation */</i>
DMACA_ERR_INVALID_CH	<i>/* Channel is invalid. */</i>
DMACA_ERR_BUSY	<i>/* Resource has been locked by other process. */</i>

#### Properties

r\_dmaca\_rx\_if.h にプロトタイプ宣言されています。

#### Description

引数 *channel* で指定した DMAC チャンネルをロック状態\*1に設定した後、初期設定します。

DMAC のモジュールストップを解除し、DMAC の起動を許可します。また、指定した DMAC チャンネルの起動要因選択レジスタを初期化します。

Note 1 : DMACA FIT モジュールは、r\_bsp のデフォルトのロック機能を使用します。そのため、正常終了時には、指定した DMAC チャンネルがロック状態になります。

#### Reentrant

異なるチャンネルからリエントラントは可能です。

#### Example

```
#include "r_dmaca_rx_if.h"  
volatile dmaca_return_t ret;  
  
ret = R_DMACA_Open(DMACA_CH0);
```

#### Special Notes:

なし

### 3.3 R\_DMACA\_Close()

使用中の DMAC チャンネルのリソースを開放する際に使用する関数です。

#### Format

```
dmaca_return_t R_DMACA_Close(  
    uint8_t channel  
)
```

#### Parameters

*channel*  
DMAC チャンネル番号

#### Return Values

DMACA_SUCCESS	<i>/* Successful operation */</i>
DMACA_SUCCESS_OTHER_CH_BUSY	<i>/* Successful operation. Other DMAC channels are locked. */</i>
DMACA_SUCCESS_DTC_BUSY	<i>/* Successful operation. DTC is locked. */</i>
DMACA_ERR_INVALID_CH	<i>/* Channel is invalid. */</i>
DMACA_ERR_INTERNAL	<i>/* DMACA driver internal error */</i>

#### Properties

r\_dmaca\_rx\_if.h にプロトタイプ宣言されています。

#### Description

引数 *channel* で指定した DMAC チャンネルのロック<sup>\*1</sup>を解除し、指定した DMAC チャンネルの DMA 転送許可 (DTE) ビットをクリアし、DMA 転送を禁止させます。また、全チャンネルの DMAC のロックが解除されている場合は、DMAC 動作許可 (DMST) ビットをクリアし DMAC の起動を禁止させます。

さらに、DTC のロックが解除されている場合は、DMAC と DTC をモジュールストップ状態<sup>\*2</sup>に設定します。

Note 1 : DMACA FIT モジュールは、r\_bsp のデフォルトのロック機能を使用します。そのため、正常終了時には、指定した DMAC チャンネルがロック解除状態になります。

Note 2 : DMAC 用モジュールストップ設定ビットと DTC 用モジュールストップ設定ビットが共通であるため、DTC のロック状態も確認し、モジュールストップ状態に設定します。（詳細はユーザーズマニュアル ハードウェア編の「消費電力低減機能」を参照。）

なお、使用するモジュールの組み合わせによって、以下のとおり処理方法を変えてください。

DMAC 制御	DTC 制御	処理方法
DMACA FIT モジュール (ロック機能制御機能有、 DTC のロック状態確認機能有)	DTC FIT モジュール (ロック機能制御機能有、 DMAC のロック状態確認機能有)	Case 1 を参照
上記以外		Case 2 を参照



**Case 1 : r\_bsp のデフォルトのロック機能を使用し、DTC を DTC FIT モジュール<sup>\*1</sup>で制御**

r\_bsp のデフォルトのロック機能を利用して DMAC の全チャネルのロックと DTC のロックが解除されていることを確認し、DMAC をモジュールストップします。

Note 1 : DTC FIT モジュールが、DMAC のロック状態も確認し、モジュールストップ制御機能を持つことが条件です。

**Case 2 : 上記以外の制御の場合**

ユーザ自身で DMAC の全チャネルのロック解除状態と DTC のロック解除状態（使用されていないこと）を確認してください。DMACA FIT モジュールでは、そのための空関数を用意しています。

r\_bsp のデフォルトのロック機能を使用しない場合は、r\_dmaca\_rx\_target.c ファイル内の r\_dmaca\_check\_DMACA\_DTC\_locking\_byUSER()関数の/\* do something \*/行の後に DMAC 全チャネルのロック状態と DTC のロック状態を確認するプログラムを記述してください。

r\_bsp のデフォルトのロック機能を使用する場合であっても、DTC FIT モジュールを使用せずに DTC を制御している場合は、r\_dmaca\_rx\_target.c ファイル内の r\_dmaca\_check\_DTC\_locking\_byUSER()関数の/\* do something \*/ 行の後に DTC のロック状態を確認するプログラムを記述してください。

なお、r\_dmaca\_check\_DMACA\_DTC\_locking\_byUSER()関数もしくは r\_dmaca\_check\_DTC\_locking\_byUSER()関数の戻り値は、以下の dmaca\_chk\_locking\_sw\_t 型としてください。

**dmaca\_chk\_locking\_sw\_t 型**

```
DMACA_ALL_CH_UNLOCKED_AND_DTC_UNLOCKED
/* All DMAC channels and DTC are unlocked. */
DMACA_ALL_CH_UNLOCKED_BUT_DTC_LOCKED
/* All DMAC channels are unlocked, but DTC is locked. */
DMACA_LOCKED_CH_EXIST /* Other DMAC channels are locked. */
```

**Reentrant**

異なるチャネルからリエントラントは可能です。

**Example**

```
#include "r_dmaca_rx_if.h"
volatile dmaca_return_t ret;

ret = R_DMACA_Close(DMACA_CH0);
if (DMACA_SUCCESS != ret)
{
    /* do something */
}
```

**Special Notes:**

DTC FIT モジュールを使用せずに DTC を制御する場合、本関数コールによりモジュールストップ状態に設定されないように、DTC の使用状況を監視し、DTC のロックおよびロック解除を制御してください。DTC 転送設定時には、DTC が起動していない状態であってもロック状態を保持する必要があることに注意してください。

### 3.4 R\_DMACA\_Create()

DMAC のレジスタ設定と起動要因を設定する関数です。

#### Format

```
dmaca_return_t R_DMACA_Create(
    uint8_t channel,
    dmaca_transfer_data_cfg_t * p_data_cfg
)
```

#### Parameters

*channel*

DMAC チャンネル番号

*\*p\_data\_cfg*

DMAC 転送情報 dmaca\_transfer\_data\_cfg\_t 構造体のポインタ

#### dmaca\_transfer\_data\_cfg\_t 構造体メンバと設定値 (1/4)

構造体メンバ	概略	設定値	設定内容
transfer_mode	Transfer Mode	DMACA_TRANSFER_MODE_NORMAL	Normal transfer
		DMACA_TRANSFER_MODE_REPEAT	Repeat transfer
		DMACA_TRANSFER_MODE_BLOCK	Block transfer
repeat_block_side	Repeat Area in Repeat or Block Transfer Mode	DMACA_REPEAT_BLOCK_DESTINATION	The destination is specified as the repeat area or block area.
		DMACA_REPEAT_BLOCK_SOURCE	The source is specified as the repeat area or block area.
		DMACA_REPEAT_BLOCK_DISABLE	The repeat area or block area is not specified.
data_size	Transfer Data Size	DMACA_DATA_SIZE_BYTE	8-bit
		DMACA_DATA_SIZE_WORD	16-bit
		DMACA_DATA_SIZE_LWORD	32-bit
act_source	DMACA Activation Source	lodefine.h ファイルの列挙型の定数リスト enum_ir のメンバ	DMAC 起動要因とする割り込みベクタ番号
request_source	DMACA Transfer Request Source	DMACA_TRANSFER_REQUEST_SOFTWARE	Software
		DMACA_TRANSFER_REQUEST_PERIPHERAL	Interrupts from peripheral modules or external interrupt input pins.
dtie_request	Transfer End Interrupt Request	DMACA_TRANSFER_END_INTERRUPT_DISABLE	Disables the transfer end interrupt request.
		DMACA_TRANSFER_END_INTERRUPT_ENABLE	Enables the transfer end interrupt request.
esie_request	Transfer Escape End Interrupt Request	DMACA_TRANSFER_ESCAPE_END_INTERRUPT_DISABLE	Disables the transfer escape end interrupt request.
		DMACA_TRANSFER_ESCAPE_END_INTERRUPT_ENABLE	Enables the transfer escape end interrupt request.
rptie_request	Repeat Size End Interrupt Request	DMACA_REPEAT_SIZE_END_INTERRUPT_DISABLE	Disables the repeat size end interrupt request.
		DMACA_REPEAT_SIZE_END_INTERRUPT_ENABLE	Enables the repeat size end interrupt request.

**dmaca\_transfer\_data\_cfg\_t 構造体メンバと設定値 (2/4)**

構造体メンバ	概略	設定値	設定内容
sarie_request	Source Address Extended Repeat Area Overflow Interrupt Request	DMACA_SRC_ADDR_EXT_REP_AREA_OVER_INTERRUPT_DISABLE	Disables an interrupt request for an extended repeat area overflow on the source address
		DMACA_SRC_ADDR_EXT_REP_AREA_OVER_INTERRUPT_ENABLE	Enables an interrupt request for an extended repeat area overflow on the source address
darie_request	Destination Address Extended Repeat Area Overflow Interrupt Request	DMACA_DEST_ADDR_EXT_REP_AREA_OVER_INTERRUPT_DISABLE	Disables an interrupt request for an extended repeat area overflow on the destination address
		DMACA_DEST_ADDR_EXT_REP_AREA_OVER_INTERRUPT_ENABLE	Enables an interrupt request for an extended repeat area overflow on the destination address
src_addr_mode	Address Mode of Source	DMACA_SRC_ADDR_FIXED	Destination address is fixed.
		DMACA_SRC_ADDR_OFFSET	Offset addition
		DMACA_SRC_ADDR_INCR	Source address is incremented
		DMACA_SRC_ADDR_DECR	Source address is decremented
src_addr_repeat_area	Source Address Extended Repeat Area	DMACA_SRC_ADDR_EXT_REP_AREA_NONE	Not specified
		DMACA_SRC_ADDR_EXT_REP_AREA_2B	2 bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_4B	4 bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_8B	8 bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_16B	16 bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_32B	32 bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_64B	64 bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_128B	128 bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_256B	256 bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_512B	512 bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_1KB	1K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_2KB	2K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_4KB	4K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_8KB	8K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_16KB	16K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_32KB	32K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_64KB	64K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_128KB	128K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_256KB	256K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_512KB	512K bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_1MB	1M bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_2MB	2M bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_4MB	4M bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_8MB	8M bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_16MB	16M bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_32MB	32M bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_64MB	64M bytes
		DMACA_SRC_ADDR_EXT_REP_AREA_128MB	128M bytes

**dmaca\_transfer\_data\_cfg\_t 構造体メンバと設定値 (3/4)**

構造体メンバ	概略	設定値	設定内容
des_addr_mode	Address Mode of Destination	DMACA_DES_ADDR_FIXED	Destination address is fixed.
		DMACA_DES_ADDR_OFFSET	Offset addition
		DMACA_DES_ADDR_INCR	Destination address is incremented.
		DMACA_DES_ADDR_DECR	Destination address is decremented.
des_addr_repeat_area	Destination Address Extended Repeat Area	DMACA_DES_ADDR_EXT_REP_AREA_NONE	Not specified
		DMACA_DES_ADDR_EXT_REP_AREA_2B	2 bytes
		DMACA_DES_ADDR_EXT_REP_AREA_4B	4 bytes
		DMACA_DES_ADDR_EXT_REP_AREA_8B	8 bytes
		DMACA_DES_ADDR_EXT_REP_AREA_16B	16 bytes
		DMACA_DES_ADDR_EXT_REP_AREA_32B	32 bytes
		DMACA_DES_ADDR_EXT_REP_AREA_64B	64 bytes
		DMACA_DES_ADDR_EXT_REP_AREA_128	128 bytes
		DMACA_DES_ADDR_EXT_REP_AREA_256B	256 bytes
		DMACA_DES_ADDR_EXT_REP_AREA_512B	512 bytes
		DMACA_DES_ADDR_EXT_REP_AREA_1KB	1K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_2KB	2K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_4KB	4K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_8KB	8K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_16KB	16K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_32KB	32K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_64KB	64K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_128KB	128K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_256KB	256K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_512KB	512K bytes
		DMACA_DES_ADDR_EXT_REP_AREA_1MB	1M bytes
		DMACA_DES_ADDR_EXT_REP_AREA_2MB	2M bytes
		DMACA_DES_ADDR_EXT_REP_AREA_4MB	4M bytes
		DMACA_DES_ADDR_EXT_REP_AREA_8MB	8M bytes
		DMACA_DES_ADDR_EXT_REP_AREA_16MB	16M bytes
		DMACA_DES_ADDR_EXT_REP_AREA_32MB	32M bytes
		DMACA_DES_ADDR_EXT_REP_AREA_64MB	64M bytes
		DMACA_DES_ADDR_EXT_REP_AREA_128MB	128M bytes
offset_value	Offset value for DMA Offset Register (DMOFR)	32bit data 00000000h to 00FFFFFFh (0 bytes to (16M-1) bytes) FF000000h to FFFFFFFFh (-16M bytes to -1 byte) Note: Setting bits 31 to 25 is invalid. A value of bit 24 is extended to bits 31 to 25. Offset addition can be specified only for DMAC0. With R_DMACA_Create() function, setting this data is invalid except DMAC0.	Note: Offset subtraction can also be realized by setting a negative value. In this case, the negative value must be 2's complement.
interrupt_sel	Configurable Options for Interrupt Select	DMACA_CLEAR_INTERRUPT_FLAG_BEGINNING_TRANSFER	At the beginning of transfer, clears the interrupt flag of the activation source to 0.
		DMACA_ISSUES_INTERRUPT_TO_CPU_END_OF_TRANSFER	At the end of transfer, the interrupt flag of the activation source issues an interrupt to the CPU.

**dmaca\_transfer\_data\_cfg\_t 構造体メンバと設定値 (4/4)**

構造体メンバ	概略	設定値	設定内容
*p_src_addr	Start Address of Source	32bit data 00000000h to 0FFFFFFFh (256M bytes) F0000000h to FFFFFFFFh (256M bytes)  Note: Setting bits 31 to 29 is invalid. A value of bit 28 is extended to bits 31 to 29.	Source address
*p_des_addr	Start Address of Destination		Destination address
transfer_count	Transfer Count	32bit data [Normal Transfer Mode] 00000001h to 0000FFFFh When the setting is 0000h, no specific number of transfer operations is set (free running mode) [Repeat Transfer Mode or Block Transfer Mode]. 00000001h to 00001000h	[Normal Transfer Mode] This data is set to DMCRAL register. [Repeat Transfer Mode or Block Transfer Mode] This data is set to DMCRB register.
block_size	Repeat Size or Block Size	16bit data [Normal Transfer Mode] Invalid [Repeat Transfer Mode or Block Transfer Mode]. 00000001h to 0000400h	[Normal Transfer Mode] Invalid [Repeat Transfer Mode or Block Transfer Mode] This data is set to DMCRAL register and DMCRAB register.

**Return Values**

**DMACA\_SUCCESS** */\* Successful operation \*/*  
**DMACA\_ERR\_INVALID\_CH** */\* Channel is invalid. \*/*  
**DMACA\_ERR\_INVALID\_ARG** */\* Parameters are invalid. \*/*  
**DMACA\_ERR\_NULL\_PTR** */\* Argument pointers are NULL. \*/*

**Properties**

r\_dmaca\_rx\_if.h にプロトタイプ宣言されています。

**Description**

引数の DMAC 転送情報 dmaca\_transfer\_data\_cfg\_t 構造体を参照し、指定した DMAC チャネルのレジスタを設定します。また、その DMAC チャネルに対する起動要因を設定します。

**Reentrant**

異なるチャネルからリエントラントは可能です。

## Example

### Case1: ソフトウェアで DMAC 起動する場合

```
#include "r_dmaca_rx_if.h"

dmaca_return_t ret;
dmaca_transfer_data_cfg_t td_cfg;
uint32_t src = 1234;
uint32_t des[3];

/* Operation - No Extended Repeat Area Function and No Offset Subtraction */
/* Source address is fixed
 * Transfer data size is 32-bit (long word).
 * DMAC transfer mode is Repeat mode & Source side is repeat area
 * At the beginning of transfer, clear the interrupt flag of the activation source
to 0.
 * Transfer Request source is software. */

/* Set Transfer data configuration. */
td_cfg.transfer_mode          = DMACA_TRANSFER_MODE_REPEAT;
td_cfg.repeat_block_side     = DMACA_REPEAT_BLOCK_SOURCE;
td_cfg.data_size             = DMACA_DATA_SIZE_LWORD;
td_cfg.act_source            = (dmaca_activation_source_t)0;
td_cfg.request_source        = DMACA_TRANSFER_REQUEST_SOFTWARE;
td_cfg.dtie_request          = DMACA_TRANSFER_END_INTERRUPT_DISABLE;
td_cfg.esie_request          = DMACA_TRANSFER_ESCAPE_END_INTERRUPT_DISABLE;
td_cfg.rptie_request         = DMACA_REPEAT_SIZE_END_INTERRUPT_DISABLE;
td_cfg.sarie_request         = DMACA_SRC_ADDR_EXT_REP_AREA_OVER_INTERRUPT_DISABLE;
td_cfg.darie_request         = DMACA_DES_ADDR_EXT_REP_AREA_OVER_INTERRUPT_DISABLE;
td_cfg.src_addr_mode         = DMACA_SRC_ADDR_FIXED;
td_cfg.src_addr_repeat_area  = DMACA_SRC_ADDR_EXT_REP_AREA_NONE;
td_cfg.des_addr_mode         = DMACA_DES_ADDR_INCR;
td_cfg.des_addr_repeat_area  = DMACA_DES_ADDR_EXT_REP_AREA_NONE;
td_cfg.offset_value          = 0x00000000;
td_cfg.interrupt_sel         = DMACA_CLEAR_INTERRUPT_FLAG_BEGINNING_TRANSFER;
td_cfg.p_src_addr            = (void *)&src;
td_cfg.p_des_addr            = (void *)&des;
td_cfg.transfer_count        = 1;
td_cfg.block_size            = 3;

/* Call R_DMACA_Create(). */
ret = R_DMACA_Create(DMACA_CH0, &td_cfg);
```

Note: `td_cfg.request_source` が `DMACA_TRANSFER_REQUEST_SOFTWARE` の場合 (DMAC への転送要求元をソフトウェアにしている場合)、`R_DMACA_Create()`関数は `td_cfg.act_source` の設定を無視します。

**Case2:周辺モジュールを DMAC 起動要因とする場合(CMI1 割り込みを使用した例)**

```
#include "r_dmaca_rx_if.h"

dmaca_return_t ret;
dmaca_transfer_data_cfg_t td_cfg;
uint32_t src = 1234;
uint32_t des[3];

/* Operation - No Extended Repeat Area Function and No Offset Subtraction */
/* Source address is fixed.
 * Transfer data size is 32-bit (long word).
 * DMAC transfer mode is Repeat mode & Source side is repeat area
 * At the beginning of transfer, clear the interrupt flag of the activation source
to 0.
 * Transfer Request source is CMI1. */

/* Set Transfer data configuration. */
td_cfg->transfer_mode      = DMACA_TRANSFER_MODE_REPEAT;
td_cfg->repeat_block_side  = DMACA_REPEAT_BLOCK_SOURCE;
td_cfg->data_size          = DMACA_DATA_SIZE_LWORD;
td_cfg->act_source         = IR_CMT1_CMI1;
td_cfg->request_source     = DMACA_TRANSFER_REQUEST_PERIPHERAL;
td_cfg->dtie_request       = DMACA_TRANSFER_END_INTERRUPT_DISABLE;
td_cfg->esie_request       = DMACA_TRANSFER_ESCAPE_END_INTERRUPT_DISABLE;
td_cfg->rptie_request      = DMACA_REPEAT_SIZE_END_INTERRUPT_DISABLE;
td_cfg->sarie_request      = DMACA_SRC_ADDR_EXT_REPEAT_AREA_INTERRUPT_DISABLE;
td_cfg->darie_request      = DMACA_DEST_ADDR_EXT_REPEAT_AREA_INTERRUPT_DISABLE;
td_cfg->src_addr_mode      = DMACA_SRC_ADDR_FIXED;
td_cfg->src_addr_repeat_area = DMACA_SRC_ADDR_EXT_REPEAT_AREA_NONE;
td_cfg->des_addr_mode      = DMACA_DEST_ADDR_INCREMENT;
td_cfg->des_addr_repeat_area = DMACA_DEST_ADDR_EXT_REPEAT_AREA_NONE;
td_cfg->offset_addr        = 0;
td_cfg->interrupt_sel      = DMACA_CLEAR_INTERRUPT_FLAG_BEGINNING_TRANSFER;
td_cfg->p_src_addr         = (void *)&src;
td_cfg->p_des_addr         = (void *)&des;
td_cfg->transfer_count     = 1;
td_cfg->block_size        = 3;

/* Disable CMI1 interrupt request before calling R_DTC_Create(). */
IR(CMT1,CMI1) = 0;
IEN(CMT1,CMI1) = 0;

/* Call R_DMACA_Create(). */
ret = R_DMACA_Create(DMACA_CH0, &td_cfg);
```

**Special Notes:**

なし

### 3.5 R\_DMACA\_Control()

DMAC の動作を制御する関数です。

#### Format

```
dmaca_return_t R_DMACA_Control(
    uint8_t channel,
    dmaca_command_t command,
    dmaca_stat_t * p_stat
)
```

#### Parameters

*channel*

DMAC チャンネル番号

*command*

DMAC 制御コマンド

Command	内容
DMACA_CMD_ENABLE	DMAC 転送を許可(チャンネル単位で DMA 転送許可ビット制御)
DMACA_CMD_ALL_ENABLE	DMAC 起動を許可 (DMAC 動作許可ビット制御)
DMACA_CMD_RESUME	DMAC 転送を再開(チャンネル単位で DMA 転送許可ビット制御)
DMACA_CMD_DISABLE	DMAC 転送を禁止(チャンネル単位で DMA 転送許可ビット制御)
DMACA_CMD_ALL_DISABLE	DMAC 起動を禁止 (DMAC 動作許可ビット制御)
DMACA_CMD_SOFT_REQ_WITH_AUTO_CLR_REQ	DMAC をソフトウェア起動し、ソフトウェア起動ビット自動クリア
DMACA_CMD_SOFT_REQ_NOT_CLR_REQ	DMAC をソフトウェア起動し、ソフトウェア起動ビット自動クリアしない
DMACA_CMD_SOFT_REQ_CLR	ソフトウェア起動ビットをクリア
DMACA_CMD_STATUS_GET	DMAC のステータス情報を取得
DMACA_CMD_ESIF_STATUS_CLR	転送エスケープ割り込みフラグ(ESIF)をクリア
DMACA_CMD_DTIF_STATUS_CLR	転送終了割り込みフラグ(DTIF)をクリア

\* *p\_stat*

DMAC ステータス情報 dmaca\_stat\_t 構造体のポインタ

#### dmaca\_stat\_t 構造体メンバ

構造体メンバ	概略	設定値	設定内容
soft_req_stat	Software Request Status	false	A software transfer is not requested.
		true	A software transfer is requested.
esif_stat	Transfer Escape End Interrupt Status	false	A transfer escape end interrupt has not been generated.
		true	A transfer escape end interrupt has been generated.
dtif_stat	Transfer End Interrupt Status	false	A transfer end interrupt has not been generated.
		true	A transfer end interrupt has been generated.
act_stat	Active Flag of DMAC	false	DMAC operation is suspended.
		true	DMAC is operating.
transfer_count	Transfer Count	0000h – FFFFh	The number of normal transfer operations, block transfer operations or repeat transfer operations



**Return Values**

```
DMACA_SUCCESS                /* Successful operation */
DMACA_ERR_INVALID_CH         /* Channel is invalid. */
DMACA_ERR_INVALID_COMMAND    /* Command is invalid. */
DMACA_ERR_NULL_PTR           /* Argument pointers are NULL. */
DMACA_ERR_SOFTWARE_REQUESTED1
                             /* DMA transfer request by software has been generated already. */
DMACA_ERR_SOFTWARE_REQUEST_DISABLED2 /* Transfer Request Source is not Software. */
```

Note 1 : DMA ソフトウェア起動ビット（以下、SWREQ bit と略す）を自動クリアする設定の状態で、既に SWREQ bit が"1"の場合に、DMACA\_ERR\_SOFTWARE\_REQUESTED を返します。この戻り値が返る場合として、前回のソフトウェア起動要求をソフトウェア起動ビット自動クリア設定で実行したが、まだ要求が受け付けられていない場合等があります。

Note2 : 転送要求を周辺モジュールに設定している状態で、ソフトウェア起動による DMA 転送を実行しようとした場合に、DMACA\_ERR\_SOFTWARE\_REQUEST\_DISABLED を返します。

**Properties**

r\_dmaca\_rx\_if.h にプロトタイプ宣言されています。

**Description**

## &lt;DMACA\_CMD\_ENABLE コマンド処理&gt;

DMA 転送許可(DTE)ビットをセットし、指定した DMAC チャンネルの転送を許可します。

## &lt;DMACA\_CMD\_ALL\_ENABLE コマンド処理&gt;

DMAC 動作許可(DMST)ビットをセットし、DMAC 起動を許可します。

## &lt;DMACA\_CMD\_RESUME コマンド処理&gt;

DMA 転送許可(DTE)ビットをセットし、指定した DMAC チャンネルの転送を再開します。

## &lt;DMACA\_CMD\_DISABLE コマンド処理&gt;

DMA 転送許可(DTE)ビットをクリアし、指定した DMAC チャンネルの転送を禁止します。

DMAC 転送を中止する場合や DMAC のレジスタ設定を変更する場合に使用します。

## &lt;DMACA\_CMD\_ALL\_DISABLE コマンド処理&gt;

DMAC 動作許可(DMST)ビットをクリアし、DMAC 起動を禁止します。

DMAC 転送を中止する場合や DMAC のレジスタ設定を変更する場合に使用します。

## &lt;DMACA\_CMD\_SOFT\_REQ\_WITH\_AUTO\_CLR\_REQ コマンド処理&gt;

SWREQ bit を自動クリアする設定(CLR bit=0)にし、ソフトウェアによる DMA 転送要求が発生します。

## &lt;DMACA\_CMD\_SOFT\_REQ\_NOT\_CLR\_REQ コマンド処理&gt;

SWREQ bit を自動クリアしない設定(CLR bit=1)にし、ソフトウェアによる DMA 転送要求が発生します。

## &lt;DMACA\_CMD\_SOFT\_REQ\_CLR コマンド処理&gt;

指定した DMAC チャンネルの SWREQ bit をクリアします。

## &lt;DMACA\_CMD\_STATUS\_GET コマンド処理&gt;

指定した DMAC チャンネルのステータス情報を引数の p\_stat が示すアドレスへ書き込みます。

## &lt;DMACA\_CMD\_ESIF\_STATUS\_CLR コマンド処理&gt;

指定した DMAC チャンネルの転送エスケープ割り込みフラグ(ESIF)をクリアします。

## &lt;DMACA\_CMD\_DTIF\_STATUS\_CLR コマンド処理&gt;

指定した DMAC チャンネルの転送終了割り込みフラグ(DTIF)をクリアします。

**Reentrant**

異なるチャンネルからリエントラントは可能です。

**Example****Case 1: ソフトウェアで DMAC 起動する場合**

```
#include "r_dmaca_rx_if.h"

dmaca_return_t ret;
dmaca_stat_t dmac_status;

/* Call R_DMACA_Control().
Enable DMAC transfer. */
ret = R_DMACA_Control(DMACA_CH0, DMACA_CMD_ENABLE, &dmac_status);

/* Call R_DMACA_Control().
DMAC Software request flag set & request flag is cleared automatically. */
ret = R_DMACA_Control(DMACA_CH0, DMACA_CMD_SOFT_REQ_WITH_AUTO_CLR_REQ,
&dmac_status);
if (DMACA_SUCCESS != ret)
{
    /* do something */
}

/* DMAC transfer end check */
do
{
    ret = R_DMACA_Control(DMACA_CN0, DMACA_CMD_STATUS_GET, &dmac_status);
    if (DMACA_SUCCESS != ret)
    {
        /* do something */
    }
}while( false == (dmac_status.dtif_stat));
```

**Case 2:周辺モジュールを DMAC 起動要因とする場合 (CMI1 割り込みを使用した例)**

```
#include "r_dmaca_rx_if.h"

dmaca_return_t ret;
dmaca_stat_t dmac_status;

/* Disable CMI1 interrupt request before calling R_DTC_Control(). */
IR(CMT1,CMI1) = 0;
IEN(CMT1,CMI1) = 0;

/* Call R_DMACA_Control().
Enable DMAC transfer. */
ret = R_DMACA_Control(DMACA_CH0, DMACA_CMD_ENABLE, &dmac_status);

/* Enable CMI1 interrupt request before calling R_DTC_Create(). */
IEN(CMT1,CMI1) = 1;

/* DMAC transfer end check */
do
{
    ret = R_DMACA_Control(DMACA_CN0, DMACA_CMD_STATUS_GET, &dmac_status);
    if (DMACA_SUCCESS != ret)
    {
        /* do something */
    }
}while( false == (dmac_status.dtif_stat));
```

**Case 3:上記の Case1 や Case2 の処理に続いて DMAC 転送を継続または再開する場合**

```
/* 必要であれば各レジスタ設定値を変更(R_DMACA_Create() 関数参照) */
ret = R_DMACA_Control(DMACA_CH0, DMACA_CMD_RESUME, &dmac_status);
```

**Case 4:上記の Case1 や Case2 の処理後に DMAC 転送を終了する場合**

```
/* 転送終了割り込みフラグクリア */
ret = R_DMACA_Control(DMACA_CH0, DMACA_CMD_DTIF_STATUS_CLR, &dmac_status);
/* なお、転送エスケープ終了割り込みを有効にしていた場合は DMACA_CMD_ESIF_STATUS_CLR コマンドで転送エスケープ終了割り込みフラグもクリアする。 */
/* ret = R_DMACA_Control(DMACA_CH0, DMACA_CMD_ESIF_STATUS_CLR, &dmac_status); */
```

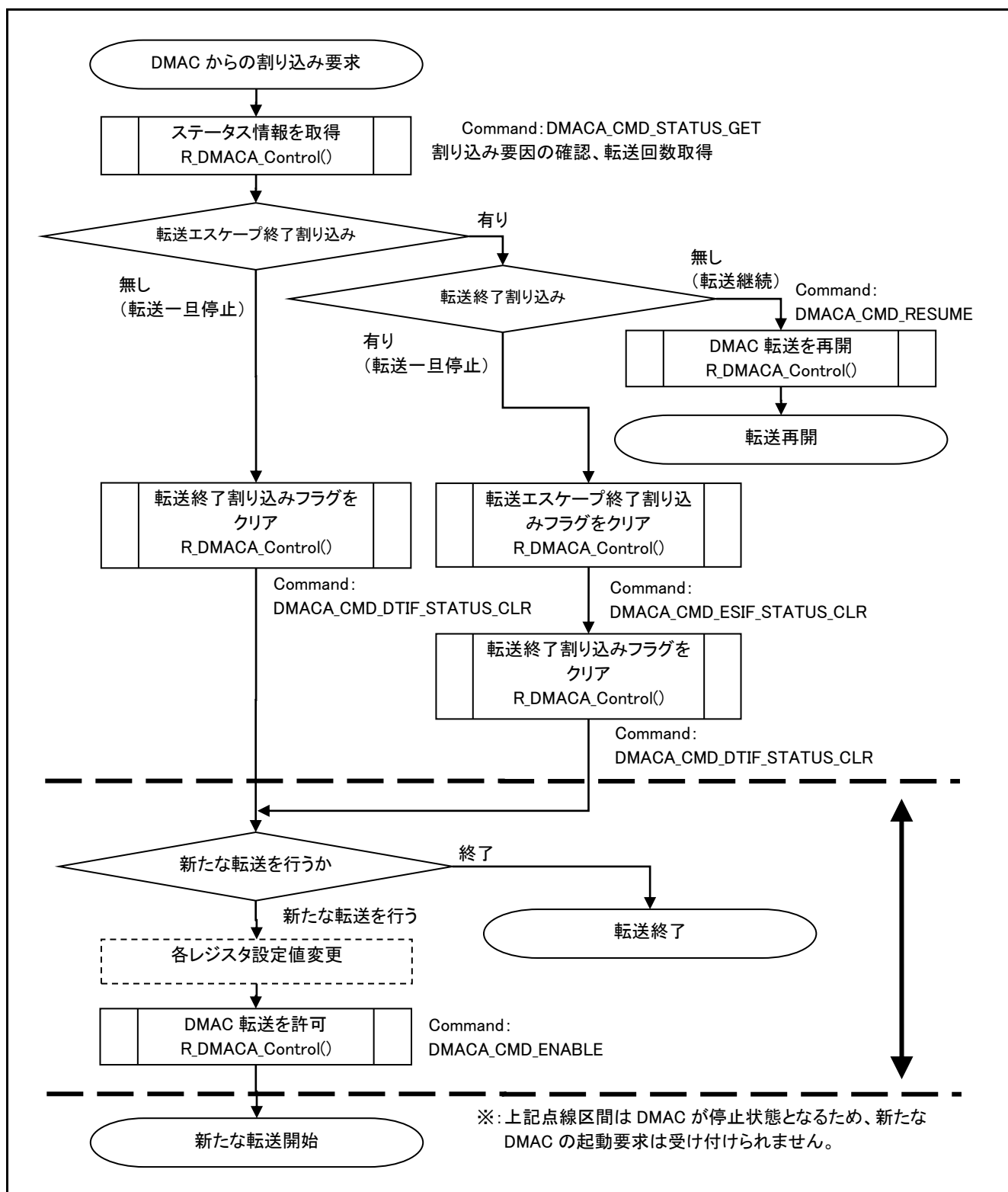


図 3-1 DMAC 転送終了または継続時の処理例

**Special Notes:**

DMAC チャンネル 4~7 を使用し、かつ、割り込みで転送終了待ちを行う場合、転送終了割り込み／転送エスケープ終了割り込み用コールバック関数を用いて、転送エスケープ割り込みフラグ(ESIF)もしくは転送終了割り込みフラグ(DTIF)をクリアしてください。

---

### 3.6 R\_DMACA\_Int\_Callback()

---

DMAC 転送終了割り込み／転送エスケープ終了割り込み用コールバック関数を登録する関数です。

#### Format

```
dmaca_return_t R_DMACA_Int_Callback(  
    uint8_t channel,  
    void * p_callback  
)
```

#### Parameters

*channel*

DMAC チャンネル番号

*\*p\_callback*

DMAC 転送終了割り込み／転送エスケープ終了割り込み発生時にコールされる関数へのポインタ

#### Return Values

*DMACA\_SUCCESS* /\* Successful operation \*/

*DMACA\_ERR\_INVALID\_CH* /\* Channel is invalid. \*/

*DMACA\_ERR\_INVALID\_HANDLER\_ADDR* /\* Invalid function address is set. \*/

#### Properties

r\_dmaca\_rx\_if.h にプロトタイプ宣言されています。

#### Description

指定したチャンネルの DMAC 転送終了割り込み／転送エスケープ終了割り込み用にコールバック関数を登録します。FIT\_NO\_FUNC や NULL がコールバックの引数として渡された場合、登録済のコールバック関数は登録が解除されます。

また、DMACA\_ERR\_INVALID\_HANDLER\_ADDR が返った場合、登録済のコールバック関数は登録が解除されます。

Note : コールバック関数の引数、戻り値のどちらも void 型にしてください。

#### Reentrant

異なるチャンネルからリエントラントは可能です。

**Example**

```
#include "r_dmaca_rx_if.h"

dmaca_return_t ret;

/* DMACA driver を使用する場合は、最初に 1 度だけ R_DMACA_Init() 関数を実行してください */
R_DMACA_Init();

/* DMAC0I 割り込みのコールバック関数 (例: 関数名を dmac0i_callback とした場合) を登録する */
ret = R_DMACA_Int_Callback(DMACA_CH0, (void *)dmac0i_callback);
if (DMACA_SUCCESS != ret)
{
    /* do something */
}
```

**Special Notes:**

なし

---

### 3.7 R\_DMACA\_Int\_Enable()

---

DMAC 転送終了割り込み／転送エスケープ終了割り込みを許可する関数です。

#### Format

```
dmaca_return_t R_DMACA_Int_Enable(  
    uint8_t channel,  
    uint8_t priority  
)
```

#### Parameters

*channel*

DMAC チャンネル番号

*priority*

DMAC 転送終了割り込み／転送エスケープ終了割り込みの割り込み優先レベル

#### Return Values

DMACA\_SUCCESS

*/\* Successful operation \*/*

DMACA\_ERR\_INVALID\_CH

*/\* Channel is invalid. \*/*

#### Properties

r\_dmaca\_rx\_if.h にプロトタイプ宣言されています。

#### Description

指定したチャンネルの DMAC 転送終了割り込み／転送エスケープ終了割り込みを許可します。

#### Reentrant

異なるチャンネルからリエントラントは可能です。

#### Example

```
#include "r_dmaca_rx_if.h"  
  
dmaca_return_t ret;  
  
/*チャンネル0の DMAC 転送終了割り込み／転送エスケープ終了割り込み (DMAC0I) を割り込み優先レベル  
10 として許可 */  
ret = R_DMACA_Int_Enable(DMACA_CH0,10);  
if (DMAC_SUCCESS != ret)  
{  
    /* do something */  
}
```

#### Special Notes:

なし

---

### 3.8 R\_DMACA\_Int\_Disable()

---

DMAC 転送終了割り込み／転送エスケープ終了割り込みを禁止する関数です。

#### Format

```
dmaca_return_t R_DMACA_Int_Disable(  
    uint8_t channel,  
)
```

#### Parameters

*channel*  
DMAC チャンネル番号

#### Return Values

<i>DMACA_SUCCESS</i>	<i>/* Successful operation */</i>
<i>DMACA_ERR_INVALID_CH</i>	<i>/* Channel is invalid. */</i>

#### Properties

r\_dmaca\_rx\_if.h にプロトタイプ宣言されています。

#### Description

指定したチャンネルの DMAC 転送終了割り込み／転送エスケープ終了割り込みを禁止します。

#### Reentrant

異なるチャンネルからリエントラントは可能です。

#### Example

```
#include "r_dmaca_rx_if.h"  
  
dmaca_return_t ret;  
  
/*チャンネル0の DMAC 転送終了割り込み／転送エスケープ終了割り込み (DMAC0I) を禁止 */  
ret = R_DMACA_Int_Disable(DMACA_CH0);  
if (DMACA_SUCCESS != ret)  
{  
    /* do something */  
}
```

#### Special Notes:

なし



---

### 3.9 R\_DMACA\_GetVersion()

---

ドライバのバージョン情報を取得する際に使用する関数です。

#### Format

uint32\_t R\_DMACA\_GetVersion(void)

#### Parameters

なし

#### Return Values

バージョン番号      上位2バイト：メジャーバージョン、下位2バイト：マイナーバージョン

#### Properties

r\_dmaca\_rx\_if.h にプロトタイプ宣言されています。

#### Description

バージョン情報を返します。

#### Reentrant

異なるチャネルからリエントラントは可能です。

#### Example

```
uint32_t version;  
version = R_DMACA_GetVersion();
```

#### Special Notes:

なし

#### 4. 参考ドキュメント

ユーザーズマニュアル：ハードウェア

(最新版をルネサス エレクトロニクスホームページから入手してください。)

テクニカルアップデート／テクニカルニュース

(最新の情報をルネサス エレクトロニクスホームページから入手してください。)

ユーザーズマニュアル：開発環境

[e<sup>2</sup> studio] RX ファミリ C/C++コンパイラ CC-RX V.2.01.00 ユーザーズマニュアル RX ビルド編  
(R20UT2747JJ0100)

[e<sup>2</sup> studio] RX ファミリ C/C++コンパイラ CC-RX V2.01.00 ユーザーズマニュアル RX コーディング編  
(R20UT2748JJ0100)

[e<sup>2</sup> studio] RX ファミリ C/C++コンパイラ CC-RX V2.01.00 ユーザーズマニュアル メッセージ編  
(R20UT2749JJ0100)

(最新版をルネサス エレクトロニクスホームページから入手してください。)

#### ホームページとサポート窓口

ルネサス エレクトロニクスホームページ

<http://japan.renesas.com>

お問合せ先

<http://japan.renesas.com/contact/>

改訂記録	RX ファミリ アプリケーションノート DMA コントローラ DMACA 制御モジュール Firmware Integration Technology Firmware Integration Technology
------	--

Rev.	発行日	改訂内容	
		ページ	ポイント
1.00	2014.07.31	—	初版発行
1.01	2014.08.29	6	1.3 関連アプリケーションノート を追加
1.02	2015.01.15	1	対象デバイス に、RX71M を追加。
		1	FIT 関連ドキュメント に、「CS+に組み込む方法(R01AN1826JJ)」を追加。
		4	1.2.1 API の概要 表 1-1 API 関数 R_DMACA_Init()を表の先頭に移動。
		4	1.2.1 API の概要 表 1-1 API 関数 R_DMACA_Int_Callback()、R_DMACA_Int_Enable()、R_DMACA_Int_Disable() の説明欄 「転送終了割り込み／転送エスケープ終了割り込み」 元は、「転送終了割り込み」であった。
		5	1.2.2 動作環境とメモリサイズ (1)RX64Mの場合 表 1-3 動作確認条件 使用ボード 型名 元は、Renesas Starter Kit for RX64M であった。
		6	1.2.2 動作環境とメモリサイズ (2)RX71Mの場合 を追加。
		7	1.3 関連アプリケーションノート に、SCIFA クロック同期式シングルマスタ制御モジュール Firmware Integration Technology (R01AN2280JJ) を追加。
		12	3. API 関数 R_DMACA_Init()を 3.1 に移動。元は 3.5 であった。
		12	3.1 R_DMACA_Init() Description にて、 「各 DMAC チャンネル」 元は、「各 DMA チャンネル」であった。 「転送終了割り込み／転送エスケープ終了割り込み」 元は、「転送終了割り込み」であった。
		12	3.1 R_DMACA_Init() Special Notes を変更した。元は「なし」であった。
		13	3.2 R_DMACA_Open() 「R_DMACA_Init()関数コール後に使用する関数です。」 元は、「最初に使用する関数です。」であった。
		22	3.5 R_DMACA_Control() Parameter Command 表にて、 DMACA_CMD_ESIF_STATUS_CLR の内容欄 「転送エスケープ割り込みフラグ(ESIF)をクリア」 元は、「転送エスケープ割り込みフラグをクリア」であった。 DMACA_CMD_DTIF_STATUS_CLR の内容欄 「転送終了割り込みフラグ(DTIF)をクリア」 元は、「転送終了割り込みフラグをクリア」であった。
		23	3.5 R_DMACA_Control() Description にて、 <DMACA_CMD_ESIF_STATUS_CLR コマンド処理> 「転送エスケープ割り込みフラグ(ESIF)をクリア」 元は、「転送エスケープ割り込みフラグをクリア」であった。 <DMACA_CMD_DTIF_STATUS_CLR コマンド処理> 「転送終了割り込みフラグ(DTIF)をクリア」 元は、「転送終了割り込みフラグをクリア」であった。
		25	3.5 R_DMACA_Control() Example Case4 にて 「転送エスケープ終了割り込み」 元は、「転送エスケープ割り込み」であった。
		26	3.5 R_DMACA_Control() Example 図 3-1 にて

			「転送エスケープ終了割り込み」元は、「転送エスケープ割り込み」であった。
		26	3.5 R_DMACA_Control() Example Special Notes にて 元は、「なし」であった。
		27	3.6 R_DMACA_Int_Callback() にて 「転送終了割り込み／転送エスケープ終了割り込み」元は、「転送終了割り込み」であった。
		27	3.6 R_DMACA_Int_Callback() Parameters、Description にて 「転送終了割り込み／転送エスケープ終了割り込み」元は、「転送終了割り込み」であった。
		29	3.7 R_DMACA_Int_Enable() にて 「転送終了割り込み／転送エスケープ終了割り込み」元は、「転送終了割り込み」であった。
		29	3.7 R_DMACA_Int_Enable() Parameters、Description、Example にて 「転送終了割り込み／転送エスケープ終了割り込み」元は、「転送終了割り込み」であった。
		30	3.8 R_DMACA_Int_Disable() にて 「転送終了割り込み／転送エスケープ終了割り込み」元は、「転送終了割り込み」であった。
		30	3.8 R_DMACA_Int_Disable() Description、Example にて 「転送終了割り込み／転送エスケープ終了割り込み」元は、「転送終了割り込み」であった。
1.03	2015.06.15	1	対象デバイス に、RX230、RX231 を追加。
		7	1.2.2 動作環境とメモリサイズ (3)RX231 の場合 を追加。
		8	1.3 関連アプリケーションノート DTC モジュールのタイトルを更新
1.04	2016.09.30	1	対象デバイス に、RX65N を追加。
		8	1.2.2 動作環境とメモリサイズ (4)RX65N の場合 を追加。
		11	2.7 引数 uint8_t rsv[2]; を追加
		13	2.9 モジュールの追加方法 を更新。
		24	3.5 R_DMACA_Control() 表 dmaca_stat_t 構造体メンバ transfer_count を追加。
		28	図 3-1. ステータス情報を取得 「転送回数取得」を追加。

すべての商標および登録商標は、それぞれの所有者に帰属します。

## 製品ご使用上の注意事項

ここでは、マイコン製品全体に適用する「使用上の注意事項」について説明します。個別の使用上の注意事項については、本ドキュメントおよびテクニカルアップデートを参照してください。

### 1. 未使用端子の処理

【注意】未使用端子は、本文の「未使用端子の処理」に従って処理してください。

CMOS製品の入力端子のインピーダンスは、一般に、ハイインピーダンスとなっています。未使用端子を開放状態で動作させると、誘導現象により、LSI周辺のノイズが印加され、LSI内部で貫通電流が流れたり、入力信号と認識されて誤動作を起こす恐れがあります。未使用端子は、本文「未使用端子の処理」で説明する指示に従い処理してください。

### 2. 電源投入時の処置

【注意】電源投入時は、製品の状態は不定です。

電源投入時には、LSIの内部回路の状態は不確定であり、レジスタの設定や各端子の状態は不定です。

外部リセット端子でリセットする製品の場合、電源投入からリセットが有効になるまでの期間、端子の状態は保証できません。

同様に、内蔵パワーオンリセット機能を使用してリセットする製品の場合、電源投入からリセットのかかる一定電圧に達するまでの期間、端子の状態は保証できません。

### 3. リザーブアドレス（予約領域）のアクセス禁止

【注意】リザーブアドレス（予約領域）のアクセスを禁止します。

アドレス領域には、将来の機能拡張用に割り付けられているリザーブアドレス（予約領域）があります。これらのアドレスをアクセスしたときの動作については、保証できませんので、アクセスしないようにしてください。

### 4. クロックについて

【注意】リセット時は、クロックが安定した後、リセットを解除してください。

プログラム実行中のクロック切り替え時は、切り替え先クロックが安定した後に切り替えてください。

リセット時、外部発振子（または外部発振回路）を用いたクロックで動作を開始するシステムでは、クロックが十分安定した後、リセットを解除してください。また、プログラムの途中で外部発振子（または外部発振回路）を用いたクロックに切り替える場合は、切り替え先のクロックが十分安定してから切り替えてください。

### 5. 製品間の相違について

【注意】型名の異なる製品に変更する場合は、製品型名ごとにシステム評価試験を実施してください。

同じグループのマイコンでも型名が違うと、内部ROM、レイアウトパターンの相違などにより、電気的特性の範囲で、特性値、動作マージン、ノイズ耐量、ノイズ輻射量などが異なる場合があります。型名が違う製品に変更する場合は、個々の製品ごとにシステム評価試験を実施してください。

## ご注意書き

1. 本資料に記載された回路、ソフトウェアおよびこれらに関連する情報は、半導体製品の動作例、応用例を説明するものです。お客様の機器・システムの設計において、回路、ソフトウェアおよびこれらに関連する情報を使用する場合には、お客様の責任において行ってください。これらの使用に起因して、お客様または第三者に生じた損害に関し、当社は、一切その責任を負いません。
2. 本資料に記載されている情報は、正確を期すため慎重に作成したのですが、誤りがないことを保証するものではありません。万一、本資料に記載されている情報の誤りに起因する損害がお客様に生じた場合においても、当社は、一切その責任を負いません。
3. 本資料に記載された製品データ、図、表、プログラム、アルゴリズム、応用回路例等の情報の使用に起因して発生した第三者の特許権、著作権その他の知的財産権に対する侵害に関し、当社は、何らの責任を負うものではありません。当社は、本資料に基づき当社または第三者の特許権、著作権その他の知的財産権を何ら許諾するものではありません。
4. 当社製品を改造、改変、複製等しないでください。かかる改造、改変、複製等により生じた損害に関し、当社は、一切その責任を負いません。
5. 当社は、当社製品の品質水準を「標準水準」および「高品質水準」に分類しており、

品質水準は、以下に示す用途に製品が使用されることを意図しております。

標準水準： コンピュータ、OA機器、通信機器、計測機器、AV機器、  
家電、工作機械、パーソナル機器、産業用ロボット等

高品質水準： 輸送機器（自動車、電車、船舶等）、交通用信号機器、  
防災・防犯装置、各種安全装置等

当社製品は、直接生命・身体に危害を及ぼす可能性のある機器・システム（生命維持装置、人体に埋め込み使用するもの等）、もしくは多大な物的損害を発生させるおそれのある機器・システム（原子力制御システム、軍事機器等）に使用されることを意図しておらず、使用することはできません。たとえ、意図しない用途に当社製品を使用したことによりお客様または第三者に損害が生じて、当社は一切その責任を負いません。なお、ご不明点がある場合は、当社営業にお問い合わせください。

6. 当社製品をご使用の際は、当社が指定する最大定格、動作電源電圧範囲、放熱特性、実装条件その他の保証範囲内でご使用ください。当社保証範囲を超えて当社製品をご使用された場合の故障および事故につきましては、当社は、一切その責任を負いません。
7. 当社は、当社製品の品質および信頼性の向上に努めていますが、半導体製品はある確率で故障が発生したり、使用条件によっては誤動作したりする場合があります。また、当社製品は耐放射線設計については行っておりません。当社製品の故障または誤動作が生じた場合も、人身事故、火災事故、社会的損害等を生じさせないよう、お客様の責任において、冗長設計、延焼対策設計、誤動作防止設計等の安全設計およびエージング処理等、お客様の機器・システムとしての出荷保証を行ってください。特に、マイコンソフトウェアは、単独での検証は困難なため、お客様の機器・システムとしての安全検証をお客様の責任で行ってください。
8. 当社製品の環境適合性等の詳細につきましては、製品個別に必ず当社営業窓口までお問合せください。ご使用に際しては、特定の物質の含有・使用を規制するRoHS指令等、適用される環境関連法令を十分調査のうえ、かかる法令に適合するようご使用ください。お客様がかかる法令を遵守しないことにより生じた損害に関して、当社は、一切その責任を負いません。
9. 本資料に記載されている当社製品および技術を国内外の法令および規則により製造・使用・販売を禁止されている機器・システムに使用することはできません。また、当社製品および技術を大量破壊兵器の開発等の目的、軍事利用の目的その他軍事用途に使用しないでください。当社製品または技術を輸出する場合は、「外国為替及び外国貿易法」その他輸出関連法令を遵守し、かかる法令の定めるところにより必要な手続を行ってください。
10. お客様の転売等により、本ご注意書き記載の諸条件に抵触して当社製品が使用され、その使用から損害が生じた場合、当社は何らの責任も負わず、お客様にてご負担して頂きますのでご了承ください。
11. 本資料の全部または一部を当社の文書による事前の承諾を得ることなく転載または複製することを禁じます。

注1. 本資料において使用されている「当社」とは、ルネサス エレクトロニクス株式会社およびルネサス エレクトロニクス株式会社とその総株主の議決権の過半数を直接または間接に保有する会社をいいます。

注2. 本資料において使用されている「当社製品」とは、注1において定義された当社の開発、製造製品をいいます。



ルネサスエレクトロニクス株式会社

■営業お問合せ窓口

<http://www.renesas.com>

※営業お問合せ窓口の住所は変更になることがあります。最新情報につきましては、弊社ホームページをご覧ください。

ルネサス エレクトロニクス株式会社 〒135-0061 東京都江東区豊洲3-2-24（豊洲フォレシア）

■技術的なお問合せおよび資料のご請求は下記へどうぞ。  
総合お問合せ窓口：<http://japan.renesas.com/contact/>