

Constraints 1.

Это домашнее задание на два очка. Необходимо описать констрейнты на дизайн из предыдущего домашнего задания (про интерфейс spi и 7seg).

Некоторые рекомендации: все выходные сигналы (а это только сигналы на семисегментный индикатор) можно указать `false_path`; входной синхросигнал только один, описывается командой `create_clock`, остальные синхросигналы описать при помощи `create_generic_clock`.