## PHẦN II. BÀI TẬP

- Các thuật toán điều độ (FCFS- First-Come First-Served, RR- Round-Robin, SJF- Shortest Job First và SRTN- Shortest Remaining Time Next): vẽ sơ đồ mô tả quá trình điều độ CPU cho các tiến trình, tính thời gian chờ đợi trung bình.
- Mô hình hóa sự bế tắc bằng sơ đồ phân bố tài nguyên.
- Ánh xạ địa chỉ logic sang địa chỉ vật lý trong kỹ thuật phân trang và phân đoạn.
- Một số thuật toán lập lịch cánh tay đĩa (FCFS-First Come First Served, SSF-Shortest Seek First, Thang máy-Elevator): Tính tổng thời gian tìm kiếm
- 1. Xét tập hợp 5 tiến trình với thời gian sử dụng CPU và thời gian xuất hiện trong hàng đợi như bảng sau:
  - a) Vẽ sơ đồ mô tả quá trình điều độ CPU cho 5 tiến trình trên theo các thuật toán FCFS, RR (q=2), SJF và SRTN.

Tiến trình	Thời điểm xuất hiện	Thời gian sử dụng CPU
<b>P</b> <sub>1</sub>	0	10
P <sub>2</sub>	1	1
P <sub>3</sub>	2.5	2
P <sub>4</sub>	3	1
P <sub>5</sub>	4.5	5

- b) Tính thời gian chờ đợi trung bình của mỗi tiến trình trong các trường hợp sử dụng FCFS, RR, SJF và SRTN.
- 2. Xét hệ thống gồm có năm tiến trình (A, B, C, D, E), và có năm tài nguyên (R, S, T, U, V). Trạng thái của các tài nguyên và tiến trình được trình bày như sau:
  - Tiến trình A đang nắm tài nguyên R và muốn có S và T,
  - Tiến trình B không nắm tài nguyên nào và đang muốn có S,
  - Tiến trình C đang nắm tài nguyên V có muốn có T và U,
  - Tiến trình D đang sở hữu U và muốn có V,
  - Tiến trình E không nắm tài nguyên nào và muốn có U.
  - a) Vẽ sơ đồ phân phối tài nguyên của hệ thống trên.
  - b) Hệ thống có bị bế tắc không? Nếu có bế tắc thì sẽ bao gồm những tiến trình nào?
- 3. Giả sử không gian nhớ logic của tiến trình gồm 256 trang, mỗi trang có kích thước 512B. Bộ nhớ vật lý gồm 1024 khung. Hãy cho biết địa chỉ logic dài bao nhiều bit, trong đó phần số thứ tư trang và phần đô dịch trong trang có đô dài lần lượt là bao nhiều

bit. Hãy cho biết địa chỉ vật lý dài bao nhiều bit. (Tính với hai trường hợp: kích thước ngăn nhớ bằng 8 bit và 16 bit)

4. Một tiến trình được nạp vào bộ nhớ theo mô hình phân trang với kích thước trang là 2048B và kích thước ngăn nhớ là 8 bit. Bảng trang như sau:

0	2
1	5
2	8
3	9

Hãy chuyển các địa chỉ logic sau thành địa chỉ vật lý:

- a) 725
- b) 1037
- 5. Một tiến trình được nạp vào bộ nhớ theo mô hình phân trang với kích thước trang là 2048B và kích thước ngặn nhớ là 16 bit. Bảng trang như sau:

0	3
1	4
2	6
3	8

Hãy chuyển các địa chỉ logic sau thành địa chỉ vật lý:

- a) 725
- b) 1037
- 6. Xét bảng phân đoạn sau đây

Số thứ tự của	Vị trí cơ sở	Chiều dài của
đoạn	của đoạn	đoạn
0	219	512
1	2300	32
2	90	128
3	1327	1024
4	1952	96

Cho biết địa chỉ vật lý tương ứng với các địa chỉ logic sau:

- a) 0,430
- b) 1, 10
- c) 2,500
- d) 3,400
- e) 4, 112
- 7. Các yêu cầu tới ổ đĩa lần lượt cho các cylinders 10, 22, 20, 2, 40, 6 và 38. Thời gian tìm kiếm là 6ms/cylinder. Giả sử cánh tay đang ở cylinder 20. Tính thời gian tìm kiếm cần thiết khi sử dụng các thuật toán:

- a. FCFS
- b. SSF
- c. Elevator algorithm (khởi tạo bit chỉ hướng UP)
- d. Elevator algorithm (khởi tạo bit chỉ hướng DOWN)