Arm[®] Cortex[®]-M 32位微控制器

NuMicro[®] 家族 M031/M032 系列 技术参考手册

The information described in this document is the exclusive intellectual property of Nuvoton Technology Corporation and shall not be reproduced without permission from Nuvoton.

Nuvoton is providing this document only for reference purposes of NuMicro[®] microcontroller based system design. Nuvoton assumes no responsibility for errors or omissions.

All data and specifications are subject to change without notice.

For additional information or questions, please contact: Nuvoton Technology Corporation.

www.nuvoton.com

目录

1	概述	13
2	特性	14
	2.1 M031/M032特性	14
3	料号信息	
J	3.1 封装类型	
	3.2 M031/M032系列选型指南	
	3.2.1 M031基本系列(M031Fx / M031Ex / M031Tx)	
	3.2.2 M031基本系列(M031Lx)	
	3.2.3 M031基本系列(M031Sx)	
	3.2.5 M032 USB系列(M032Fx / M032Ex / M032Tx)	
	3.2.6 M032 USB系列(M032Lx)	
	3.2.7 M032 USB系列(M032Sx)	
	3.2.8 M032 USB系列(M032Kx)	
	3.2.9 命名规则	
	3.3 M031/M032系列特性比较表	
4	引脚配置	32
	4.1 引脚配置	
	4.1.1 M031 系列引脚图	
	4.1.2 M031系列多功能引脚框图	
	4.1.3 M032系列引脚框图	
	4.1.4 M032系列多功能引脚框图	
	4.2 引脚映射	
	4.3 引脚功能描述	161
5	框图	167
6		
	6.1 Arm [®] Cortex [®] -M0 内核	
	6.2 时钟控制器	
	6.2.1 概述	
	6.2.2 时钟发生器	
	6.2.3 系统时钟和SysTick时钟	
	6.2.4 外设时钟	
	6.2.5 掉电模式时钟	
	6.2.6 时钟输出	
	6.2.7 USB时钟源	177

6.3	系统管	寶理	179
	6.3.1	概述	.179
	6.3.2	系统复位	.179
	6.3.3	系统电源分配	.185
	6.3.4	电源模式和唤醒源	.186
	6.3.5	系统内存映射	.189
	6.3.6	SRAM内存结构	.191
	6.3.7	带奇偶校验功能的SRAM内存结构	.191
	6.3.8	芯片总线矩阵	.193
	6.3.9	IRC自动校准	.193
	6.3.10	寄存器锁控制器	.194
	6.3.11	UART0_TXD/USCI0_DAT1调制PWM	.198
	6.3.12		
		系统定时器(SysTick)	
	6.3.14	可嵌套向量中断控制器(NVIC)	.201
6.4	Flash	存储控制器(FMC)	204
	6.4.1	概述	.204
	6.4.2	特性	.204
	寄存器	描述	.204
	Flash	204	
	(FMC_	FTCTL)	.204
6.5	通用I/	O (GPIO)	206
	6.5.1	概述	.206
	6.5.2	特性	.206
6.6	PDMA	、控制器(PDMA)	207
	661	概述	207
		特性	
6.7		·· 	
0			
		概述 特性	
6 0			
0.0		可定时器(WDT)	
		概述	
		特性	
6.9	窗口看	f门狗定时器 (WWDT)	211
	6.9.1	概述	.211
	6.9.2	特性	.211
6.1	9 实际	时时钟(RTC)	212
	6.10.1	概述	.212
		特性	

6.11 基本PWM 发生器和捕获定时器(BPWM)	213
6.11.1 概述	213
6.11.2 特性	213
6.12 PWM发生器和捕获定时器 (PWM)	214
6.12.1概述	214
6.12.2特性	214
6.13 UART接口控制器 (UART)	216
6.13.1概述	216
6.13.2特征	216
6.14 SPI接口(SPI)	218
6.14.1概述	218
6.14.2特征	218
6.15 QSPI接口 (QSPI)	219
6.15.1概述	219
6.15.2特征	219
6.16 I ² C 串行接口控制器(I ² C)	220
6.16.1概述	220
6.16.2特性	220
6.17 USCI –通用串行控制接口控制器(USCI)	222
6.17.1概述	222
6.17.2特性	222
6.18 USCI – UART模式	223
6.18.1概述	223
6.18.2特性	223
6.19 USCI - SPI模式	224
6.19.1概述	224
6.19.2特性	224
6.20 USCI - I ² C模式	226
6.20.1概述	226
6.20.2特性	226
6.21 外部总线接口(EBI)	227
6.21.1概述	227
6.21.2特性	227
6.22 USB 2.0 全速设备控制器(USBD)	228
6.22.1概述	228
6.22.2特性	228
6.23 CRC控制器 (CRC)	229

		6.23.1	229
		6.23.2特性	229
	6.24	4 硬件除法器(HDIV)	230
		6.24.1概述	230
		6.24.2特性	230
	6.25	5 模数转换器(ADC)	231
		6.25.1概述	231
		6.25.2特性	231
	6.26	6 模拟比较器控制器(ACMP)	233
		6.26.1概述	233
		6.26.2特性	233
	6.27	7 外设互联	235
		6.27.1概述	235
		6.27.2外设互连矩阵表	235
7	应用印	电路	236
	7.1	供电电源电路	236
	7.2	外设应用电路	237
8	电气组	時性	238
	8.1	绝对最大额定值	238
		8.1.1 电压特性	
		8.1.2 电流特性	
		8.1.3 温度特性	
		8.1.4 EMC 特性	
		8.1.5 包装湿度敏感性(MSL)	
		8.1.6 焊接概要	242
	8.2	常规操作条件	243
	8.3	DC 电气特性	244
		8.3.1 M03xB/M03xC/M03xD/M03xE的电源电流特性	244
		8.3.2 M03xG/M03xI的电源电流特性	247
		8.3.3 片上外设电流消耗	250
		8.3.4 低功耗模式下的唤醒时间	252
		8.3.5 I/O 电流注入特性	252
		8.3.6 I/O DC 特性	253
	8.4	AC 电气特性	255
		8.4.1 48 MHz 内部高速 RC 振荡器 (HIRC)	255
		8.4.2 38.4 kHz内部低速 RC 振荡器 (LIRC)	258
		8.4.3 外部 4~32 MHz 高速晶振 (HXT) 特性	261

8.4.4 外部	34~32 MHz 高速时钟信号输入特性	264
8.4.5 外部	32.768 kHz 低速晶振 (LXT) 特性	265
8.4.6 外部	32.768 kHz 低速时钟信号输入特性	266
8.4.7 PLL	特性	267
8.4.8 I/O A	AC 特性	268
8.5 模拟特性		269
8.5.1 LDO)	269
8.5.2 复位	和电源控制特性	269
	ừ SAR ADC	
	比较控制器 (ACMP)	
8.6 通信特性		275
8.6.1 QSP	PI/SPI 动态特性	275
	- I ² S 动态特性	
8.6.3 $I^2C \bar{z}$	动态特性	280
	CI - SPI 动态特性	
	CI-I ² C 动态特性	
	3 特性	
8.7 Flash DC	电气特性	286
9 封装定义		287
9.1 TSSOP 20	0 (4.4x6.5x0.9 mm)	287
9.2 TSSOP 28	8 (4.4x9.7x1.0 mm)	288
9.3 QFN 33L	(4X4x0.8 mm Pitch:0.40 mm)	289
9.4 LQFP 48L	_ (7x7x1.4 mm Footprint 2.0mm)	290
9.5 LQFP 64L	_ (7x7x1.4 mm Footprint 2.0 mm)	291
9.6 LQFP 128	BL (14x14x1.4 mm Footprint 2.0 mm)	292
10 缩写		293
10.1 缩写		293
11 修订历史		295
·· 12 14 1/4 /		

图集

图4.1-1 M031系列TSSOP 20引脚框图	32
图4.1-2 M031系列TSSOP 28引脚框图	33
图4.1-3 M031系列QFN 33引脚框图	34
图4.1-4 M031系列LQFP 48引脚框图	35
图4.1-5 M031系列LQFP 64引脚框图	36
图4.1-6 M031系列LQFP 128引脚框图	37
图4.1-7 M031FB0AE多功能引脚框图	38
图4.1-8 M031FC1AE多功能引脚框图	39
图4.1-9 M031EB0AE多功能引脚框图	40
图4.1-10 M031EC1AE多功能引脚框图	41
图4.1-11 M031TB0AE多功能引脚框图	43
图4.1-12 M031TC1AE多功能引脚框图	45
图4.1-13 M031TD2AE多功能引脚框图	47
图4.1-14 M031TE3E多功能引脚框图	49
图4.1-15 M031LC2AE多功能引脚框图	51
图4.1-16 M031LD2AE多功能引脚框图	54
图4.1-17 M031LE3AE多功能引脚框图	57
图4.1-18 M031LG6AE多功能引脚框图	60
图4.1-19 M031LG8AE多功能引脚框图	63
图4.1-20 M031SC2AE多功能引脚框图	66
图4.1-21 M031SD2AE多功能引脚框图	69
图4.1-22 M031SE3AE多功能引脚框图	72
图4.1-23 M031SG6AE多功能引脚框图	75
图4.1-24 M031SG8AE多功能引脚框图	78
图4.1-25 M031SIAAE多功能引脚框图	81
图4.1-26 M031KG6AE多功能引脚框图	85
图4.1-27 M031KG8AE多功能引脚框图	90
图4.1-28 M031KIAAE多功能引脚框图	95
图4.1-29 M032系列TSSOP 20引脚框图	100
图4.1-30 M032系列TSSOP 28引脚框图	101
图4.1-31 M032系列QFN 33引脚框图	102
图4.1-32 M032系列LQFP 48引脚框图	103
图4.1-33 M032系列LQFP 64引脚框图	104

图4.1-34 M032系列LQFP 128引脚框图	105
图4.1-35 M032FC1AE多功能引脚框图	106
图4.1-36 M032EC1AE多功能引脚框图	107
图4.1-37 M032TC1AE多功能引脚框图	109
图4.1-38 M032TD2AE多功能引脚框图	111
图4.1-39 M032LC2AE多功能引脚框图	113
图4.1-40 M032LD2AE多功能引脚框图	116
图4.1-41 M032LE3AE多功能引脚框图	119
图4.1-42 M032LG6AE多功能引脚框图	122
图4.1-43 M032LG8AE多功能引脚框图	125
图4.1-44 M032SE3AE多功能引脚框图	128
图4.1-45 M032SG6AE多功能引脚框图	131
图4.1-46 M032SG8AE多功能引脚框图	134
图4.1-47 M032SIAAE多功能引脚框图	137
图4.1-48 M032KG6AE多功能引脚框图	141
图4.1-49 M032KG8AE多功能引脚框图	146
图4.1-50 M032KIAAE多功能引脚框图	151
图 5-1 NuMicro [®] M031/M032框图	167
图 6-1 功能框图	168
图 6.2-1时钟发生器全局示意图 (1/2)	171
图 6.2-2 时钟发生器全局示意图(2/2)	172
图 6.2-3 时钟发生器框图	173
图 6.2-4系统时钟框图	174
图 6.2-5 HXT停止保护过程	175
图 6.2-6 LXT 停止保护过程	176
图 6.2-7 系统时钟控制框图	176
图 6.2-8 时钟输出框图	177
图 6.2-9 USBD时钟源	178
图 6.3-1系统复位源	180
图 6.3-2 nRESET复位时序	182
图 6.3-3 上电复位(POR)波形图	182
图 6.3-4 低压复位(LVR)波形图	183
图 6.3-5 掉电检测复位(BOD)波形	184
图 6.3-6 NuMicro® M031电源分布框图	185

图 6.3-7 电源模式状态机	187
图 6.3-8 SRAM 内存组织	191
图 6.3-9 NuMicro® M031总线矩阵图	193
图6.19-1SPI 主机模式应用框图	224
图6.19-2SPI 从机模式应用框图	224
图6.20-1 I ² C总线时序	226
图 8.1-1 焊接概要文件来自于 J-STD-020C	242
图 8.4-1 HIRC vs. 温度	257
图 8.4-2 LIRC vs. 温度	260
图 8.4-3 典型晶振应用电路	262
图 8.4-4 典型 32.768 kHz 晶振应用电路	265
图 8.5-1 电源爬升/下降状态	270
图 8.6-1 QSPI/SPI 主机模式时序图	275
图 8.6-2 QSPI/SPI 从机模式时序图	277
图 8.6-3 I ² S 主机模式时序图	278
图 8.6-4 I ² S 从机模式时序图	279
图 8.6-5 I ² C 时序图	280
图 8.6-6 USCI-SPI 主机模式时序图	281
图 8.6-7 USCI-SPI 从机模式时序图	283
图 8.6-8 USCI-I ² C 时序图	284

表集

表1-1 NuMicro [®] M031/M032 系列关键特性支持表	13
表4.1-1 M031EB0AE多功能引脚表	39
表4.1-2 M031FC1AE多功能引脚表	39
表4.1-3 M031EB0AE多功能引脚表	41
表4.1-4 M031EC1AE多功能引脚表	42
表4.1-5 M031TB0AE多功能引脚表	44
表4.1-6 M031TC1AE多功能引脚表	46
表4.1-7 M031TD2AE多功能引脚表	48
表4.1-8 M031TE3AE多功能引脚表	50
表4.1-9 M031LC2AE多功能引脚表	53
表4.1-10 M031LD2AE多功能引脚表	56
表4.1-11 M031LE3AE多功能引脚表	59
表4.1-12 M031LG6AE多功能引脚表	62
表4.1-13 M031LG8AE多功能引脚表	65
表4.1-14 M031SC2AE多功能引脚表	68
表4.1-15 M031SD2AE多功能引脚表	71
表4.1-16 M031SE3AE多功能引脚表	74
表4.1-17 M031SG6AE多功能引脚表	77
表4.1-18 M031SG8AE多功能引脚表	81
表4.1-19 M031SIAAE多功能引脚表	84
表4.1-20 M031KG6AE多功能引脚表	89
表4.1-21 M031KG8AE多功能引脚表	94
表4.1-22 M031KIAAE多功能引脚表	99
表4.1-23 M032FC1AE多功能引脚表	106
表4.1-24 M032EC1AE多功能引脚表	108
表4.1-25 M032TC1AE多功能引脚表	110
表4.1-26 M032TD2AE多功能引脚表	112
表4.1-27 M032LC2AE多功能引脚表	115
表4.1-28 M032LD2AE多功能引脚表	118
表4.1-29 M032LE3AE多功能引脚表	121
表4.1-30 M032LG6AE多功能引脚表	124
表4.1-31 M032LG8AE多功能引脚表	127
表4.1-32 M032SE2AE多功能引脚表	130

表4.1-33 M032SG6AE多功能引脚表	. 133
表4.1-34 M032SG8AE多功能引脚表	. 136
表4.1-35 M032SIAAE多功能引脚表	. 139
表4.1-36 M032KG6AE多功能引脚表	. 145
表4.1-37 M032KG8AE多功能引脚表	. 150
表4.1-38 M032KIAAE多功能引脚表	. 155
表4.2-1引脚映射表	. 160
表4.3-1引脚功能描述表	. 166
表 6.3-1寄存器复位值	. 182
表 6.3-2 电源模式表	. 186
表 6.3-3 电源模式差异表	. 186
表 6.3-4 电源模式差异表	. 186
表 6.3-5 不同电源模式下的时钟	. 188
表 6.3-6 再次进入掉电状态的条件	. 189
表 6.3-7 片上控制器地址空间分配	. 190
表 6.3-8异常模式	. 201
表 6.3-9 中断号码表	. 203
表 6.4-1 不同芯片FMC特性比较表	. 205
表 6.13-1 NuMicro [®] M031/M032系列UART特征	. 217
表6.16-1不同芯片I ² C特性比较表	. 221
表 6.21-1 EBI特性比较表	. 227
表 6.25-1 ADC特性比较表	. 232
表 6.26-1 不同芯片校准功能特性比较表	. 233
表 6.27-1 外设互联矩阵表	. 235
表 8.1-1 电压特性	. 238
表 8.1-2 电流特性	. 238
表 8.1-3 温度特性	. 239
表 8.1-4 M03xB/M03xC/M03xD/M03xE的EMC 特性	. 240
表 8.1-5 M03xG/M03xI的EMC 特性	. 241
表 8.1-6 包装湿度敏感性(MSL)	. 241
表 8.1-7 焊接概要	. 242
表 8.2-1 常规操作条件	. 243
表 8.3-1 正常模式下的电流消耗	. 244
表 8.3-2 空闲模式下的电流消耗	. 245

表 8.3-3 心片在掉电模式下的电流消耗	246
表 8.3-4 正常模式下的电流消耗	247
表 8.3-5 空闲模式下的电流消耗	248
表 8.3-6 芯片在掉电模式下的电流消耗	249
表 8.3-7 外设电流消耗	251
表 8.3-8 低功率模式唤醒时间	252
表 8.3-9 I/O 电流注入特性	252
表 8.3-10 I/O 输入特性	253
表 8.3-11 I/O 输出特性	254
表 8.3-12 nRESET 输入特性	254
表 8.4-1 48 MHz 内部高速RC 振荡器(HIRC) 特性	255
表 8.4-2 38.4 kHz 内部低速 RC 振荡器(LIRC) 特性	258
表 8.4-3 外部 4~32 MHz高速晶振 (HXT)	261
表 8.4-4 外部 4~32 MHz 高速晶振特性	262
表 8.4-5 外部 4~32 MHz 高速时钟信号输入	264
表 8.4-6 外部 32.768 kHz 低速晶振 (LXT)	265
表 8.4-7 外部 32.768 kHz 低速晶振特性	265
表 8.4-8 外部 32.768 kHz 低速时钟信号输入	266
表 8.4-9 PLL 特性	267
表 8.4-10 I/O AC 特性	268
表 8.5-1 复位和电源控制单元	269
表 8.5-2 ACMP 特性	274
表 8.6-1 QSPI/SPI 主机模式特性	275
表 8.6-2 QSPI/SPI 从机模式特性	276
表 8.6-3 I ² S 特性	278
表 8.6-4 I ² C 特性	280
表 8.6-5 USCI-SPI 主机模式特性	281
表 8.6-6 USCI-SPI 从机模式特性	282
表 8.6-7 USCI-I ² C 特性	284
表 8.6-8 USB 全速特性	285
表 8.6-9 USB 全速 PHY 特性	285
表 10.1-1 缩写列表	294



1 概述

NuMicro[®] M031/M032系列32位微处理器基于Arm[®] Cortex[®]-M0内核并带32位硬件乘法/除法器。具有 1.8~3.6 V工作电压,5V I/O耐压,在-40°C~105°C范围内可达到48/72MHz。

M031/M032系列为需要1.8V低压接口连接的应用提供了一个解决方案,增强型快速2 MSPS转换率12位 ADC、比较器和高达24通道96/144 MHz的PWM控制。它支持对电压、电流和传感器数据进行快速而精确的数据转换,然后对外部设备进行快速响应控制。此外,M031/M032系列还提供了大量的外围设备,包括通用串行控制接口(USCI),可以灵活地设置为UART/SPI/I²C,多达10组UART、4组SPI、4组 I²C和单线UART接口,用于主设备和从设备之间的数据通信。

M031/M032系列提供从16K字节到512K字节的闪存,SRAM从2K字节到96K字节。支持的封装形式从TSSOP 20脚、TSSOP 28脚、QFN 33脚、LQFP 48脚到LQFP 64脚和LQFP 128脚,管脚兼容不同的料号,使系统设计和零件更换变得容易。

M032料号全部基于M031并为USB相关应用增加无晶振USB 2.0全速设备特性。

对于开发者,Nuvoton提供NuMaker-PFM评估版及Nuvoton Nu-Link除错工具,第三方开发软件支持例如Keil® MDK, IAR EWARM以及带GNU GCC编译器的Eclippse IDE。

产品线	UART	I ² C	SPI/ I ² S	QSPI	USCI	Timer	PWM	RTC	PDMA	EBI	ADC	ACMP	Divider	USBD	IEC60730
M031/M032	8	2	1	1	2	4	24	1	9	1	16	2	1	√	√

表 1-1 NuMicro® M031/M032 系列关键特性支持表

NuMicro® M031/M032系列适合于很广泛的应用场合,例如:

- 激光测距仪
- 空气检测仪/净化器
- 移动液晶面板控制器
- 物联网传感器装置
- 人机界面控制器
- 微型打印机
- 游戏键盘和鼠标
- WPC无线充电



2 特性

2.1 M031/M032特性

核心及系统	
	• Arm [®] Cortex [®] -M0 处理器,可运行于 72 MHz
	- 72 MHz在2.0V-3.6V
	- 48 MHz在1.8V-3.6V
Arm [®] Cortex [®] -M0	• 内置嵌套式向量中断控制器(NVIC)
	• 24 位系统定时器
	• 支持可屏蔽中断
	• 通过 WFI 和 WFE 指令,支持低功耗休眠功能
欠压检测(BOD) 	• 两级BOD选择,带欠压中断及复位(2.5V/2.0V)
低压复位(LVR)	• 低压复位1.7V阈值电压
<i>↔</i> ∧	• 96位唯一标识符(UID)
安全	• 128位客户唯一标识符(UCID)
	• 有符号(二进制补码)整数计算
32位硬件除法器(HDIV)	• 32位被除数、16位除数的计算能力
	• 输出32位商和32位余数(16位余数随着符号扩展到32位)
存储器	
	• 双bank 512KB内置应用代码空间(APROM),可OTA升级
	• 单bank 256KB内置应用代码空间(APROM)
	• 最大8 KB内嵌内存为用户自定义引导代码(LDROM)
	• 2048字节仅可执行加密保护空间(SPROM)
Flash	• 内嵌内存支持512字节或者2048字节页擦除
	• 快速内存编程验证带CRC-32校验计算
	 片上Flash支持在线编程(ICP)、在系统编程(ISP)和在应用编程 (IAP)功能
	• 支持通过SWD/ICE接口的2线ICP更新
	• 内嵌多达96 KB SRAM
SRAM	32 KB SRAM位于bank 0支持硬件奇偶校验和保持模式32/32 KB SRAM位于bank 1和bank 2
	• 支持字节、半字、字访问
	支持PDMA模式



循环冗余计算(CRC)	 支持 CRC-CCITT, CRC-8, CRC-16 和 CRC-32 多项式 可编程初始值和种子值 输入数据和 CRC 校验和支持可编程顺序逆设置和补码设置 8 位, 16 位和 32 位数据宽度 8 位写模式 1-AHB 时钟操作周期 16 位写模式 2-AHB 时钟操作周期 32 位写模式 4-AHB 时钟操作周期 使用 DMA 在执行 CRC 操作时写入数据
外设DMA(PDMA)	 多达 9 个独立且可配置的通道,用于在存储器和外围设备之间自动传输数据 基本和分散加载传输模式 每个通道都支持使用分散加载传输模式的循环缓冲区管理 固定优先级和循环优先级模式 单一和批量传输类型 字节、半字和字传输单元,计数高达 65536 增量或固定源和目标地址
时钟	
外部时钟源	 4~32 MHz外部高速晶振(HXT)提供精确的时间操作 32.7688 kHz外部低速晶振(LXT)可为RTC和低功耗系统运行提供时钟 支持外部晶体振荡器和时钟故障检测异常(NMI)
内部时钟源	 48 MHz 内部高速 RC 振荡器(HIRC)可提供给 USB 时钟,无需外部晶振 38.4 kHz 内部低速 RC 振荡器(LIRC)用于看门狗时钟和唤醒操作 144 MHz 片内 PLL,时钟源来自 HIRC 或 HXT,允许 CPU 运行到最大 CPU 频率不需要高速晶振
实时时钟(RTC)	 RTC时钟源包括低速外部晶振(LXT) 可从空闲或者掉电模式唤醒CPU 支持5秒内±5ppm软件时钟精度补偿 支持报警寄存器(秒、分、时、日、月、年) 支持RTC时钟节拍和报警匹配中断 自动闰年识别 支持输出1Hz 时钟校准
32位计时器	• 最多4组32位定时器,带有24位递增计数器和一个独立时钟源的8位 预分频计数器

	 单次,周期,反转输出和连续计数运行模式 支持来自外部引脚输入的事件计数功能 支持脉宽测量和复位24位递增计数器的外部捕获引脚 如果定时器中断信号产生,支持芯片唤醒功能
PWM (PWM)	 最多两组PWM模块,每组模块提供三个16位计数器和6个通道输出 多达12个独立输入捕获通道,带16位分辨率计数器 支持12位预分频的死区插入 向上、向下或上下PWM计数类型 支持3个互补成对PWM输出通道的互补模式 计数器同步启动功能 带自动恢复的刹车功能
	每个PWM通道支持屏蔽功能和三态输出能够触发ADC启动转换
基本PWM(BPWM)	 两组带12位时钟预分频的16位计数器,12个可达144MHz的PWM输出通道 多达6个独立输入捕获通道,带16位分辨率计数器 向上、向下或上下PWM计数类型 计数器同步启动功能 每个PWM通道支持屏蔽功能和三态输出 能够触发ADC启动转换
看门狗	 20位向上计数器为WDT溢出时间间隔 支持多个时钟源从LIRC (默认选择), HCLK/2048 和LXT带9个可选超时时间段 可用作掉电模式或者空闲模式下的唤醒 看门狗溢出可触发中断或复位芯片 支持看门狗定时器复位延时周期,包括1026、130、18或3个WDT_CLK的复位延时时间 芯片上电或者复位时可配置强制WDT使能
窗口看门狗	时钟源来自HCLK/2048或LIRC;窗口设定由11位预分频的6位计数器在空闲/掉电模式下挂起
模拟接口	
ADC	 模拟输入电压范围: 0 ~ AV_{DD} 一个12位, 2MSPS SAR ADC, 最多16个单端输入通道或8对差分输入; 10位精度保证 带隙电压VBG输入的内部通道 支持外部V_{REF} 脚 支持校准能力



- 四种操作模式:单次模式,Burst模式,单周期扫描模式和连续扫描模式
- 模拟到数字转换可被软件触发(ADST),外部引脚(STADC)以及 定时器0~3溢出脉冲触发
- 每个通道的转换结果存储在相应数据寄存器内,并带有有效和覆盖标志
- 支持通过比较模式功能监视转换结果
- 可配置ADC外部采样时间
- PDMA操作
- 支持浮动检测功能
- 两组模拟比较器
- 在正输入端支持四个多路I/O管脚
- 在负输入端支持I/O引脚,带隙电压和16级AV_{DD}或V_{REF}分压
- 模拟比较器 (ACMP)
- 支持掉电模式下通过中断唤醒
- 支持PWM刹车事件触发和PWM循环控制
- 支持窗口比较模式和窗口锁存模式
- 支持滞后功能
- 支持校准功能

通信接口

- 低功耗UART波特率最高7.2 MHz
- 支持自动波特率检测和波特率补偿功能
- 支持低功耗UART(LPUART): 时钟源为LXT(32.768 KHz),波特率为9600bps时UART可正常工作在掉电模式即使系统时钟停止
- 16位 FIFOs 带可编程阀值触发
- 自动流控制(nCTS和nRTS)
- 支持IrDA (SIR) 功能
- 支持RS-485 9位模式和传输方向控制

低功耗UART

- 支持 nCTS, 输入数据, 数据 FIFO 达到阀值以及RS-485 地址匹配 (AAD 模式) 在空闲模式下唤醒功能
- 支持硬件或软件使能编程nRTS引脚控制RS-485传输方向
- 支持唤醒功能
- 8位接收器FIFO超时检测功能
- 支持中断错误、帧错误、奇偶校验错误和接收/发送FIFO溢出检测功能
- PDMA操作
- 支持单线功能模式

I ² C	 两组I²C设备,支持主机/从机模式 支持标准模式(100 kbps),快速模式(400 kbps),高速模式(1 Mbps) 支持7位模式 可编程时钟,可实现多种速率控制 支持多地址识别(四个从机地址带掩码选择) 支持多地址掉电模式唤醒功能 PDMA操作 I²C端口0支持SMBus和PMBus
Quad SPI	 SPI Quad控制器,支持主机/从机模式 在1.8V~3.6V电源系统下,主机模式最高24 MHz,从机模式最高16MHz 支持双线和四线I/O传输模式 支持单数据通道半双工传输 支持只接收模式 发送位长度可配置8到32位 提供独立发送和接收8级FIFO缓冲区 支持MSB 优先或LSB优先传输序列 支持字节重新排序功能 支持字节或字挂起模式 支持3线,无从机选择信号,双向接口 PDMA操作 支持2位传输模式
SPI/I ² S	 SPI/I²S 控制器,支持主机/从机模式 SPI 在 1.8V~3.6V 电源系统下,主机模式最高 24 MHz,从机模式最高 16 MHz 发送位长度可配置 8 到 32 位 提供单独发送和接收4级32位(或8级16位)FIFO缓冲区 支持 MSB 优先或 LSB 优先传输序列 支持字节重新排序功能 支持字节或字挂起模式 支持单数据通道半双工传输 支持只接收模式 PDMA操作 I²S 支持8位、16位、24位和32位的单声道和立体声音频数据。



- 提供独立发送和接收4级FIFO缓冲区
- 支持 PCM A模式, PCM B模式, I²S和MSB对齐的数据格式
- PDMA操作
- 当缓冲区和可编程边界交叉时, 生成中断请求
- 两组USCI,可配置为UART, SPI或I²C功能
- 支持单字节TX和RX缓存模式

UART

- 支持一个发送缓存和两个接收缓存用于数据传输
- 支持硬件自动流量控制和可编程流控制触发电平
- 9位数据传输
- 通过波特率发生器的内置捕获事件检测波特率
- 支持唤醒功能
- PDMA操作

SPI

- 支持主机和从机运行模式
- 支持一个发送缓存和两个接收缓存用于数据传输
- 可配置传输字长度从4位到16位
- 支持 MSB 优先或 LSB 优先传输序列
- 支持字传输挂起功能

通用串行控制接口(USCI)

- 支持3线,无从机选择信号,双向接口
- 支持唤醒功能:输入从机选择信号改变
- PDMA操作
- 支持单数据通道半双工传输

I²C

- 支持兼容主机和从机设备
- 支持一个发送缓存和两个接收缓存用于数据传输
- 支持标准模式(100 kbps), 快速模式(400 kbps), 高速模式(1 Mbps)
- 支持7位模式 (10位模式不支持)
- 支持10位总线超时
- 支持总线监控模式
- 支持掉电状况下由数据或是地址匹配唤醒
- 支持多地址识别
- 支持设备地址标识
- 可编程建立/保持时间

• 支持多达两个存储块,可单独调整时序参数。

外部总线接口 (EBI)

- 每个块支持专用的外部芯片选择管脚,具有极性控制和高达1 MB的 寻址空间
- 8位/16位数据宽度

Sep. 29, 2020 Page **19** of 296 Rev 2.02

- 支持16位数据长度时字节写
- 不同访问条件下的可配置空闲周期: 写命令完成空闲(W2X)和连 续读空闲(R2R)
- 支持地址/数据复用模式
- 支持地址总线和数据总线分离模式
- 支持LCD接口i80模式
- PDMA操作
- 支持四种I/O模式: 准双向, 推挽输出, 开漏输出和高阻态输入
- 可配置中断源设置为边沿/电平触发
- 准双向I/O模式可使能I/O引脚内部上拉电阻
- 支持5V输入耐压功能,模拟引脚(PA.10, PA.11, PB.0~PB.15, PF.2~PF.5) 除外
- 使能引脚中断功能将使能唤醒功能
- 输入施密特触发功能

高级连接

- 符合USB 2.0版规范
- 支持总线空闲3ms以上进入挂起功能
- 8个可配置端点,可配置为同步,批量,中断和控制类型

USB 2.0 全速片上收发器

GPIO

- 512个可配置为端点缓存的RAM
- 远程唤醒能力
- 支持无晶振功能
- 帧开始(SOF)锁定时钟脉冲的产生
- USB 2.0链路电源管理



3 料号信息

3.1 封装类型

Part No.	TSSOP20	TSSOP28	QFN33	LQFP48	LQFP64	LQFP128
M031xB	M031FB0AE	M031EB0AE	M031TB0AE			
M031xC	M031FC1AE	M031EC1AE	M031TC1AE	M031LC2AE	M031SC2AE	
M031xD			M031TD2AE	M031LD2AE	M031SD2AE	
M031xE			M031TE3AE	M031LE3AE	M031SE3AE	
M031xG				M031LG6AE	M031SG6AE	M031KG6AE
MOSTAG				M031LG8AE	M031SG8AE	M031KG8AE
M031xI					M031SIAAE	M031KIAAE
M032xC	M032FC1AE	M032EC1AE	M032TC1AE	M032LC2AE		
M032xD			M032TD2AE	M032LD2AE		
M032xE				M032LE3AE	M032SE3AE	
M032xG				M032LG6AE	M032SG6AE	M032KG6AE
HIUJZAG				M032LG8AE	M032SG8AE	M032KG8AE
M032xI					M032SIAAE	M032KIAAE

M031/M032 SERIES TECHNICAL REFERENCE MANUAL

3.2 M031/M032系列选型指南

3.2.1 M031基本系列(M031Fx / M031Ex / M031Tx)

	型号				MC	31				
	坐专	FB0AE	FC1AE	EB0AE	EC1AE	TB0AE	TC1AE	TD2AE	TE3AE	
	Flash (KB)	16	32	16	32	16	32	64	128	
	SRAM (KB)	2	4	2	4	2	4	8	16	
	LDROM (KB)	2	2	2	2	2	2	2	4	
	SPROM (字节)		•		5	12				
	系统频率(MHz)				4	8				
	PLL (MHz)	-	-	-	-	-	-	96	96	
	I/O	15	15	23	23	27	27	27	27	
	32位定时器	2	4	2	4	2	4	4	4	
	USCI	-	-	-	-	-	-	1	1	
	UART	3								
连接性	SPI/I ² S	1								
掛	QSPI	-								
	I ² C/SMBus	2/0								
	USB FS		1	T	1	-		·		
	PWM		6	6	6	6	6	12	12	
	BPWM		T	Г		-	T	Γ		
	PDMA	-	2	-	2	-	2	5	5	
	EBI					-				
	HDIV					√ √				
	IEC-60730					·				
	HXT					√				
	LXT	-	-	-	-	-	V	V	V	
	RTC		<u> </u>			-				
模拟比较器		-	-	-	-	-	-	2	2	
	12-bit SAR ADC	7	7	9	9	10	10	10	10	
		TSSOP20	TSSOP20	TSSOP28	TSSOP28	QFN33	QFN33	QFN33	QFN33	



3.2.2 M031基本系列(M031Lx)

	型号			M031		
	坐亏 —	LC2AE	LD2AE	LE3AE	LG6AE	LG8AE
	Flash (KB)	32	64	128	256	256
	SRAM (KB)	8	8	16	32	64
	LDROM (KB)	2	2	4	4	4
	SPROM (字节)	512	512	512	2048	2048
	系统频率 (MHz)	48	48	48	72	72
	PLL (MHz)	96	96	96	144	144
	I/O		<u> </u>	42		
	32位定时器			4		
	USCI	1	1	1	2	2
	UART	3	3	3	6	6
连接性	SPI/I ² S			1		
连担	QSPI	-	-	-	1	1
	I ² C/SMBus	2/0	2/0	2/0	2/1	2/1
	USB FS	-	-	-	-	-
	PWM			12		
	BPWM	-	-	-	12	12
	PDMA	5	5	5	7	7
	EBI	-	-	$\sqrt{}$	$\sqrt{}$	√
	CRC			$\sqrt{}$		
	HDIV		T	√		T
	IEC-60730	-	-	-	$\sqrt{}$	√
	нхт			√		
LXT			T	√	· · · · · · · · · · · · · · · · · · ·	<u> </u>
	RTC	-	-	-	V	√
	模拟比较器			2		
	12-bit SAR ADC	12				
	封装			LQFP48		



3.2.3 M031基本系列(M031Sx)

	型号 -			M	031				
	型亏 -	SC2AE	SD2AE	SE3AE	SG6AE	SG8AE	SIAAE		
	Flash (KB)	32	64	128	256	256	512		
	SRAM (KB)	8	8	16	32	64	96		
	LDROM (KB)	2	2	4	4	4	8		
	SPROM (字节)	512	512	512	2048	2048	2048		
	系统频率 (MHz)	48	48	48	72	72	72		
	PLL (MHz)	96	96	96	144	144	144		
	I/O			į	55	<u> </u>			
	32位定时器				4				
	USCI	1	1	1	2	2	2		
	UART	3	3	3	6	6	8		
輧	SPI/I ² S	1							
连接性	QSPI	-	-	-	1	1	1		
	I ² C/SMBus	2/0	2/0	2/0	2/1	2/1	2/1		
	USB FS		-						
	PWM	12							
	BPWM	-	-	-	12	12	12		
	PDMA	5	5	5	7	7	9		
	EBI	-	-	√	V	√	V		
	CRC				√				
	HDIV				√				
	IEC-60730	-	-	-	√	√	√		
	НХТ				√				
	LXT		T	<u> </u>	√ 	,	,		
	RTC	-	-	-	√	\checkmark	√		
	模拟比较器		2						
	12-bit SAR ADC				16				
	封装			LQI	FP64				



3.2.4 M031基本系列(M031Kx)

	刑具		M031					
	型号	KG6AE	KG8AE	KIAAE				
	Flash (KB)	256	256	512				
	SRAM (KB)	32	64	96				
	LDROM (KB)	4	4	8				
	SPROM (字节)		2048					
į	系统频率 (MHz)		72					
	PLL (MHz)		144					
	I/O		111					
	32位定时器		4					
	USCI		2					
	UART	6	6	8				
连接性	SPI/I ² S		1					
華	QSPI		1					
	I ² C/SMBus		2/1					
	USB FS		-					
	PWM		12					
	BPWM		12					
	PDMA	7	7	9				
	EBI		√					
	CRC		V					
	HDIV		V					
	IEC-60730		√					
	нхт		√					
	LXT		\checkmark					
	RTC		V					
	模拟比较器		2					
	12-bit SAR ADC		16					
	封装		LQFP128					



3.2.5 M032 USB系列(M032Fx / M032Ex / M032Tx)

型号			M	032	
	坐 写	FC1AE	EC1AE	TC1AE	TD2AE
	Flash (KB)	32	32	32	64
	SRAM (KB)	4	4	4	8
	LDROM (KB)			2	
	SPROM (字节)		5	12	
	系统频率 (MHz)		4	48	
	PLL (MHz)			-	
	I/O	11	19	23	23
	32位定时器	2	2	2	4
	USCI	1	1	1	2
	UART			1	
新	SPI/I ² S			1	
连接性	QSPI	-	-	-	1
	I ² C/SMBus			-	
	USB FS			√	
	PWM			-	
	BPWM	6	6	6	12
	PDMA	-	-	-	5
	EBI			-	
	CRC			-	
	HDIV	-	-	-	V
	IEC-60730			-	
	нхт			-	
	LXT			-	
	RTC			-	
	模拟比较器		,	-	
	12-bit SAR ADC	3	9	10	10
	封装	TSSOP20	TSSOP28	QFN33	QFN33



3.2.6 M032 USB系列(M032Lx)

	型号			M032		
	型号	LC2AE	LD2AE	LE3AE	LG6AE	LG8AE
	Flash (KB)	32	64	128	256	256
	SRAM (KB)	8	8	16	32	64
	LDROM (KB)	2	2	4	4	4
	SPROM (字节)	512	512	512	2048	2048
	系统频率 (MHz)	48	48	48	72	72
	PLL (MHz)	-	-	96	144	144
	I/O			38	•	
	32位定时器			4		
	USCI	2	2	1	2	2
	UART	1	1	3	6	6
连接性	SPI/I ² S			1		
乗	QSPI	1	1	-	1	1
	I ² C/SMBus	-	-	2/0	2/1	2/1
	USB FS			√		
	PWM	-	-	12	12	12
	врум	12	12	-	12	12
	PDMA	5	5	5	7	7
	EBI	-	-	√	√	V
	CRC	-	-	√	√	√
	HDIV			√ -	,	,
	IEC-60730	-	-	-	√ ,	√
	HXT	-	-	√	√	√
LXT RTC		-	-	√	√ 	√
		-	-	-	√	√ 2
	模拟比较器	-	-	2	2	2
	12-bit SAR ADC	12				
	封装			LQFP48		



3.2.7 M032 USB系列(M032Sx)

型号			M	032				
	型亏 •	SE3AE	SG6AE	SG8AE	SIAAE			
	Flash (KB)	128	256	256	512			
	SRAM (KB)	16	32	64	96			
	LDROM (KB)	4	4	4	8			
	SPROM (字节)	512	2048	2048	2048			
j	系统频率 (MHz)	48	72	72	72			
	PLL (MHz)	96	144	144	144			
	I/O		ţ	51				
	32位定时器			4				
	USCI	1	2	2	2			
	UART	3	6	6	8			
连接性	SPI/I ² S		1					
華	QSPI	1	1	1	1			
	I ² C/SMBus	2/0	2/1	2/1	2/1			
	USB FS	\checkmark						
	PWM		12					
	BPWM	-	12	12	12			
	PDMA	5	7	7	9			
	EBI			√				
	CRC			√				
	HDIV			√				
	IEC-60730	-	\checkmark	\checkmark	\checkmark			
	нхт			√ 				
	LXT		,	√				
	RTC	-	V	V	√			
	模拟比较器		2					
	12-bit SAR ADC		16					
	封装		LQI	FP64				



3.2.8 M032 USB系列(M032Kx)

型号		M032					
		KG6AE	KG8AE	KIAAE			
Flash (KB)		256	256	512			
SRAM (KB)		32	64	96			
LDROM (KB)		4	4	8			
SPROM (字节)			2048				
系统频率 (MHz)			72				
PLL (MHz)			144				
I/O			107				
32位定时器			4				
	USCI		2				
	UART	6	6	8			
新	SPI/I ² S		1				
连接性	QSPI		1				
	I ² C/SMBus		2/1				
	USB FS		\checkmark				
PWM			12				
	BPWM		12				
	PDMA	7	7	9			
	EBI		√				
	CRC		V				
HDIV			√				
IEC-60730			$\sqrt{}$				
нхт			√				
LXT			√				
RTC			V				
模拟比较器			2				
12-bit SAR ADC			16				
封装			LQFP128				

3.2.9 命名规则

МО	32	K	I	Α	Α	E
内核	产品线	封装	Flash	SRAM	保留	温度
Cortex®-M0	31: Base 32: USB	F: TSSOP20 (4.4x6.5 mm) E: TSSOP28 (4.4x9.7 mm) T: QFN33 (4x4 mm)	B: 16 KB C: 32 KB D: 64 KB E: 128 KB G: 256 KB I: 512 KB	0: 2 KB 1: 4 KB 2: 8/12 KB 3: 16 KB 6: 32 KB 8: 64 KB A: 96 KB	ИН	E:-40°C ~ 105°C
		L: LQFP48 (7x7 mm) S: LQFP64 (7x7 mm) K: LQFP128 (14x14 mm)				



3.3 M031/M032系列特性比较表

章节	小节	-	M031xB/C/D/E	M031xG/I
니 부	ζl, h	M032xC/D	M032xE	M032xG/I
系统管理	6.3.6 SRAM内存结构	•	•	-
永 須日垤	6.3.7 带奇偶校验功能的SRAM内存结构	-	-	•
	6.4.4.3 物理和虚拟地址概念	-	-	•
	6.4.4.4 APROM 重启地址操作模式选项	-	-	-/•
	6.4.4.14 高速缓存控制器	-	-	•
FMC	6.4.4.15 片上Flash存储器编程 64位编程和多字编程	-	-	•
	6.4.4.17 Flash 全为1校验	-	-	•
	ISP控制寄存器(FMC_ISPCTL) INTEN (FMC_ISPCTL[24])	-	•	
	6.25.5.11 PWM触发	-	•	•
ADC	6.25.5.12 BPWM触发	•	-	•
	6.25.5.17 浮空检测功能	•	-	•
I ² C	6.16.5.2 操作模式 - 总线管理 (SMBus/PMBus 兼容) - 设备识别 – 从机地址 - 总线协议 - 地址解析协议(ARP) - 接收命令和数据应答控制 - 主机通知协议 - 总线管理警报 - 包错误检查 - 超时 - 总线管理超时 - 总线管理超时 - 总线管理超时 - 总线管理超时	-	-	•
ACMP	6.26.5.7 校准功能	-	-/-/-	•
EBI	6.21.5.3 EBI数据宽度连接-地址总线与数据总线分开模式	-	-	•
EDI	6.21.5.4 EBI操作控制 - 连续数据访问模式	-	-	•
USBD	6.22.7 寄存器描述 USB配置寄存器 (USB_CFGx) DSQSYNC OUT Token传输	•	-	-

4 引脚配置

用户可以在第3章或使用<u>NuTool - PinConfig</u>找到引脚配置信息。NuTool-PinConfigure包含所有型号的 Nuvoton NuMicro®系列芯片,帮助用户正确、方便地配置多功能GPIO。

4.1 引脚配置

4.1.1 M031 系列引脚图

4.1.1.1 M031系列TSSOP 20引脚框图

对应料号:M031FB0AE, M031FC1AE

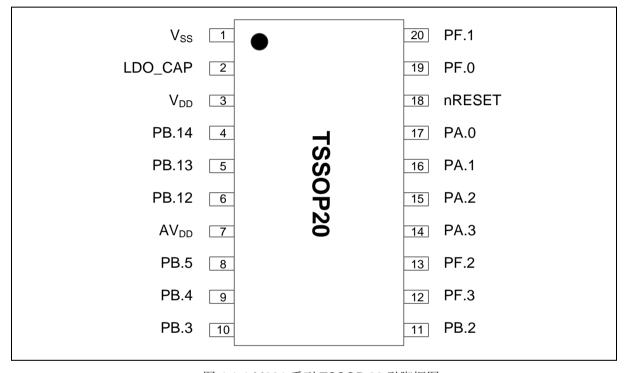


图 4.1-1 M031 系列 TSSOP 20 引脚框图



4.1.1.2 M031系列TSSOP 28引脚框图

对应料号:M031EB0AE, M031EC1AE

PA.12	28 27 26 25 24 23 22 21 20 19 18 17 16	PC.1 PF.1 PF.0 nRESET PA.0 PA.1 PA.2 PA.3 PF.2 PF.3 PB.0
-------	----------------------------------------------------------------------------	----------------------------------------------------------

图 4.1-2 M031 系列 TSSOP 28 引脚框图

4.1.1.3 M031系列QFN 33引脚框图

nuvoTon

对应料号:M031TB0AE, M031TC1AE, M031TD2AE, M031TE3AE

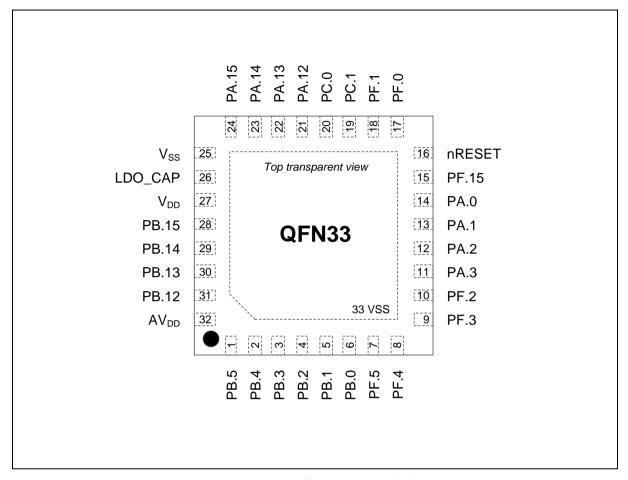


图 4.1-3 M031 系列 QFN 33 引脚框图



4.1.1.4 M031系列LQFP 48引脚框图

对应料号:M031LC2AE, M031LD2AE, M031LE3AE, M031LG6AE, M031LG8AE

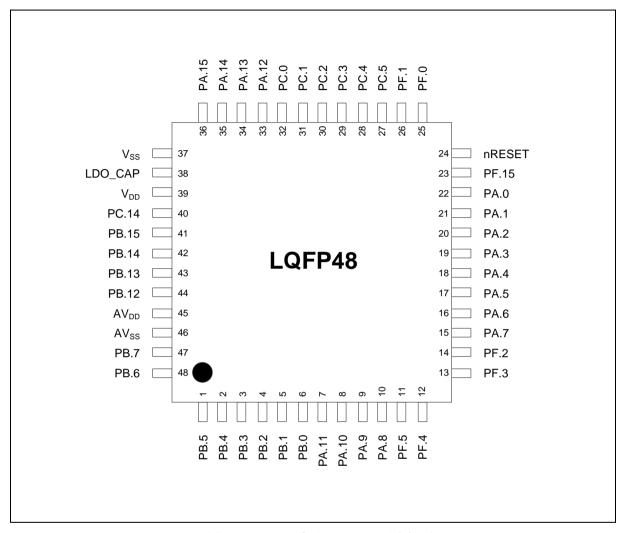


图 4.1-4 M031 系列 LQFP 48 引脚框图

4.1.1.5 M031系列LQFP 64引脚框图

对应料号:M031SC2AE, M031SD2AE, M031SE3AE, M031SG6AE, M031SG8AE, M031SIAAE

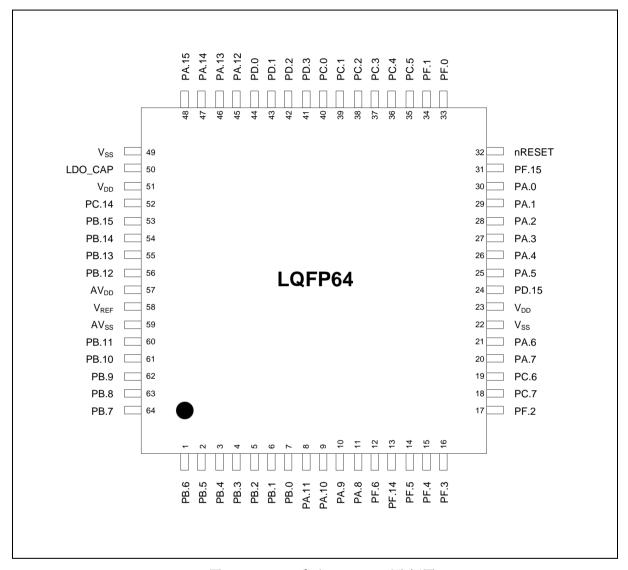


图 4.1-5 M031 系列 LQFP 64 引脚框图



4.1.1.6 M031系列LQFP 128引脚框图

对应料号:M031KG6AE, M031KG8AE, M031KIAAE

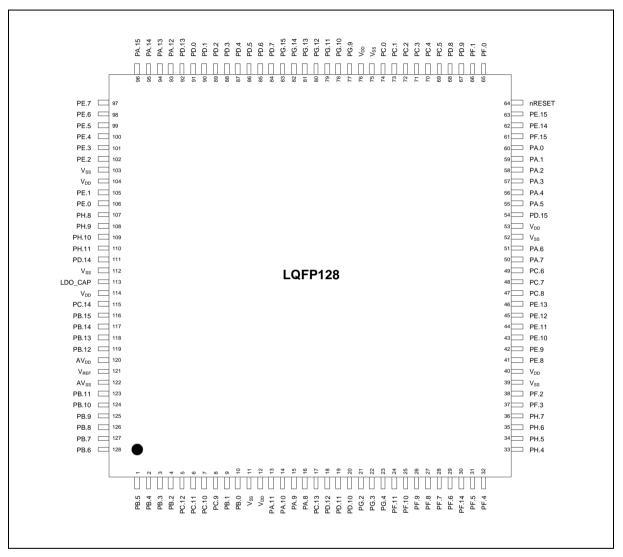


图 4.1-6 M031 系列 LQFP 128 引脚框图

4.1.2 M031系列多功能引脚框图

4.1.2.1 M031系列TSSOP 20多功能引脚框图

对应料号:M031FB0AE, M031FC1AE

M031FB0AE

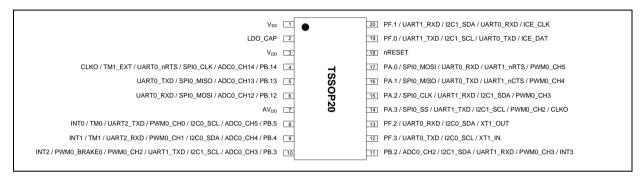


图 4.1-7 M031FB0AE 多功能引脚框图

引脚	M031FB0AE引脚功能
1	vss
2	LDO_CAP
3	V_{DD}
4	PB.14 / ADC0_CH14 / SPI0_CLK / UART0_nRTS / TM1_EXT / CLKO
5	PB.13 / ADC0_CH13 / SPI0_MISO / UART0_TXD
6	PB.12 / ADC0_CH12 / SPI0_MOSI / UART0_RXD
7	AV_DD
8	PB.5 / ADC0_CH5 / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
9	PB.4 / ADC0_CH4 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
10	PB.3 / ADC0_CH3 / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / INT2
11	PB.2 / ADC0_CH2 / I2C1_SDA / UART1_RXD / PWM0_CH3 / INT3
12	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
13	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
14	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO
15	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
16	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
17	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
18	nRESET
19	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
20	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK



表 4.1-1 M031EB0AE 多功能引脚表

M031FC1AE

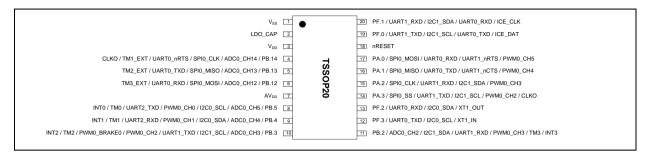


图 4.1-8 M031FC1AE 多功能引脚框图

引脚	M031FC1AE引脚功能
1	vss
2	LDO_CAP
3	V_{DD}
4	PB.14 / ADC0_CH14 / SPI0_CLK / UART0_nRTS / TM1_EXT / CLKO
5	PB.13 / ADC0_CH13 / SPI0_MISO / UART0_TXD / TM2_EXT
6	PB.12 / ADC0_CH12 / SPI0_MOSI / UART0_RXD / TM3_EXT
7	AV_{DD}
8	PB.5 / ADC0_CH5 / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
9	PB.4 / ADC0_CH4 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
10	PB.3 / ADC0_CH3 / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
11	PB.2 / ADC0_CH2 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
12	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
13	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
14	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO
15	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
16	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
17	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
18	nRESET
19	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
20	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK

表 4.1-2 M031FC1AE 多功能引脚表

4.1.2.2 M031系列TSSOP 28多功能引脚框图

对应料号:M031EB0AE, M031EC1AE

M031EB0AE

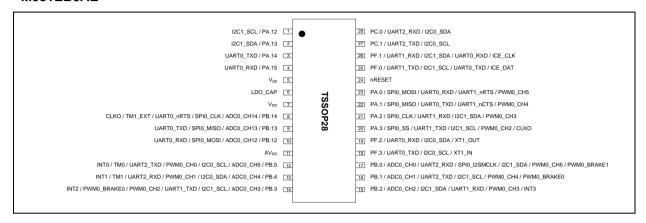


图 4.1-9 M031EB0AE 多功能引脚框图

引脚	M031EB0AE引脚功能
1	PA.12 / I2C1_SCL
2	PA.13 / I2C1_SDA
3	PA.14 / UART0_TXD
4	PA.15 / UART0_RXD
5	vss
6	LDO_CAP
7	V_{DD}
8	PB.14 / ADC0_CH14 / SPI0_CLK / UART0_nRTS / TM1_EXT / CLKO
9	PB.13 / ADC0_CH13 / SPI0_MISO / UART0_TXD
10	PB.12 / ADC0_CH12 / SPI0_MOSI / UART0_RXD
11	AV_DD
12	PB.5 / ADC0_CH5 / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
13	PB.4 / ADC0_CH4 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
14	PB.3 / ADC0_CH3 / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / INT2
15	PB.2 / ADC0_CH2 / I2C1_SDA / UART1_RXD / PWM0_CH3 / INT3
16	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM0_BRAKE0
17	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM0_BRAKE1
18	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
19	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
20	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO

引脚	M031EB0AE引脚功能
21	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
22	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
23	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
24	nRESET
25	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
26	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
27	PC.1 / UART2_TXD / I2C0_SCL
28	PC.0 / UART2_RXD / I2C0_SDA

表 4.1-3 M031EB0AE 多功能引脚表

M031EC1AE

nuvoton

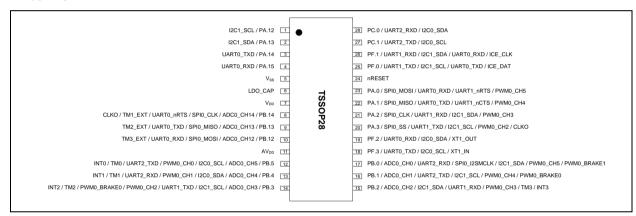


图 4.1-10 M031EC1AE 多功能引脚框图

引脚	M031EC1AE引脚功能
1	PA.12 / I2C1_SCL
2	PA.13 / I2C1_SDA
3	PA.14 / UART0_TXD
4	PA.15 / UARTO_RXD
5	vss
6	LDO_CAP
7	V_{DD}
8	PB.14 / ADC0_CH14 / SPI0_CLK / UART0_nRTS / TM1_EXT / CLKO
9	PB.13 / ADC0_CH13 / SPI0_MISO / UART0_TXD / TM2_EXT
10	PB.12 / ADC0_CH12 / SPI0_MOSI / UART0_RXD / TM3_EXT
11	AV_DD
12	PB.5 / ADC0_CH5 / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0

nuvoton

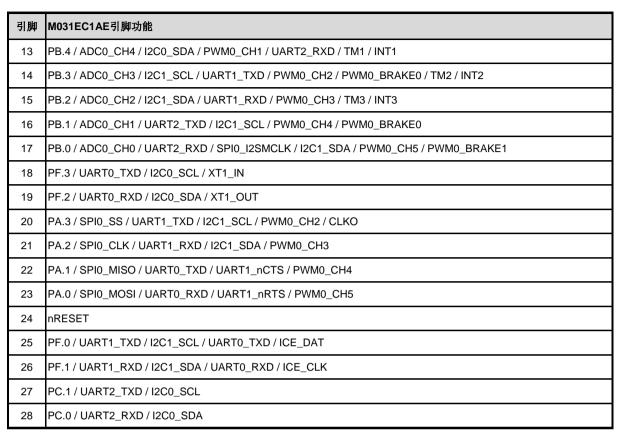


表 4.1-4 M031EC1AE 多功能引脚表



4.1.2.3 M031系列QFN 33多功能引脚框图

对应料号:M031TB0AE, M031TC1AE, M031TD2AE,M031TE3AE

M031TB0AE

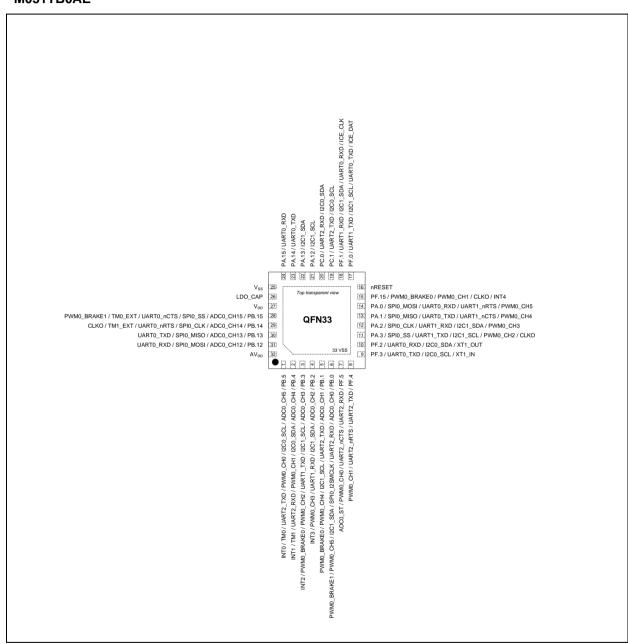


图 4.1-11 M031TB0AE 多功能引脚框图

	引脚	M031TB0AE引脚功能
I	1	PB.5 / ADC0_CH5 / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
Ī	2	PB.4 / ADC0_CH4 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1

引脚	M031TB0AE引脚功能
3	PB.3 / ADC0_CH3 / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / INT2
4	PB.2 / ADC0_CH2 / I2C1_SDA / UART1_RXD / PWM0_CH3 / INT3
5	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM0_BRAKE0
6	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM0_BRAKE1
7	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / ADC0_ST
8	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1
9	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
10	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
11	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO
12	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
13	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
14	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
15	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / CLKO / INT4
16	nRESET
17	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
18	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
19	PC.1 / UART2_TXD / I2C0_SCL
20	PC.0 / UART2_RXD / I2C0_SDA
21	PA.12 / I2C1_SCL
22	PA.13 / I2C1_SDA
23	PA.14 / UART0_TXD
24	PA.15 / UART0_RXD
25	vss
26	LDO_CAP
27	V_{DD}
28	PB.15 / ADC0_CH15 / SPI0_SS / UART0_nCTS / TM0_EXT / PWM0_BRAKE1
29	PB.14 / ADC0_CH14 / SPI0_CLK / UART0_nRTS / TM1_EXT / CLKO
30	PB.13 / ADC0_CH13 / SPI0_MISO / UART0_TXD
31	PB.12 / ADC0_CH12 / SPI0_MOSI / UART0_RXD
32	AV_DD

表 4.1-5 M031TB0AE 多功能引脚表



M031TC1AE

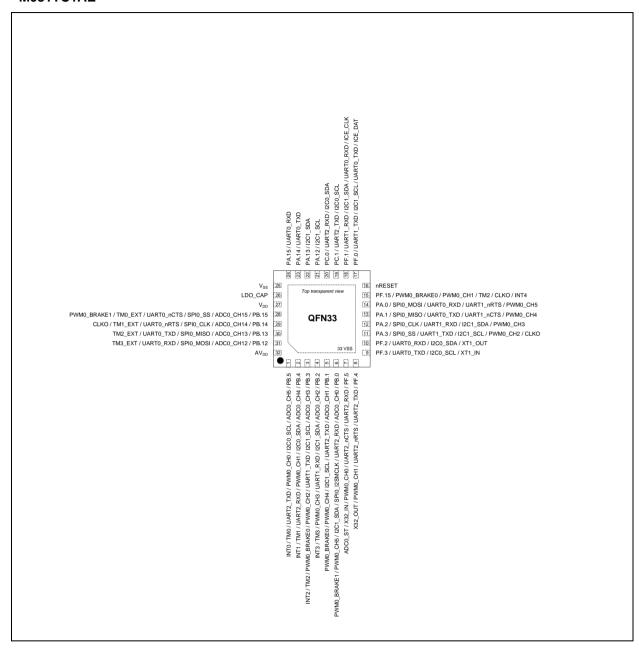


图 4.1-12 M031TC1AE 多功能引脚框图

引脚	M031TC1AE引脚功能
1	PB.5 / ADC0_CH5 / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
4	PB.2 / ADC0_CH2 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM0_BRAKE0

引脚	M031TC1AE引脚功能
6	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM0_BRAKE1
7	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
8	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
9	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
10	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
11	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO
12	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
13	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
14	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
15	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
16	nRESET
17	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
18	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
19	PC.1 / UART2_TXD / I2C0_SCL
20	PC.0 / UART2_RXD / I2C0_SDA
21	PA.12 / I2C1_SCL
22	PA.13 / I2C1_SDA
23	PA.14 / UART0_TXD
24	PA.15 / UART0_RXD
25	vss
26	LDO_CAP
27	$V_{ extsf{DD}}$
28	PB.15 / ADC0_CH15 / SPI0_SS / UART0_nCTS / TM0_EXT / PWM0_BRAKE1
29	PB.14 / ADC0_CH14 / SPI0_CLK / UART0_nRTS / TM1_EXT / CLKO
30	PB.13 / ADC0_CH13 / SPI0_MISO / UART0_TXD / TM2_EXT
31	PB.12 / ADC0_CH12 / SPI0_MOSI / UART0_RXD / TM3_EXT
32	AV_DD

表 4.1-6 M031TC1AE 多功能引脚表

M031TD2AE

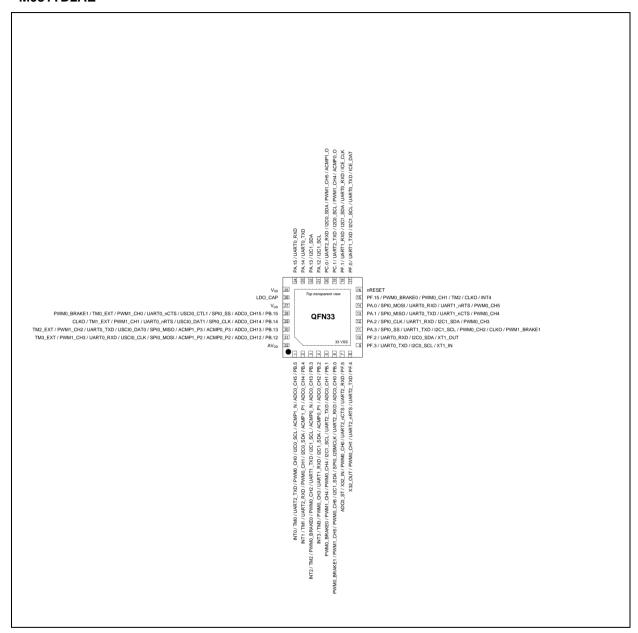


图 4.1-13 M031TD2AE 多功能引脚框图

引脚	M031TD2AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
4	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0

引脚	M031TD2AE引脚功能
6	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
7	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
8	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
9	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
10	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
11	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
12	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
13	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
14	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
15	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
16	nRESET
17	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
18	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
19	PC.1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O
20	PC.0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
21	PA.12 / I2C1_SCL
22	PA.13 / I2C1_SDA
23	PA.14 / UART0_TXD
24	PA.15 / UART0_RXD
25	vss
26	LDO_CAP
27	V_{DD}
28	PB.15 / ADC0_CH15 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
29	PB.14 / ADC0_CH14 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
30	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
31	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
32	AV_DD

表 4.1-7 M031TD2AE 多功能引脚表

M031TE3AE

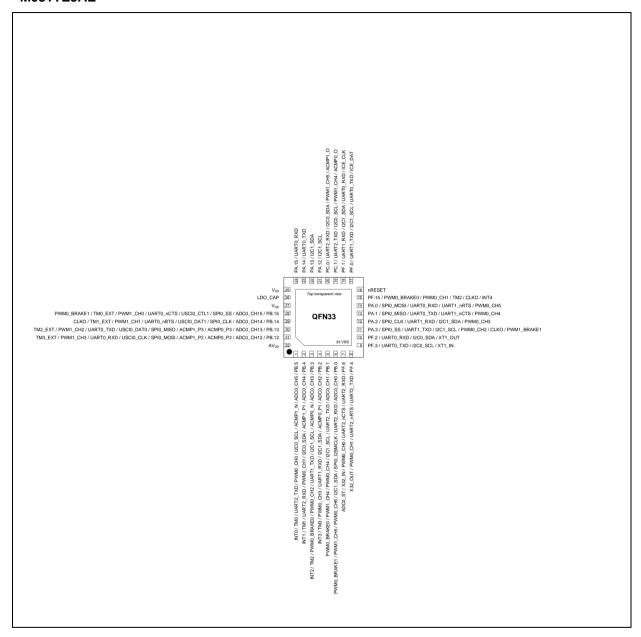


图 4.1-14 M031TE3E 多功能引脚框图

引脚	M031TE3AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
4	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0

引脚	M031TE3AE引脚功能
6	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
7	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
8	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
9	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
10	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
11	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
12	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
13	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
14	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
15	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
16	nRESET
17	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
18	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
19	PC.1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O
20	PC.0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
21	PA.12 / I2C1_SCL
22	PA.13 / I2C1_SDA
23	PA.14 / UART0_TXD
24	PA.15 / UART0_RXD
25	vss
26	LDO_CAP
27	V_{DD}
28	PB.15 / ADC0_CH15 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
29	PB.14 / ADC0_CH14 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
30	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
31	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
32	AV _{DD}

表4.1-8 M031TE3AE多功能引脚表



4.1.2.4 M031系列LQFP 48多功能引脚框图

对应料号:M031LC2AE, M031LD2AE, M031LE3AE, M031LG6AE, M031LG8AE

M031LC2AE

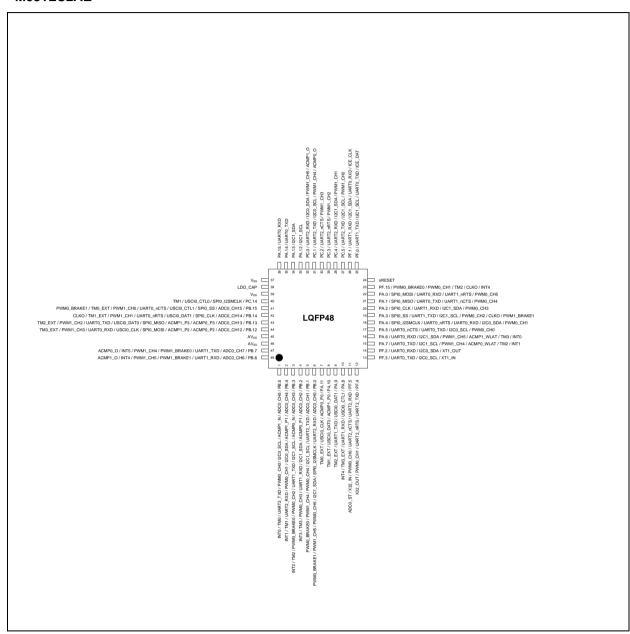


图 4.1-15 M031LC2AE 多功能引脚框图

Į	引脚	M031LC2AE引脚功能
	1	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
	2	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
	3	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2

引脚	M031LC2AE引脚功能
4	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
6	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
7	PA.11 / ACMP0_P0 / USCI0_CLK / TM0_EXT
8	PA.10 / ACMP1_P0 / USCI0_DAT0 / TM1_EXT
9	PA.9 / USCI0_DAT1 / UART1_TXD / TM2_EXT
10	PA.8 / USCI0_CTL1 / UART1_RXD / TM3_EXT / INT4
11	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
12	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
13	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
14	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
15	PA.7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1
16	PA.6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0
17	PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0
18	PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1
19	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
20	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
21	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
22	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
23	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
26	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
27	PC.5 / UART2_TXD / I2C1_SCL / PWM1_CH0
28	PC.4 / UART2_RXD / I2C1_SDA / PWM1_CH1
29	PC.3 / UART2_nRTS / PWM1_CH2
30	PC.2 / UART2_nCTS / PWM1_CH3
31	PC.1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O
32	PC.0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
33	PA.12 / I2C1_SCL
34	PA.13 / I2C1_SDA
35	PA.14 / UARTO_TXD
36	PA.15 / UARTO_RXD
37	vss



引脚	M031LC2AE引脚功能
38	LDO_CAP
39	$V_{ extsf{DD}}$
40	PC.14 / SPI0_I2SMCLK / USCI0_CTL0 / TM1
41	PB.15 / ADC0_CH15 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
42	PB.14 / ADC0_CH14 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
43	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
44	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
45	AV_DD
46	AVSS
47	PB.7 / ADC0_CH7 / UART1_TXD / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
48	PB.6 / ADC0_CH6 / UART1_RXD / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-9 M031LC2AE 多功能引脚表

M031LD2AE

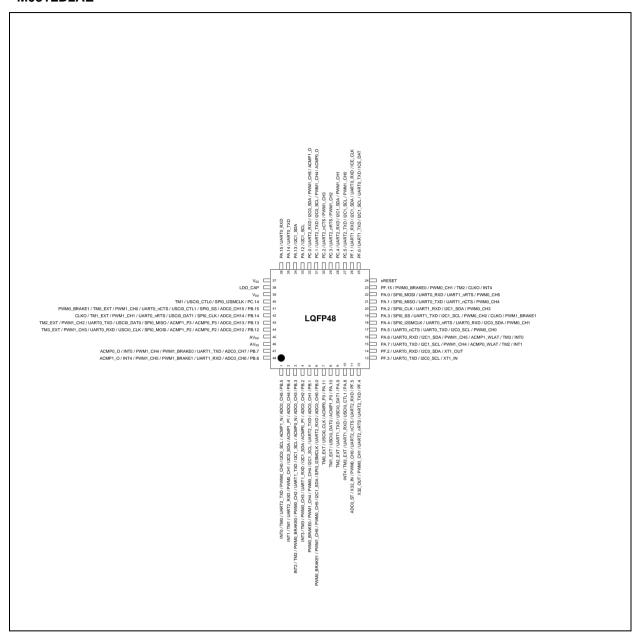


图 4.1-16 M031LD2AE 多功能引脚框图

引脚	M031LD2AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
4	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0



mt nte	
引脚	M031LD2AE引脚功能
6	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
7	PA.11 / ACMP0_P0 / USCI0_CLK / TM0_EXT
8	PA.10 / ACMP1_P0 / USCI0_DAT0 / TM1_EXT
9	PA.9 / USCI0_DAT1 / UART1_TXD / TM2_EXT
10	PA.8 / USCI0_CTL1 / UART1_RXD / TM3_EXT / INT4
11	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
12	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
13	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
14	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
15	PA.7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1
16	PA.6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0
17	PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0
18	PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1
19	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
20	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
21	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
22	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
23	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
26	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
27	PC.5 / UART2_TXD / I2C1_SCL / PWM1_CH0
28	PC.4 / UART2_RXD / I2C1_SDA / PWM1_CH1
29	PC.3 / UART2_nRTS / PWM1_CH2
30	PC.2 / UART2_nCTS / PWM1_CH3
31	PC.1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O
32	PC.0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
33	PA.12 / I2C1_SCL
34	PA.13 / I2C1_SDA
35	PA.14 / UART0_TXD
36	PA.15 / UART0_RXD
37	vss
38	LDO_CAP
39	V_DD

引脚	M031LD2AE引脚功能
40	PC.14 / SPI0_I2SMCLK / USCI0_CTL0 / TM1
41	PB.15 / ADC0_CH15 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
42	PB.14 / ADC0_CH14 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
43	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
44	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
45	AV_DD
46	AVSS
47	PB.7 / ADC0_CH7 / UART1_TXD / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
48	PB.6 / ADC0_CH6 / UART1_RXD / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-10 M031LD2AE 多功能引脚表

M031LE3AE

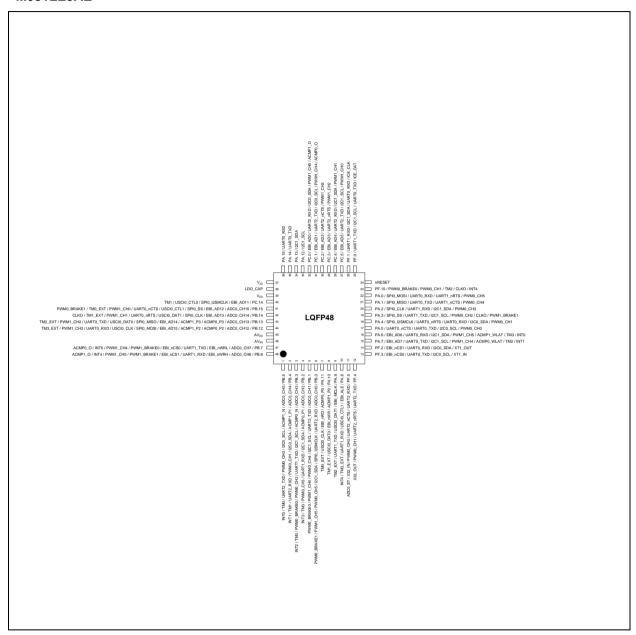


图 4.1-17 M031LE3AE 多功能引脚框图

引脚	M031LE3AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
4	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
6	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1

引脚	M031LE3AE引脚功能
7	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / TM0_EXT
8	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / TM1_EXT
9	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / TM2_EXT
10	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / TM3_EXT / INT4
11	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
12	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
13	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN
14	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / XT1_OUT
15	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1
16	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0
17	PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0
18	PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1
19	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
20	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
21	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
22	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
23	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
26	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
27	PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0
28	PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1
29	PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2
30	PC.2 / EBI_AD2 / UART2_nCTS / PWM1_CH3
31	PC.1 / EBI_AD1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O
32	PC.0 / EBI_AD0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
33	PA.12 / I2C1_SCL
34	PA.13 / I2C1_SDA
35	PA.14 / UART0_TXD
36	PA.15 / UART0_RXD
37	vss
38	LDO_CAP
39	V _{DD}
40	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / TM1



引脚	M031LE3AE引脚功能
41	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
42	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
43	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
44	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
45	AV_DD
46	AVSS
47	PB.7 / ADC0_CH7 / EBI_nWRL / UART1_TXD / EBI_nCS0 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
48	PB.6 / ADC0_CH6 / EBI_nWRH / UART1_RXD / EBI_nCS1 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-11 M031LE3AE 多功能引脚表

M031LG6AE

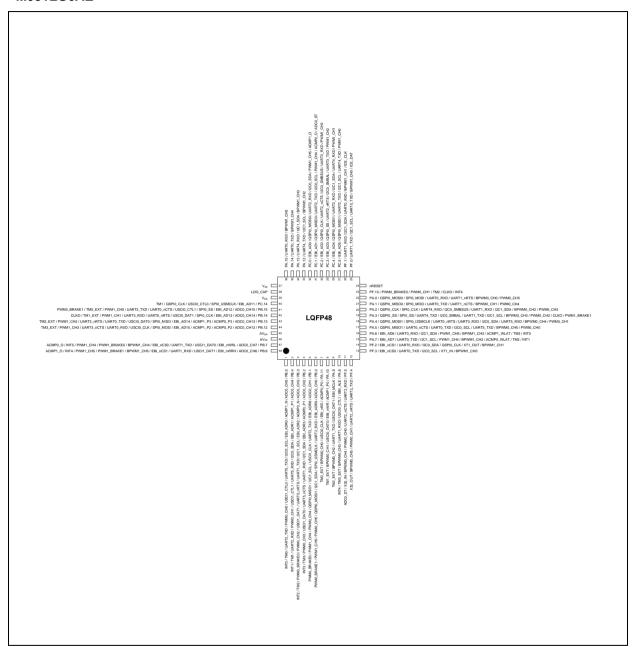


图 4.1-18 M031LG6AE 多功能引脚框图

引脚	M031LG6AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2



引脚	M031LG6AE引脚功能
4	PB.2 / ADC0_CH2 / ACMP0_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWM0_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
6	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
7	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
8	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
9	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
10	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
11	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
12	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
13	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
14	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
15	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
16	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
17	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
18	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
19	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
20	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
21	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
22	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
23	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
26	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
27	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
28	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
29	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
30	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
31	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
32	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
33	PA.12 / UART4_TXD / I2C1_SCL / BPWM1_CH2
34	PA.13 / UART4_RXD / I2C1_SDA / BPWM1_CH3

引脚	M031LG6AE引脚功能
35	PA.14 / UART0_TXD / BPWM1_CH4
36	PA.15 / UART0_RXD / BPWM1_CH5
37	vss
38	LDO_CAP
39	V_{DD}
40	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
41	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
42	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
43	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
44	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
45	AV_DD
46	AVSS
47	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
48	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-12 M031LG6AE 多功能引脚表

M031LG8AE

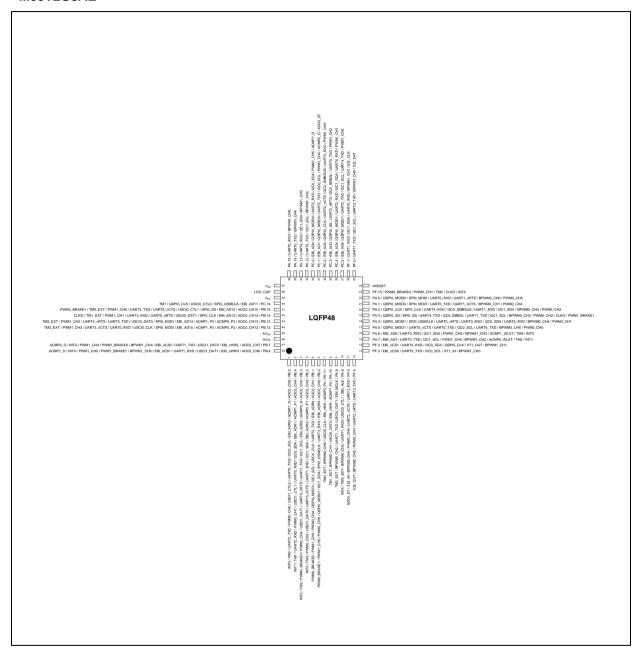


图 4.1-19 M031LG8AE 多功能引脚框图

引脚	M031LG8AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2

引脚	M031LG8AE引脚功能
4	PB.2 / ADCO_CH2 / ACMPO_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWMO_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
6	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
7	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
8	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
9	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
10	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
11	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
12	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
13	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
14	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
15	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
16	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
17	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
18	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
19	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
20	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
21	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
22	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
23	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
26	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
27	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
28	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
29	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
30	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
31	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
32	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
33	PA.12 / UART4_TXD / I2C1_SCL / BPWM1_CH2
34	PA.13 / UART4_RXD / I2C1_SDA / BPWM1_CH3



引脚	M031LG8AE引脚功能
35	PA.14 / UART0_TXD / BPWM1_CH4
36	PA.15 / UART0_RXD / BPWM1_CH5
37	vss
38	LDO_CAP
39	V_{DD}
40	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
41	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
42	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
43	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
44	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
45	AV_DD
46	AVSS
47	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
48	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-13 M031LG8AE 多功能引脚表

4.1.2.5 M031系列LQFP 64多功能引脚框图

对应料号:M031SC2AE, M031SD2AE, M031SE3AE, M031SG6AE, M031SG8AE, M031SIAAE

M031SC2AE

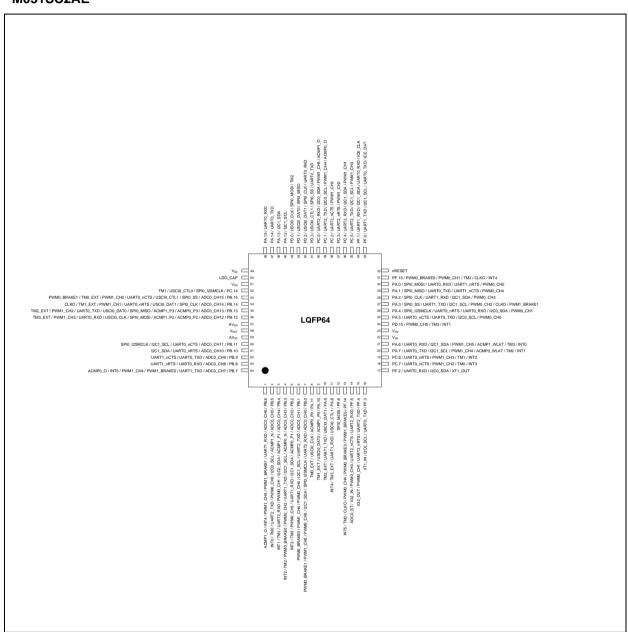


图 4.1-20 M031SC2AE 多功能引脚框图

引脚	M031SC2AE引脚功能
1	PB.6 / ADC0_CH6 / UART1_RXD / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O
2	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
3	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1



引脚	M031SC2AE引脚功能
4	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
5	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
6	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
7	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
8	PA.11 / ACMP0_P0 / USCI0_CLK / TM0_EXT
9	PA.10 / ACMP1_P0 / USCI0_DAT0 / TM1_EXT
10	PA.9 / USCI0_DAT1 / UART1_TXD / TM2_EXT
11	PA.8 / USCI0_CTL1 / UART1_RXD / TM3_EXT / INT4
12	PF.6 / SPI0_MOSI
13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
16	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
17	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
18	PC.7 / UART0_nCTS / PWM1_CH2 / TM0 / INT3
19	PC.6 / UART0_nRTS / PWM1_CH3 / TM1 / INT2
20	PA.7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1
21	PA.6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0
22	vss
23	V_{DD}
24	PD.15 / PWM0_CH5 / TM3 / INT1
25	PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0
26	PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1
27	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
28	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
29	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
30	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
32	nRESET
33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
35	PC.5 / UART2_TXD / I2C1_SCL / PWM1_CH0
36	PC.4 / UART2_RXD / I2C1_SDA / PWM1_CH1
37	PC.3 / UART2_nRTS / PWM1_CH2

引脚	M031SC2AE引脚功能
38	PC.2 / UART2_nCTS / PWM1_CH3
39	PC.1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O
40	PC.0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / USCI0_CTL1 / SPI0_SS / UART0_TXD
42	PD.2 / USCI0_DAT1 / SPI0_CLK / UART0_RXD
43	PD.1 / USCI0_DAT0 / SPI0_MISO
44	PD.0 / USCI0_CLK / SPI0_MOSI / TM2
45	PA.12 / I2C1_SCL
46	PA.13 / I2C1_SDA
47	PA.14 / UART0_TXD
48	PA.15 / UARTO_RXD
49	vss
50	LDO_CAP
51	V_{DD}
52	PC.14 / SPI0_I2SMCLK / USCI0_CTL0 / TM1
53	PB.15 / ADC0_CH15 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
57	AV_DD
58	V_REF
59	AVSS
60	PB.11 / ADC0_CH11 / UART0_nCTS / I2C1_SCL / SPI0_I2SMCLK
61	PB.10 / ADC0_CH10 / UART0_nRTS / I2C1_SDA
62	PB.9 / ADC0_CH9 / UART0_TXD / UART1_nCTS
63	PB.8 / ADC0_CH8 / UART0_RXD / UART1_nRTS
64	PB.7 / ADC0_CH7 / UART1_TXD / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O

表 4.1-14 M031SC2AE 多功能引脚表

M031SD2AE

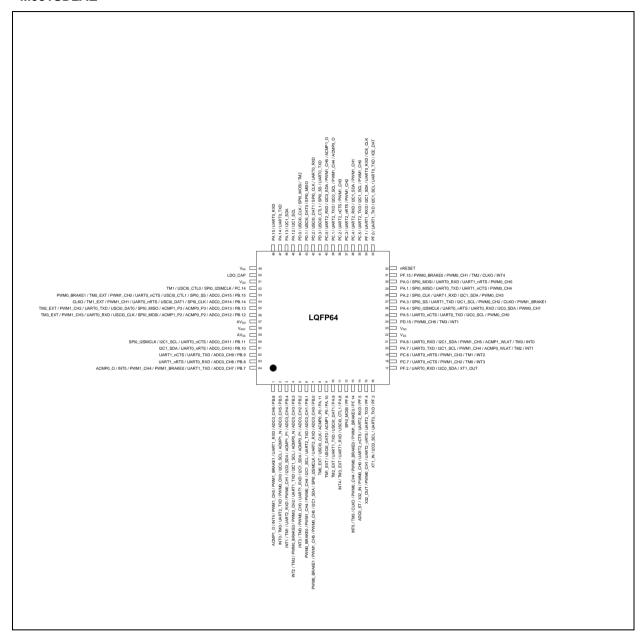


图 4.1-21 M031SD2AE 多功能引脚框图

引脚	M031SD2AE引脚功能
1	PB.6 / ADC0_CH6 / UART1_RXD / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O
2	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
3	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
4	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
5	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3

引脚	M031SD2AE引脚功能
6	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
7	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
8	PA.11 / ACMP0_P0 / USCI0_CLK / TM0_EXT
9	PA.10 / ACMP1_P0 / USCI0_DAT0 / TM1_EXT
10	PA.9 / USCI0_DAT1 / UART1_TXD / TM2_EXT
11	PA.8 / USCI0_CTL1 / UART1_RXD / TM3_EXT / INT4
12	PF.6 / SPI0_MOSI
13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
16	PF.3 / UART0_TXD / I2C0_SCL / XT1_IN
17	PF.2 / UART0_RXD / I2C0_SDA / XT1_OUT
18	PC.7 / UART0_nCTS / PWM1_CH2 / TM0 / INT3
19	PC.6 / UART0_nRTS / PWM1_CH3 / TM1 / INT2
20	PA.7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1
21	PA.6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0
22	vss
23	V_{DD}
24	PD.15 / PWM0_CH5 / TM3 / INT1
25	PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0
26	PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1
27	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
28	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
29	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
30	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
32	nRESET
33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
35	PC.5 / UART2_TXD / I2C1_SCL / PWM1_CH0
36	PC.4 / UART2_RXD / I2C1_SDA / PWM1_CH1
37	PC.3 / UART2_nRTS / PWM1_CH2
38	PC.2 / UART2_nCTS / PWM1_CH3
39	PC.1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O



引脚	M031SD2AE引脚功能
40	PC.0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / USCI0_CTL1 / SPI0_SS / UART0_TXD
42	PD.2 / USCI0_DAT1 / SPI0_CLK / UART0_RXD
43	PD.1 / USCI0_DAT0 / SPI0_MISO
44	PD.0 / USCI0_CLK / SPI0_MOSI / TM2
45	PA.12 / I2C1_SCL
46	PA.13 / I2C1_SDA
47	PA.14 / UART0_TXD
48	PA.15 / UART0_RXD
49	vss
50	LDO_CAP
51	V_{DD}
52	PC.14 / SPI0_I2SMCLK / USCI0_CTL0 / TM1
53	PB.15 / ADC0_CH15 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
57	AV_DD
58	V_REF
59	AVSS
60	PB.11 / ADC0_CH11 / UART0_nCTS / I2C1_SCL / SPI0_I2SMCLK
61	PB.10 / ADC0_CH10 / UART0_nRTS / I2C1_SDA
62	PB.9 / ADC0_CH9 / UART0_TXD / UART1_nCTS
63	PB.8 / ADC0_CH8 / UART0_RXD / UART1_nRTS
64	PB.7 / ADC0_CH7 / UART1_TXD / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O

表 4.1-15 M031SD2AE 多功能引脚表

M031SE3AE

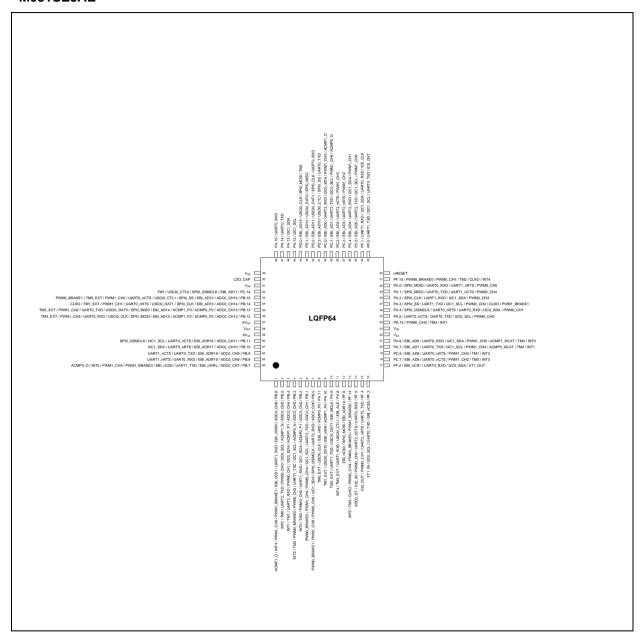


图 4.1-22 M031SE3AE 多功能引脚框图

引脚	M031SE3AE引脚功能
1	PB.6 / ADC0_CH6 / EBI_nWRH / UART1_RXD / EBI_nCS1 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O
2	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
3	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
4	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
5	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3



Mo15ESAEIJBMB		
7 PB.0 / ADCO_CH0 / UARTZ_RXD / SPIO_IZSMCLK / IZC1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1 8 PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / TM0_EXT 9 PA.10 / ACMP1_P0 / EBI_nRD / USCI0_DAT0 / TM1_EXT 10 PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / TM2_EXT 11 PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / TM3_EXT / INT4 12 PF.6 / EBI_ADR19 / SPI0_MOSI / EBI_nCS0 13 PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5 14 PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST 15 PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT 16 PF.3 / EBI_nCS0 / UART0_RXD / IZC0_SCL / XT1_IN 17 PF.2 / EBI_nCS1 / UART0_RXD / IZC0_SDA / XT1_OUT 18 PC.7 / EBI_ADS / UART0_RXD / IZC0_SDA / XT1_OUT 19 PC.6 / EBI_ADS / UART0_RXD / IZC0_SDA / XT1_OUT 20 PA.7 / EBI_ADS / UART0_RXD / IZC1_SCL / PWM1_CH3 / ACMP0_WLAT / TM3 / INT0 21 PA.6 / EBI_ADS / UART0_TXD / IZC1_SCL / PWM1_CH3 / ACMP0_WLAT / TM3 / INT0 22 VSS 23 Voo 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_nCTS / UART0_TXD / IZC0_SCL / PWM0_CH0 26 PA.4 / SPI0_ESMCLK / UART0_RXD / IZC0_SCL / PWM0_CH0 27 PA.3 / SPI0_SS / UART1_TXD / IZC1_SCL / PWM0_CH3 29 PA.1 / SPI0_ESMCLK / UART0_TXD / IZC1_SCL / PWM0_CH3 20 PA.1 / SPI0_USMOLY / UART0_TXD / IZC1_SCL / PWM0_CH3 21 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 22 PR.5 / PUM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 23 RESET 24 PF.0 / UART1_TXD / IZC1_SCL / UART0_RXD / IZC1_SCL / PWM0_CH5 25 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH0 26 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH0 27 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH0 28 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH0 39 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH0 30 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH1 31 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH1 31 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH1 31 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH1 31 PC.5 / EBI_ADS / UART2_TXD / IZC1_SCL / PWM1_CH1	引脚	M031SE3AE引脚功能
8 PA.11/ACMPO_PO_FBI_nRD_/USCIO_CLK/TMO_EXT 9 PA.10/ACMP1_PO_FBI_nWR_/USCIO_DATO_TM1_EXT 10 PA.9/EBI_MCLK_/USCIO_DAT1_/UART1_TXD_/TM2_EXT 11 PA.8/EBI_ALE_/USCIO_CTL1_/UART1_TXD_/TM3_EXT_/INT4 12 PF.6/EBI_ADR19/SPIO_MOSI/EBI_nCSO 13 PF.14/PWM1_BRAKEO_/PWM0_BRAKEO_/PWM0_CH4/CLKO_/TM3/INT5 14 PF.5/UART2_RXD_/UART2_nCTS_/PWM0_CH4/CLKO_/TM3/INT5 15 PF.4/UART2_TXD_/UART2_nCTS_/PWM0_CH1/X32_OUT 16 PF.3/EBI_nCSO_/UART0_TXD_/I2C0_SCL_/XT1_IN 17 PF.2/EBI_NCSO_/UART0_RXD_/I2C0_SDA_/XT1_OUT 18 PC.7/EBI_AD9_/UART0_RXD_/I2C0_SDA_/XT1_OUT 19 PC.6/EBI_AD8_/UART0_RXD_/I2C1_SCL_/PWM1_CH3_/TM1/INT2 20 PA.7/EBI_AD7_/UART0_TXD_/I2C1_SCL_/PWM1_CH3_/ACMP0_WLAT_/TM2/INT1 21 PA.6/EBI_AD6_/UART0_TXD_/I2C1_SDA_/PWM1_CH5_/ACMP1_WLAT_/TM3/INT0 22 VSS 23 V ₇₀ 24 PD.15/PWM0_CH5_/TM3/INT1 26 PA.5/UART0_RXD_/UART0_TXD_/I2C0_SCL_/PWM0_CH0 27 PA.3/SPIO_SS_/UART1_TXD_/I2C1_SCL_/PWM0_CH0 28 PA.4/SPIO_LZSMCLK_/UART0_RXD_/I2C1_SCL_/PWM0_CH0 29 PA.1/SPIO_LZSMCLK_/UART0_TXD_/I2C1_SCL_/PWM0_CH2/CLKO_/PWM1_BRAKE1 29 PA.1/SPIO_USS_/UART1_TXD_/I2C1_SCL_/PWM0_CH3 29 PA.1/SPIO_MISO_/UART1_TXD_/I2C1_SCL_/PWM0_CH3 29 PA.1/SPIO_MISO_/UART1_TXD_/I2C1_SCL_/PWM0_CH3 20 PA.0/SPIO_MOSI_/UART0_TXD_/UART1_nCTS_/PWM0_CH3 30 PR.0/UART1_TXD_/I2C1_SCL_/UART0_TXD_/ICE_DAT 31 PF.15/PWM0_BRAKEO_/PWM0_CH1/TM2/CLKO_/INT4 32 NRESET 33 PF.0/UART1_TXD_/I2C1_SDA_/UART0_TXD_/ICE_CLK 35 PC.5/EBI_AD3_/UART2_RXD_/I2C1_SDA_/PWM1_CH1 37 PC.3/EBI_AD3_/UART2_RXD_/I2C1_SDA_/PWM1_CH1 37 PC.3/EBI_AD3_/UART2_RXD_/I2C1_SDA_/PWM1_CH1 37 PC.3/EBI_AD3_/UART2_RXD_/I2C1_SDA_/PWM1_CH1 37 PC.3/EBI_AD3_/UART2_RXD_/I2C1_SDA_/PWM1_CH1 37 PC.3/EBI_AD3_/UART2_RXD_/I2C1_SDA_/PWM1_CH1	6	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
9 PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DATO / TM1_EXT 10 PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / TM2_EXT 11 PA.8 / EBI_ALE / USCI0_CTL1 / UART1_TXD / TM3_EXT / INT4 12 PF.6 / EBI_ADR19 / SPI0_MOSI / EBI_nCS0 13 PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5 14 PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST 15 PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT 16 PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN 17 PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / XT1_OUT 18 PC.7 / EBI_AD9 / UART0_nCTS / PWM1_CH2 / TM0 / INT3 19 PC.6 / EBI_AD8 / UART0_nCTS / PWM1_CH3 / TM1 / INT2 20 PA.7 / EBI_AD7 / UART0_RXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1 21 PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0 22 VSS 23 V ₁₀ 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPI0_I2SMCLK / UART0_RXTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PP.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICC_DAT 34 PF.1 / UART1_RXD / I2C1_SCL / UART0_RXD / ICC_DAT 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RRS / PWM1_CH2	7	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
10 PA.9 / EBI_MCLK / USCIO_DAT1 / UART1_TXD / TM2_EXT 11 PA.8 / EBI_ALE / USCIO_CTL1 / UART1_RXD / TM3_EXT / INT4 12 PF.6 / EBI_ADR19 / SPIO_MOSI / EBI_nCS0 13 PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5 14 PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADCO_ST 15 PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT 16 PF.3 / EBI_nCS0 / UART0_TXD / I2CO_SCL / XT1_IN 17 PF.2 / EBI_nCS1 / UART0_RXD / I2CO_SDA / XT1_OUT 18 PC.7 / EBI_AD9 / UART0_nCTS / PWM1_CH2 / TM0 / INT3 19 PC.6 / EBI_AD8 / UART0_nCTS / PWM1_CH3 / TM1 / INT2 20 PA.7 / EBI_AD7 / UART0_RXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1 21 PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0 22 VSS 23 V ₁₀ 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPIO_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPIO_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPIO_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPIO_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPIO_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PP.0 / UART1_TXD / I2C1_SCD / UART0_TXD / ICC_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICC_CLK 35 PC.5 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1	8	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / TM0_EXT
11 PA.8 / EBI_ALE / USCIQ_CTL1 / UART1_RXD / TM3_EXT / INT4 12 PF.6 / EBI_ADR19 / SPIQ_MOSI / EBI_NCS0 13 PF.14 / PWM1_BRAKEO / PWM0_BRAKEO / PWM0_CH4 / CLKO / TM3 / INT5 14 PF.5 / UART2_RXD / UART2_NCTS / PWM0_CH0 / X32_IN / ADC0_ST 15 PF.4 / UART2_TXD / UART2_NTS / PWM0_CH1 / X32_OUT 16 PF.3 / EBI_NCS0 / UART0_TXD / I2C0_SCL / XT1_IN 17 PF.2 / EBI_NCS1 / UART0_RXD / I2C0_SDA / XT1_OUT 18 PC.7 / EBI_ADS / UART0_NCTS / PWM1_CH2 / TM0 / INT3 19 PC.6 / EBI_ADB / UART0_NCTS / PWM1_CH3 / TM1 / INT2 20 PA.7 / EBI_ADD / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1 21 PA.6 / EBI_ADB / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0 22 VSS 23 V ₅₀ 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_NCTS / UART0_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPIQ_I2SMCLK / UART0_RTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPIQ_SS / UART1_TXD / I2C1_SDA / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPIQ_CLK / UART1_TXD / I2C1_SDA / PWM0_CH4 30 PA.0 / SPIQ_MOSI / UART0_RXD / UART1_NCTS / PWM0_CH5 31 PF.15 / PWM0_BRAKEO / PWM0_CH1 / TM2 / CLKO / INT4 32 NESET 33 PF.0 / UART1_TXD / I2C1_SDA / UART0_TXD / ICE_DAT 34 PF.1 / UART1_TXD / I2C1_SDA / UART0_TXD / ICE_CLK 35 PC.5 / EBI_ADB / UART2_TXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_ADB / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_ADB / UART2_RXD / IZC1_SDA / PWM1_CH1 37 PC.3 / EBI_ADB / UART2_RXD / IZC1_SDA / PWM1_CH1 37 PC.3 / EBI_ADB / UART2_RXD / IZC1_SDA / PWM1_CH1 37 PC.3 / EBI_ADB / UART2_RXD / IZC1_SDA / PWM1_CH1 37 PC.3 / EBI_ADB / UART2_RXD / IZC1_SDA / PWM1_CH1	9	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / TM1_EXT
12 PF.6 / EBI_ADR19 / SPI0_MOSI / EBI_CS0 13 PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5 14 PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST 15 PF.4 / UART2_TXD / UART2_nCTS / PWM0_CH1 / X32_OUT 16 PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN 17 PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / XT1_OUT 18 PC.7 / EBI_AD9 / UART0_nCTS / PWM1_CH2 / TM0 / INT3 19 PC.6 / EBI_AD8 / UART0_nRTS / PWM1_CH3 / TM1 / INT2 20 PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1 21 PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0 22 VSS 23 Vpo 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPI0_SS / UART1_TXD / I2C1_SDA / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPI0_CLK / UART1_TXD / I2C1_SDA / PWM0_CH4 30 PA.0 / SPI0_MISO / UART0_RXD / UART1_nCTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SDA / UART0_TXD / ICCE_DAT 34 PF.1 / UART1_TXD / I2C1_SDA / UART0_RXD / ICCE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1	10	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / TM2_EXT
13 PF.14/PWM1_BRAKE0/PWM0_BRAKE0/PWM0_CH4/CLKO/TM3/INT5 14 PF.5/UART2_RXD/UART2_nCTS/PWM0_CH0/X32_IN/ADC0_ST 15 PF.4/UART2_TXD/UART2_nRTS/PWM0_CH1/X32_OUT 16 PF.3/EBI_nCS0/UART0_TXD/I2C0_SCL/XT1_IN 17 PF.2/EBI_nCS1/UART0_RXD/I2C0_SDA/XT1_OUT 18 PC.7/EBI_AD9/UART0_nCTS/PWM1_CH2/TM0/INT3 19 PC.6/EBI_AD8/UART0_nRTS/PWM1_CH3/TM1/INT2 20 PA.7/EBI_AD9/UART0_TXD/I2C1_SCL/PWM1_CH4/ACMP0_WLAT/TM2/INT1 21 PA.6/EBI_AD6/UART0_RXD/I2C1_SDA/PWM1_CH5/ACMP1_WLAT/TM3/INT0 22 VSS 23 V ₀₀ 24 PD.15/PWM0_CH5/TM3/INT1 25 PA.5/UART0_nCTS/UART0_TXD/I2C0_SCL/PWM0_CH0 26 PA.4/SPI0_I2SMCLK/UART0_nRTS/UART0_RXD/I2C0_SDA/PWM0_CH1 27 PA.3/SPI0_SS/UART1_TXD/I2C1_SCL/PWM0_CH2/CLKO/PWM1_BRAKE1 28 PA.2/SPI0_CLK/UART1_RXD/I2C1_SCL/PWM0_CH3 29 PA.1/SPI0_MISO/UART0_TXD/UART1_nCTS/PWM0_CH3 29 PA.1/SPI0_MISO/UART0_TXD/UART1_nCTS/PWM0_CH3 20 PA.0/SPI0_MOSI/UART0_RXD/UART1_nCTS/PWM0_CH5 31 PF.15/PWM0_BRAKE0/PWM0_CH1/TM2/CLKO/INT4 32 nRESET 33 PF.0/UART1_TXD/I2C1_SCL/UART0_TXD/ICE_DAT 34 PF.1/UART1_RXD/I2C1_SCL/UART0_TXD/ICE_CLK 35 PC.5/EBI_AD5/UART2_TXD/I2C1_SCL/PWM1_CH0 36 PC.4/EBI_AD4/UART2_RXD/I2C1_SDA/PWM1_CH1 37 PC.3/EBI_AD3/UART2_RXD/I2C1_SDA/PWM1_CH1 37 PC.3/EBI_AD3/UART2_RXD/I2C1_SDA/PWM1_CH1	11	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / TM3_EXT / INT4
14 PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST 15 PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT 16 PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / X71_IN 17 PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / X71_OUT 18 PC.7 / EBI_AD9 / UART0_nCTS / PWM1_CH2 / TM0 / INT3 19 PC.6 / EBI_AD8 / UART0_nXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1 20 PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0 21 PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0 22 VSS 23 V ₀₀ 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPIO_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPIO_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPIO_CLK / UART1_RXD / I2C1_SCL / PWM0_CH3 29 PA.1 / SPIO_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPIO_MOSI / UART0_TXD / UART1_nCTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1	12	PF.6 / EBI_ADR19 / SPI0_MOSI / EBI_nCS0
15 PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT 16 PF.3 / EBI_nCSO / UART0_TXD / I2C0_SCL / XT1_IN 17 PF.2 / EBI_nCS1 / UART0_nRXD / I2C0_SDA / XT1_OUT 18 PC.7 / EBI_AD9 / UART0_nCTS / PWM1_CH2 / TM0 / INT3 19 PC.6 / EBI_AD8 / UART0_nRTS / PWM1_CH3 / TM1 / INT2 20 PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1 21 PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0 22 VSS 23 V ₂₀ 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_NRTS / PWM1_CH2	13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
16 PF.3/EBI_nCS0/UART0_TXD/I2C0_SCL/XT1_IN 17 PF.2/EBI_nCS1/UART0_RXD/I2C0_SDA/XT1_OUT 18 PC.7/EBI_AD9/UART0_nCTS/PWM1_CH2/TM0/INT3 19 PC.6/EBI_AD8/UART0_nRTS/PWM1_CH3/TM1/INT2 20 PA.7/EBI_AD7/UART0_TXD/I2C1_SCL/PWM1_CH4/ACMP0_WLAT/TM2/INT1 21 PA.6/EBI_AD6/UART0_RXD/I2C1_SDA/PWM1_CH5/ACMP1_WLAT/TM3/INT0 22 VSS 23 V ₀₀ 24 PD.15/PWM0_CH5/TM3/INT1 25 PA.5/UART0_nCTS/UART0_TXD/I2C0_SCL/PWM0_CH0 26 PA.4/SPI0_I2SMCLK/UART0_nRTS/UART0_RXD/I2C0_SDA/PWM0_CH1 27 PA.3/SPI0_SS/UART1_TXD/I2C1_SCL/PWM0_CH2/CLKO/PWM1_BRAKE1 28 PA.2/SPI0_CLK/UART1_RXD/I2C1_SDA/PWM0_CH3 29 PA.1/SPI0_MISO/UART0_TXD/UART1_nCTS/PWM0_CH4 30 PA.0/SPI0_MOSI/UART0_RXD/UART1_nRTS/PWM0_CH5 31 PF.15/PWM0_BRAKE0/PWM0_CH1/TM2/CLKO/INT4 32 nRESET 33 PF.0/UART1_TXD/I2C1_SCL/UART0_TXD/ICE_DAT PF.15/EBI_AD6/UART2_TXD/I2C1_SCL/PWM1_CH0 PC.5/EBI_AD6/UART2_RXD/I2C1_SDA/PWM1_CH0 PC.4/EBI_AD6/UART2_RXD/I2C1_SDA/PWM1_CH1 37 PC.3/EBI_AD6/UART2_RXD/I2C1_SDA/PWM1_CH1 37 PC.3/EBI_AD6/UART2_RXD/I2C1_SDA/PWM1_CH1 37 PC.3/EBI_AD6/UART2_RXD/I2C1_SDA/PWM1_CH1	14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
17 PF.2 / EBI_nCS1 / UARTO_RXD / I2CO_SDA / XT1_OUT 18 PC.7 / EBI_AD9 / UARTO_nCTS / PWM1_CH2 / TM0 / INT3 19 PC.6 / EBI_AD8 / UARTO_nRTS / PWM1_CH3 / TM1 / INT2 20 PA.7 / EBI_AD7 / UARTO_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1 21 PA.6 / EBI_AD6 / UARTO_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0 22 VSS 23 V _{DD} 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UARTO_nCTS / UARTO_TXD / I2CO_SCL / PWM0_CH0 26 PA.4 / SPI0_I2SMCLK / UARTO_nRTS / UARTO_RXD / I2CO_SDA / PWM0_CH1 27 PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD5 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_RRTS / PWM1_CH2	15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
18 PC.7/EBI_AD9/UART0_nCTS/PWM1_CH2/TM0/INT3 19 PC.6/EBI_AD8/UART0_nRTS/PWM1_CH3/TM1/INT2 20 PA.7/EBI_AD7/UART0_TXD/I2C1_SCL/PWM1_CH4/ACMP0_WLAT/TM2/INT1 21 PA.6/EBI_AD6/UART0_RXD/I2C1_SDA/PWM1_CH5/ACMP1_WLAT/TM3/INT0 22 VSS 23 Vob 24 PD.15/PWM0_CH5/TM3/INT1 25 PA.5/UART0_nCTS/UART0_TXD/I2C0_SCL/PWM0_CH0 26 PA.4/SPI0_I2SMCLK/UART0_TXD/I2C0_SCL/PWM0_CH0 27 PA.3/SPI0_SS/UART1_TXD/I2C1_SCL/PWM0_CH2/CLKO/PWM1_BRAKE1 28 PA.2/SPI0_CLK/UART1_RXD/I2C1_SCL/PWM0_CH3 29 PA.1/SPI0_MISO/UART0_TXD/UART1_nCTS/PWM0_CH3 30 PA.0/SPI0_MOSI/UART0_TXD/UART1_nRTS/PWM0_CH5 31 PF.15/PWM0_BRAKE0/PWM0_CH1/TM2/CLKO/INT4 32 nRESET 33 PF.0/UART1_TXD/I2C1_SCL/UART0_TXD/ICE_DAT 34 PF.1/UART1_RXD/I2C1_SCL/UART0_TXD/ICE_DAT 35 PC.5/EBI_AD5/UART2_TXD/I2C1_SCL/PWM1_CH0 36 PC.4/EBI_AD4/UART2_RXD/I2C1_SDA/PWM1_CH1 37 PC.3/EBI_AD3/UART2_nRTS/PWM1_CH2	16	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN
19 PC.6/EBI_AD8/UART0_nRTS/PWM1_CH3/TM1/INT2 20 PA.7/EBI_AD7/UART0_TXD/I2C1_SCL/PWM1_CH4/ACMP0_WLAT/TM2/INT1 21 PA.6/EBI_AD6/UART0_RXD/I2C1_SDA/PWM1_CH5/ACMP1_WLAT/TM3/INT0 22 VSS 23 VDD 24 PD.15/PWM0_CH5/TM3/INT1 25 PA.5/UART0_nCTS/UART0_TXD/I2C0_SCL/PWM0_CH0 26 PA.4/SPI0_I2SMCLK/UART0_nRTS/UART0_RXD/I2C0_SDA/PWM0_CH1 27 PA.3/SPI0_SS/UART1_TXD/I2C1_SCL/PWM0_CH2/CLKO/PWM1_BRAKE1 28 PA.2/SPI0_CLK/UART1_RXD/I2C1_SDA/PWM0_CH3 29 PA.1/SPI0_MISO/UART0_TXD/UART1_nCTS/PWM0_CH4 30 PA.0/SPI0_MOSI/UART0_RXD/UART1_nRTS/PWM0_CH5 31 PF.15/PWM0_BRAKE0/PWM0_CH1/TM2/CLKO/INT4 32 nRESET 33 PF.0/UART1_TXD/I2C1_SCL/UART0_TXD/ICE_DAT 34 PF.1/UART1_RXD/I2C1_SCL/UART0_TXD/ICE_DAT 35 PC.5/EBI_AD5/UART2_TXD/I2C1_SCL/PWM1_CH0 36 PC.4/EBI_AD4/UART2_RXD/I2C1_SDA/PWM1_CH1 37 PC.3/EBI_AD3/UART2_nRTS/PWM1_CH2	17	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / XT1_OUT
20 PA.7/EBI_AD7/UART0_TXD/I2C1_SCL/PWM1_CH4/ACMP0_WLAT/TM2/INT1 21 PA.6/EBI_AD6/UART0_RXD/I2C1_SDA/PWM1_CH5/ACMP1_WLAT/TM3/INT0 22 VSS 23 V _{DD} 24 PD.15/PWM0_CH5/TM3/INT1 25 PA.5/UART0_nCTS/UART0_TXD/I2C0_SCL/PWM0_CH0 26 PA.4/SPI0_I2SMCLK/UART0_nRTS/UART0_RXD/I2C0_SDA/PWM0_CH1 27 PA.3/SPI0_SS/UART1_TXD/I2C1_SCL/PWM0_CH2/CLKO/PWM1_BRAKE1 28 PA.2/SPI0_CLK/UART1_RXD/I2C1_SDA/PWM0_CH3 29 PA.1/SPI0_MISO/UART0_TXD/UART1_nCTS/PWM0_CH4 30 PA.0/SPI0_MOSI/UART0_RXD/UART1_nRTS/PWM0_CH5 31 PF.15/PWM0_BRAKE0/PWM0_CH1/TM2/CLKO/INT4 32 nRESET 33 PF.0/UART1_TXD/I2C1_SCL/UART0_TXD/ICE_DAT 34 PF.1/UART1_RXD/I2C1_SDA/UART0_RXD/ICE_CLK 35 PC.5/EBI_AD5/UART2_TXD/I2C1_SDA/PWM1_CH0 36 PC.4/EBI_AD4/UART2_RXD/I2C1_SDA/PWM1_CH2 37 PC.3/EBI_AD3/UART2_NRTS/PWM1_CH2	18	PC.7 / EBI_AD9 / UART0_nCTS / PWM1_CH2 / TM0 / INT3
21 PA.6 / EBI_AD6 / UARTO_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INTO 22 VSS 23 V _{0D} 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UARTO_nCTS / UARTO_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPIO_I2SMCLK / UARTO_nRTS / UARTO_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPIO_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPIO_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPIO_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPIO_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD3 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	19	PC.6 / EBI_AD8 / UART0_nRTS / PWM1_CH3 / TM1 / INT2
22 VSS 23 V _{DD} 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	20	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1
23 V _{DD} 24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPIO_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPIO_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPIO_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPIO_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPIO_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	21	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0
24 PD.15 / PWM0_CH5 / TM3 / INT1 25 PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0 26 PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	22	vss
25 PA.5 / UARTO_nCTS / UARTO_TXD / I2CO_SCL / PWMO_CH0 26 PA.4 / SPIO_I2SMCLK / UARTO_nRTS / UARTO_RXD / I2CO_SDA / PWMO_CH1 27 PA.3 / SPIO_SS / UART1_TXD / I2C1_SCL / PWMO_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPIO_CLK / UART1_RXD / I2C1_SDA / PWMO_CH3 29 PA.1 / SPIO_MISO / UARTO_TXD / UART1_nCTS / PWMO_CH4 30 PA.0 / SPIO_MOSI / UARTO_RXD / UART1_nRTS / PWMO_CH5 31 PF.15 / PWMO_BRAKE0 / PWMO_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UARTO_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UARTO_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	23	V_{DD}
26 PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1 27 PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	24	PD.15 / PWM0_CH5 / TM3 / INT1
27 PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1 28 PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3 29 PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	25	PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0
28 PA.2 / SPIO_CLK / UART1_RXD / I2C1_SDA / PWMO_CH3 29 PA.1 / SPIO_MISO / UART0_TXD / UART1_nCTS / PWMO_CH4 30 PA.0 / SPIO_MOSI / UART0_RXD / UART1_nRTS / PWMO_CH5 31 PF.15 / PWMO_BRAKE0 / PWMO_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	26	PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1
29 PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4 30 PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	27	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
30 PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5 31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	28	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
31 PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4 32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	29	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
32 nRESET 33 PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT 34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	30	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
33 PF.0/UART1_TXD/I2C1_SCL/UART0_TXD/ICE_DAT 34 PF.1/UART1_RXD/I2C1_SDA/UART0_RXD/ICE_CLK 35 PC.5/EBI_AD5/UART2_TXD/I2C1_SCL/PWM1_CH0 36 PC.4/EBI_AD4/UART2_RXD/I2C1_SDA/PWM1_CH1 37 PC.3/EBI_AD3/UART2_nRTS/PWM1_CH2	31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
34 PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK 35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	32	nRESET
35 PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0 36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
36 PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1 37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
37 PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2	35	PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0
	36	PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1
38 PC.2 / EBI_AD2 / UART2_nCTS / PWM1_CH3	37	PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2
	38	PC.2 / EBI_AD2 / UART2_nCTS / PWM1_CH3
39 PC.1 / EBI_AD1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O	39	PC.1 / EBI_AD1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O

引脚	M031SE3AE引脚功能
40	PC.0 / EBI_AD0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART0_TXD
42	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART0_RXD
43	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO
44	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / TM2
45	PA.12 / I2C1_SCL
46	PA.13 / I2C1_SDA
47	PA.14 / UART0_TXD
48	PA.15 / UARTO_RXD
49	vss
50	LDO_CAP
51	V_{DD}
52	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / TM1
53	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
57	AV _{DD}
58	V_REF
59	AVSS
60	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / I2C1_SCL / SPI0_I2SMCLK
61	PB.10 / ADC0_CH10 / EBI_ADR17 / UART0_nRTS / I2C1_SDA
62	PB.9 / ADC0_CH9 / EBI_ADR18 / UART0_TXD / UART1_nCTS
63	PB.8 / ADC0_CH8 / EBI_ADR19 / UART0_RXD / UART1_nRTS
64	PB.7 / ADC0_CH7 / EBI_nWRL / UART1_TXD / EBI_nCS0 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O

表 4.1-16 M031SE3AE 多功能引脚表

M031SG6AE

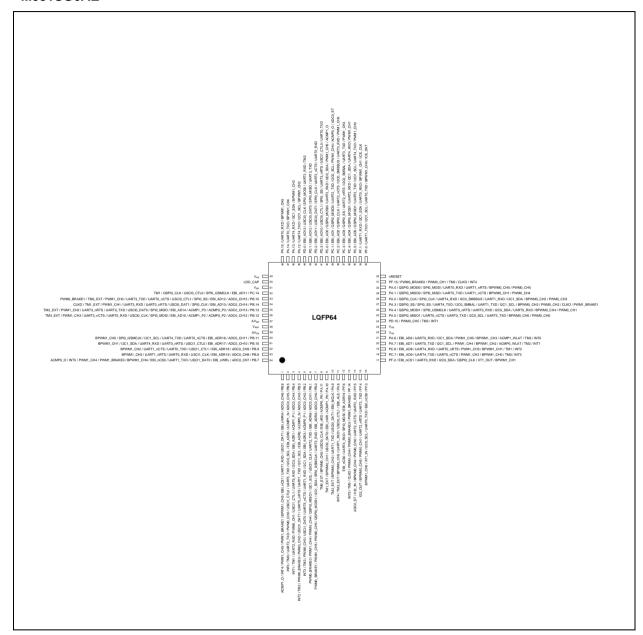


图 4.1-23 M031SG6AE 多功能引脚框图

引脚	M031SG6AE引脚功能
1	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O
2	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
3	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1

引脚	M031SG6AE引脚功能
4	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
5	PB.2 / ADCO_CH2 / ACMPO_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWMO_CH3 / TM3 / INT3
6	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
7	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
8	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
9	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
10	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
11	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
12	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
16	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
17	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
18	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
19	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
20	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
21	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
22	vss
23	V_{DD}
24	PD.15 / PWM0_CH5 / TM3 / INT1
25	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
26	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
27	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
28	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
29	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
30	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
32	nRESET
33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK



引脚	M031SG6AE引脚功能
35	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
36	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
37	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
38	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
39	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
40	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
42	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
43	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
44	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
45	PA.12 / UART4_TXD / I2C1_SCL / BPWM1_CH2
46	PA.13 / UART4_RXD / I2C1_SDA / BPWM1_CH3
47	PA.14 / UART0_TXD / BPWM1_CH4
48	PA.15 / UART0_RXD / BPWM1_CH5
49	vss
50	LDO_CAP
51	V_{DD}
52	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
53	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
57	AV_DD
58	V _{REF}
59	AVSS
60	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
61	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
62	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / BPWM1_CH2
63	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / BPWM1_CH3
64	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O

表 4.1-17 M031SG6AE 多功能引脚表

M031SG8AE

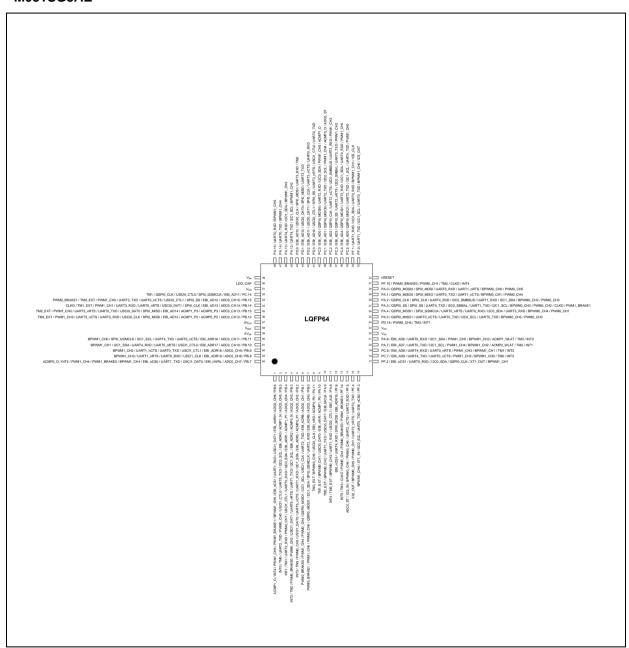


图 4.1-24 M031SG8AE 多功能引脚框图

引脚	M031SG8AE引脚功能
	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O
2	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0

引脚	M031SG8AE引脚功能
3	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
4	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
5	PB.2 / ADC0_CH2 / ACMP0_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWM0_CH3 / TM3 / INT3
6	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
7	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
8	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
9	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
10	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
11	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
12	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
16	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
17	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
18	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
19	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
20	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
21	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
22	vss
23	V_{DD}
24	PD.15 / PWM0_CH5 / TM3 / INT1
25	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
26	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
27	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
28	PA.2 / QSPIO_CLK / SPIO_CLK / UART4_RXD / I2CO_SMBSUS / UART1_RXD / I2C1_SDA / BPWMO_CH2 / PWMO_CH3
29	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
30	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
32	nRESET

引脚	M031SG8AE引脚功能
33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
35	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
36	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
37	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
38	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
39	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
40	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
42	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
43	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
44	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
45	PA.12 / UART4_TXD / I2C1_SCL / BPWM1_CH2
46	PA.13 / UART4_RXD / I2C1_SDA / BPWM1_CH3
47	PA.14 / UART0_TXD / BPWM1_CH4
48	PA.15 / UART0_RXD / BPWM1_CH5
49	vss
50	LDO_CAP
51	V _{DD}
52	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
53	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
57	AV_{DD}
58	V_{REF}
59	AVSS
60	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
61	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
62	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / BPWM1_CH2
63	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / BPWM1_CH3
64	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O



表 4.1-18 M031SG8AE 多功能引脚表

M031SIAAE

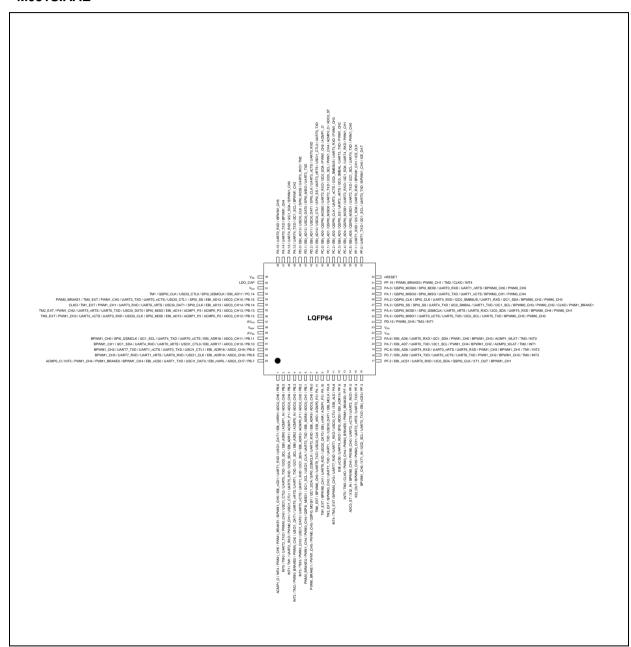


图 4.1-25 M031SIAAE 多功能引脚框图

引脚	M031SIAAE引脚功能
1	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

引脚	M031SIAAE引脚功能
2	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
3	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
4	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
5	PB.2 / ADC0_CH2 / ACMP0_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWM0_CH3 / TM3 / INT3
6	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
7	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
8	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / UART6_TXD / BPWM0_CH0 / TM0_EXT
9	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / UART6_RXD / BPWM0_CH1 / TM1_EXT
10	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / UART7_TXD / BPWM0_CH2 / TM2_EXT
11	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / UART7_RXD / BPWM0_CH3 / TM3_EXT / INT4
12	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
16	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
17	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
18	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / UART6_TXD / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
19	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / UART6_RXD / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
20	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
21	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
22	vss
23	V_{DD}
24	PD.15 / PWM0_CH5 / TM3 / INT1
25	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
26	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
27	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
28	PA.2 / QSPIO_CLK / SPIO_CLK / UART4_RXD / I2CO_SMBSUS / UART1_RXD / I2C1_SDA / BPWMO_CH2 / PWMO_CH3
29	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
30	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4



引脚	M031SIAAE引脚功能
32	nRESET
33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
35	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
36	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
37	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
38	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
39	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
40	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
42	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
43	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
44	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
45	PA.12 / UART4_TXD / I2C1_SCL / BPWM1_CH2
46	PA.13 / UART4_RXD / I2C1_SDA / BPWM1_CH3
47	PA.14 / UART0_TXD / BPWM1_CH4
48	PA.15 / UART0_RXD / BPWM1_CH5
49	vss
50	LDO_CAP
51	V_{DD}
52	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
53	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
57	AV_{DD}
58	V_{REF}
59	AVSS
60	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
61	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
62	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / UART7_TXD / BPWM1_CH2
63	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / UART7_RXD / BPWM1_CH3

引度	M031SIAAE引脚功能
64	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O

表 4.1-19 M031SIAAE 多功能引脚表



4.1.2.6 M031系列LQFP 128多功能引脚框图

对应料号:M031KG6AE, M031KG8AE, M031KIAAE

M031KG6AE

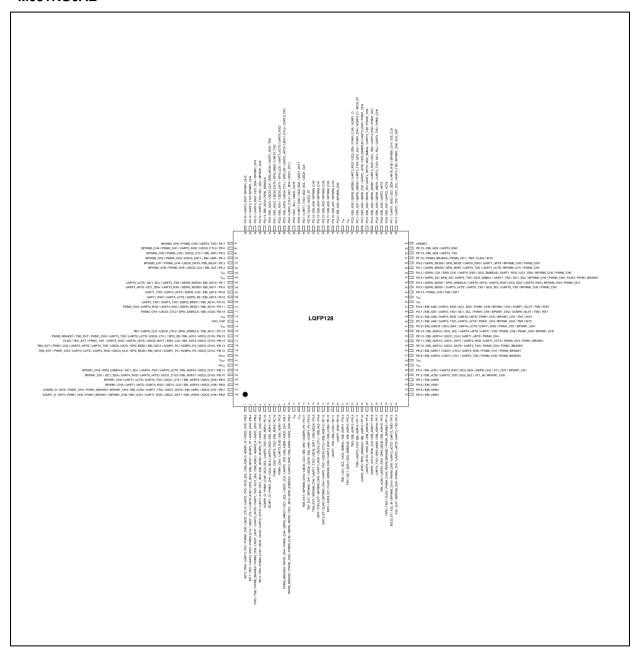


图 4.1-26 M031KG6AE 多功能引脚框图

引脚	M031KG6AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD

引脚	M031KG6AE引脚功能
	/ TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
4	PB.2 / ADC0_CH2 / ACMP0_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWM0_CH3 / TM3 / INT3
5	PC.12 / EBI_ADR4 / UART0_TXD / I2C0_SCL / PWM1_CH0 / ACMP0_O
6	PC.11 / EBI_ADR5 / UART0_RXD / I2C0_SDA / PWM1_CH1 / ACMP1_O
7	PC.10 / EBI_ADR6 / UART3_TXD / PWM1_CH2
8	PC.9 / EBI_ADR7 / UART3_RXD / PWM1_CH3
9	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
10	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
11	vss
12	$V_{ extsf{DD}}$
13	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
14	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
15	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
16	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
17	PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST
18	PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5
19	PD.11 / EBI_nCS1 / UART1_TXD
20	PD.10 / UART1_RXD
21	PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0
22	PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1
23	PG.4 / EBI_ADR13 / TM2
24	PF.11 / EBI_ADR14 / UART5_TXD / TM3
25	PF.10 / EBI_ADR15 / SPI0_I2SMCLK / UART5_RXD
26	PF.9 / EBI_ADR16 / SPI0_SS / UART5_nRTS
27	PF.8 / EBI_ADR17 / SPI0_CLK / UART5_nCTS
28	PF.7 / EBI_ADR18 / SPI0_MISO / UART4_TXD
29	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
30	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
31	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
32	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
33	PH.4 / EBI_ADR3
34	PH.5 / EBI_ADR2



引脚	M031KG6AE引脚功能
35	PH.6 / EBI_ADR1
36	
37	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
38	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
39	VSS
40	V_{DD}
41	PE.8 / EBI_ADR10 / USCI1_CTL1 / UART2_TXD / PWM0_CH0 / PWM0_BRAKE0
42	PE.9 / EBI_ADR11 / USCI1_CTL0 / UART2_RXD / PWM0_CH1 / PWM0_BRAKE1
43	PE.10 / EBI_ADR12 / USCI1_DAT0 / UART3_TXD / PWM0_CH2 / PWM1_BRAKE0
44	PE.11 / EBI_ADR13 / USCI1_DAT1 / UART3_RXD / UART1_nCTS / PWM0_CH3 / PWM1_BRAKE1
45	PE.12 / EBI_ADR14 / USCI1_CLK / UART1_nRTS / PWM0_CH4
46	PE.13 / EBI_ADR15 / I2C0_SCL / UART4_nRTS / UART1_TXD / PWM0_CH5 / PWM1_CH0 / BPWM1_CH5
47	PC.8 / EBI_ADR16 / I2C0_SDA / UART4_nCTS / UART1_RXD / PWM1_CH1 / BPWM1_CH4
48	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
49	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
50	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
51	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
52	vss
53	V_{DD}
54	PD.15 / PWM0_CH5 / TM3 / INT1
55	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
56	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
57	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
58	PA.2 / QSPIO_CLK / SPIO_CLK / UART4_RXD / I2CO_SMBSUS / UART1_RXD / I2C1_SDA / BPWMO_CH2 / PWMO_CH3
59	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
60	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
61	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
62	PE.14 / EBI_AD8 / UART2_TXD
63	PE.15 / EBI_AD9 / UART2_RXD
64	nRESET
65	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
66	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
67	PD.9 / EBI_AD7 / UART2_nCTS

引脚	M031KG6AE引脚功能
68	PD.8 / EBI_AD6 / UART2_nRTS
69	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
70	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
71	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
72	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
73	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
74	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
75	vss
76	V_{DD}
77	PG.9 / EBI_AD0 / BPWM0_CH5
78	PG.10 / EBI_AD1 / BPWM0_CH4
79	PG.11 / EBI_AD2 / BPWM0_CH3
80	PG.12 / EBI_AD3 / BPWM0_CH2
81	PG.13 / EBI_AD4 / BPWM0_CH1
82	PG.14 / EBI_AD5 / BPWM0_CH0
83	PG.15 / CLKO / ADC0_ST
84	PD.7 / UART1_TXD / I2C0_SCL / USCI1_CLK
85	PD.6 / UART1_RXD / I2C0_SDA / USCI1_DAT1
86	PD.5 / I2C1_SCL / USCI1_DAT0
87	PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1
88	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
89	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
90	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
91	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
92	PD.13 / EBI_AD10 / SPI0_I2SMCLK
93	PA.12 / UART4_TXD / I2C1_SCL / BPWM1_CH2
94	PA.13 / UART4_RXD / I2C1_SDA / BPWM1_CH3
95	PA.14 / UART0_TXD / BPWM1_CH4
96	PA.15 / UART0_RXD / BPWM1_CH5
97	PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5
98	PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4
99	PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3
100	PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2
101	PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1



引脚	M031KG6AE引脚功能
102	PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0
103	vss
104	V_{DD}
105	PE.1 / EBI_AD10 / QSPI0_MISO0 / UART3_TXD / I2C1_SCL / UART4_nCTS
106	PE.0 / EBI_AD11 / QSPI0_MOSI0 / UART3_RXD / I2C1_SDA / UART4_nRTS
107	PH.8 / EBI_AD12 / QSPI0_CLK / UART3_nRTS / UART1_TXD
108	PH.9 / EBI_AD13 / QSPI0_SS / UART3_nCTS / UART1_RXD
109	PH.10 / EBI_AD14 / QSPI0_MISO1 / UART4_TXD / UART0_TXD
110	PH.11 / EBI_AD15 / QSPI0_MOSI1 / UART4_RXD / UART0_RXD / PWM0_CH5
111	PD.14 / EBI_nCS0 / SPI0_I2SMCLK / USCI0_CTL0 / PWM0_CH4
112	vss
113	LDO_CAP
114	V_{DD}
115	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
116	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
117	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
118	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
119	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
120	AV_DD
121	V_REF
122	AVSS
123	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
124	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
125	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / BPWM1_CH2
126	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / BPWM1_CH3
127	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
128	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-20 M031KG6AE 多功能引脚表

M031KG8AE

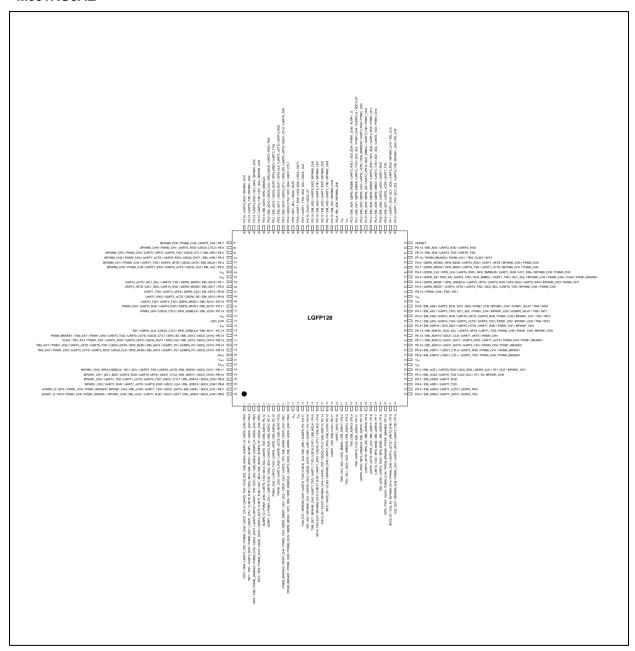


图 4.1-27 M031KG8AE 多功能引脚框图

引脚	M031KG8AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2



引脚 M031KG8AE引脚功能	ATO /
## PWM0_CH3/TM3/INT3 PC.12/EBI_ADR4/UART0_TXD/I2C0_SCL/PWM1_CH0/ACMP0_O PC.11/EBI_ADR5/UART0_RXD/I2C0_SDA/PWM1_CH1/ACMP1_O PC.10/EBI_ADR6/UART3_TXD/PWM1_CH2 PC.9/EBI_ADR6/UART3_TXD/PWM1_CH3 PB.1/ADC0_CH1/EBI_ADR8/UART2_TXD/USCI1_CLK/I2C1_SCL/QSPI0_MISO1/PWM0_CH4/PWM7_PWM0_BRAKE0 PB.0/ADC0_CH0/EBI_ADR9/UART2_RXD/SPI0_I2SMCLK/I2C1_SDA/QSPI0_MOSI1/PWM0_PWM1_CH5/PWM0_BRAKE1 VSS	410 /
6 PC.11 / EBI_ADR5 / UART0_RXD / I2C0_SDA / PWM1_CH1 / ACMP1_O 7 PC.10 / EBI_ADR6 / UART3_TXD / PWM1_CH2 8 PC.9 / EBI_ADR7 / UART3_RXD / PWM1_CH3 9 PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1 / PWM0_BRAKE0 10 PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_PWM1_CH5 / PWM0_BRAKE1 11 VSS 12 V ₀₀ 13 PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT 14 PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT 15 PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT 16 PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4 17 PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST 18 PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
7 PC.10 / EBI_ADR6 / UART3_TXD / PWM1_CH2 8 PC.9 / EBI_ADR7 / UART3_RXD / PWM1_CH3 9 PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1 / PWM0_BRAKE0 10 PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_PWM1_CH5 / PWM0_BRAKE1 11 VSS 12 V _{DD} 13 PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT 14 PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT 15 PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT 16 PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4 17 PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST 18 PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
8 PC.9/EBI_ADR7/UART3_RXD/PWM1_CH3 9 PB.1/ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM7 10 PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_PWM1_CH5 / PWM0_BRAKE1 11 VSS 12 V _{DD} 13 PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT 14 PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT 15 PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT 16 PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4 17 PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST 18 PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
9	
9	
10 PWM1_CH5/PWM0_BRAKE1 11 VSS 12 V _{DD} 13 PA.11/ACMP0_P0/EBI_nRD/USCIO_CLK/BPWM0_CH0/TM0_EXT 14 PA.10/ACMP1_P0/EBI_nWR/USCIO_DAT0/BPWM0_CH1/TM1_EXT 15 PA.9/EBI_MCLK/USCIO_DAT1/UART1_TXD/BPWM0_CH2/TM2_EXT 16 PA.8/EBI_ALE/USCIO_CTL1/UART1_RXD/BPWM0_CH3/TM3_EXT/INT4 17 PC.13/EBI_ADR10/USCIO_CTL0/UART2_TXD/BPWM0_CH4/CLKO/ADC0_ST 18 PD.12/EBI_nCS0/UART2_RXD/BPWM0_CH5/CLKO/ADC0_ST/INT5 19 PD.11/EBI_nCS1/UART1_TXD 20 PD.10/UART1_RXD 21 PG.2/EBI_ADR11/I2C0_SMBAL/I2C1_SCL/TM0 22 PG.3/EBI_ADR12/I2C0_SMBSUS/I2C1_SDA/TM1	_CH4
12 V _{DD} 13 PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT 14 PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT 15 PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT 16 PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4 17 PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST 18 PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	CH5 /
13 PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT 14 PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT 15 PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT 16 PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4 17 PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST 18 PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
14 PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT 15 PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT 16 PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4 17 PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST 18 PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
15 PA.9 / EBI_MCLK / USCIO_DAT1 / UART1_TXD / BPWMO_CH2 / TM2_EXT 16 PA.8 / EBI_ALE / USCIO_CTL1 / UART1_RXD / BPWMO_CH3 / TM3_EXT / INT4 17 PC.13 / EBI_ADR10 / USCIO_CTL0 / UART2_TXD / BPWMO_CH4 / CLKO / ADCO_ST 18 PD.12 / EBI_nCS0 / UART2_RXD / BPWMO_CH5 / CLKO / ADCO_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2CO_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2CO_SMBSUS / I2C1_SDA / TM1	
16 PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4 17 PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST 18 PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
17 PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST 18 PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
18 PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5 19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
19 PD.11 / EBI_nCS1 / UART1_TXD 20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
20 PD.10 / UART1_RXD 21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
21 PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0 22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
22 PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1	
22 DC 4 / EDL ADD42 / TM2	
23 PG.4 / EBI_ADR13 / TM2	
24 PF.11 / EBI_ADR14 / UART5_TXD / TM3	
25 PF.10 / EBI_ADR15 / SPI0_I2SMCLK / UART5_RXD	
26 PF.9 / EBI_ADR16 / SPI0_SS / UART5_nRTS	
27 PF.8 / EBI_ADR17 / SPI0_CLK / UART5_nCTS	
28 PF.7 / EBI_ADR18 / SPI0_MISO / UART4_TXD	
29 PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0	
30 PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5	
31 PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST	
32 PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT	
33 PH.4 / EBI_ADR3	
34 PH.5 / EBI_ADR2	
35 PH.6 / EBI_ADR1	
36 PH.7 / EBI_ADR0	

引脚	M031KG8AE引脚功能
37	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
38	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
39	vss
40	V_{DD}
41	PE.8 / EBI_ADR10 / USCI1_CTL1 / UART2_TXD / PWM0_CH0 / PWM0_BRAKE0
42	PE.9 / EBI_ADR11 / USCI1_CTL0 / UART2_RXD / PWM0_CH1 / PWM0_BRAKE1
43	PE.10 / EBI_ADR12 / USCI1_DAT0 / UART3_TXD / PWM0_CH2 / PWM1_BRAKE0
44	PE.11 / EBI_ADR13 / USCI1_DAT1 / UART3_RXD / UART1_nCTS / PWM0_CH3 / PWM1_BRAKE1
45	PE.12 / EBI_ADR14 / USCI1_CLK / UART1_nRTS / PWM0_CH4
46	PE.13 / EBI_ADR15 / I2C0_SCL / UART4_nRTS / UART1_TXD / PWM0_CH5 / PWM1_CH0 / BPWM1_CH5
47	PC.8 / EBI_ADR16 / I2C0_SDA / UART4_nCTS / UART1_RXD / PWM1_CH1 / BPWM1_CH4
48	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
49	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
50	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
51	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
52	vss
53	V_{DD}
54	PD.15 / PWM0_CH5 / TM3 / INT1
55	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
56	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
57	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
58	PA.2 / QSPIO_CLK / SPIO_CLK / UART4_RXD / I2CO_SMBSUS / UART1_RXD / I2C1_SDA / BPWMO_CH2 / PWMO_CH3
59	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
60	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
61	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
62	PE.14 / EBI_AD8 / UART2_TXD
63	PE.15 / EBI_AD9 / UART2_RXD
64	nRESET
65	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
66	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
67	PD.9 / EBI_AD7 / UART2_nCTS
68	PD.8 / EBI_AD6 / UART2_nRTS
69	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0

引脚	M031KG8AE引脚功能
70	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
71	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
72	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
73	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
74	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
75	vss
76	V_{DD}
77	PG.9 / EBI_AD0 / BPWM0_CH5
78	PG.10 / EBI_AD1 / BPWM0_CH4
79	PG.11 / EBI_AD2 / BPWM0_CH3
80	PG.12 / EBI_AD3 / BPWM0_CH2
81	PG.13 / EBI_AD4 / BPWM0_CH1
82	PG.14 / EBI_AD5 / BPWM0_CH0
83	PG.15 / CLKO / ADC0_ST
84	PD.7 / UART1_TXD / I2C0_SCL / USCI1_CLK
85	PD.6 / UART1_RXD / I2C0_SDA / USCI1_DAT1
86	PD.5 / I2C1_SCL / USCI1_DAT0
87	PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1
88	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
89	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
90	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
91	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
92	PD.13 / EBI_AD10 / SPI0_I2SMCLK
93	PA.12 / UART4_TXD / I2C1_SCL / BPWM1_CH2
94	PA.13 / UART4_RXD / I2C1_SDA / BPWM1_CH3
95	PA.14 / UART0_TXD / BPWM1_CH4
96	PA.15 / UART0_RXD / BPWM1_CH5
97	PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5
98	PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4
99	PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3
100	PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2
101	PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1
102	PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0
103	vss

引脚	M031KG8AE引脚功能
104	V_{DD}
105	PE.1 / EBI_AD10 / QSPI0_MISO0 / UART3_TXD / I2C1_SCL / UART4_nCTS
106	PE.0 / EBI_AD11 / QSPI0_MOSI0 / UART3_RXD / I2C1_SDA / UART4_nRTS
107	PH.8 / EBI_AD12 / QSPI0_CLK / UART3_nRTS / UART1_TXD
108	PH.9 / EBI_AD13 / QSPI0_SS / UART3_nCTS / UART1_RXD
109	PH.10 / EBI_AD14 / QSPI0_MISO1 / UART4_TXD / UART0_TXD
110	PH.11 / EBI_AD15 / QSPI0_MOSI1 / UART4_RXD / UART0_RXD / PWM0_CH5
111	PD.14 / EBI_nCS0 / SPI0_I2SMCLK / USCI0_CTL0 / PWM0_CH4
112	vss
113	LDO_CAP
114	V_{DD}
115	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
116	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
117	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
118	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
119	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
120	AV_{DD}
121	V _{REF}
122	AVSS
123	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
124	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
125	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / BPWM1_CH2
126	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / BPWM1_CH3
127	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
128	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-21 M031KG8AE 多功能引脚表

M031KIAAE

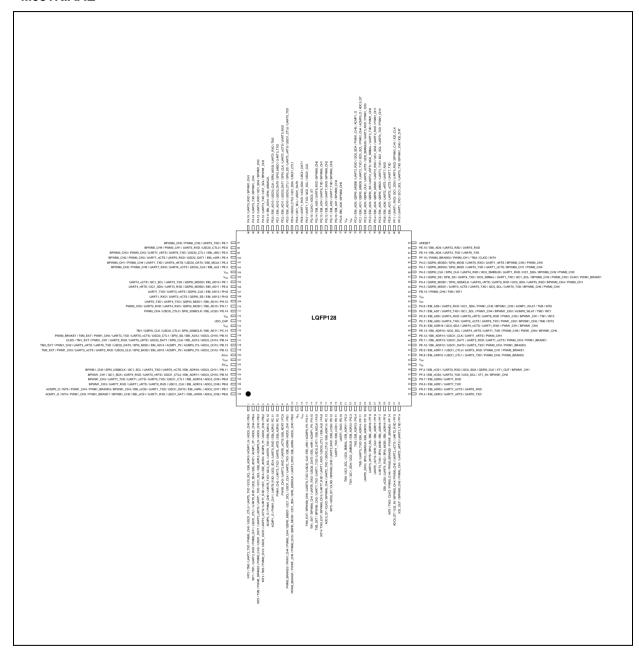


图 4.1-28 M031KIAAE 多功能引脚框图

引脚	M031KIAAE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2

引脚	M031KIAAE引脚功能
4	PB.2 / ADC0_CH2 / ACMP0_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWM0_CH3 / TM3 / INT3
5	PC.12 / EBI_ADR4 / UART0_TXD / I2C0_SCL / UART6_TXD / PWM1_CH0 / ACMP0_O
6	PC.11 / EBI_ADR5 / UART0_RXD / I2C0_SDA / UART6_RXD / PWM1_CH1 / ACMP1_O
7	PC.10 / EBI_ADR6 / UART6_nRTS / UART3_TXD / PWM1_CH2
8	PC.9 / EBI_ADR7 / UART6_nCTS / UART3_RXD / PWM1_CH3
9	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
10	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
11	vss
12	V_{DD}
13	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / UART6_TXD / BPWM0_CH0 / TM0_EXT
14	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / UART6_RXD / BPWM0_CH1 / TM1_EXT
15	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / UART7_TXD / BPWM0_CH2 / TM2_EXT
16	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / UART7_RXD / BPWM0_CH3 / TM3_EXT / INT4
17	PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST
18	PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5
19	PD.11 / EBI_nCS1 / UART1_TXD
20	PD.10 / UART1_RXD
21	PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0
22	PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1
23	PG.4 / EBI_ADR13 / TM2
24	PF.11 / EBI_ADR14 / UART5_TXD / TM3
25	PF.10 / EBI_ADR15 / SPI0_I2SMCLK / UART5_RXD
26	PF.9 / EBI_ADR16 / SPI0_SS / UART5_nRTS
27	PF.8 / EBI_ADR17 / SPI0_CLK / UART5_nCTS
28	PF.7 / EBI_ADR18 / SPI0_MISO / UART4_TXD
29	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
30	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
31	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
32	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
33	PH.4 / EBI_ADR3 / UART7_nRTS / UART6_TXD
34	PH.5 / EBI_ADR2 / UART7_nCTS / UART6_RXD
35	PH.6 / EBI_ADR1 / UART7_TXD
36	PH.7 / EBI_ADR0 / UART7_RXD



引脚	M031KIAAE引脚功能
37	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
38	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
39	vss
40	V_{DD}
41	PE.8 / EBI_ADR10 / USCI1_CTL1 / UART2_TXD / PWM0_CH0 / PWM0_BRAKE0
42	PE.9 / EBI_ADR11 / USCI1_CTL0 / UART2_RXD / PWM0_CH1 / PWM0_BRAKE1
43	PE.10 / EBI_ADR12 / USCI1_DAT0 / UART3_TXD / PWM0_CH2 / PWM1_BRAKE0
44	PE.11 / EBI_ADR13 / USCI1_DAT1 / UART3_RXD / UART1_nCTS / PWM0_CH3 / PWM1_BRAKE1
45	PE.12 / EBI_ADR14 / USCI1_CLK / UART1_nRTS / PWM0_CH4
46	PE.13 / EBI_ADR15 / I2C0_SCL / UART4_nRTS / UART1_TXD / PWM0_CH5 / PWM1_CH0 / BPWM1_CH5
47	PC.8 / EBI_ADR16 / I2C0_SDA / UART4_nCTS / UART1_RXD / PWM1_CH1 / BPWM1_CH4
48	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / UART6_TXD / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
49	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / UART6_RXD / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
50	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
51	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
52	vss
53	V_{DD}
54	PD.15 / PWM0_CH5 / TM3 / INT1
55	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
56	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
57	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
58	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
59	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
60	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
61	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
62	PE.14 / EBI_AD8 / UART2_TXD / UART6_TXD
63	PE.15 / EBI_AD9 / UART2_RXD / UART6_RXD
64	nRESET
65	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
66	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
67	PD.9 / EBI_AD7 / UART2_nCTS / UART7_TXD
68	PD.8 / EBI_AD6 / UART2_nRTS / UART7_RXD
69	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0

引脚	M031KIAAE引脚功能
70	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
71	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
72	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
73	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
74	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
75	vss
76	V_{DD}
77	PG.9 / EBI_AD0 / BPWM0_CH5
78	PG.10 / EBI_AD1 / BPWM0_CH4
79	PG.11 / EBI_AD2 / UART7_TXD / BPWM0_CH3
80	PG.12 / EBI_AD3 / UART7_RXD / BPWM0_CH2
81	PG.13 / EBI_AD4 / UART6_TXD / BPWM0_CH1
82	PG.14 / EBI_AD5 / UART6_RXD / BPWM0_CH0
83	PG.15 / CLKO / ADC0_ST
84	PD.7 / UART1_TXD / I2C0_SCL / USCI1_CLK
85	PD.6 / UART1_RXD / I2C0_SDA / USCI1_DAT1
86	PD.5 / I2C1_SCL / USCI1_DAT0
87	PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1
88	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
89	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
90	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
91	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
92	PD.13 / EBI_AD10 / SPI0_I2SMCLK
93	PA.12 / UART4_TXD / I2C1_SCL / BPWM1_CH2
94	PA.13 / UART4_RXD / I2C1_SDA / BPWM1_CH3
95	PA.14 / UART0_TXD / BPWM1_CH4
96	PA.15 / UART0_RXD / BPWM1_CH5
97	PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5
98	PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4
99	PE.5 / EBI_nRD / USCI0_CTL1 / UART6_TXD / UART7_nRTS / PWM0_CH2 / BPWM0_CH3
100	PE.4 / EBI_nWR / USCI0_DAT1 / UART6_RXD / UART7_nCTS / PWM0_CH3 / BPWM0_CH2
101	PE.3 / EBI_MCLK / USCI0_DAT0 / UART6_nRTS / UART7_TXD / PWM0_CH4 / BPWM0_CH1
102	PE.2 / EBI_ALE / USCI0_CLK / UART6_nCTS / UART7_RXD / PWM0_CH5 / BPWM0_CH0
103	vss



引脚	M031KIAAE引脚功能
104	V_{DD}
105	PE.1 / EBI_AD10 / QSPI0_MISO0 / UART3_TXD / I2C1_SCL / UART4_nCTS
106	PE.0 / EBI_AD11 / QSPI0_MOSI0 / UART3_RXD / I2C1_SDA / UART4_nRTS
107	PH.8 / EBI_AD12 / QSPI0_CLK / UART3_nRTS / UART1_TXD
108	PH.9 / EBI_AD13 / QSPI0_SS / UART3_nCTS / UART1_RXD
109	PH.10 / EBI_AD14 / QSPI0_MISO1 / UART4_TXD / UART0_TXD
110	PH.11 / EBI_AD15 / QSPI0_MOSI1 / UART4_RXD / UART0_RXD / PWM0_CH5
111	PD.14 / EBI_nCS0 / SPI0_I2SMCLK / USCI0_CTL0 / PWM0_CH4
112	vss
113	LDO_CAP
114	V_{DD}
115	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
116	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
117	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT / CLKO
118	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
119	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
120	AV_DD
121	V_{REF}
122	AVSS
123	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
124	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
125	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / UART7_TXD / BPWM1_CH2
126	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / UART7_RXD / BPWM1_CH3
127	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
128	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-22 M031KIAAE 多功能引脚表



4.1.3 M032系列引脚框图

4.1.3.1 M032系列TSSOP 20引脚框图

对应料号:M032FC1AE

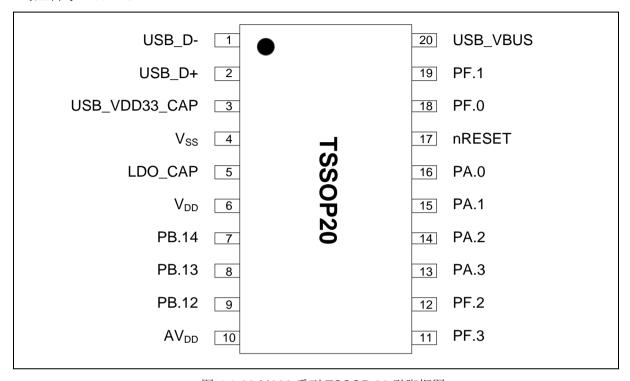


图 4.1-29 M032 系列 TSSOP 20 引脚框图



4.1.3.2 M032系列TSSOP 28引脚框图

对应料号:M032EC1AE

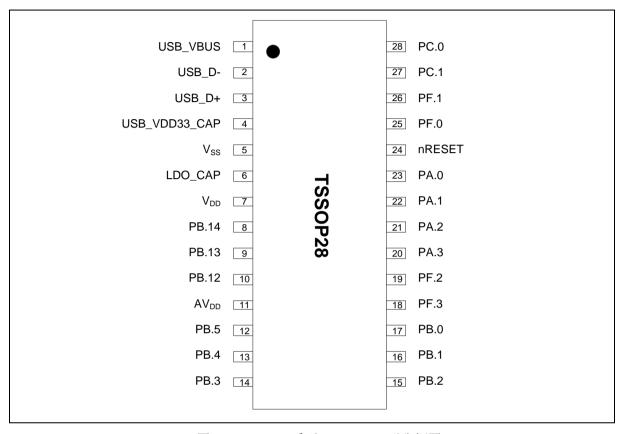


图 4.1-30 M032 系列 TSSOP 28 引脚框图

4.1.3.3 M032系列QFN 33引脚框图 对应料号:M032TC1AE, M032TD2AE

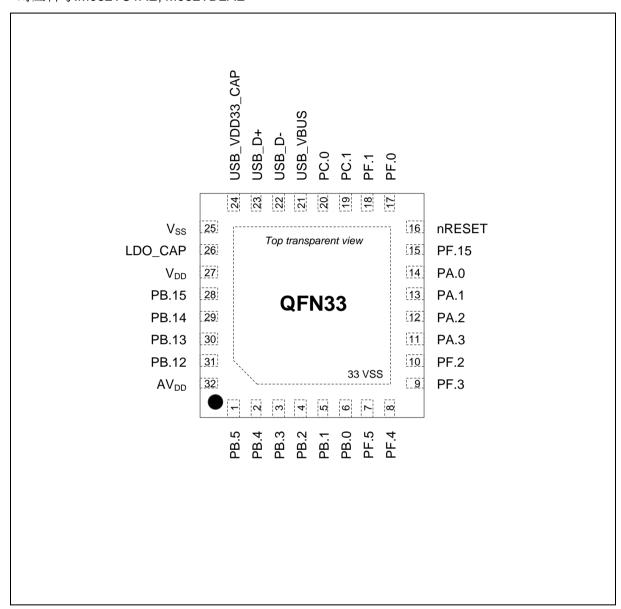


图 4.1-31 M032 系列 QFN 33 引脚框图



4.1.3.4 M032系列LQFP 48引脚框图

对应料号:M032LC2AE, M032LD2AE, M032LE3AE, M032LG6AE, M032LG8AE

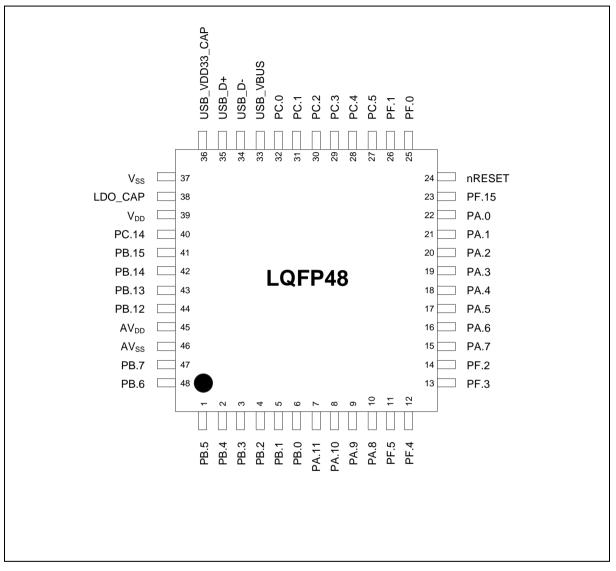


图 4.1-32 M032 系列 LQFP 48 引脚框图

4.1.3.5 M032系列LQFP 64引脚框图

对应料号:M032SE3AE, M032SG6AE, M032SG8AE, M032SIAAE

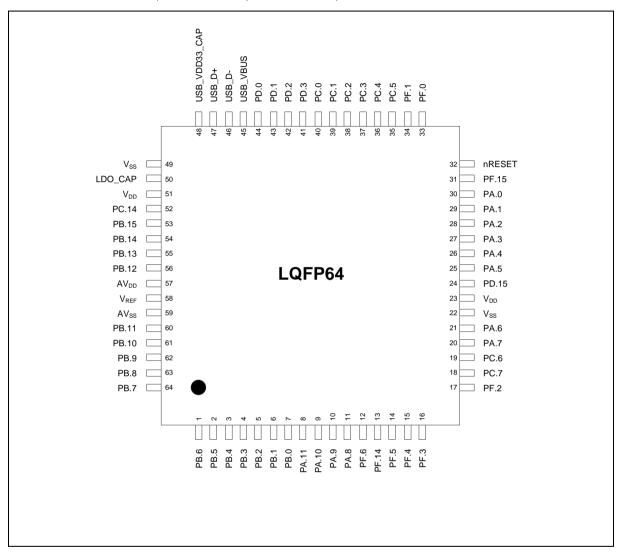


图 4.1-33 M032 系列 LQFP 64 引脚框图



4.1.3.6 M032系列LQFP 128引脚框图

对应料号:M032KG6AE, M032KG8AE, M032KIAAE

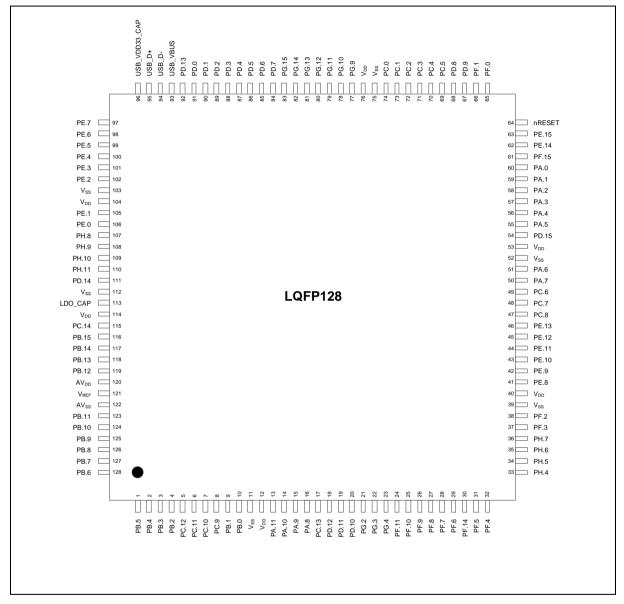


图 4.1-34 M032 系列 LQFP 128 引脚框图



4.1.4 M032系列多功能引脚框图

4.1.4.1 M032系列TSSOP 20多功能引脚框图

对应料号:M032FC1AE

M032FC1AE

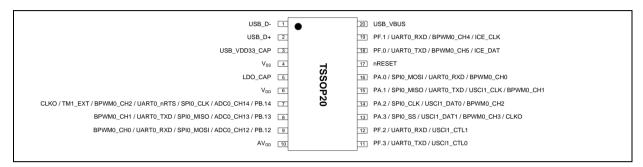


图 4.1-35 M032FC1AE 多功能引脚框图

引脚	M032FC1AE引脚功能
1	USB_D-
2	USB_D+
3	USB_V _{DD} 33_CAP
4	vss
5	LDO_CAP
6	V_{DD}
7	PB.14 / ADC0_CH14 / SPI0_CLK / UART0_nRTS / BPWM0_CH2 / TM1_EXT / CLKO
8	PB.13 / ADC0_CH13 / SPI0_MISO / UART0_TXD / BPWM0_CH1
9	PB.12 / ADC0_CH12 / SPI0_MOSI / UART0_RXD / BPWM0_CH0
10	AV_{DD}
11	PF.3 / UART0_TXD / USCI1_CTL0
12	PF.2 / UART0_RXD / USCI1_CTL1
13	PA.3 / SPI0_SS / USCI1_DAT1 / BPWM0_CH3 / CLKO
14	PA.2 / SPI0_CLK / USCI1_DAT0 / BPWM0_CH2
15	PA.1 / SPI0_MISO / UART0_TXD / USCI1_CLK / BPWM0_CH1
16	PA.0 / SPI0_MOSI / UART0_RXD / BPWM0_CH0
17	nRESET
18	PF.0 / UART0_TXD / BPWM0_CH5 / ICE_DAT
19	PF.1 / UART0_RXD / BPWM0_CH4 / ICE_CLK
20	USB_VBUS

表 4.1-23 M032FC1AE 多功能引脚表



4.1.4.2 M032系列TSSOP 28多功能引脚框图

对应料号:M032EC1AE

M032EC1AE

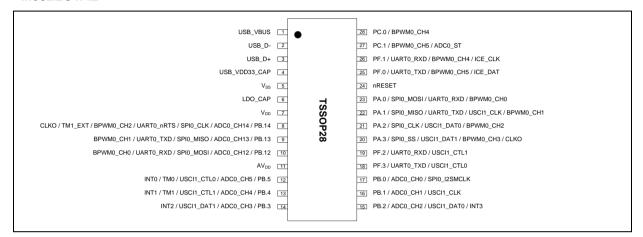


图 4.1-36 M032EC1AE 多功能引脚框图

引脚	M032EC1AE引脚功能
1	USB_VBUS
2	USB_D-
3	USB_D+
4	USB_V _{DD} 33_CAP
5	vss
6	LDO_CAP
7	V _{DD}
8	PB.14 / ADC0_CH14 / SPI0_CLK / UART0_nRTS / BPWM0_CH2 / TM1_EXT / CLKO
9	PB.13 / ADC0_CH13 / SPI0_MISO / UART0_TXD / BPWM0_CH1
10	PB.12 / ADC0_CH12 / SPI0_MOSI / UART0_RXD / BPWM0_CH0
11	AV_DD
12	PB.5 / ADC0_CH5 / USCI1_CTL0 / TM0 / INT0
13	PB.4 / ADC0_CH4 / USCI1_CTL1 / TM1 / INT1
14	PB.3 / ADC0_CH3 / USCI1_DAT1 / INT2
15	PB.2 / ADC0_CH2 / USCI1_DAT0 / INT3
16	PB.1 / ADC0_CH1 / USCI1_CLK
17	PB.0 / ADC0_CH0 / SPI0_I2SMCLK
18	PF.3 / UART0_TXD / USCI1_CTL0
19	PF.2 / UART0_RXD / USCI1_CTL1
20	PA.3 / SPI0_SS / USCI1_DAT1 / BPWM0_CH3 / CLKO

引脚	M032EC1AE引脚功能
21	PA.2 / SPI0_CLK / USCI1_DAT0 / BPWM0_CH2
22	PA.1 / SPI0_MISO / UART0_TXD / USCI1_CLK / BPWM0_CH1
23	PA.0 / SPI0_MOSI / UART0_RXD / BPWM0_CH0
24	nRESET
25	PF.0 / UART0_TXD / BPWM0_CH5 / ICE_DAT
26	PF.1 / UART0_RXD / BPWM0_CH4 / ICE_CLK
27	PC.1 / BPWM0_CH5 / ADC0_ST
28	PC.0 / BPWM0_CH4

表 4.1-24 M032EC1AE 多功能引脚表



4.1.4.3 M032系列QFN 33多功能引脚框图

对应料号:M032TC1AE, M032TD2AE

M032TC1AE

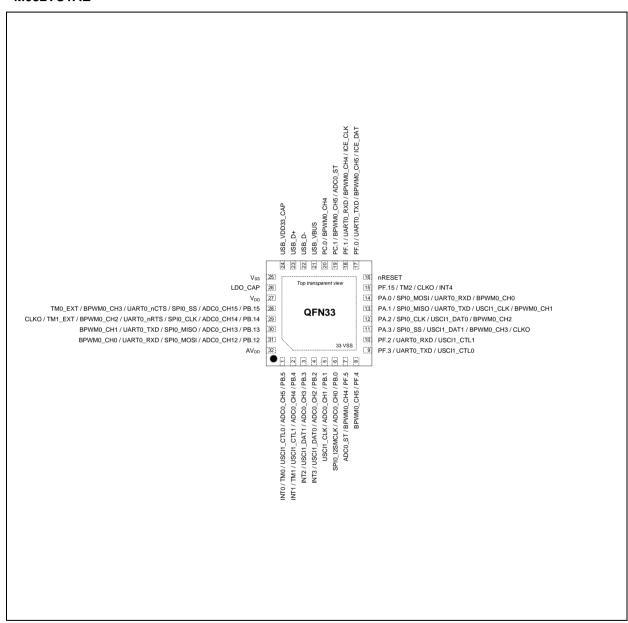


图 4.1-37 M032TC1AE 多功能引脚框图

引脚	M032TC1AE引脚功能
1	PB.5 / ADC0_CH5 / USCI1_CTL0 / TM0 / INT0
2	PB.4 / ADC0_CH4 / USCI1_CTL1 / TM1 / INT1
3	PB.3 / ADC0_CH3 / USCI1_DAT1 / INT2

引脚	M032TC1AE引脚功能
4	PB.2 / ADC0_CH2 / USCI1_DAT0 / INT3
5	PB.1 / ADC0_CH1 / USCI1_CLK
6	PB.0 / ADC0_CH0 / SPI0_I2SMCLK
7	PF.5 / BPWM0_CH4 / ADC0_ST
8	PF.4 / BPWM0_CH5
9	PF.3 / UART0_TXD / USCI1_CTL0
10	PF.2 / UART0_RXD / USCI1_CTL1
11	PA.3 / SPI0_SS / USCI1_DAT1 / BPWM0_CH3 / CLKO
12	PA.2 / SPI0_CLK / USCI1_DAT0 / BPWM0_CH2
13	PA.1 / SPI0_MISO / UART0_TXD / USCI1_CLK / BPWM0_CH1
14	PA.0 / SPI0_MOSI / UART0_RXD / BPWM0_CH0
15	PF.15 / CLKO / INT4
16	nRESET
17	PF.0 / UART0_TXD / BPWM0_CH5 / ICE_DAT
18	PF.1 / UART0_RXD / BPWM0_CH4 / ICE_CLK
19	PC.1 / BPWM0_CH5 / ADC0_ST
20	PC.0 / BPWM0_CH4
21	USB_VBUS
22	USB_D-
23	USB_D+
24	USB_V _{DD} 33_CAP
25	vss
26	LDO_CAP
27	V_{DD}
28	PB.15 / ADC0_CH15 / SPI0_SS / UART0_nCTS / BPWM0_CH3 / TM0_EXT
29	PB.14 / ADC0_CH14 / SPI0_CLK / UART0_nRTS / BPWM0_CH2 / TM1_EXT / CLKO
30	PB.13 / ADC0_CH13 / SPI0_MISO / UART0_TXD / BPWM0_CH1
31	PB.12 / ADC0_CH12 / SPI0_MOSI / UART0_RXD / BPWM0_CH0
32	AV_DD

表 4.1-25 M032TC1AE 多功能引脚表

M032TD2AE

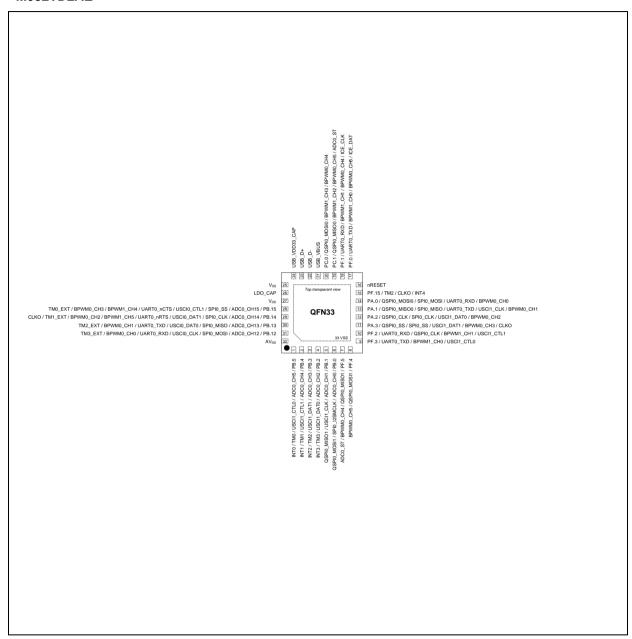


图 4.1-38 M032TD2AE 多功能引脚框图

引脚	M032TD2AE引脚功能
1	PB.5 / ADC0_CH5 / USCI1_CTL0 / TM0 / INT0
2	PB.4 / ADC0_CH4 / USCI1_CTL1 / TM1 / INT1
3	PB.3 / ADC0_CH3 / USCI1_DAT1 / TM2 / INT2
4	PB.2 / ADC0_CH2 / USCI1_DAT0 / TM3 / INT3
5	PB.1 / ADC0_CH1 / USCI1_CLK / QSPI0_MISO1

引脚	M032TD2AE引脚功能
6	PB.0 / ADC0_CH0 / SPI0_I2SMCLK / QSPI0_MOSI1
7	PF.5 / QSPI0_MISO1 / BPWM0_CH4 / ADC0_ST
8	PF.4 / QSPI0_MOSI1 / BPWM0_CH5
9	PF.3 / UART0_TXD / BPWM1_CH0 / USCI1_CTL0
10	PF.2 / UART0_RXD / QSPI0_CLK / BPWM1_CH1 / USCI1_CTL1
11	PA.3 / QSPI0_SS / SPI0_SS / USCI1_DAT1 / BPWM0_CH3 / CLKO
12	PA.2 / QSPI0_CLK / SPI0_CLK / USCI1_DAT0 / BPWM0_CH2
13	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / USCI1_CLK / BPWM0_CH1
14	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / BPWM0_CH0
15	PF.15 / TM2 / CLKO / INT4
16	nRESET
17	PF.0 / UART0_TXD / BPWM1_CH0 / BPWM0_CH5 / ICE_DAT
18	PF.1 / UART0_RXD / BPWM1_CH1 / BPWM0_CH4 / ICE_CLK
19	PC.1 / QSPI0_MISO0 / BPWM1_CH2 / BPWM0_CH5 / ADC0_ST
20	PC.0 / QSPI0_MOSI0 / BPWM1_CH3 / BPWM0_CH4
21	USB_VBUS
22	USB_D-
23	USB_D+
24	USB_V _{DD} 33_CAP
25	vss
26	LDO_CAP
27	V_{DD}
28	PB.15 / ADC0_CH15 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / BPWM1_CH4 / BPWM0_CH3 / TM0_EXT
29	PB.14 / ADC0_CH14 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / BPWM1_CH5 / BPWM0_CH2 / TM1_EXT / CLKO
30	PB.13 / ADC0_CH13 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / BPWM0_CH1 / TM2_EXT
31	PB.12 / ADC0_CH12 / SPI0_MOSI / USCI0_CLK / UART0_RXD / BPWM0_CH0 / TM3_EXT
32	AV_DD

表 4.1-26 M032TD2AE 多功能引脚表



4.1.4.4 M032系列LQFP 48多功能引脚框图

对应料号:M032LC2AE, M032LD2AE, M032LE3AE, M032LG6AE, M032LG8AE

M032LC2AE

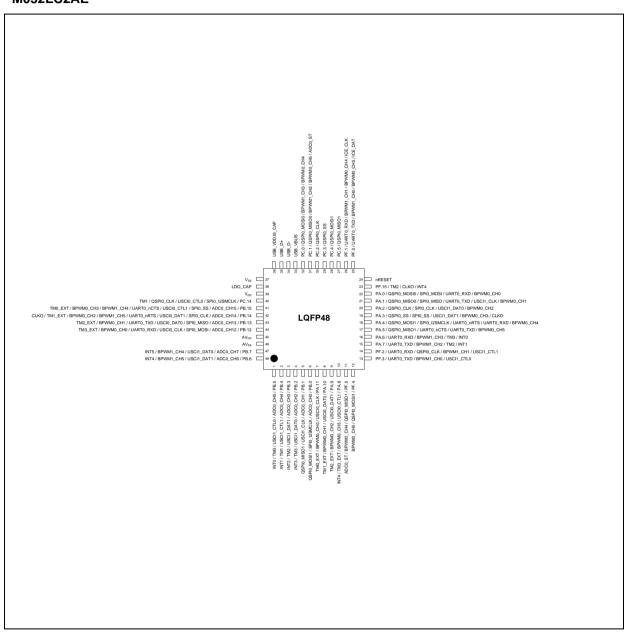


图 4.1-39 M032LC2AE 多功能引脚框图

引脚	M032LC2AE引脚功能
1	PB.5 / ADC0_CH5 / USCI1_CTL0 / TM0 / INT0
2	PB.4 / ADC0_CH4 / USCI1_CTL1 / TM1 / INT1
3	PB.3 / ADC0_CH3 / USCI1_DAT1 / TM2 / INT2

引脚	M032LC2AE引脚功能
4	PB.2 / ADC0_CH2 / USCI1_DAT0 / TM3 / INT3
5	PB.1 / ADC0_CH1 / USCI1_CLK / QSPI0_MISO1
6	PB.0 / ADC0_CH0 / SPI0_I2SMCLK / QSPI0_MOSI1
7	PA.11 / USCI0_CLK / BPWM0_CH0 / TM0_EXT
8	PA.10 / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
9	PA.9 / USCI0_DAT1 / BPWM0_CH2 / TM2_EXT
10	PA.8 / USCI0_CTL1 / BPWM0_CH3 / TM3_EXT / INT4
11	PF.5 / QSPI0_MISO1 / BPWM0_CH4 / ADC0_ST
12	PF.4 / QSPI0_MOSI1 / BPWM0_CH5
13	PF.3 / UART0_TXD / BPWM1_CH0 / USCI1_CTL0
14	PF.2 / UART0_RXD / QSPI0_CLK / BPWM1_CH1 / USCI1_CTL1
15	PA.7 / UART0_TXD / BPWM1_CH2 / TM2 / INT1
16	PA.6 / UART0_RXD / BPWM1_CH3 / TM3 / INT0
17	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / BPWM0_CH5
18	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / BPWM0_CH4
19	PA.3 / QSPI0_SS / SPI0_SS / USCI1_DAT1 / BPWM0_CH3 / CLKO
20	PA.2 / QSPI0_CLK / SPI0_CLK / USCI1_DAT0 / BPWM0_CH2
21	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / USCI1_CLK / BPWM0_CH1
22	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / BPWM0_CH0
23	PF.15 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART0_TXD / BPWM1_CH0 / BPWM0_CH5 / ICE_DAT
26	PF.1 / UART0_RXD / BPWM1_CH1 / BPWM0_CH4 / ICE_CLK
27	PC.5 / QSPI0_MISO1
28	PC.4 / QSPI0_MOSI1
29	PC.3 / QSPI0_SS
30	PC.2 / QSPI0_CLK
31	PC.1 / QSPI0_MISO0 / BPWM1_CH2 / BPWM0_CH5 / ADC0_ST
32	PC.0 / QSPI0_MOSI0 / BPWM1_CH3 / BPWM0_CH4
33	USB_VBUS
34	USB_D-
35	USB_D+
36	USB_V _{DD} 33_CAP
37	VSS



引脚	M032LC2AE引脚功能
38	LDO_CAP
39	V_{DD}
40	PC.14 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
41	PB.15 / ADC0_CH15 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / BPWM1_CH4 / BPWM0_CH3 / TM0_EXT
42	PB.14 / ADC0_CH14 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / BPWM1_CH5 / BPWM0_CH2 / TM1_EXT / CLKO
43	PB.13 / ADC0_CH13 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / BPWM0_CH1 / TM2_EXT
44	PB.12 / ADC0_CH12 / SPI0_MOSI / USCI0_CLK / UART0_RXD / BPWM0_CH0 / TM3_EXT
45	AV_{DD}
46	AVSS
47	PB.7 / ADC0_CH7 / USCI1_DAT0 / BPWM1_CH4 / INT5
48	PB.6 / ADC0_CH6 / USCI1_DAT1 / BPWM1_CH5 / INT4

表 4.1-27 M032LC2AE 多功能引脚表

M032LD2AE

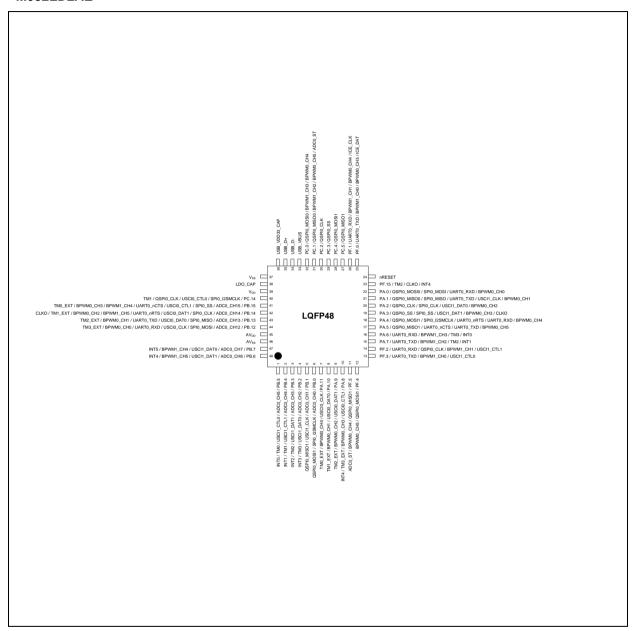


图 4.1-40 M032LD2AE 多功能引脚框图

引脚	M032LD2AE引脚功能
1	PB.5 / ADC0_CH5 / USCI1_CTL0 / TM0 / INT0
2	PB.4 / ADC0_CH4 / USCI1_CTL1 / TM1 / INT1
3	PB.3 / ADC0_CH3 / USCI1_DAT1 / TM2 / INT2
4	PB.2 / ADC0_CH2 / USCI1_DAT0 / TM3 / INT3
5	PB.1 / ADC0_CH1 / USCI1_CLK / QSPI0_MISO1



引脚	M032LD2AE引脚功能
6	PB.0 / ADC0_CH0 / SPI0_I2SMCLK / QSPI0_MOSI1
7	PA.11 / USCI0_CLK / BPWM0_CH0 / TM0_EXT
8	PA.10 / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
9	PA.9 / USCI0_DAT1 / BPWM0_CH2 / TM2_EXT
10	PA.8 / USCI0_CTL1 / BPWM0_CH3 / TM3_EXT / INT4
11	PF.5 / QSPI0_MISO1 / BPWM0_CH4 / ADC0_ST
12	PF.4 / QSPI0_MOSI1 / BPWM0_CH5
13	PF.3 / UART0_TXD / BPWM1_CH0 / USCI1_CTL0
14	PF.2 / UART0_RXD / QSPI0_CLK / BPWM1_CH1 / USCI1_CTL1
15	PA.7 / UART0_TXD / BPWM1_CH2 / TM2 / INT1
16	PA.6 / UART0_RXD / BPWM1_CH3 / TM3 / INT0
17	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / BPWM0_CH5
18	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / BPWM0_CH4
19	PA.3 / QSPI0_SS / SPI0_SS / USCI1_DAT1 / BPWM0_CH3 / CLKO
20	PA.2 / QSPI0_CLK / SPI0_CLK / USCI1_DAT0 / BPWM0_CH2
21	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / USCI1_CLK / BPWM0_CH1
22	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / BPWM0_CH0
23	PF.15 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART0_TXD / BPWM1_CH0 / BPWM0_CH5 / ICE_DAT
26	PF.1 / UART0_RXD / BPWM1_CH1 / BPWM0_CH4 / ICE_CLK
27	PC.5 / QSPI0_MISO1
28	PC.4 / QSPI0_MOSI1
29	PC.3 / QSPI0_SS
30	PC.2 / QSPI0_CLK
31	PC.1 / QSPI0_MISO0 / BPWM1_CH2 / BPWM0_CH5 / ADC0_ST
32	PC.0 / QSPI0_MOSI0 / BPWM1_CH3 / BPWM0_CH4
33	USB_VBUS
34	USB_D-
35	USB_D+
36	USB_V _{DD} 33_CAP
37	vss
38	LDO_CAP
39	V_{DD}

引脚	M032LD2AE引脚功能
40	PC.14 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
41	PB.15 / ADC0_CH15 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / BPWM1_CH4 / BPWM0_CH3 / TM0_EXT
42	PB.14 / ADC0_CH14 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / BPWM1_CH5 / BPWM0_CH2 / TM1_EXT / CLKO
43	PB.13 / ADC0_CH13 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / BPWM0_CH1 / TM2_EXT
44	PB.12 / ADC0_CH12 / SPI0_MOSI / USCI0_CLK / UART0_RXD / BPWM0_CH0 / TM3_EXT
45	AV_DD
46	AVSS
47	PB.7 / ADC0_CH7 / USCI1_DAT0 / BPWM1_CH4 / INT5
48	PB.6 / ADC0_CH6 / USCI1_DAT1 / BPWM1_CH5 / INT4

表 4.1-28 M032LD2AE 多功能引脚表

M032LE3AE

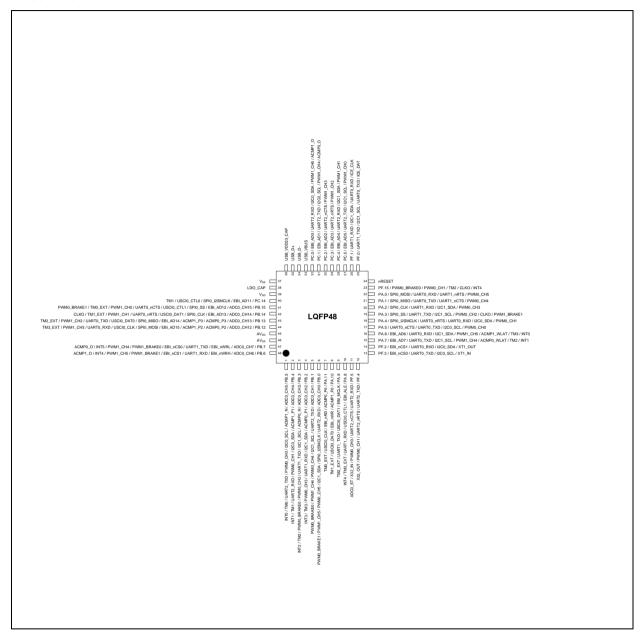


图 4.1-41 M032LE3AE 多功能引脚框图

引脚	M032LE3AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
4	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0

引脚	M032LE3AE引脚功能
6	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
7	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / TM0_EXT
8	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / TM1_EXT
9	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / TM2_EXT
10	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / TM3_EXT / INT4
11	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
12	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
13	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN
14	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / XT1_OUT
15	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1
16	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0
17	PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0
18	PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1
19	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
20	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
21	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
22	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
23	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
26	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
27	PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0
28	PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1
29	PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2
30	PC.2 / EBI_AD2 / UART2_nCTS / PWM1_CH3
31	PC.1 / EBI_AD1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O
32	PC.0 / EBI_AD0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
33	USB_VBUS
34	USB_D-
35	USB_D+
36	USB_V _{DD} 33_CAP
37	vss
38	LDO_CAP
39	V_{DD}



引脚	M032LE3AE引脚功能
40	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / TM1
41	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
42	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
43	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
44	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
45	AV_DD
46	AVSS
47	PB.7 / ADC0_CH7 / EBI_nWRL / UART1_TXD / EBI_nCS0 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
48	PB.6 / ADC0_CH6 / EBI_nWRH / UART1_RXD / EBI_nCS1 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-29 M032LE3AE 多功能引脚表

M032LG6AE

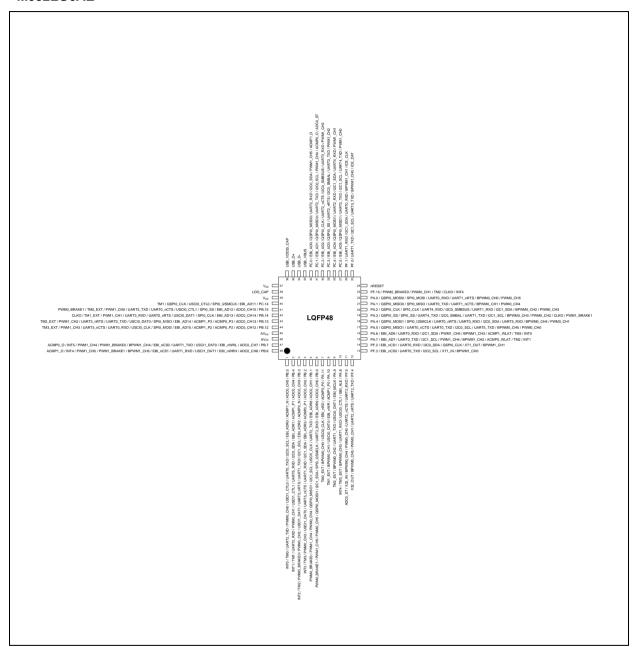


图 4.1-42 M032LG6AE 多功能引脚框图

引脚	M032LG6AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2



引脚	M032LG6AE引脚功能
4	PB.2 / ADCO_CH2 / ACMPO_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWMO_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
6	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
7	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
8	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
9	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
10	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
11	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
12	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
13	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
14	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
15	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
16	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
17	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
18	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
19	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
20	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
21	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
22	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
23	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
26	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
27	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
28	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
29	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
30	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
31	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
32	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
33	USB_VBUS
34	USB_D-

引脚	M032LG6AE引脚功能
35	USB_D+
36	USB_V _{DD} 33_CAP
37	vss
38	LDO_CAP
39	V_{DD}
40	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
41	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
42	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
43	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
44	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
45	AV_DD
46	AVSS
47	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
48	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-30 M032LG6AE 多功能引脚表

M032LG8AE

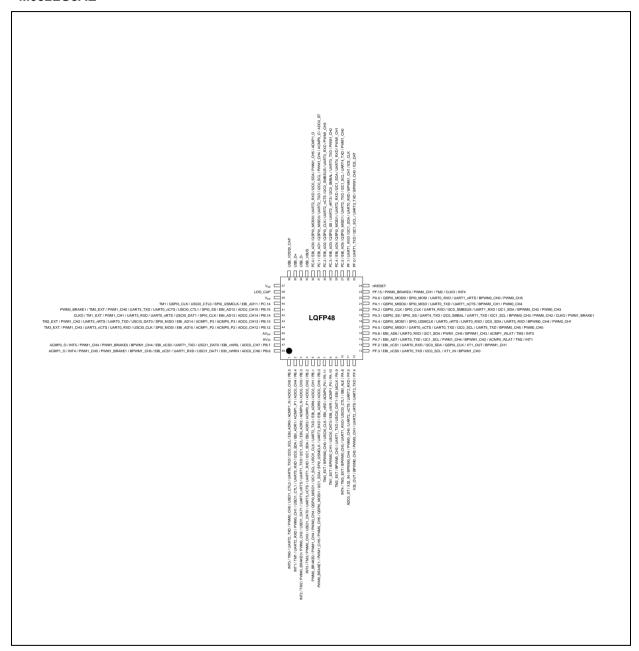


图 4.1-43 M032LG8AE 多功能引脚框图

引脚	M032LG8AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2

引脚	M032LG8AE引脚功能
4	PB.2 / ADC0_CH2 / ACMP0_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWM0_CH3 / TM3 / INT3
5	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
6	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
7	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
8	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
9	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
10	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
11	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
12	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
13	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
14	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
15	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
16	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
17	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
18	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
19	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
20	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
21	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
22	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
23	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
24	nRESET
25	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
26	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
27	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
28	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
29	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
30	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
31	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
32	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
33	USB_VBUS
34	USB_D-



引脚	M032LG8AE引脚功能
35	USB_D+
36	USB_V _{DD} 33_CAP
37	vss
38	LDO_CAP
39	V_{DD}
40	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
41	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
42	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
43	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
44	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
45	AV _{DD}
46	AVSS
47	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
48	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-31 M032LG8AE 多功能引脚表

4.1.4.5 M032系列LQFP 64多功能引脚框图

对应料号:M032SE3AE, M032SG6AE, M032SG8AE, M032SIAAE

M032SE3AE

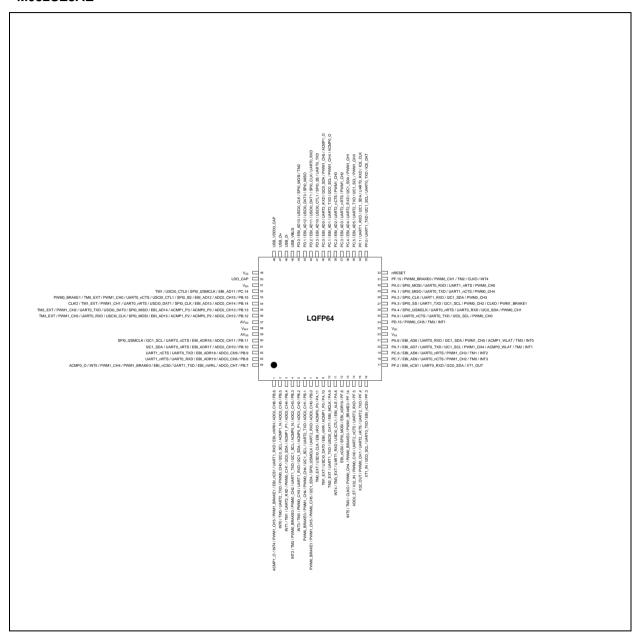


图 4.1-44 M032SE3AE 多功能引脚框图

引脚	M032SE3AE引脚功能
1	PB.6 / ADC0_CH6 / EBI_nWRH / UART1_RXD / EBI_nCS1 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O
2	PB.5 / ADC0_CH5 / ACMP1_N / I2C0_SCL / PWM0_CH0 / UART2_TXD / TM0 / INT0
3	PB.4 / ADC0_CH4 / ACMP1_P1 / I2C0_SDA / PWM0_CH1 / UART2_RXD / TM1 / INT1



引脚	M032SE3AE引脚功能
4	PB.3 / ADC0_CH3 / ACMP0_N / I2C1_SCL / UART1_TXD / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
5	PB.2 / ADC0_CH2 / ACMP0_P1 / I2C1_SDA / UART1_RXD / PWM0_CH3 / TM3 / INT3
6	PB.1 / ADC0_CH1 / UART2_TXD / I2C1_SCL / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
7	PB.0 / ADC0_CH0 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
8	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / TM0_EXT
9	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / TM1_EXT
10	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / TM2_EXT
11	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / TM3_EXT / INT4
12	PF.6 / EBI_ADR19 / SPI0_MOSI / EBI_nCS0
13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / X32_IN / ADC0_ST
15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / X32_OUT
16	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN
17	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / XT1_OUT
18	PC.7 / EBI_AD9 / UART0_nCTS / PWM1_CH2 / TM0 / INT3
19	PC.6 / EBI_AD8 / UART0_nRTS / PWM1_CH3 / TM1 / INT2
20	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / ACMP0_WLAT / TM2 / INT1
21	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / ACMP1_WLAT / TM3 / INT0
22	vss
23	V_{DD}
24	PD.15 / PWM0_CH5 / TM3 / INT1
25	PA.5 / UART0_nCTS / UART0_TXD / I2C0_SCL / PWM0_CH0
26	PA.4 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / PWM0_CH1
27	PA.3 / SPI0_SS / UART1_TXD / I2C1_SCL / PWM0_CH2 / CLKO / PWM1_BRAKE1
28	PA.2 / SPI0_CLK / UART1_RXD / I2C1_SDA / PWM0_CH3
29	PA.1 / SPI0_MISO / UART0_TXD / UART1_nCTS / PWM0_CH4
30	PA.0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / PWM0_CH5
31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
32	nRESET
33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / ICE_DAT
34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / ICE_CLK
35	PC.5 / EBI_AD5 / UART2_TXD / I2C1_SCL / PWM1_CH0
36	PC.4 / EBI_AD4 / UART2_RXD / I2C1_SDA / PWM1_CH1
37	PC.3 / EBI_AD3 / UART2_nRTS / PWM1_CH2

引脚	M032SE3AE引脚功能
38	PC.2 / EBI_AD2 / UART2_nCTS / PWM1_CH3
39	PC.1 / EBI_AD1 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O
40	PC.0 / EBI_AD0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART0_TXD
42	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART0_RXD
43	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO
44	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / TM2
45	USB_VBUS
46	USB_D-
47	USB_D+
48	USB_V _{DD} 33_CAP
49	vss
50	LDO_CAP
51	V_{DD}
52	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / TM1
53	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / PWM1_CH1 / TM1_EXT / CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / PWM1_CH3 / TM3_EXT
57	AV_DD
58	V_REF
59	AVSS
60	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / I2C1_SCL / SPI0_I2SMCLK
61	PB.10 / ADC0_CH10 / EBI_ADR17 / UART0_nRTS / I2C1_SDA
62	PB.9 / ADC0_CH9 / EBI_ADR18 / UART0_TXD / UART1_nCTS
63	PB.8 / ADC0_CH8 / EBI_ADR19 / UART0_RXD / UART1_nRTS
64	PB.7 / ADC0_CH7 / EBI_nWRL / UART1_TXD / EBI_nCS0 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O

表 4.1-32 M032SE2AE 多功能引脚表

M032SG6AE

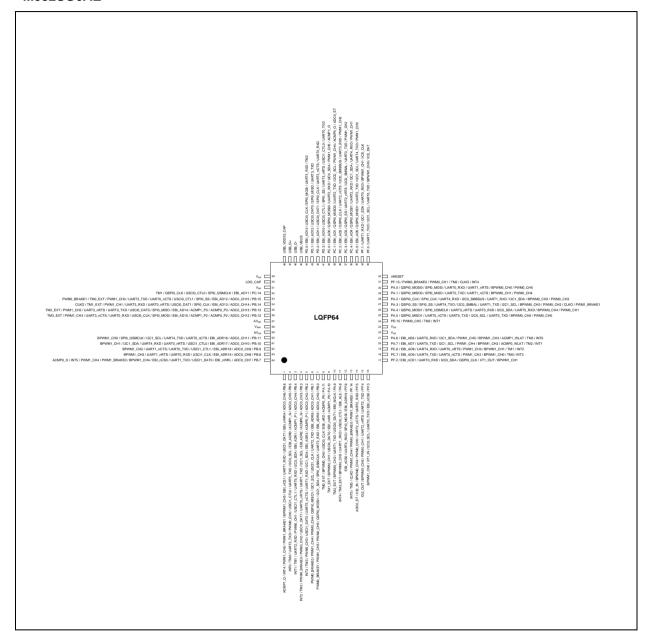


图 4.1-45 M032SG6AE 多功能引脚框图

引脚	M032SG6AE引脚功能
1	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O
2	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
3	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1

引脚	M032SG6AE引脚功能
4	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
5	PB.2 / ADCO_CH2 / ACMPO_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWMO_CH3 / TM3 / INT3
6	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
7	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
8	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
9	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
10	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
11	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
12	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
16	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
17	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
18	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
19	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
20	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
21	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
22	vss
23	V_{DD}
24	PD.15 / PWM0_CH5 / TM3 / INT1
25	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
26	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
27	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
28	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
29	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
30	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
32	nRESET
33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK



引脚	M032SG6AE引脚功能
35	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
36	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
37	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
38	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
39	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
40	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
42	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
43	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
44	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
45	USB_VBUS
46	USB_D-
47	USB_D+
48	USB_V _{DD} 33_CAP
49	vss
50	LDO_CAP
51	V_{DD}
52	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
53	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
57	AV_{DD}
58	V _{REF}
59	AVSS
60	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
61	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
62	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / BPWM1_CH2
63	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / BPWM1_CH3
64	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O

表 4.1-33 M032SG6AE 多功能引脚表

M032SG8AE

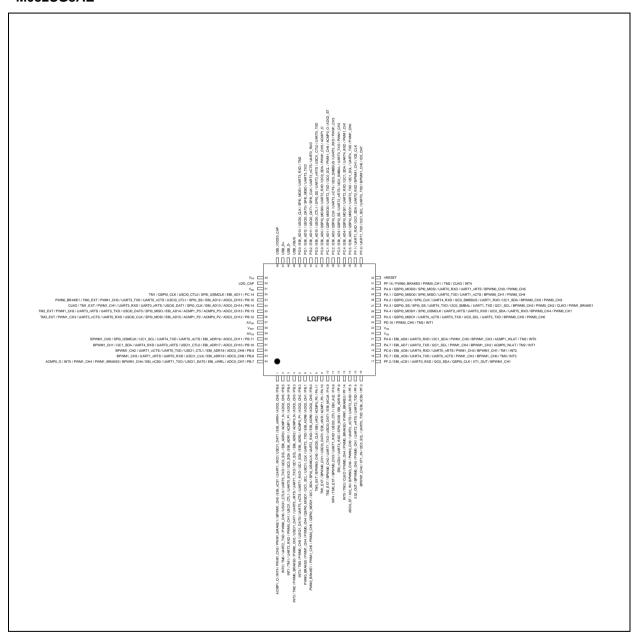


图 4.1-46 M032SG8AE 多功能引脚框图

引脚	M032SG8AE引脚功能
1	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O
2	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
3	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD



,	M032SG8AE引脚功能
ľ	/ TM1 / INT1
	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
	PB.2 / ADCO_CH2 / ACMPO_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWMO_CH3/TM3/INT3
n i	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
/	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5/PWM0_BRAKE1
8	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
9	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
10	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
11	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
12	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
16	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
17	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
18	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
19	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
20	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
21	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
22	VSS
23	V_{DD}
24	PD.15 / PWM0_CH5 / TM3 / INT1
25	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
/n	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
//	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
.78	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
29	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
30	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
32	nRESET
33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT

引脚	M032SG8AE引脚功能
34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
35	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
36	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
37	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
38	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
39	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
40	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
42	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
43	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
44	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
45	USB_VBUS
46	USB_D-
47	USB_D+
48	USB_V _{DD} 33_CAP
49	vss
50	LDO_CAP
51	V _{DD}
52	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
53	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
57	AV _{DD}
58	V_{REF}
59	AVSS
60	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
61	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
62	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / BPWM1_CH2
63	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / BPWM1_CH3
64	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O

M032SIAAE

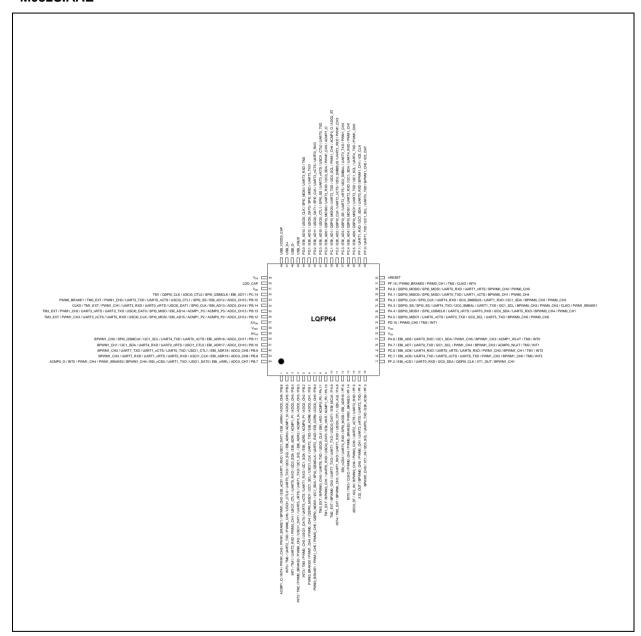


图 4.1-47 M032SIAAE 多功能引脚框图

引脚	M032SIAAE引脚功能
1	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O
2	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
3	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1

引脚	M032SIAAE引脚功能
4	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
5	PB.2 / ADC0_CH2 / ACMP0_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWM0_CH3/TM3/INT3
6	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
7	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
8	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / UART6_TXD / BPWM0_CH0 / TM0_EXT
9	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / UART6_RXD / BPWM0_CH1 / TM1_EXT
10	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / UART7_TXD / BPWM0_CH2 / TM2_EXT
11	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / UART7_RXD / BPWM0_CH3 / TM3_EXT / INT4
12	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
13	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
14	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
15	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
16	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
17	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
18	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / UART6_TXD / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
19	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / UART6_RXD / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
20	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
21	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
22	vss
23	V_{DD}
24	PD.15 / PWM0_CH5 / TM3 / INT1
25	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
26	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
27	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
28	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
29	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
30	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
31	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
32	nRESET
33	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
34	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK



引脚	M032SIAAE引脚功能
35	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
36	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
37	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
38	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
39	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
40	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
41	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
42	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
43	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
44	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
45	USB_VBUS
46	USB_D-
47	USB_D+
48	USB_V _{DD} 33_CAP
49	vss
50	LDO_CAP
51	V_{DD}
52	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
53	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
54	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT / CLKO
55	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
56	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
57	AV_DD
58	V_REF
59	AVSS
60	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
61	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
62	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / UART7_TXD / BPWM1_CH2
63	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / UART7_RXD / BPWM1_CH3
64	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O

表 4.1-35 M032SIAAE 多功能引脚表



4.1.4.6 M032系列LQFP 128多功能引脚框图

对应料号:M032KG6AE, M032KG8AE, M032KIAAE

M032KG6AE

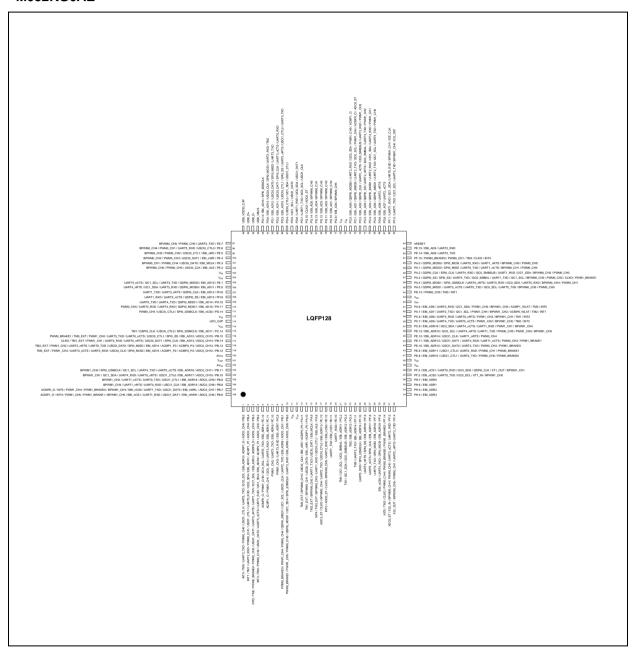


图 4.1-48 M032KG6AE 多功能引脚框图

引脚	M032KG6AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD

引脚	M032KG6AE引脚功能
	/ TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
4	PB.2 / ADCO_CH2 / ACMPO_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 / PWMO_CH3 / TM3 / INT3
5	PC.12 / EBI_ADR4 / UART0_TXD / I2C0_SCL / PWM1_CH0 / ACMP0_O
6	PC.11 / EBI_ADR5 / UART0_RXD / I2C0_SDA / PWM1_CH1 / ACMP1_O
7	PC.10 / EBI_ADR6 / UART3_TXD / PWM1_CH2
8	PC.9 / EBI_ADR7 / UART3_RXD / PWM1_CH3
9	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
10	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
11	vss
12	V_{DD}
13	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
14	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
15	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
16	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
17	PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST
18	PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5
19	PD.11 / EBI_nCS1 / UART1_TXD
20	PD.10 / UART1_RXD
21	PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0
22	PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1
23	PG.4 / EBI_ADR13 / TM2
24	PF.11 / EBI_ADR14 / UART5_TXD / TM3
25	PF.10 / EBI_ADR15 / SPI0_I2SMCLK / UART5_RXD
26	PF.9 / EBI_ADR16 / SPI0_SS / UART5_nRTS
27	PF.8 / EBI_ADR17 / SPI0_CLK / UART5_nCTS
28	PF.7 / EBI_ADR18 / SPI0_MISO / UART4_TXD
29	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
30	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
31	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
32	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
33	PH.4 / EBI_ADR3
34	PH.5 / EBI_ADR2

引脚	M032KG6AE引脚功能
35	PH.6 / EBI_ADR1
36	PH.7 / EBI_ADR0
37	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
38	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
39	vss
40	$V_{ t DD}$
41	PE.8 / EBI_ADR10 / USCI1_CTL1 / UART2_TXD / PWM0_CH0 / PWM0_BRAKE0
42	PE.9 / EBI_ADR11 / USCI1_CTL0 / UART2_RXD / PWM0_CH1 / PWM0_BRAKE1
43	PE.10 / EBI_ADR12 / USCI1_DAT0 / UART3_TXD / PWM0_CH2 / PWM1_BRAKE0
44	PE.11 / EBI_ADR13 / USCI1_DAT1 / UART3_RXD / UART1_nCTS / PWM0_CH3 / PWM1_BRAKE1
45	PE.12 / EBI_ADR14 / USCI1_CLK / UART1_nRTS / PWM0_CH4
46	PE.13 / EBI_ADR15 / I2C0_SCL / UART4_nRTS / UART1_TXD / PWM0_CH5 / PWM1_CH0 / BPWM1_CH5
47	PC.8 / EBI_ADR16 / I2C0_SDA / UART4_nCTS / UART1_RXD / PWM1_CH1 / BPWM1_CH4
48	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
49	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
50	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
51	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
52	vss
53	V_{DD}
54	PD.15 / PWM0_CH5 / TM3 / INT1
55	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
אא	PA.2 / QSPIO_CLK / SPIO_CLK / UART4_RXD / I2CO_SMBSUS / UART1_RXD / I2C1_SDA / BPWMO_CH2 / PWMO_CH3
59	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
60	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
61	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
62	PE.14 / EBI_AD8 / UART2_TXD
63	PE.15 / EBI_AD9 / UART2_RXD
64	nRESET
65	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
66	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
67	PD.9 / EBI_AD7 / UART2_nCTS

引脚	M032KG6AE引脚功能
68	PD.8 / EBI_AD6 / UART2_nRTS
69	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
70	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
71	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
72	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
73	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
74	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
75	vss
76	V_{DD}
77	PG.9 / EBI_AD0 / BPWM0_CH5
78	PG.10 / EBI_AD1 / BPWM0_CH4
79	PG.11 / EBI_AD2 / BPWM0_CH3
80	PG.12 / EBI_AD3 / BPWM0_CH2
81	PG.13 / EBI_AD4 / BPWM0_CH1
82	PG.14 / EBI_AD5 / BPWM0_CH0
83	PG.15 / CLKO / ADC0_ST
84	PD.7 / UART1_TXD / I2C0_SCL / USCI1_CLK
85	PD.6 / UART1_RXD / I2C0_SDA / USCI1_DAT1
86	PD.5 / I2C1_SCL / USCI1_DAT0
87	PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1
88	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
89	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
90	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
91	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
92	PD.13 / EBI_AD10 / SPI0_I2SMCLK
93	USB_VBUS
94	USB_D-
95	USB_D+
96	USB_V _{DD} 33_CAP
97	PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5
98	PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4
99	PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3
100	PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2
101	PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1



引脚	M032KG6AE引脚功能
102	PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0
103	vss
104	V_{DD}
105	PE.1 / EBI_AD10 / QSPI0_MISO0 / UART3_TXD / I2C1_SCL / UART4_nCTS
106	PE.0 / EBI_AD11 / QSPI0_MOSI0 / UART3_RXD / I2C1_SDA / UART4_nRTS
107	PH.8 / EBI_AD12 / QSPI0_CLK / UART3_nRTS / UART1_TXD
108	PH.9 / EBI_AD13 / QSPI0_SS / UART3_nCTS / UART1_RXD
109	PH.10 / EBI_AD14 / QSPI0_MISO1 / UART4_TXD / UART0_TXD
110	PH.11 / EBI_AD15 / QSPI0_MOSI1 / UART4_RXD / UART0_RXD / PWM0_CH5
111	PD.14 / EBI_nCS0 / SPI0_I2SMCLK / USCI0_CTL0 / PWM0_CH4
112	vss
113	LDO_CAP
114	V_{DD}
115	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
116	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
117	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
118	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
119	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
120	AV_DD
121	V_{REF}
122	AVSS
123	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
124	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
125	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / BPWM1_CH2
126	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / BPWM1_CH3
127	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
128	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-36 M032KG6AE 多功能引脚表

M032KG8AE

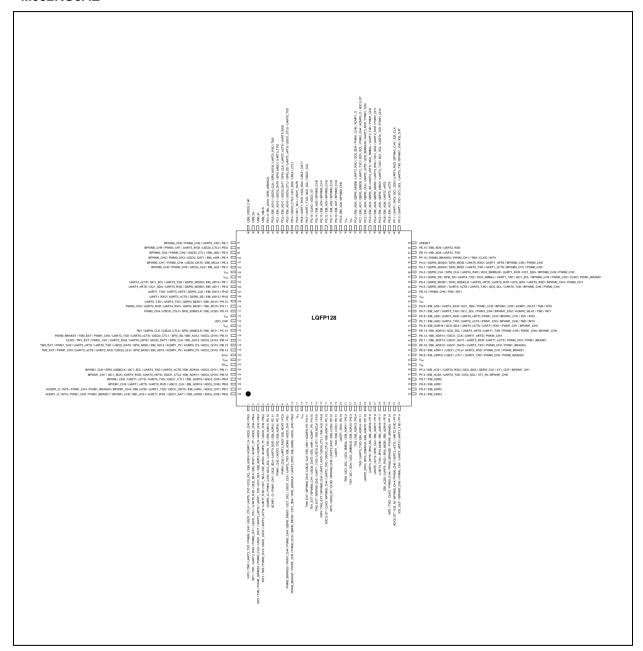


图 4.1-49 M032KG8AE 多功能引脚框图

引脚	M032KG8AE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2



引脚	M032KG8AE引脚功能
	PB.2 / ADC0_CH2 / ACMP0_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 /
	PWM0_CH3 / TM3 / INT3
5	PC.12 / EBI_ADR4 / UART0_TXD / I2C0_SCL / PWM1_CH0 / ACMP0_O
6	PC.11 / EBI_ADR5 / UART0_RXD / I2C0_SDA / PWM1_CH1 / ACMP1_O
7	PC.10 / EBI_ADR6 / UART3_TXD / PWM1_CH2
8	PC.9 / EBI_ADR7 / UART3_RXD / PWM1_CH3
9	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
11	vss
12	V_{DD}
13	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / BPWM0_CH0 / TM0_EXT
14	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / BPWM0_CH1 / TM1_EXT
15	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / BPWM0_CH2 / TM2_EXT
16	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / BPWM0_CH3 / TM3_EXT / INT4
17	PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST
18	PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5
19	PD.11 / EBI_nCS1 / UART1_TXD
20	PD.10 / UART1_RXD
21	PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0
22	PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1
23	PG.4 / EBI_ADR13 / TM2
24	PF.11 / EBI_ADR14 / UART5_TXD / TM3
25	PF.10 / EBI_ADR15 / SPI0_I2SMCLK / UART5_RXD
26	PF.9 / EBI_ADR16 / SPI0_SS / UART5_nRTS
27	PF.8 / EBI_ADR17 / SPI0_CLK / UART5_nCTS
28	PF.7 / EBI_ADR18 / SPI0_MISO / UART4_TXD
29	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
30	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
31	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
32	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
33	PH.4 / EBI_ADR3
34	PH.5 / EBI_ADR2
35	PH.6 / EBI_ADR1
36	PH.7 / EBI_ADR0

引脚	M032KG8AE引脚功能
37	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0
38	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
39	vss
40	V_{DD}
41	PE.8 / EBI_ADR10 / USCI1_CTL1 / UART2_TXD / PWM0_CH0 / PWM0_BRAKE0
42	PE.9 / EBI_ADR11 / USCI1_CTL0 / UART2_RXD / PWM0_CH1 / PWM0_BRAKE1
43	PE.10 / EBI_ADR12 / USCI1_DAT0 / UART3_TXD / PWM0_CH2 / PWM1_BRAKE0
44	PE.11 / EBI_ADR13 / USCI1_DAT1 / UART3_RXD / UART1_nCTS / PWM0_CH3 / PWM1_BRAKE1
45	PE.12 / EBI_ADR14 / USCI1_CLK / UART1_nRTS / PWM0_CH4
46	PE.13 / EBI_ADR15 / I2C0_SCL / UART4_nRTS / UART1_TXD / PWM0_CH5 / PWM1_CH0 / BPWM1_CH5
47	PC.8 / EBI_ADR16 / I2C0_SDA / UART4_nCTS / UART1_RXD / PWM1_CH1 / BPWM1_CH4
48	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
49	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
50	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
51	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
52	vss
53	V_{DD}
54	PD.15 / PWM0_CH5 / TM3 / INT1
55	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
56	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
57	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
58	PA.2 / QSPIO_CLK / SPIO_CLK / UART4_RXD / I2CO_SMBSUS / UART1_RXD / I2C1_SDA / BPWMO_CH2 / PWMO_CH3
59	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
60	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
61	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
62	PE.14 / EBI_AD8 / UART2_TXD
63	PE.15 / EBI_AD9 / UART2_RXD
64	nRESET
65	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
66	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
67	PD.9 / EBI_AD7 / UART2_nCTS
68	PD.8 / EBI_AD6 / UART2_nRTS
69	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0



Mos2xGsAcfi開始像		
T1	引脚	M032KG8AE引脚功能
72	70	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1
73 PC.1/EBI_AD1/QSPIQ_MISO0/UART2_TXD/I2CQ_SCL/PWM1_CH4/ACMP0_O/ADCQ_ST 74 PC.0/EBI_AD0/QSPIQ_MOSIO/UART2_RXD/I2CQ_SDA/PWM1_CH5/ACMP1_O 75 VSS 76 Vro 77 PG.9/EBI_AD0/BPWM0_CH5 78 PG.10/EBI_AD0/BPWM0_CH5 79 PG.11/EBI_AD2/BPWM0_CH4 79 PG.11/EBI_AD2/BPWM0_CH3 80 PG.12/EBI_AD3/BPWM0_CH2 81 PG.13/EBI_AD4/BPWM0_CH1 82 PG.14/EBI_AD5/BPWM0_CH0 83 PG.15/CLKO/ADCQ_ST 84 PD.7/UART1_TXD/I2CQ_SCL/USCI1_CLK 85 PD.6/UART1_RXD/I2CQ_SDA/USCI1_DAT1 86 PD.5/I2C1_SCL/USCI1_DAT0 87 PD.4/USCI0_CTL0/I2C1_SDA/USCI1_CTL1 88 PD.3/EBI_AD10/USCI0_CTL1/SPIQ_SS/UART3_nRTS/USCI1_CTL0/UART0_TXD 89 PD.3/EBI_AD11/USCI0_DAT1/SPIQ_CLK/UART3_TCTS/UART0_RXD 90 PD.1/EBI_AD13/USCI0_DAT0/SPIQ_MISO/UART3_TXD 91 PD.0/EBI_AD13/USCI0_CLK/SPIQ_MOSI/UART3_TXD 92 PD.13/EBI_AD10/SPIQ_ISSMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_D- 97 PE.7/UART5_TXD/PWM0_CH0/BPWM0_CH5 98 PE.6/USCI0_CTL0/UARTS_RXD/PWM0_CH4 99 PE.5/EBI_NCLK/USCI0_DAT0/PWM0_CH4/BPWM0_CH4 100 PE.4/EBI_NWCLK/USCI0_DAT0/PWM0_CH4/BPWM0_CH1 101 PE.3/EBI_MCLK/USCI0_DAT0/PWM0_CH4/BPWM0_CH1 102 PE.2/EBI_ALE/USCI0_GLT/PWM0_CH4/BPWM0_CH1	71	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
74	72	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
75 VSS 76 V ₂₀₀ 77 PG.9 / EBI_ADD / BPWMO_CH5 78 PG.10 / EBI_AD1 / BPWMO_CH4 79 PG.11 / EBI_AD2 / BPWMO_CH3 80 PG.12 / EBI_AD3 / BPWMO_CH2 81 PG.13 / EBI_AD4 / BPWMO_CH2 82 PG.14 / EBI_AD5 / BPWMO_CH0 83 PG.15 / CLKO / ADCO_ST 84 PD.7 / UART1_TXD / I2CO_SCL / USC11_CLK 85 PD.6 / UART1_RXD / I2CO_SDA / USC11_DAT1 86 PD.5 / I2C1_SCL / USC11_DAT0 87 PD.4 / USC10_CTL0 / I2C1_SDA / USC11_CTL1 88 PD.3 / EBI_AD10 / USC10_CTL1 / SPI0_SS / UART3_RTS / USC11_CTL0 / UART0_TXD 89 PD.2 / EBI_AD11 / USC10_DAT0 / SPI0_MISO / UART3_TXD 90 PD.1 / EBI_AD12 / USC10_DAT0 / SPI0_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USC10_CLK / SPI0_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD13 / USC10_CLK / SPI0_MOSI / UART3_RXD / TM2 93 USB_VBUS 94 USB_D- 95 USB_D- 96 USB_VBUS 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH4 98 PE.6 / USC10_CTL0 / UART5_RXD / PWM0_CH4 99 PE.5 / EBI_RD/ USC10_DAT1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_RWC / USC10_DAT1 / PWM0_CH4 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USC10_DAT0 / PWM0_CH5 / BPWM0_CH1 102 PE.2 / EBI_ALE / USC10_DAT0 / PWM0_CH5 / BPWM0_CH1 102 PE.2 / EBI_ALE / USC10_DAT0 / PWM0_CH5 / BPWM0_CH1	73	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
76	74	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
77 PG.9 / EBI_ADO / BPWMO_CH5 78 PG.10 / EBI_AD1 / BPWMO_CH4 79 PG.11 / EBI_AD2 / BPWMO_CH3 80 PG.12 / EBI_AD3 / BPWMO_CH2 81 PG.13 / EBI_AD4 / BPWMO_CH0 82 PG.14 / EBI_AD5 / BPWMO_CH0 83 PG.15 / CLKO / ADCO_ST 84 PD.7 / UART1_TXD / I2CO_SCL / USCI1_CLK 85 PD.6 / UART1_RXD / I2CO_SDA / USCI1_DAT1 86 PD.5 / I2C1_SCL / USCI1_DAT0 87 PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1 88 PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD 89 PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD 90 PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_V _{DO} 33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH4 99 PE.5 / EBI_NDR / USCI0_DAT1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_MCLK / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH1	75	vss
78 PG.10 / EBI_AD1 / BPWM0_CH4 79 PG.11 / EBI_AD2 / BPWM0_CH3 80 PG.12 / EBI_AD3 / BPWM0_CH2 81 PG.13 / EBI_AD4 / BPWM0_CH0 82 PG.14 / EBI_AD5 / BPWM0_CH0 83 PG.16 / CLKO / ADC0_ST 84 PD.7 / UART1_TXD / IZC0_SCL / USC11_CLK 85 PD.6 / UART1_RXD / IZC0_SDA / USC11_DAT1 86 PD.5 / IZC1_SCL / USC11_DAT0 87 PD.4 / USC10_CTL0 / IZC1_SDA / USC11_CTL1 88 PD.3 / EBI_AD10 / USC10_CTL1 / SPI0_SS / UART3_nRTS / USC11_CTL0 / UART0_TXD 89 PD.2 / EBI_AD11 / USC10_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD 90 PD.1 / EBI_AD12 / USC10_DAT0 / SPI0_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USC10_CLK / SPI0_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPI0_IZSMCLK 93 USB_VBUS 94 USB_D- 95 USB_USB_D- 96 USB_VB_USB_AD10 / SPI0_IZSMCLK 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USC10_CTL0 / UART5_RXD / PWM0_CH0 / BPWM0_CH4 99 PE.5 / EBI_nRD / USC10_CTL1 / PWM0_CH2 / BPWM0_CH3	76	V_{DD}
PG.11 / EBI_AD2 / BPWM0_CH3	77	PG.9 / EBI_AD0 / BPWM0_CH5
80 PG.12 / EBI_AD3 / BPWM0_CH2 81 PG.13 / EBI_AD4 / BPWM0_CH0 82 PG.14 / EBI_AD5 / BPWM0_CH0 83 PG.15 / CLKO / ADC0_ST 84 PD.7 / UART1_TXD / I2C0_SCL / USCI1_CLK 85 PD.6 / UART1_RXD / I2C0_SDA / USCI1_DAT1 86 PD.5 / I2C1_SCL / USCI1_DAT0 87 PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1 88 PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD 89 PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD 90 PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_V0_033_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH4 / BPWM0_CH1 103 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH4 / BPWM0_CH1 104 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH4 / BPWM0_CH1 105 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH1 107 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0	78	PG.10 / EBI_AD1 / BPWM0_CH4
PG.13 / EBI_AD4 / BPWM0_CH1	79	PG.11 / EBI_AD2 / BPWM0_CH3
82 PG.14 / EBI_AD5 / BPWM0_CH0 83 PG.15 / CLKO / ADC0_ST 84 PD.7 / UART1_TXD / I2C0_SCL / USCI1_CLK 85 PD.6 / UART1_RXD / I2C0_SDA / USCI1_DAT1 86 PD.5 / I2C1_SCL / USCI1_DAT0 87 PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1 88 PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD 89 PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD 90 PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_V0033_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_ALE / USCI0_CLK / PWM0_CH4 / BPWM0_CH0	80	PG.12 / EBI_AD3 / BPWM0_CH2
83 PG.15 / CLKO / ADCO_ST 84 PD.7 / UART1_TXD / I2CO_SCL / USCI1_CLK 85 PD.6 / UART1_RXD / I2CO_SDA / USCI1_DAT1 86 PD.5 / I2C1_SCL / USCI1_DAT0 87 PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1 88 PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD 89 PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD 90 PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_V0_033_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 101 PE.3 / EBI_ACLE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0	81	PG.13 / EBI_AD4 / BPWM0_CH1
84 PD.7/UART1_TXD/I2C0_SCL/USCI1_CLK 85 PD.6/UART1_RXD/I2C0_SDA/USCI1_DAT1 86 PD.5/I2C1_SCL_USCI1_DAT0 87 PD.4/USCI0_CTL0/I2C1_SDA/USCI1_CTL1 88 PD.3/EBI_AD10/USCI0_CTL1/SPI0_SS/UART3_nRTS/USCI1_CTL0/UART0_TXD 89 PD.2/EBI_AD11/USCI0_DAT1/SPI0_CLK/UART3_nCTS/UART0_RXD 90 PD.1/EBI_AD12/USCI0_DAT0/SPI0_MISO/UART3_TXD 91 PD.0/EBI_AD13/USCI0_CLK/SPI0_MOSI/UART3_RXD/TM2 92 PD.13/EBI_AD10/SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D- 96 USB_Vp033_CAP 97 PE.7/UART5_TXD/PWM0_CH0/BPWM0_CH5 98 PE.6/USCI0_CTL0/UART5_RXD/PWM0_CH1/BPWM0_CH4 99 PE.5/EBI_nRD/USCI0_CTL1/PWM0_CH2/BPWM0_CH3 100 PE.4/EBI_nWR/USCI0_DAT1/PWM0_CH3/BPWM0_CH1 101 PE.3/EBI_MCLK/USCI0_DAT0/PWM0_CH4/BPWM0_CH1 102 PE.2/EBI_ALE/USCI0_CLK/PWM0_CH5/BPWM0_CH0	82	PG.14 / EBI_AD5 / BPWM0_CH0
PD.6 / UART1_RXD / I2C0_SDA / USCI1_DAT1	83	PG.15 / CLKO / ADC0_ST
86 PD.5 / I2C1_SCL / USCI1_DATO 87 PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1 88 PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD 89 PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD 90 PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_VD ₀ 33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0	84	PD.7 / UART1_TXD / I2C0_SCL / USCI1_CLK
87 PD.4 / USCIO_CTL0 / I2C1_SDA / USCI1_CTL1 88 PD.3 / EBI_AD10 / USCIO_CTL1 / SPIO_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD 89 PD.2 / EBI_AD11 / USCIO_DAT1 / SPIO_CLK / UART3_nCTS / UART0_RXD 90 PD.1 / EBI_AD12 / USCIO_DAT0 / SPIO_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USCIO_CLK / SPIO_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPIO_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_VD033_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCIO_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCIO_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCIO_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCIO_CLK / PWM0_CH5 / BPWM0_CH0	85	PD.6 / UART1_RXD / I2C0_SDA / USCI1_DAT1
88 PD.3/EBI_AD10/USCI0_CTL1/SPI0_SS/UART3_nRTS/USCI1_CTL0/UART0_TXD 89 PD.2/EBI_AD11/USCI0_DAT1/SPI0_CLK/UART3_nCTS/UART0_RXD 90 PD.1/EBI_AD12/USCI0_DAT0/SPI0_MISO/UART3_TXD 91 PD.0/EBI_AD13/USCI0_CLK/SPI0_MOSI/UART3_RXD/TM2 92 PD.13/EBI_AD10/SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_V _{DD} 33_CAP 97 PE.7/UART5_TXD/PWM0_CH0/BPWM0_CH5 98 PE.6/USCI0_CTL0/UART5_RXD/PWM0_CH1/BPWM0_CH4 99 PE.5/EBI_nRD/USCI0_CTL1/PWM0_CH2/BPWM0_CH3 100 PE.4/EBI_nWR/USCI0_DAT1/PWM0_CH3/BPWM0_CH1 101 PE.3/EBI_MCLK/USCI0_DAT0/PWM0_CH4/BPWM0_CH1 102 PE.2/EBI_ALE/USCI0_CLK/PWM0_CH5/BPWM0_CH0	86	PD.5 / I2C1_SCL / USCI1_DAT0
89 PD.2/EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD 90 PD.1/EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_VD33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0	87	PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1
90 PD.1 / EBI_AD12 / USCIO_DAT0 / SPIO_MISO / UART3_TXD 91 PD.0 / EBI_AD13 / USCIO_CLK / SPIO_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPIO_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_VDD33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCIO_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCIO_DAT1 / PWM0_CH4 / BPWM0_CH1 101 PE.3 / EBI_MCLK / USCIO_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCIO_CLK / PWM0_CH5 / BPWM0_CH0	88	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
91 PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2 92 PD.13 / EBI_AD10 / SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_V _{DD} 33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0	89	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
92 PD.13 / EBI_AD10 / SPI0_I2SMCLK 93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_V _{DD} 33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH4 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0	90	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
93 USB_VBUS 94 USB_D- 95 USB_D+ 96 USB_V _{DD} 33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCIO_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCIO_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCIO_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCIO_CLK / PWM0_CH5 / BPWM0_CH0	91	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
94 USB_D- 95 USB_D+ 96 USB_V _{DD} 33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0	92	PD.13 / EBI_AD10 / SPI0_I2SMCLK
95 USB_D+ 96 USB_V _{DD} 33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCIO_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCIO_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCIO_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCIO_CLK / PWM0_CH5 / BPWM0_CH0	93	USB_VBUS
96 USB_V _{DD} 33_CAP 97 PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5 98 PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCIO_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCIO_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCIO_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCIO_CLK / PWM0_CH5 / BPWM0_CH0	94	USB_D-
97 PE.7/UART5_TXD/PWM0_CH0/BPWM0_CH5 98 PE.6/USCI0_CTL0/UART5_RXD/PWM0_CH1/BPWM0_CH4 99 PE.5/EBI_nRD/USCI0_CTL1/PWM0_CH2/BPWM0_CH3 100 PE.4/EBI_nWR/USCI0_DAT1/PWM0_CH3/BPWM0_CH2 101 PE.3/EBI_MCLK/USCI0_DAT0/PWM0_CH4/BPWM0_CH1 102 PE.2/EBI_ALE/USCI0_CLK/PWM0_CH5/BPWM0_CH0	95	USB_D+
98 PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4 99 PE.5 / EBI_nRD / USCIO_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCIO_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCIO_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCIO_CLK / PWM0_CH5 / BPWM0_CH0	96	USB_V _{DD} 33_CAP
99 PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3 100 PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2 101 PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0	97	PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5
100 PE.4/EBI_nWR/USCI0_DAT1/PWM0_CH3/BPWM0_CH2 101 PE.3/EBI_MCLK/USCI0_DAT0/PWM0_CH4/BPWM0_CH1 102 PE.2/EBI_ALE/USCI0_CLK/PWM0_CH5/BPWM0_CH0	98	PE.6 / USCI0_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4
101 PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1 102 PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0	99	PE.5 / EBI_nRD / USCI0_CTL1 / PWM0_CH2 / BPWM0_CH3
102 PE.2 / EBI_ALE / USCIO_CLK / PWMO_CH5 / BPWMO_CH0	100	PE.4 / EBI_nWR / USCI0_DAT1 / PWM0_CH3 / BPWM0_CH2
	101	PE.3 / EBI_MCLK / USCI0_DAT0 / PWM0_CH4 / BPWM0_CH1
103 VSS	102	PE.2 / EBI_ALE / USCI0_CLK / PWM0_CH5 / BPWM0_CH0
	103	vss

引脚	M032KG8AE引脚功能
104	V_{DD}
105	PE.1 / EBI_AD10 / QSPI0_MISO0 / UART3_TXD / I2C1_SCL / UART4_nCTS
106	PE.0 / EBI_AD11 / QSPI0_MOSI0 / UART3_RXD / I2C1_SDA / UART4_nRTS
107	PH.8 / EBI_AD12 / QSPI0_CLK / UART3_nRTS / UART1_TXD
108	PH.9 / EBI_AD13 / QSPI0_SS / UART3_nCTS / UART1_RXD
109	PH.10 / EBI_AD14 / QSPI0_MISO1 / UART4_TXD / UART0_TXD
110	PH.11 / EBI_AD15 / QSPI0_MOSI1 / UART4_RXD / UART0_RXD / PWM0_CH5
111	PD.14 / EBI_nCS0 / SPI0_I2SMCLK / USCI0_CTL0 / PWM0_CH4
112	vss
113	LDO_CAP
114	V_{DD}
115	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
116	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
117	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT / CLKO
118	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS/PWM1_CH2/TM2_EXT
119	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
120	AV_DD
121	V_{REF}
122	AVSS
123	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
124	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
125	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / BPWM1_CH2
126	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / BPWM1_CH3
127	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
128	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-37 M032KG8AE 多功能引脚表

M032KIAAE

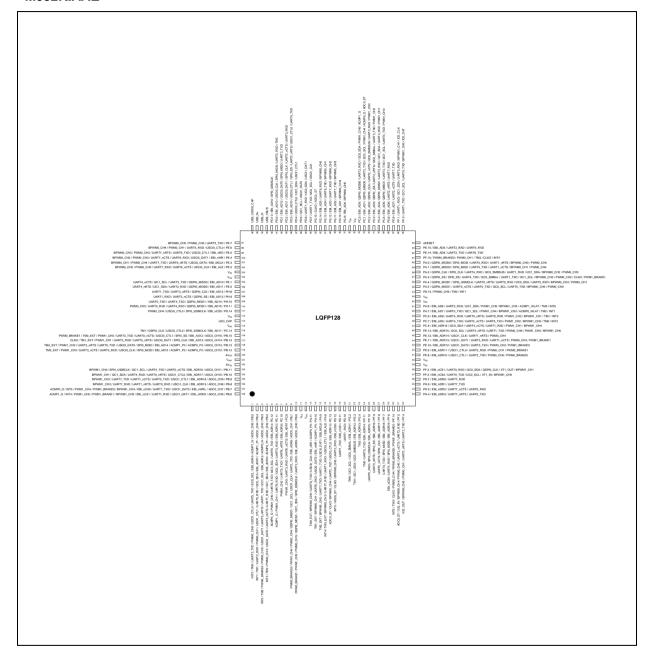


图 4.1-50 M032KIAAE 多功能引脚框图

引脚	M032KIAAE引脚功能
1	PB.5 / ADC0_CH5 / ACMP1_N / EBI_ADR0 / I2C0_SCL / UART5_TXD / USCI1_CTL0 / PWM0_CH0 / UART2_TXD / TM0 / INT0
2	PB.4 / ADC0_CH4 / ACMP1_P1 / EBI_ADR1 / I2C0_SDA / UART5_RXD / USCI1_CTL1 / PWM0_CH1 / UART2_RXD / TM1 / INT1
3	PB.3 / ADC0_CH3 / ACMP0_N / EBI_ADR2 / I2C1_SCL / UART1_TXD / UART5_nRTS / USCI1_DAT1 / PWM0_CH2 / PWM0_BRAKE0 / TM2 / INT2
4	PB.2 / ADC0_CH2 / ACMP0_P1 / EBI_ADR3 / I2C1_SDA / UART1_RXD / UART5_nCTS / USCI1_DAT0 /

引脚	M032KIAAE引脚功能
	PWM0_CH3 / TM3 / INT3
5	PC.12 / EBI_ADR4 / UART0_TXD / I2C0_SCL / UART6_TXD / PWM1_CH0 / ACMP0_O
6	PC.11 / EBI_ADR5 / UART0_RXD / I2C0_SDA / UART6_RXD / PWM1_CH1 / ACMP1_O
7	PC.10 / EBI_ADR6 / UART6_nRTS / UART3_TXD / PWM1_CH2
8	PC.9 / EBI_ADR7 / UART6_nCTS / UART3_RXD / PWM1_CH3
9	PB.1 / ADC0_CH1 / EBI_ADR8 / UART2_TXD / USCI1_CLK / I2C1_SCL / QSPI0_MISO1 / PWM0_CH4 / PWM1_CH4 / PWM0_BRAKE0
10	PB.0 / ADC0_CH0 / EBI_ADR9 / UART2_RXD / SPI0_I2SMCLK / I2C1_SDA / QSPI0_MOSI1 / PWM0_CH5 / PWM1_CH5 / PWM0_BRAKE1
11	vss
12	V_{DD}
13	PA.11 / ACMP0_P0 / EBI_nRD / USCI0_CLK / UART6_TXD / BPWM0_CH0 / TM0_EXT
14	PA.10 / ACMP1_P0 / EBI_nWR / USCI0_DAT0 / UART6_RXD / BPWM0_CH1 / TM1_EXT
15	PA.9 / EBI_MCLK / USCI0_DAT1 / UART1_TXD / UART7_TXD / BPWM0_CH2 / TM2_EXT
16	PA.8 / EBI_ALE / USCI0_CTL1 / UART1_RXD / UART7_RXD / BPWM0_CH3 / TM3_EXT / INT4
17	PC.13 / EBI_ADR10 / USCI0_CTL0 / UART2_TXD / BPWM0_CH4 / CLKO / ADC0_ST
18	PD.12 / EBI_nCS0 / UART2_RXD / BPWM0_CH5 / CLKO / ADC0_ST / INT5
19	PD.11 / EBI_nCS1 / UART1_TXD
20	PD.10 / UART1_RXD
21	PG.2 / EBI_ADR11 / I2C0_SMBAL / I2C1_SCL / TM0
22	PG.3 / EBI_ADR12 / I2C0_SMBSUS / I2C1_SDA / TM1
23	PG.4 / EBI_ADR13 / TM2
24	PF.11 / EBI_ADR14 / UART5_TXD / TM3
25	PF.10 / EBI_ADR15 / SPI0_I2SMCLK / UART5_RXD
26	PF.9 / EBI_ADR16 / SPI0_SS / UART5_nRTS
27	PF.8 / EBI_ADR17 / SPI0_CLK / UART5_nCTS
28	PF.7 / EBI_ADR18 / SPI0_MISO / UART4_TXD
29	PF.6 / EBI_ADR19 / SPI0_MOSI / UART4_RXD / EBI_nCS0
30	PF.14 / PWM1_BRAKE0 / PWM0_BRAKE0 / PWM0_CH4 / CLKO / TM3 / INT5
31	PF.5 / UART2_RXD / UART2_nCTS / PWM0_CH0 / BPWM0_CH4 / X32_IN / ADC0_ST
32	PF.4 / UART2_TXD / UART2_nRTS / PWM0_CH1 / BPWM0_CH5 / X32_OUT
33	PH.4 / EBI_ADR3 / UART7_nRTS / UART6_TXD
34	PH.5 / EBI_ADR2 / UART7_nCTS / UART6_RXD
35	PH.6 / EBI_ADR1 / UART7_TXD
36	PH.7 / EBI_ADR0 / UART7_RXD
37	PF.3 / EBI_nCS0 / UART0_TXD / I2C0_SCL / XT1_IN / BPWM1_CH0

引脚	M032KIAAE引脚功能
38	PF.2 / EBI_nCS1 / UART0_RXD / I2C0_SDA / QSPI0_CLK / XT1_OUT / BPWM1_CH1
39	vss
40	V_{DD}
41	PE.8 / EBI_ADR10 / USCI1_CTL1 / UART2_TXD / PWM0_CH0 / PWM0_BRAKE0
42	PE.9 / EBI_ADR11 / USCI1_CTL0 / UART2_RXD / PWM0_CH1 / PWM0_BRAKE1
43	PE.10 / EBI_ADR12 / USCI1_DAT0 / UART3_TXD / PWM0_CH2 / PWM1_BRAKE0
44	PE.11 / EBI_ADR13 / USCI1_DAT1 / UART3_RXD / UART1_nCTS / PWM0_CH3 / PWM1_BRAKE1
45	PE.12 / EBI_ADR14 / USCI1_CLK / UART1_nRTS / PWM0_CH4
46	PE.13 / EBI_ADR15 / I2C0_SCL / UART4_nRTS / UART1_TXD / PWM0_CH5 / PWM1_CH0 / BPWM1_CH5
47	PC.8 / EBI_ADR16 / I2C0_SDA / UART4_nCTS / UART1_RXD / PWM1_CH1 / BPWM1_CH4
48	PC.7 / EBI_AD9 / UART4_TXD / UART0_nCTS / UART6_TXD / PWM1_CH2 / BPWM1_CH0 / TM0 / INT3
49	PC.6 / EBI_AD8 / UART4_RXD / UART0_nRTS / UART6_RXD / PWM1_CH3 / BPWM1_CH1 / TM1 / INT2
50	PA.7 / EBI_AD7 / UART0_TXD / I2C1_SCL / PWM1_CH4 / BPWM1_CH2 / ACMP0_WLAT / TM2 / INT1
51	PA.6 / EBI_AD6 / UART0_RXD / I2C1_SDA / PWM1_CH5 / BPWM1_CH3 / ACMP1_WLAT / TM3 / INT0
52	vss
53	V_{DD}
54	PD.15 / PWM0_CH5 / TM3 / INT1
55	PA.5 / QSPI0_MISO1 / UART0_nCTS / UART0_TXD / I2C0_SCL / UART5_TXD / BPWM0_CH5 / PWM0_CH0
56	PA.4 / QSPI0_MOSI1 / SPI0_I2SMCLK / UART0_nRTS / UART0_RXD / I2C0_SDA / UART5_RXD / BPWM0_CH4 / PWM0_CH1
57	PA.3 / QSPI0_SS / SPI0_SS / UART4_TXD / I2C0_SMBAL / UART1_TXD / I2C1_SCL / BPWM0_CH3 / PWM0_CH2 / CLKO / PWM1_BRAKE1
58	PA.2 / QSPI0_CLK / SPI0_CLK / UART4_RXD / I2C0_SMBSUS / UART1_RXD / I2C1_SDA / BPWM0_CH2 / PWM0_CH3
59	PA.1 / QSPI0_MISO0 / SPI0_MISO / UART0_TXD / UART1_nCTS / BPWM0_CH1 / PWM0_CH4
60	PA.0 / QSPI0_MOSI0 / SPI0_MOSI / UART0_RXD / UART1_nRTS / BPWM0_CH0 / PWM0_CH5
61	PF.15 / PWM0_BRAKE0 / PWM0_CH1 / TM2 / CLKO / INT4
62	PE.14 / EBI_AD8 / UART2_TXD / UART6_TXD
63	PE.15 / EBI_AD9 / UART2_RXD / UART6_RXD
64	nRESET
65	PF.0 / UART1_TXD / I2C1_SCL / UART0_TXD / BPWM1_CH0 / ICE_DAT
66	PF.1 / UART1_RXD / I2C1_SDA / UART0_RXD / BPWM1_CH1 / ICE_CLK
67	PD.9 / EBI_AD7 / UART2_nCTS / UART7_TXD
68	PD.8 / EBI_AD6 / UART2_nRTS / UART7_RXD
69	PC.5 / EBI_AD5 / QSPI0_MISO1 / UART2_TXD / I2C1_SCL / UART4_TXD / PWM1_CH0
70	PC.4 / EBI_AD4 / QSPI0_MOSI1 / UART2_RXD / I2C1_SDA / UART4_RXD / PWM1_CH1

引脚	M032KIAAE引脚功能
71	PC.3 / EBI_AD3 / QSPI0_SS / UART2_nRTS / I2C0_SMBAL / UART3_TXD / PWM1_CH2
72	PC.2 / EBI_AD2 / QSPI0_CLK / UART2_nCTS / I2C0_SMBSUS / UART3_RXD / PWM1_CH3
73	PC.1 / EBI_AD1 / QSPI0_MISO0 / UART2_TXD / I2C0_SCL / PWM1_CH4 / ACMP0_O / ADC0_ST
74	PC.0 / EBI_AD0 / QSPI0_MOSI0 / UART2_RXD / I2C0_SDA / PWM1_CH5 / ACMP1_O
75	vss
76	V_{DD}
77	PG.9 / EBI_AD0 / BPWM0_CH5
78	PG.10 / EBI_AD1 / BPWM0_CH4
79	PG.11 / EBI_AD2 / UART7_TXD / BPWM0_CH3
80	PG.12 / EBI_AD3 / UART7_RXD / BPWM0_CH2
81	PG.13 / EBI_AD4 / UART6_TXD / BPWM0_CH1
82	PG.14 / EBI_AD5 / UART6_RXD / BPWM0_CH0
83	PG.15 / CLKO / ADC0_ST
84	PD.7 / UART1_TXD / I2C0_SCL / USCI1_CLK
85	PD.6 / UART1_RXD / I2C0_SDA / USCI1_DAT1
86	PD.5 / I2C1_SCL / USCI1_DAT0
87	PD.4 / USCI0_CTL0 / I2C1_SDA / USCI1_CTL1
88	PD.3 / EBI_AD10 / USCI0_CTL1 / SPI0_SS / UART3_nRTS / USCI1_CTL0 / UART0_TXD
89	PD.2 / EBI_AD11 / USCI0_DAT1 / SPI0_CLK / UART3_nCTS / UART0_RXD
90	PD.1 / EBI_AD12 / USCI0_DAT0 / SPI0_MISO / UART3_TXD
91	PD.0 / EBI_AD13 / USCI0_CLK / SPI0_MOSI / UART3_RXD / TM2
92	PD.13 / EBI_AD10 / SPI0_I2SMCLK
93	USB_VBUS
94	USB_D-
95	USB_D+
96	USB_V _{DD} 33_CAP
97	PE.7 / UART5_TXD / PWM0_CH0 / BPWM0_CH5
98	PE.6 / USCIO_CTL0 / UART5_RXD / PWM0_CH1 / BPWM0_CH4
99	PE.5 / EBI_nRD / USCI0_CTL1 / UART6_TXD / UART7_nRTS / PWM0_CH2 / BPWM0_CH3
100	PE.4 / EBI_nWR / USCI0_DAT1 / UART6_RXD / UART7_nCTS / PWM0_CH3 / BPWM0_CH2
101	PE.3 / EBI_MCLK / USCI0_DAT0 / UART6_nRTS / UART7_TXD / PWM0_CH4 / BPWM0_CH1
102	PE.2 / EBI_ALE / USCI0_CLK / UART6_nCTS / UART7_RXD / PWM0_CH5 / BPWM0_CH0
103	vss
104	V_{DD}



引脚	M032KIAAE引脚功能
105	PE.1 / EBI_AD10 / QSPI0_MISO0 / UART3_TXD / I2C1_SCL / UART4_nCTS
106	PE.0 / EBI_AD11 / QSPI0_MOSI0 / UART3_RXD / I2C1_SDA / UART4_nRTS
107	PH.8 / EBI_AD12 / QSPI0_CLK / UART3_nRTS / UART1_TXD
108	PH.9 / EBI_AD13 / QSPI0_SS / UART3_nCTS / UART1_RXD
109	PH.10 / EBI_AD14 / QSPI0_MISO1 / UART4_TXD / UART0_TXD
110	PH.11 / EBI_AD15 / QSPI0_MOSI1 / UART4_RXD / UART0_RXD / PWM0_CH5
111	PD.14 / EBI_nCS0 / SPI0_I2SMCLK / USCI0_CTL0 / PWM0_CH4
112	vss
113	LDO_CAP
114	V_{DD}
115	PC.14 / EBI_AD11 / SPI0_I2SMCLK / USCI0_CTL0 / QSPI0_CLK / TM1
116	PB.15 / ADC0_CH15 / EBI_AD12 / SPI0_SS / USCI0_CTL1 / UART0_nCTS / UART3_TXD / PWM1_CH0 / TM0_EXT / PWM0_BRAKE1
117	PB.14 / ADC0_CH14 / EBI_AD13 / SPI0_CLK / USCI0_DAT1 / UART0_nRTS / UART3_RXD / PWM1_CH1 / TM1_EXT/CLKO
118	PB.13 / ADC0_CH13 / ACMP0_P3 / ACMP1_P3 / EBI_AD14 / SPI0_MISO / USCI0_DAT0 / UART0_TXD / UART3_nRTS / PWM1_CH2 / TM2_EXT
119	PB.12 / ADC0_CH12 / ACMP0_P2 / ACMP1_P2 / EBI_AD15 / SPI0_MOSI / USCI0_CLK / UART0_RXD / UART3_nCTS / PWM1_CH3 / TM3_EXT
120	AV_{DD}
121	V_REF
122	AVSS
123	PB.11 / ADC0_CH11 / EBI_ADR16 / UART0_nCTS / UART4_TXD / I2C1_SCL / SPI0_I2SMCLK / BPWM1_CH0
124	PB.10 / ADC0_CH10 / EBI_ADR17 / USCI1_CTL0 / UART0_nRTS / UART4_RXD / I2C1_SDA / BPWM1_CH1
125	PB.9 / ADC0_CH9 / EBI_ADR18 / USCI1_CTL1 / UART0_TXD / UART1_nCTS / UART7_TXD / BPWM1_CH2
126	PB.8 / ADC0_CH8 / EBI_ADR19 / USCI1_CLK / UART0_RXD / UART1_nRTS / UART7_RXD / BPWM1_CH3
127	PB.7 / ADC0_CH7 / EBI_nWRL / USCI1_DAT0 / UART1_TXD / EBI_nCS0 / BPWM1_CH4 / PWM1_BRAKE0 / PWM1_CH4 / INT5 / ACMP0_O
128	PB.6 / ADC0_CH6 / EBI_nWRH / USCI1_DAT1 / UART1_RXD / EBI_nCS1 / BPWM1_CH5 / PWM1_BRAKE1 / PWM1_CH5 / INT4 / ACMP1_O

表 4.1-38 M032KIAAE 多功能引脚表

4.2 引脚映射

同一个封装的不同型号可能具有不同的功能。请参阅第3.2节中的选择指南、4.1节中的引脚配置或 NuTool - PinConfig.。

对应料号: M031xB, M031xC, M031xD, M031xE, M031xG, M031xI, M032xC, M032xD, M032xE, M032xG, M032x系列。

	M031 系列					M032 系列						
引脚名	20 Pin	28 Pin	32 Pin	48 Pin	64 Pin	128 Pin	20 Pin	28 Pin	32 Pin	48 Pin	64 Pin	128 Pin
PB.5	8	12	1	1	2	1		12	1	1	2	1
PB.4	9	13	2	2	3	2		13	2	2	3	2
PB.3	10	14	3	3	4	3		14	3	3	4	3
PB.2	11	15	4	4	5	4		15	4	4	5	4
PC.12						5						5
PC.11						6						6
PC.10						7						7
PC.9						8						8
PB.1		16	5	5	6	9		16	5	5	6	9
PB.0		17	6	6	7	10		17	6	6	7	10
V _{SS}						11						11
V_{DD}						12						12
PA.11				7	8	13				7	8	13
PA.10				8	9	14				8	9	14
PA.9				9	10	15				9	10	15
PA.8				10	11	16				10	11	16
PC.13						17						17
PD.12						18						18
PD.11						19						19
PD.10						20						20
PG.2						21						21
PG.3						22						22
PG.4						23						23
PF.11						24						24
PF.10						25						25
PF.9						26						26
PF.8						27						27
PF.7						28						28

			M031	系列			M032 系列						
引脚名	20 Pin	28 Pin	32 Pin	48 Pin	64 Pin	128 Pin	20 Pin	28 Pin	32 Pin	48 Pin	64 Pin	128 Pin	
PF.6					12	29					12	29	
PF.14					13	30					13	30	
PF.5			7	11	14	31			7	11	14	31	
PF.4			8	12	15	32			8	12	15	32	
PH.4						33						33	
PH.5						34						34	
PH.6						35						35	
PH.7						36						36	
PF.3	12	18	9	13	16	37	11	18	9	13	16	37	
PF.2	13	19	10	14	17	38	12	19	10	14	17	38	
V _{SS}						39						39	
V_{DD}						40						40	
PE.8						41						41	
PE.9						42						42	
PE.10						43						43	
PE.11						44						44	
PE.12						45						45	
PE.13						46						46	
PC.8						47						47	
PC.7					18	48					18	48	
PC.6					19	49					19	49	
PA.7				15	20	50				15	20	50	
PA.6				16	21	51				16	21	51	
V _{SS}					22	52					22	52	
V_{DD}					23	53					23	53	
PD.15					24	54					24	54	
PA.5				17	25	55				17	25	55	
PA.4				18	26	56				18	26	56	
PA.3	14	20	11	19	27	57	13	20	11	19	27	57	
PA.2	15	21	12	20	28	58	14	21	12	20	28	58	
PA.1	16	22	13	21	29	59	15	22	13	21	29	59	
PA.0	17	23	14	22	30	60	16	23	14	22	30	60	
PF.15			15	23	31	61			15	23	31	61	
PE.14						62						62	

			M031	系列			M032 系列						
引脚名	20 Pin	28 Pin	32 Pin	48 Pin	64 Pin	128 Pin	20 Pin	28 Pin	32 Pin	48 Pin	64 Pin	128 Pin	
PE.15						63						63	
nRESET	18	24	16	24	32	64	17	24	16	24	32	64	
PF.0													
ICE_DAT	19	25	17	25	33	65	18	25	17	25	33	65	
PF.1													
ICE_CLK	20	26	18	26	34	66	19	26	18	26	34	66	
PD.9						67						67	
PD.8						68						68	
PC.5				27	35	69				27	35	69	
PC.4				28	36	70				28	36	70	
PC.3				29	37	71				29	37	71	
PC.2				30	38	72				30	38	72	
PC.1		27	19	31	39	73		27	19	31	39	73	
PC.0		28	20	32	40	74		28	20	32	40	74	
V _{SS}						75						75	
V_{DD}						76						76	
PG.9						77						77	
PG.10						78						78	
PG.11						79						79	
PG.12						80						80	
PG.13						81						81	
PG.14						82						82	
PG.15						83						83	
PD.7						84						84	
PD.6						85						85	
PD.5						86						86	
PD.4						87						87	
PD.3					41	88					41	88	
PD.2					42	89					42	89	
PD.1					43	90					43	90	
PD.0					44	91					44	91	
PD.13						92						92	
NC													
NC													

			M031	系列		M032 系列						
	20 Pin	28 Pin	32 Pin		64 Pin	128 Pin	20 Pin	28 Pin	32 Pin	48 Pin	64 Pin	128 Pin
NC												
NC												
PA.12		1	21	33	45	93						
PA.13		2	22	34	46	94						
PA.14		3	23	35	47	95						
PA.15		4	24	36	48	96						
USB_VBUS							20	1	21	33	45	93
USB_D-							1	2	22	34	46	94
USB_D+							2	3	23	35	47	95
USB_V _{DD} 33_CAP							3	4	24	36	48	96
PE.7						97						97
PE.6						98						98
PE.5						99						99
PE.4						100						100
PE.3						101						101
PE.2						102						102
V _{SS}						103						103
V_{DD}						104						104
PE.1						105						105
PE.0						106						106
PH.8						107						107
PH.9						108						108
PH.10						109						109
PH.11						110						110
PD.14						111						111
V _{SS}	1	5	25	37	49	112	4	5	25	37	49	112
LDO_CAP	2	6	26	38	50	113	5	6	26	38	50	113
V_{DD}	3	7	27	39	51	114	6	7	27	39	51	114
PC.14				40	52	115				40	52	115
PB.15			28	41	53	116			28	41	53	116
PB.14	4	8	29	42	54	117	7	8	29	42	54	117
PB.13	5	9	30	43	55	118	8	9	30	43	55	118
PB.12	6	10	31	44	56	119	9	10	31	44	56	119
AV_DD	7	11	32	45	57	120	10	11	32	45	57	120

			M031	系列		M032 系列						
引脚名	20 Pin	28 Pin	32 Pin	48 Pin	64 Pin	128 Pin	20 Pin	28 Pin	32 Pin	48 Pin	64 Pin	128 Pin
V_{REF}					58	121					58	121
AV _{SS}				46	59	122				46	59	122
PB.11					60	123					60	123
PB.10					61	124					61	124
PB.9					62	125					62	125
PB.8					63	126					63	126
PB.7		·	·	47	64	127	·	·		47	64	127
PB.6				48	1	128				48	1	128

表 4.2-1 引脚映射表

4.3 引脚功能描述

组	引脚名	类型	描述
	ACMP0_N	Α	模拟比较器 0 的负输入引脚。
	ACMP0_O	0	模拟比较器 0 输出引脚。
	ACMP0_P0	Α	模拟比较器 0 的正输入 0 引脚。
ACMP0	ACMP0_P1	Α	模拟比较器 0 的正输入 1 引脚。
	ACMP0_P2	Α	模拟比较器 0 的正输入 2 引脚。
	ACMP0_P3	Α	模拟比较器 0 的正输入 3 引脚。
	ACMP0_WLAT	1	模拟比较器 0 窗口锁存器输入引脚
	ACMP1_N	Α	模拟比较器 1 的负输入引脚。
	ACMP1_O	0	模拟比较器 1 的输出引脚。
	ACMP1_P0	Α	模拟比较器 1 的正输入 0 引脚。
ACMP1	ACMP1_P1	Α	模拟比较器 1 的正输入 1 引脚。
	ACMP1_P2	Α	模拟比较器 1 的正输入 2 引脚。
	ACMP1_P3	Α	模拟比较器 1 的正输入 3 引脚。
	ACMP1_WLAT	1	模拟比较器 1 窗口锁存器输入引脚
	ADC0_CH0	Α	ADC0 通道 0 模拟输入。
	ADC0_CH1	Α	ADC0 通道 1 模拟输入。
	ADC0_CH2	Α	ADC0 通道 2 模拟输入。
	ADC0_CH3	Α	ADC0 通道 3 模拟输入。
	ADC0_CH4	Α	ADC0 通道 4 模拟输入。
	ADC0_CH5	Α	ADC0 通道 5 模拟输入。
	ADC0_CH6	Α	ADC0 通道 6 模拟输入。
	ADC0_CH7	Α	ADC0 通道 7 模拟输入。
ADC0	ADC0_CH8	Α	ADC0 通道 8 模拟输入。
	ADC0_CH9	Α	ADC0 通道 9 模拟输入。
	ADC0_CH10	Α	ADC0 通道 10 模拟输入。
	ADC0_CH11	Α	ADC0 通道 11 模拟输入。
	ADC0_CH12	Α	ADC0 通道 12 模拟输入。
	ADC0_CH13	Α	ADC0 通道 13 模拟输入。
	ADC0_CH14	Α	ADC0 通道 14 模拟输入。
	ADC0_CH15	Α	ADC0 通道 15 模拟输入。
	ADC0_ST	I	ADC0 外部触发输入引脚。
	BPWM0_CH0	I/O	BPWM0 通道 0 输出/捕获输入。
BPWM0	BPWM0_CH1	I/O	BPWM0 通道 1 输出/捕获输入。
	BPWM0_CH2	I/O	BPWM0 通道 2 输出/捕获输入。

组	引脚名	类型	描述
	BPWM0_CH3	I/O	BPWM0 通道 3 输出/捕获输入。
	BPWM0_CH4	I/O	BPWM0 通道 4 输出/捕获输入。
	BPWM0_CH5	I/O	BPWM0 通道 5 输出/捕获输入。
	BPWM1_CH0	I/O	BPWM1 通道 0 输出/捕获输入。
	BPWM1_CH1	I/O	BPWM1 通道 1 输出/捕获输入。
	BPWM1_CH2	I/O	BPWM1 通道 2 输出/捕获输入。
BPWM1	BPWM1_CH3	I/O	BPWM1 通道 3 输出/捕获输入。
	BPWM1_CH4	I/O	BPWM1 通道 4 输出/捕获输入。
	BPWM1_CH5	I/O	BPWM1 通道 5 输出/捕获输入。
CLKO	CLKO	0	时钟输出
	EBI_AD0	I/O	EBI 地址/数据总线位 0。
	EBI_AD1	I/O	EBI 地址/数据总线位 1。
	EBI_AD2	I/O	EBI 地址/数据总线位 2。
	EBI_AD3	I/O	EBI 地址/数据总线位 3。
	EBI_AD4	I/O	EBI 地址/数据总线位 4。
	EBI_AD5	I/O	EBI 地址/数据总线位 5。
	EBI_AD6	I/O	EBI 地址/数据总线位 6。
	EBI_AD7	I/O	EBI 地址/数据总线位 7。
	EBI_AD8	I/O	EBI 地址/数据总线位 8。
	EBI_AD9	I/O	EBI 地址/数据总线位 9。
	EBI_AD10	I/O	EBI 地址/数据总线位 10。
	EBI_AD11	I/O	EBI 地址/数据总线位 11。
ED!	EBI_AD12	I/O	EBI 地址/数据总线位 12。
EBI	EBI_AD13	I/O	EBI 地址/数据总线位 13。
	EBI_AD14	I/O	EBI 地址/数据总线位 14。
	EBI_AD15	I/O	EBI 地址/数据总线位 15。
	EBI_ADR0	0	EBI 地址总线位 0。
	EBI_ADR1	0	EBI 地址总线位 1。
	EBI_ADR2	0	EBI 地址总线位 2。
	EBI_ADR3	0	EBI 地址总线位 3。
	EBI_ADR4	0	EBI 地址总线位 4。
	EBI_ADR5	0	EBI 地址总线位 5。
	EBI_ADR6	0	EBI 地址总线位 6。
	EBI_ADR7	0	EBI 地址总线位 7。
	EBI_ADR8	0	EBI 地址总线位 8。
	EBI_ADR9	0	EBI 地址总线位 9。

组	引脚名	类型	描述
	EBI_ADR10	0	EBI 地址总线位 10。
	EBI_ADR11	0	EBI 地址总线位 11。
	EBI_ADR12	0	EBI 地址总线位 12。
	EBI_ADR13	0	EBI 地址总线位 13。
	EBI_ADR14	0	EBI 地址总线位 14。
	EBI_ADR15	0	EBI 地址总线位 15。
	EBI_ADR16	0	EBI 地址总线位 16。
	EBI_ADR17	0	EBI 地址总线位 17。
	EBI_ADR18	0	EBI 地址总线位 18。
	EBI_ADR19	0	EBI 地址总线位 19。
	EBI_ALE	0	EBI 地址锁存使能输出引脚。
	EBI_MCLK	0	EBI 外部时钟输出引脚。
	EBI_nCS0	0	EBI 芯片选择 0 输出引脚。
	EBI_nCS1	0	EBI 芯片选择 1 个输出引脚。
	EBI_nRD	0	EBI 读取使能输出引脚。
	EBI_nWR	0	EBI 写使能输出引脚。
	EBI_nWRH	0	EBI 高字节写使能输出引脚
	EBI_nWRL	0	EBI 低字节写使能输出引脚。
GPIO	PA.x~PH.x	I/O	通用数字1/〇引脚。
	I2C0_SCL	I/O	I2C0 时钟引脚。
1000	I2C0_SDA	I/O	I2C0 数据输入/输出引脚。
I2C0	I2C0_SMBAL	0	I2C0 SMBus SMBALTER 引脚
	I2C0_SMBSUS	0	I2C0 SMBus SMBSUS 引脚(PMBus CONTROL 引脚)
1004	I2C1_SCL	I/O	I2C1 时钟引脚。
I2C1	I2C1_SDA	I/O	I2C1 数据输入/输出引脚。
	ICE_CLK	I	串行有线调试器时钟引脚 注意: 建议在 ICE_CLK 引脚上使用 100kΩ 上拉电阻
ICE	ICE_DAT	I/O	串行有线调试器数据引脚 注意:建议在 ICE_DAT 引脚上使用 100kΩ 上拉电阻
	nRESET	ı	外部复位输入: 低电平有效,内部上拉。将此引脚设置为低电平复位至初始状态。 注意: 建议在 nRESET 引脚上使用 10kΩ 上拉电阻和 10 uF 电容器。
INT0	INT0	I	外部中断 0 输入引脚。
INT1	INT1	I	外部中断 1 输入引脚。
INT3	INT3	I	外部中断 3 输入引脚。
INT4	INT4	I	外部中断 4 输入引脚。
INT5	INT5	I	外部中断 5 输入引脚。
DIA / A 4 C	PWM0_BRAKE0	I	PWM0 制动 0 输入引脚。
PWM0	PWM0_BRAKE1	ı	PWM0 制动 1 输入引脚。

组	引脚名	类型	描述
	PWM0_CH0	I/O	PWM0 通道 0 输出/捕获输入。
	PWM0_CH1	I/O	PWM0 通道 1 输出/捕获输入。
	PWM0_CH2	I/O	PWM0 通道 2 输出/捕获输入。
	PWM0_CH3	I/O	PWM0 通道 3 输出/捕获输入。
	PWM0_CH4	I/O	PWM0 通道 4 输出/捕获输入。
	PWM0_CH5	I/O	PWM0 通道 5 输出/捕获输入。
	PWM1_BRAKE0	ı	PWM1 制动 0 输入引脚。
	PWM1_BRAKE1	ı	PWM1 制动 1 输入引脚。
	PWM1_CH0	I/O	PWM1 通道 0 输出/捕获输入。
	PWM1_CH1	I/O	PWM1 通道 1 输出/捕获输入。
PWM1	PWM1_CH2	I/O	PWM1 通道 2 输出/捕获输入。
	PWM1_CH3	I/O	PWM1 通道 3 输出/捕获输入。
	PWM1_CH4	I/O	PWM1 通道 4 输出/捕获输入。
	PWM1_CH5	I/O	PWM1 通道 5 输出/捕获输入。
	V_{DD}	Р	用于 I / O 端口的电源和用于内部 PLL 和数字电路的 LDO 源。
	V _{SS}	Р	数字电路的接地引脚。
,	AV_{DD}	Р	内部模拟电路的电源。
Power	AV _{SS}	Р	模拟电路的接地引脚。
	V_{REF}	Α	ADC 参考电压输入。 注意: 该引脚需要连接一个 1uF 电容器。
	LDO_CAP	Α	LDO 输出引脚。 注意:该引脚需要连接一个 1uF 电容器。
	QSPI0_CLK	I/O	四路 SPIO 串行时钟引脚。
	QSPI0_MISO0	I/O	四路 SPI0 MISO0(主机输入,从机输出)引脚。
OODIO	QSPI0_MISO1	I/O	四路 SPI0 MISO1(主机输入,从机输出)引脚。
QSPI0	QSPI0_MOSI0	I/O	四路 SPI0 MOSI0(主机输出,从机输入)引脚。
	QSPI0_MOSI1	I/O	四路 SPI0 MOSI1(主机输出,从机输入)引脚。
	QSPI0_SS	I/O	四路 SPI0 从选择引脚。
	SPI0_CLK	I/O	SPIO 串行时钟引脚。
	SPI0_I2SMCLK	I/O	SPI0 I2S 主时钟输出引脚
SPI0	SPI0_MISO	I/O	SPI0 MISO(主机输入,从机输出)引脚。
	SPI0_MOSI	I/O	SPI0 MOSI(主机输出,从机输入)引脚。
	SPI0_SS	I/O	SPI0 从选择引脚。
T1.40	ТМО	I/O	Timer0 事件计数器输入/切换输出引脚。
TM0	TM0_EXT	I/O	Timer0 外部捕获输入/切换输出引脚。
T144	TM1	I/O	Timer1 事件计数器的输入/切换输出引脚。
TM1	TM1_EXT	I/O	Timer1 外部捕获输入/切换输出引脚。



组	引脚名	类型	描述
	TM2	I/O	Timer2 事件计数器输入/切换输出引脚。
TM2	TM2_EXT	I/O	Timer2 外部捕获输入/切换输出引脚。
	TM3	I/O	Timer3 事件计数器输入/切换输出引脚。
TM3	TM3_EXT	I/O	Timer3 外部捕获输入/切换输出引脚。
	UART0_RXD	1	UARTO 数据接收器输入引脚。
	UART0_TXD	0	UART0 数据发送器输出引脚。
UART0	UART0_nCTS	ı	UARTO 清除发送输入引脚。
	UART0_nRTS	0	UARTO 请求发送输出引脚。
	UART1_RXD	ı	UART1 数据接收器输入引脚。
	UART1_TXD	0	UART1 数据发送器输出引脚。
UART1	UART1_nCTS	I	UART1 清除发送输入引脚。
	UART1_nRTS	0	UART1 请求发送输出引脚。
	UART2_RXD	ı	UART2 数据接收器输入引脚。
	UART2_TXD	0	UART2 数据发送器输出引脚。
UART2	UART2_nCTS	ı	UART2 清除发送输入引脚。
	UART2_nRTS	0	UART2 请求发送输出引脚。
	UART3_RXD	ı	UART3 数据接收器输入引脚。
	UART3_TXD	0	UART3 数据发送器输出引脚。
UART3	UART3_nCTS	ı	UART3 清除发送输入引脚。
	UART3_nRTS	0	UART3 请求发送输出引脚。
	UART4_RXD	ı	UART4 数据接收器输入引脚。
	UART4_TXD	0	UART4 数据发送器输出引脚。
UART4	UART4_nCTS	ı	UART4清除发送输入引脚。
	UART4_nRTS	0	UART4 请求发送输出引脚。
	UART5_RXD	1	UART5 数据接收器输入引脚。
	UART5_TXD	0	UART5 数据发送器输出引脚。
UART5	UART5_nCTS	1	UART5 清除发送输入引脚。
	UART5_nRTS	0	UART5 请求发送输出引脚。
	UART6_RXD	1	UART6 数据接收器输入引脚。
LIADTO	UART6_TXD	0	UART6 数据发送器输出引脚。
UART6	UART6_nCTS	ı	UART6 清除发送输入引脚。
	UART6_nRTS	0	UART6 请求发送输出引脚。
	UART7_RXD	ı	UART7 数据接收器输入引脚。
LIADTT	UART7_TXD	0	UART7 数据发送器输出引脚。
UART7	UART7_nCTS	I	UART7 清除发送输入引脚。
	UART7_nRTS	0	UART7 请求发送输出引脚。

组	引脚名	类型	描述
	USB_VBUS	Р	USB 主机或 HUB 的电源。
LICD	USB_D-	Α	USB 差分信号 D-。
USB	USB_D+	Α	USB 差分信号 D +。
	USB_V _{DD} 33_CAP	Α	内部功率调节器输出 3.3V 去耦引脚。
	USCI0_CLK	I/O	USCI0 时钟引脚。
	USCI0_CTL0	I/O	USCI0 控制 0 引脚。
USCI0	USCI0_CTL1	I/O	USCI0 控制 1 引脚。
	USCI0_DAT0	I/O	USCI0 数据 0 引脚。
	USCI0_DAT1	I/O	USCI0 数据 1 引脚。
	USCI1_CLK	I/O	USCI1 时钟引脚。
	USCI1_CTL0	I/O	USCI1 控制 0 引脚。
USCI1	USCI1_CTL1	I/O	USCI1 控制 1 引脚。
	USCI1_DAT0	I/O	USCI1 数据 0 引脚。
	USCI1_DAT1	I/O	USCI1 数据 1 引脚。
X32	X32_IN	I	外部 32.768 kHz 晶体输入引脚。
A32	X32_OUT	0	外部 32.768 kHz 晶体输出引脚。
VT4	XT1_IN	I	外部高速晶体输入引脚。
XT1	XT1_OUT	0	外部高速晶体输出引脚。

表 4.3-1 引脚功能描述表



5 框图

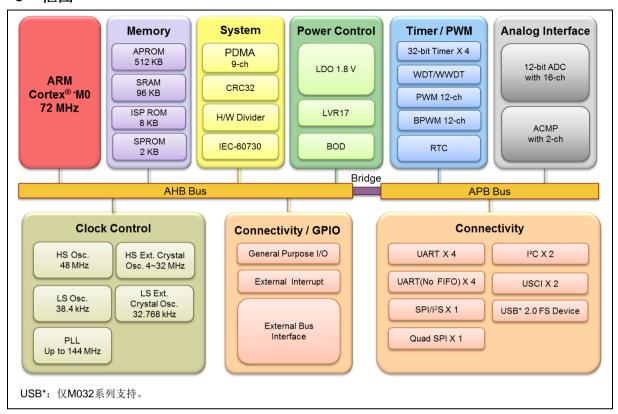


图 5-1 NuMicro® M031/M032 框图

功能描述 6

nuvoTon

6.1 Arm[®] Cortex[®]-M0 内核

Cortex®-MO处理器是一个可配置的,多级流水线的32位RISC处理器,有一个AMBA AHB-Lite接口和一 个嵌套式中断向量控制器(NVIC)。它还具有可选的硬件调试功能。 处理器可执行与其他Cortex®-M处 理器兼容的Thumb指令。支持两种处理模式: Thread模式和Handler模式。异常时进入Handler模式。异 常只能在Handler模式下返回。复位后进入Thread模式,异常返回后也可以进入Thread模式。图 6-1展 示了处理器的功能框图。

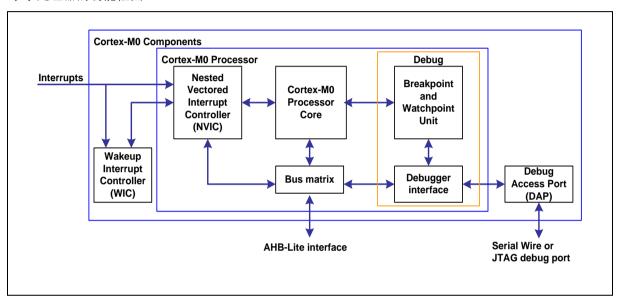


图 6-1 功能框图

设备提供:

- 低门数处理器:
 - Arm[®]6-M Thumb[®] 指令集
 - Thumb-2 技术
 - Arm[®]6-M 兼容24位SysTick定时器
 - 一个 32位硬件乘法器
 - 系统接口支持小端数据访问
 - 准确而及时的中断处理能力
 - 加载/存储多个数据和多周期乘法指令可被终止然后重新开始从而实现快速中断处理
 - C应用程序二进制接口的异常兼容模式。这个ARMv6-M的模式允许用户使用纯C函数实 现中断处理
 - 使用等待中断指令(WFI),等待事件指令(WFE)进入低功耗休眠模式,或者从中断 退出休眠模式

NVIC:

32个外部中断输入,每个有4个优先级可设定



- 专用的不可屏蔽中断(NMI)输入
- 同时支持电平触发和脉冲触发中断
- 支持中断唤醒控制器(WIC),且提供超低功耗休眠模式

● 调试模式:

- 四个硬件断点
- 两个观察点
- 用于非侵入式代码分析的程序计数采集寄存器(PCSR)
- 单步和向量捕获能力

● 总线接口:

- 提供简单的集成到所有系统外设和存储器的单一32位AMBA-3 AHB-Lite系统接口
- 支持DAP(Debug Access Port)的单个32位从机接口

6.2 时钟控制器

6.2.1 概述

nuvoTon

时钟控制器为整个芯片提供时钟源,包括系统时钟和所有外围设备时钟。该控制器还通过单独时钟的开或关,时钟源选择和分频器来进行功耗控制。只有在CPU使能低功耗PDEN(CLK_PWRCTL[7])位和Cortex®-M0内核执行WFI指令后,芯片才进入低功耗模式。直到唤醒中断发生,芯片才会退出低功耗模式。在低功耗模式下,时钟控制器会关闭4~32MHz外部高速晶振(HXT),48Mhz内部高速RC振荡器和可编程PLL输出时钟频率(PLLFOUT)来降低整个系统功耗。图 6.2-1和图 6.2-2展示了时钟生成器和时钟源控制器。

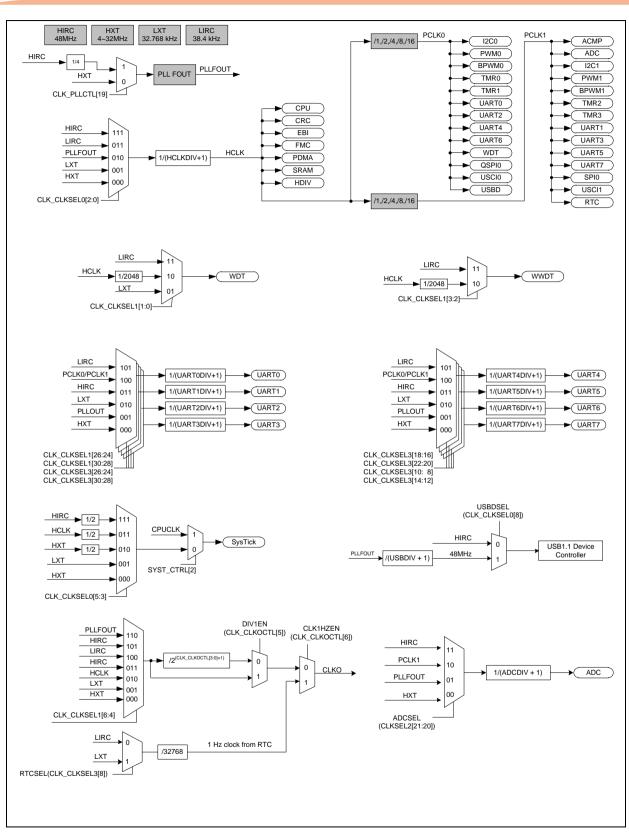


图 6.2-1 时钟发生器全局示意图 (1/2)

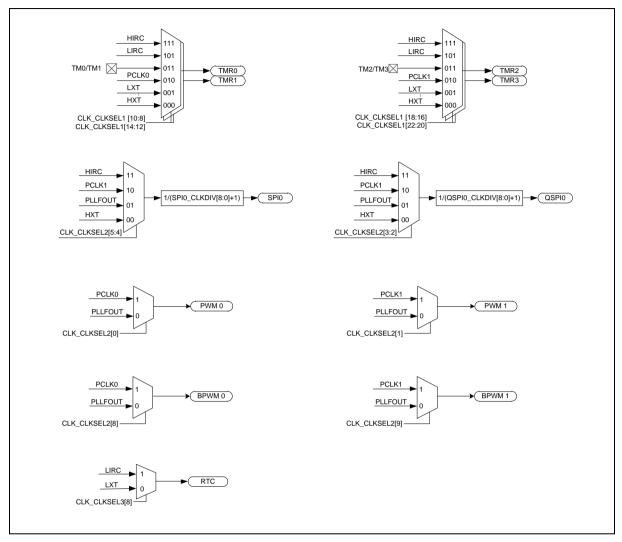


图 6.2-2 时钟发生器全局示意图 (2/2)

时钟发生器 6.2.2

nuvoton

时钟发生器由如下5个时钟源组成:

- 32.768 kHz 外部低速晶体振荡器 (LXT)
- 4~32 MHz 外部高速晶体振荡器(HXT)
- 可编程PLL输出时钟频率(PLLFOUT), PLL 由外部 4~32 MHz 高速晶振(HXT)或内部 48M高速振荡器(HIRC/4)提供时钟源
- 48 MHz 内部高速RC振荡器(HIRC)
- 38.4 kHz 内部低速RC振荡器(LIRC)

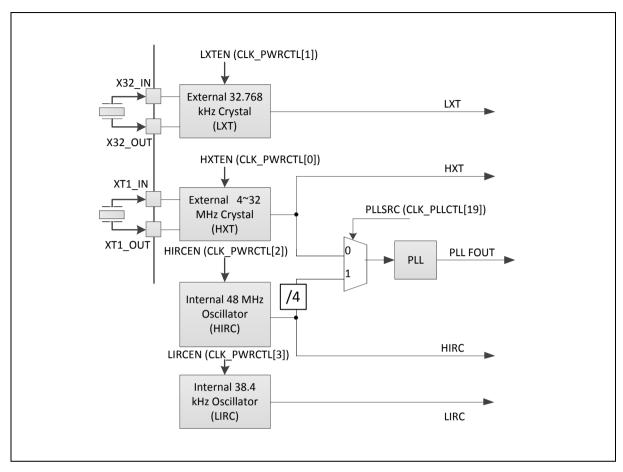


图 6.2-3 时钟发生器框图

6.2.3 系统时钟和SysTick时钟

系统时钟有5个时钟源,由时钟发生器产生。时钟源切换取决于寄存器HCLKSEL(CLK_CLKSEL0[2:0])。其框图如下图 6.2-4所示。

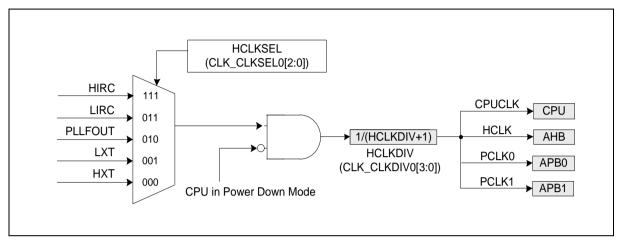


图 6.2-4 系统时钟框图

有两个时钟失败检测器来观察HXT和LXT时钟源的状况,而且均有独立的使能和中断控制。当HXT检测器使能时,HIRC时钟自动使能。当LXT检测器使能时,LIRC时钟自动使能。

当HXT时钟检测器使能,如果检测到HXT时钟停止且满足下面条件:系统的时钟源来自HXT或者系统时钟源来自PLL(PLL的输入时钟为HXT),系统时钟将自动切换到HIRC。如果检测到HXT时钟停止条件,HXTFIF(CLK_CLKDSTS[0])将被设置为1,此时如果HXTFIE(CLK_CLKDCTL[5])有置位,芯片将进入中断。用户可以试着去恢复HXT,通过禁止HXT和重新使能HXT来确认时钟稳定标志位是否已设置为1。如果HXT时钟稳定标志位有设置为1,这就意味着HXT在重新使能后已恢复振荡,此时用户可以重新把系统时钟切换到HXT。

HXT时钟停止检测和系统时钟切换到HIRC的过程如下图 6.2-5所示。

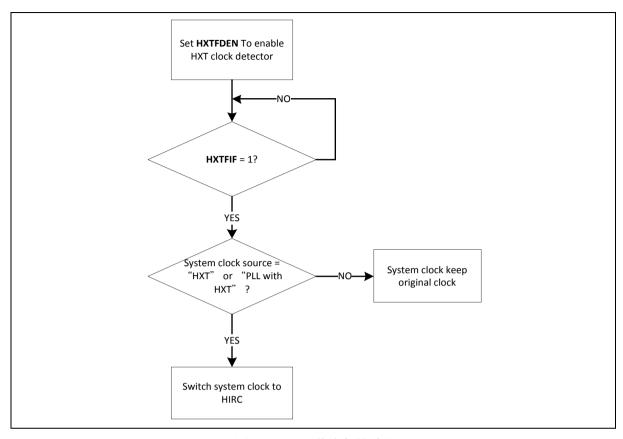


图 6.2-5 HXT 停止保护过程

当LXT时钟检测器使能,如果检测到LXT时钟停止且系统的时钟源来自LXT,系统时钟将自动切换到HIRC。如果检测到LXT时钟停止条件,HXTFIF (CLK_CLKDSTS[1])将被设置为1,此时如果LXTFIEN (CLK_CLKDCTL[13])有置位,芯片将进入中断。用户可以试着去恢复LXT,通过禁止LXT和重新使能LXT来确认时钟稳定标志位是否已设置为1。如果LXT时钟稳定标志位有设置为1,这就意味着LXT在重新使能后已恢复振荡,此时用户可以重新把系统时钟切换到LXT。

LXT时钟停止检测和系统时钟切换到LIRC的过程如下图 6.2-6所示。

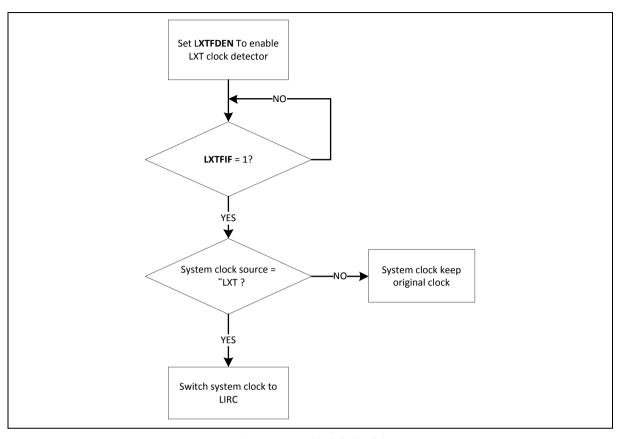


图 6.2-6 LXT 停止保护过程

Cortex®-M0内核的SysTick时钟源可以选择CPU时钟或外部时钟(SYST_CTRL[2])。如果使用外部时 钟, SysTick 时钟(STCLK) 有5个可选时钟源。时钟源切换取决于寄存器 STCLKSEL(CLK CLKSEL0[5:3])。其框图如下图 6.2-7所示。

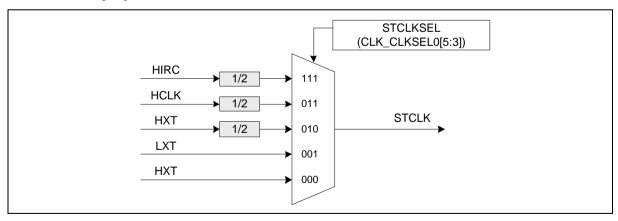


图 6.2-7 系统时钟控制框图

6.2.4 外设时钟

nuvoTon

外设时钟可以有不同的时钟源做切换设置,取决于不同的外设。请参考6.2.9节中CLK CLKSELx寄存器 描述。

6.2.5 掉电模式时钟



当芯片进入掉电模式,系统时钟和一些时钟源以及一些外设时钟将被关闭。也有一些时钟源与外设时钟仍在工作。

如下时钟仍在工作:

- 时钟发生器
 - 38.4 kHz内部低速RC振荡器(LIRC)时钟
 - 32.768 kHz外部低速晶振(LXT)时钟
- 外设时钟(当模块的时钟源来自外部低速晶振LXT时钟或内部低速RC振荡器LIRC)

6.2.6 时钟输出

该设备带有一个2的若干次幂的频率分频器,该分频器由16个链式的二分频移位寄存器构成。其中哪一级的值被输出到CLKO功能引脚上,由一个16选1的多路转换器选择。因此共有16种时钟分频选择,分频范围从Fin/21到Fin/216,此处Fin是到时钟分频器的时钟输入频率。

输出公式: Fout = Fin/2 (N+1), 其中Fin为输入时钟频率, Fout为时钟分频器输出频率, N为FREQSEL (CLK_CLKOCTL[3:0]) 中的4位值。

当往CLKOEN (CLK_CLKOCTL[4]) 写1,分级计数器开始计数。往CLKOEN (CLK_CLKOCTL[4]) 写0,分级计数器持续计数,直到分频时钟达到低电平并会保持在低电平状态。

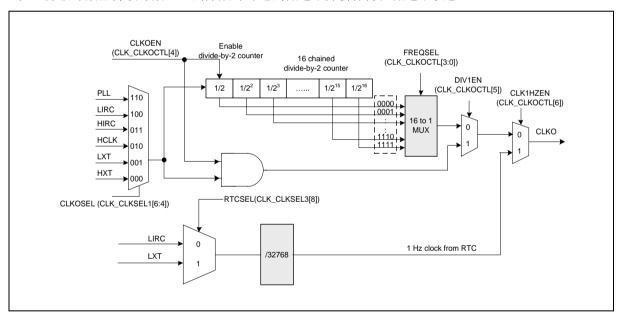


图 6.2-8 时钟输出框图

6.2.7 USB时钟源

USBD的时钟源来自48 Mhz HIRC产生或者可编程PLL的输出。产生的时钟如下图 6.2-9所示。

USBDIV是时钟分频器输出频率,输出公式是

(PLLFOUT 频率) / (USBDIV + 1)

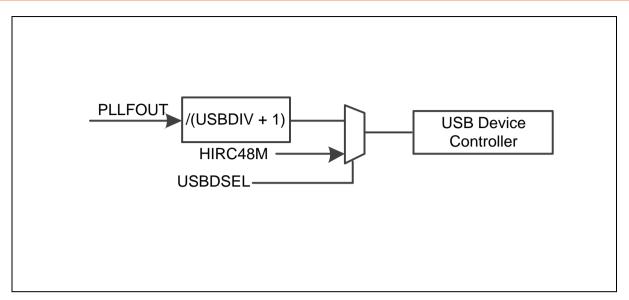


图 6.2-9 USBD 时钟源



6.3 系统管理

6.3.1 概述

系统管理包括以下部分:

- 系统复位
- 系统电源分布
- SRAM内存组织
- 系统定时器(SysTick)
- 嵌套向量中断控制器(NVIC)
- 系统控制寄存器

6.3.2 系统复位

系统复位可被以下列出的事件触发。通过读SYS_RSTSTS寄存器的复位事件标志可确定复位源。硬件复位源来自外设信号。软件复位通过设置控制寄存器触发。

- 硬件复位源
 - 上电复位 (POR)
 - nRESET引脚低电平
 - 看门狗超时复位和窗口看门狗复位(WDT/WWDT 复位)
 - 低电复位(LVR)
 - 掉电检测复位 (BOD 复位)
 - CPU锁死复位
- 软件复位源
 - CHIP复位通过往CHIPRST (SYS_IPRST0[0]) 写1来复位整个芯片
 - MCU复位通过往SYSRESETREQ(AIRCR[2])写1来复位芯片但保持芯片从APROM或LDROM启动的设置
 - CPU复位通过往CPURST(SYS_IPRST0[1])写1来复位Cortex®-M0内核
 - nRESET去抖动时间32us

nuvoton

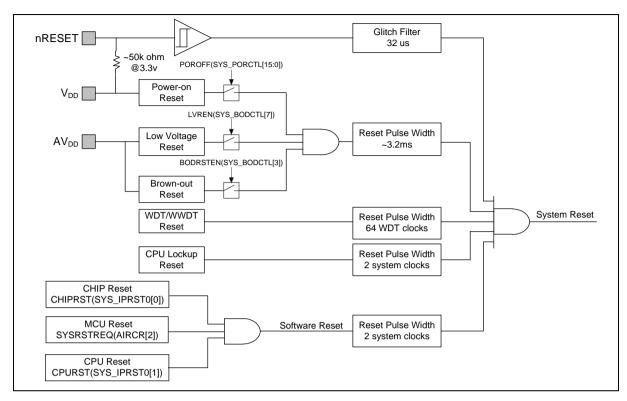


图 6.3-1 系统复位源

NuMicro®家族芯片有9个复位源。通常,CPU复位用于只复位Cortex®-MO; 其他复位源将复位Cortex®-MO和所有外设。然而,每个复位源之间有微小的差别,如表 6.3-1

复位源寄存器	POR	nRESET	WDT	LVR	BOD	Lockup	CHIP	MCU	CPU
SYS_RSTSTS	0x001	Bit 1 = 1	Bit 2 = 1	Bit 3 = 1	Bit 4 = 1	Bit 8 = 1	Bit 0 = 1	Bit 5 = 1	Bit 7 = 1
CHIPRST (SYS_IPRST0[0])	0x001	-	-	-	-	-	-	-	-
BODEN (SYS_BODCTL[0])	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	-	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	-
BODVL (SYS_BODCTL[16])									
BODRSTEN (SYS_BODCTL[3])									
HXTEN (CLK_PWRCTL[0])	从 CONFIG0 重载								
LXTEN (CLK_PWRCTL[1])	0x0	-	-	-	-	-	-	-	-
LXTSELXT (CLK_PWRCTL[24])	0x0	-	-	-	-	-	-	-	-
LXTGAIN	0x1	-	-	-	-	-	-	-	-

(CLK_PWRCTL[25:26]									
WDTCKEN (CLK_APBCLK0[0])	0x1	-	0x1	-	-	-	0x1	-	-
HCLKSEL (CLK_CLKSEL0[2:0])	从 CONFIG0 重载	-							
WDTSEL (CLK_CLKSEL1[1:0])	0x3	0x3	-	-	-	-	-	-	-
HXTSTB (CLK_STATUS[0])	0x0	-	-	-	-	-	-	-	-
LXTSTB (CLK_STATUS[1])	0x0	-	-	-	-	-	-	-	-
PLLSTB (CLK_STATUS[2])	0x0	-	-	-	-	-	-	-	-
HIRCSTB (CLK_STATUS[4])	0x0	-	-	-	-	-	-	-	-
CLKSFAIL (CLK_STATUS[7])	0x0	0x0	-	-	-	-	-	-	-
RSTEN (WDT_CTL[1])	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	-	从 CONFIG0 重载	-	-
WDTEN (WDT_CTL[7])									
WDT_CTL except bit 1 and bit 7.	0x0700	0x0700	0x0700	0x0700	0x0700	-	0x0700	-	-
WDT_ALTCTL	0x0000	0x0000	0x0000	0x0000	0x0000	-	0x0000	-	-
WWDT_RLDCNT	0x0000	0x0000	0x0000	0x0000	0x0000	-	0x0000	-	-
WWDT_CTL	0x3F0800	0x3F0800	0x3F0800	0x3F0800	0x3F0800	-	0x3F0800	-	-
WWDT_STATUS	0x0000	0x0000	0x0000	0x0000	0x0000	-	0x0000	-	-
WWDT_CNT	0x3F	0x3F	0x3F	0x3F	0x3F	-	0x3F	-	-
BS (FMC_ISPCTL[1])	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	-	从 CONFIG0 重载	-	-
FMC_DFBA	从 CONFIG1 重载	从 CONFIG1 重载	从 CONFIG1 重载	从 CONFIG1 重载	从 CONFIG1 重载	-	从 CONFIG1 重载	-	_
CBS (FMC_ISPSTS[2:1)	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	从 CONFIG0 重载	-	从 CONFIG0 重载	-	-
VECMAP (FMC_ISPSTS[23:9])	基于 CONFIG0	基于 CONFIG0	基于 CONFIG0	基于 CONFIG0	基于 CONFIG0	-	基于 CONFIG0	-	-

nuvoTon

	重载	重载	重载	重载	重载	重载		
其他外设寄存器	复位值							-
FMC 寄存器	复位值							
注意: '-' 表示寄存器的值保持原始设定								

表 6.3-1 寄存器复位值

6.3.2.1 nRESET复位

nuvoton

nRESET复位指的是通过拉低nRESET引脚产生一个复位信号,nRESET引脚是一个异步复位输入引脚, 可以用来随时复位系统。当nRESET电压低于0.2VDD并且持续32 us(干扰脉冲滤波)芯片将会被复位。 nRESET复位将控制芯片处于复位状态,直到nRESET电压上升到0.7VDD以上,并且持续32us(干扰 脉冲滤波)。如果上次复位源是nRESET复位,PINRF(SYS RSTSTS[1])将会被置1。如下图 6.3-2 nRESET复位时序。

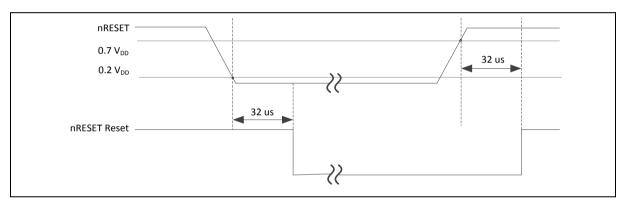


图 6.3-2 nRESET 复位时序

6.3.2.2 上电复位 (POR)

上电复位(POR)用来产生稳定的系统复位信号,并在上电时强制系统复位,以避免MCU不可预期的 行为。当给MCU供电时,POR模块将检测到电压上升,并向系统产生复位信号,直到电压适合MCU运 行。在POR复位时,PORF(SYS_RSTSTS[0])将设置为1,以指示存在POR复位事件。PORF(SYS RSTSTS[0]) 位可以通过向其写1来清除。图 6.3-3展示了上电复位波形。

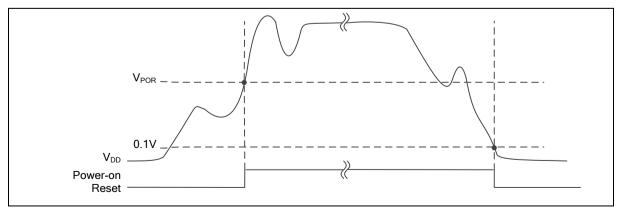


图 6.3-3 上电复位 (POR) 波形图



6.3.2.3 低电复位(LVR)

通过设置低电复位使能位LVREN(SYS_BODCTL[7])为1,低电复位功能将被使能,延时200us后,LVR检测电路稳定并且LVR功能被激活。然后LVR功能将在系统运行期间检测AVDD。当AVDD 电压低于VLVR且保持这种状态的时间长于LVRDGSEL(SYS_BODCTL[14:12])设置的干扰脉冲滤波时间,芯片将被复位。LVR复位将控制芯片处于复位状态,直到AVDD 电压上升到VLVR 以上,且保持这种状态的时间长于LVRDGSEL(SYS_BODCTL[14:12])设置的干扰脉冲滤波时间。如果上一次复位源是LVR复位。默认设置是使能低电复位功能,但未开启干扰脉冲滤波功能。图 6.3-4展示了低电复位波形

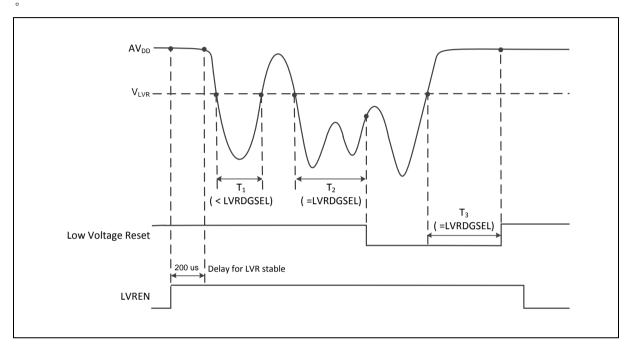


图 6.3-4 低压复位(LVR)波形图

6.3.2.4 掉电检测复位(BOD复位)

配置BODEN(SYS_BODCTL[0])可使能掉电检测复位功能,掉电检测复位功能会在系统运行时检测 AV_{DD} 。当 AV_{DD} 电压低于已使能了BODEN和设置了掉电检测门限电压BODVL(SYS_BODCTL[16])的 V_{BOD} ,且该状态保持时间长于设置的干扰脉冲滤波时间BODDGSEL(SYS_BODCTL[10:8]),芯片将会被复位。BOD复位将保持芯片处于复位状态,直到 AV_{DD} 电压上升到 V_{BOD} 以上,且保持该状态时间长于 BODDGSEL 所 设 置 的 干 扰 脉 冲 滤 波 时 间 。 默 认 的 BODEN 、 BODVL 和 BODRSTEN(SYS_BODCTL[3]) 分别通过内存控制器用户配置寄存器的CBODEN(CONFIGO [19])、CBOV(CONFIGO [23:21]) 和 CBORST(CONFIGO[20])设置。用户通过设置CONFIGO寄存器决定BOD的初始设置。图 6.3-5展示了掉电检测波形。

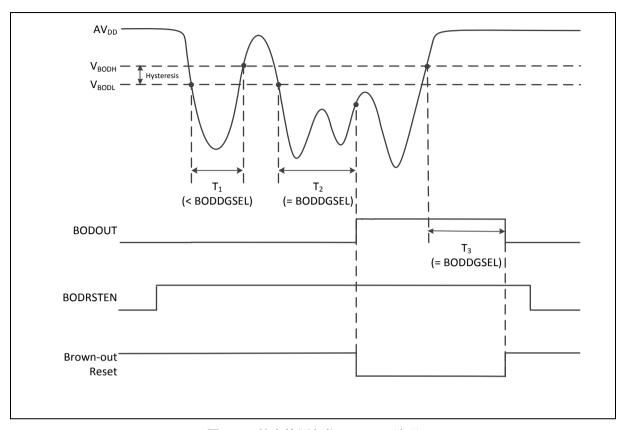


图 6.3-5 掉电检测复位(BOD)波形

6.3.2.5 看门狗定时器复位(WDT)

在大多数工业应用中,系统可靠性是非常重要的。从故障状态自动恢复MCU是提高系统可靠性的一种方 法。看门狗定时器(WDT)被广泛用于检查系统是否工作正常。如果MCU崩溃或失控,可能会导致看 门狗超时。用户可以决定在看门狗超时期间启用系统复位以恢复系统,并在复位后对系统崩溃/失控采取 行动。

软件可以检查复位是否由看门狗超时引起,以指示前一复位是否是看门狗复位,通过检查WDTRF(SYS_RSTSTS[2]) 来处理看门狗超时复位后MCU的故障。

6.3.2.6 CPU锁死复位

nuvoton

当CPU产生硬件错误和芯片内核软件给出严重错误指示后,芯片进入锁定状态这是由于处理器内置的系 统状态保护硬件激活后,由于不可恢复异常,CPU被锁定的结果。当芯片进入调试模式时, CPU 锁定复 位将被忽略。

6.3.2.7 CPU复位, CHIP复位和MCU复位

CPU复位意味着只有Cortex®-MO核心被复位,并且所有其他外围设备在CPU复位之后保持相同的状态 。用户可以将CPURST(SYS IPRST0[1])置为1以产生CPU复位信号。

CHIP复位与上电复位相同。CPU和所有外围设备被复位,BS(FMC ISPCTL[1])位从CONFIG0设置 自动重载。用户可以将CHIPRST(SysIIPRST0[0])置为1以产生CHIP复位信号。

MCU复位与CHIP复位类似。不同之处在于,BS(FMC_ISPCTL[1])不会从CONFIG0设置重新加载, 并且保持其原始的软件设置,以便从APROM或LDROM启动。用户可以将SYSRESETREQ(AIRCR[2])置为1以产生MCU复位。



6.3.3 系统电源分配

芯片电源分配可分为三个部分:

- 模拟电源由AV_{DD}和AV_{SS}提供,为模拟组件提供工作电源。
- 数字电源由V_{DD}和V_{SS}用于向内部稳压器供电,内部稳压器为数字操作和I/O引脚提供固定的 1.8V电源。
- USB收发器电源由VBUS提供,为USB收发器的运行提供工作电源。

内部电压调节器LDO和V_{DD}的输出需要一个外部电容,该电容应该靠近相应的引脚。图 6.3-6 展示了 NuMicro® M031电源分布框图。

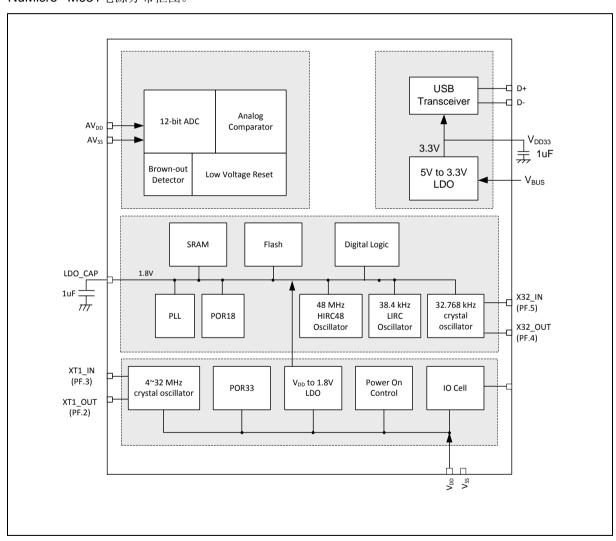


图 6.3-6 NuMicro® M031 电源分布框图

6.3.4 电源模式和唤醒源

nuvoTon

M031/M032系列有电源管理单元,支持以下几种运行模式来降低功耗。 表 6.3-2列举了M031/M032系 列所有的电源模式。

模式	CPU运行最大频率(MHz)	LDO_CAP (V)	时钟禁止
正常模式	72 MHz在2.0V-3.6V 48 MHz在1.8V-3.6V	1.8	所有时钟通过控制寄存器禁止
空闲模式	CPU进入睡眠模式	1.8	仅CPU时钟禁止
掉电模式	CPU进入掉电模式	1.8	大部分时钟被禁止,除了 LIRC/LXT。如果他们的时钟源选择为LIRC/LXT,仅有WDT/Timer/UART/ RTC外设时钟仍然使能

表 6.3-2 电源模式表

每个电源模式有不同的电源模式进入设置和离开条件。表 6.3-3显示了每个电源模式的进入设置。当芯 片电源开启时,芯片以正常模式运行。用户可以通过设置SLEEPDEEP (SCR[2]), PDEN (CLK_PWRCT:[7]) 和执行WFI指令来进入每个模式。

寄存器/指令模式	SLEEPDEEP (SCR[2])	PDEN (CLK_PWRCTL[7])	CPU运行WFI指令
正常模式	0	0	NO
空闲模式(CPU进入睡眠模式)	0	0	YES
掉电模式(CPU进入深度睡眠模式)	1	1	YES

表 6.3-3 电源模式差异表

在空闲模式和掉电模式中有几个唤醒源。表 6.3-4列出了每个电源模式的可用时钟。

电源模式	正常模式	空闲模式	掉电模式
定义	CPU 在工作状态	CPU 在睡眠状态	CPU在睡眠状态且所有时钟停 止除了LXT和LIRC。SRAM 数 据保持
进入条件	系统复位后芯片工作在正常模 式	CPU 执行WFI指令	CPU使能睡眠模式和掉电模式 后只执行WFI指令
唤醒源	N/A	所有中断	WDT, I ² C, Timer, UART, BOD, GPIO, EINT, USCI, USBD, ACMP和RTC
可用时钟	All	除CPU时钟外所有时钟	LXT和LIRC
唤醒后	N/A	CPU 返回正常模式	CPU返回正常模式

表 6.3-4 电源模式差异表

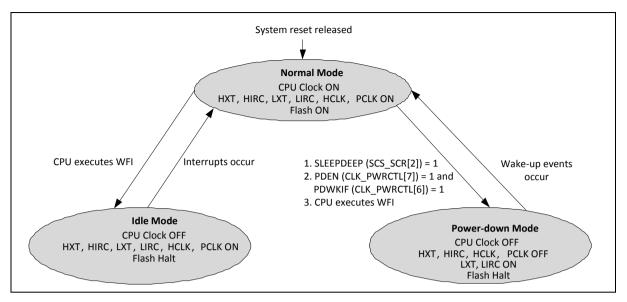


图 6.3-7 电源模式状态机

- 1. LXT (32768 Hz XTL) 开或关取决于软件设定。
- 2. LIRC (38.4 kHz OSC) 开或关取决于软件设定。
- 3. 如果TIMER时钟源选择LIRC/LXT且LIRC/LXT已打开。
- 4. 如果WDT时钟源选择LIRC且LIRC已打开。

nuvoTon

- 5. 如果UART时钟源选择LXT且LXT已打开。
- 6. 如果RTC时钟源选择LIRC/LXT且LIRC/LXT已打开。

	正常模式	空闲模式	掉电模式
HXT(4~32 MHz XTL)	ON	ON	Halt
HIRC48 (48 MHz OSC)	ON	ON	Halt
LXT(32768 Hz XTL)	ON	ON	ON/OFF ¹
LIRC (38.4 kHz OSC)	ON	ON	ON/OFF ²
PLL	ON/OFF	ON/OFF	Halt
LDO	ON	ON	ON
CPU	ON	Halt	Halt
HCLK/PCLK	ON	ON	Halt
SRAM保持	ON	ON	ON
FLASH	ON	ON	Halt
GPIO	ON	ON	Halt
PDMA	ON	ON	Halt
TIMER	ON	ON	ON/OFF ³
PWM	ON	ON	Halt
BPWM	ON	ON	Halt

WDT	ON	ON	ON/OFF ⁴
WWDT	ON	ON	Halt
UART	ON	ON	ON/OFF ⁵
USCI	ON	ON	Halt
I ² C	ON	ON	Halt
SPI	ON	ON	Halt
QSPI	ON	ON	Halt
USBD	ON	ON	Halt
ADC	ON	ON	Halt
ACMP	ON	ON	Halt
RTC	ON	ON	ON/OFF ⁶

表 6.3-5 不同电源模式下的时钟

掉电模式下的唤醒源:_

nuvoTon

WDT, I2C, Timer, UART, USCI, BOD, GPIO, USBD, ACMP和RTC。

当芯片进入掉电模式后,下述唤醒源可以唤醒芯片到正常模式。表 6.3-5列出了对于各种外设怎样才能使 系统再次进入掉电模式的条件。

*用户必须在设置PDEN(CLK_PWRCTL[7])和执行WFI指令进入掉电模式前等待这些条件完成。

唤醒源	唤醒条件	系统能再次进入掉电模式的条件*
BOD	欠压检测中断	在软件写1清除(SYS_BODCTL[4])后
INT	外部中断	在软件写1清除Px_INTSRC[n] 位后
GPIO	GPIO 中断	在软件写1清除Px_INTSRC[n]位后
TIMER	Timer 中断	在软件写1清除 TWKF (TIMERx_INTSTS[1]) 和 TIF (TIMERx_INTSTS[0]) 后
WDT	WDT 中断	在软件写1清除 WKF (WDT_CTL[5])(写保护)后
RTC	闹铃中断	软件写1清除ALMIF(RTC_INTSTS[0]) 位后
	定时器嘀嗒中断	软件写1清除TICKIF(RTC_INTSTS[1]) 位后
	nCTS 唤醒	软件写1清除CTSWKF(UARTx_WKSTS[0]) 位后
	传入数据唤醒	软件写1清除DATWKF(UARTx_WKSTS[1]) 位后
UART0/1/4/5	接收FIFO阀值唤醒	软件写1清除RFRTWKF(UARTx_WKSTS[2]) 位后
	RS-485 AAD模式唤醒	软件写1清除RS485WKF(UARTx_WKSTS[3]) 位后
	接收FIFO阀值超时唤醒	软件写1清除TOUTWKF(UARTx_WKSTS[4]) 位后
UART2/3/6/7	nCTS 唤醒	软件写1清除CTSWKF(UARTx_WKSTS[0]) 位后
UAR 12/3/6/7	传入数据唤醒	软件写1清除DATWKF(UARTx_WKSTS[1]) 位后

USCI UART	CTS触发	软件写1清除WKF(UUART_WKSTS[0]) 位后
OSCIOANI	数据触发	软件写1清除WKF(UUART_WKSTS[0]) 位后
	数据触发	软件写1清除WKF(UI2C_WKSTS[0]) 位后
USCI I ² C	14 14 TT #7	软件写1清除WKAKDONE(UI2C_PROTSTS[16]位,
地址匹配		然后写1清除WKF(UI2C_WKSTS[0]) 位后
USCI SPI	SS触发	软件写1清除WKF(USPI_WKSTS[0]) 位后
I ² C	地址匹配	软件写1清除WKIF(I2C_WKSTS[0]) 位后
USBD	远程唤醒	软件写1清除BUSIF(USBD_INTSTS[0]) 位后
ACMP	比较器掉电唤醒中断	软件写1清除WKIF0(ACMP_STATUS[8])位和WKIF1(ACMP_STATUS[9]) 位后

表 6.3-6 再次进入掉电状态的条件

6.3.5 系统内存映射

nuvoTon

NuMicro® M031/M032系列提供4G字节地址空间。分配给控制器的地址空间如表 6.3-7。每个片上外设 的详细的寄存器定义、地址空间和编程将在接下来的章节中描述。M031/M032系列只支持小端数据格式

地址空间	标识	控制器		
Flash 和 SRAM 存储空间				
0x0000_0000 - 0x0007_FFFF	FLASH_BA	FLASH 存储空间(512Kb)		
0x2000_0000 - 0x2001_7FFF	SRAM0_BA	SRAM存储空间(96Kb)		
0x6000_0000 - 0x6FFF_FFFF	EXTMEM_BA	外部存储空间(256MB)		
外设控制器空间(0x4000_0000 – 0x400F_FFFF)				
0x4000_0000 - 0x4000_01FF	SYS_BA	系统控制寄存器		
0x4000_0200 - 0x4000_02FF	CLK_BA	时钟控制寄存器		
0x4000_0300 - 0x4000_03FF	NMI_BA	非屏蔽中断寄存器		
0x4000_4000 - 0x4000_4FFF	GPIO_BA	GPIO控制寄存器		
0x4000_8000 - 0x4000_8FFF	PDMA_BA	外设DMA控制寄存器		
0x4000_C000 - 0x4000_CFFF	FMC_BA	内存控制寄存器		
0x4001_0000 - 0x4001_0FFF	EBI_BA	外部总线接口控制寄存器		
0x4001_4000 - 0x4001_7FFF	HDIV_BA	硬件除法器寄存器		
0x4003_1000 - 0x4003_1FFF	CRC_BA	CRC生成器寄存器		
APB控制器空间(0x4000_0000~0x400F_FFFF)				
0x4004_0000 - 0x4004_0FFF	WDT_BA	看门狗定时器寄存器		
0x4004_1000 - 0x4004_1FFF	RTC_BA	RTC控制寄存器		

nuvoTon

0x4004_3000 - 0x4004_3FFF	ADC_BA	模拟数字转换(ADC)控制寄存器
0x4004_5000 - 0x4004_5FFF	ACMP01_BA	模拟比较器0/1控制寄存器
0x4005_0000 - 0x4005_0FFF	TMR01_BA	Timer0/Timer1控制寄存器
0x4005_1000 - 0x4005_1FFF	TMR23_BA	Timer2/Timer3控制寄存器控制寄存器
0x4005_8000 - 0x4005_8FFF	PWM0_BA	PWM0控制寄存器
0x4005_9000 - 0x4005_9FFF	PWM1_BA	PWM1控制寄存器
0x4005_A000 – 0x4005_AFFF	BPWM0_BA	BPWM0控制寄存器
0x4005_B000 - 0x4005_BFFF	BPWM1_BA	BPWM1控制寄存器
0x4006_0000 - 0x4006_0FFF	QSPI0_BA	QSPI0控制寄存器
0x4006_1000 - 0x4006_1FFF	SPI0_BA	SPI0控制寄存器
0x4007_0000 – 0x4007_0FFF	UART0_BA	UART0控制寄存器
0x4007_1000 – 0x4007_1FFF	UART1_BA	UART1控制寄存器
0x4007_2000 - 0x4007_2FFF	UART2_BA	UART2控制寄存器
0x4007_3000 - 0x4007_3FFF	UART3_BA	UART3控制寄存器
0x4007_4000 – 0x4007_4FFF	UART4_BA	UART4控制寄存器
0x4007_5000 – 0x4007_5FFF	UART5_BA	UART5控制寄存器
0x4007_6000 - 0x4007_6FFF	UART6_BA	UART6控制寄存器
0x4007_7000 – 0x4007_7FFF	UART7_BA	UART7控制寄存器
0x4008_0000 - 0x4008_0FFF	I2C0_BA	I2C0控制寄存器
0x4008_1000 - 0x4008_1FFF	I2C1_BA	I2C1控制寄存器
0x400C_0000 - 0x400C_0FFF	USBD_BA	USB设备控制寄存器
0x400D_0000 - 0x400D_0FFF	USCI0_BA	USCI0控制寄存器
0x400D_1000 - 0x400D_1FFF	USCI1_BA	USCI1控制寄存器
系统控制空间(0xE000_E000 ~ 0xE0	000_EFFF)	
0xE000_E010 - 0xE000_E0FF	SCS_BA	系统定时器控制寄存器
0xE000_E100 - 0xE000_ECFF	SCS_BA	外部中断控制寄存器
0xE000_ED00 - 0xE000_ED8F	SCS_BA	系统控制寄存器
	•	

表 6.3-7 片上控制器地址空间分配



6.3.6 SRAM内存结构

M031支持内嵌SRAM,总共16K字节

- 支持总共16K字节SRAM
- 支持字节/半字/字写
- 支持地址溢出报错

图 6.3-8 展示了SRAM 内存组织。地址空间从0x2000_4000到0x3FFF_FFFF是非法内存空间,如果CPU访问这些非法的内存空间,芯片将会进入硬件错误。

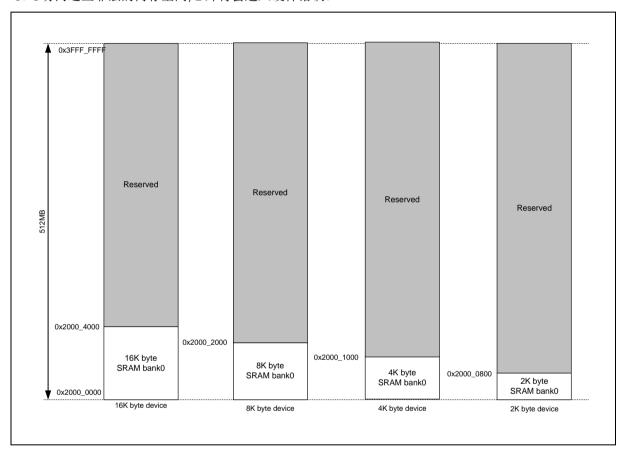


图 6.3-8 SRAM 内存组织

6.3.7 带奇偶校验功能的SRAM内存结构

M031支持内嵌SRAM,总共96K字节

- 支持总共96K字节SRAM
- 支持SRAM bank0 段0奇偶校验功能(32Kb)
- 支持字节/半字/字写
- 支持地址溢出报错

图 6.3-10 SRAM 内存组织。0x2001_8000到0x3FFF_FFFF之间的地址是非法内存空间,如果CPU访问这些非法内存地址,芯片将进入硬件错误。SRAM bank0有三个部分。第0段带奇偶校验功能寻址到32Kb,第1段寻址到32Kb,第2段寻址到32Kb。SRAM段0具有字节奇偶校验错误检查功能。当CPU访问SRAM第0段时,奇偶校验错误检查机制是动态运行的。发生奇偶校验错误时,PERRIF(

nuvoton

SYS SRAM STATUS[0])将被置1, SYS SRAM ERRADDR寄存器将保留奇偶校验错误地址。如果 PERRIEN(SYS_SRAM_INTCTL[0])设置为1,当发生SRAM奇偶校验错误时,芯片将进入中断。当 发生SRAM奇偶校验错误时,芯片将停止检测SRAM奇偶校验错误,直到用户写入1以清除PERRIF(SYS SRAM STATUS[0]) 位。

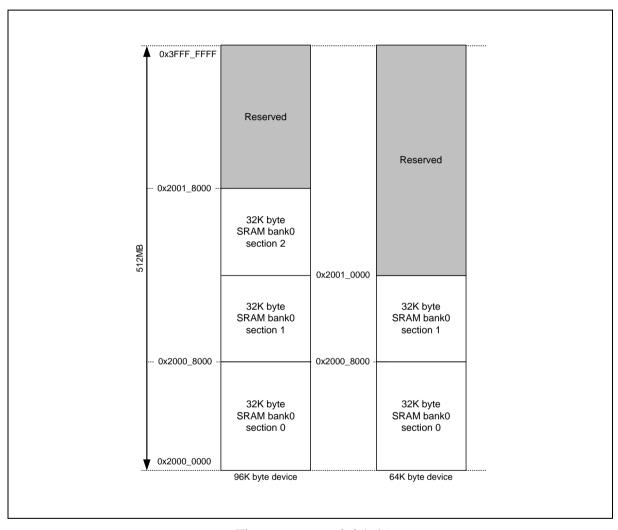


图 6.3-10 SRAM 内存组织



6.3.8 芯片总线矩阵

M031/M032系列支持总线矩阵来管理主机间的访问仲裁。访问仲裁采用轮询算法作为总线优先级。

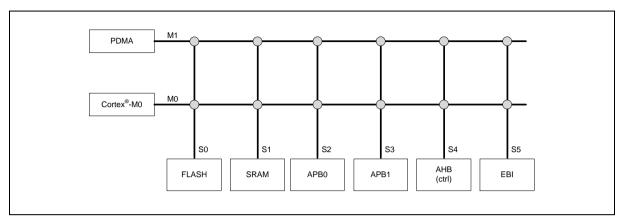


图 6.3-9 NuMicro® M031 总线矩阵图

6.3.9 IRC自动校准

该芯片支持自动校准功能: HIRC校准(48 MHz RC振荡器),根据精确的外部32.768kHz晶体振荡器或内部USB同步模式,自动得到精确的输出频率,全温度范围内,精度达到0.25%。

在HIRC校准时,系统需要一个精确的48 MHz时钟。这种情况下,如果既不使用PLL作为系统时钟源,也没有 32.768 kHz 晶振,用户必须设置 REFCKSEL (SYS_HIRCTRIMCTL [10] 参考时钟选择)为 "1",设置 FREQSEL (SYS_HIRCTRIMCTL [1:0]校准时钟选择)为 "01",自动校准功能将被使能。当中断状态位 FREQLOCK (SYS_HIRCTRIMSTS[0] HIRC 频率锁定状态)为"1"时,HIRC输出频率是准确的,偏差范围在0.25%以内。

6.3.10 寄存器锁控制器

nuvoton

部分系统控制寄存器需要保护,以避免误操作干扰芯片运行。这些系统控制寄存器在通电复位后被保护,直到用户禁用寄存器保护。用户如果想要编程这些保护寄存器,必须通过特定的编程来禁用寄存器保护。禁用寄存器保护的方法是依次往地址为0x4000_0100的寄存器SYS_REGLCTL写入"59h", "16h" "88h"。 任何不同的数据、不同的写入顺序或者在这三个数据写入的过程中,写其它地址,将打断禁用寄存器保护方法流程。所有受保护的控制寄存器都注明"(写保护)",并添加一个注释在寄存器描述中"注意:此位是写保护的。参考SYS_REGLCTL寄存器"。

寄存器	位	描述
CLK_PWRCTL	[26:25] LXTGAIN	LXT增益控制位 (写保护)
CLK_PWRCTL	[22:20] HXTGAIN	HXT增益控制位 (写保护)
CLK_PWRCTL	[7] PDEN	系统掉电使能 (写保护)
CLK_PWRCTL	[5] PDWKIEN	掉电模式唤醒中断使能位 (写保护)
CLK_PWRCTL	[4] PDWKDLY	唤醒延时计数器使能位 (写保护)
CLK_PWRCTL	[3] LIRCEN	LIRC使能位 (写保护)
CLK_PWRCTL	[2] HIRCEN	HIRC使能位(写保护)
CLK_PWRCTL	[1] LXTEN	LXT使能位 (写保护)
CLK_PWRCTL	[0] HXTEN	HXT使能位(写保护)
CLK_APBCLK0	[0] WDTCKEN	看门狗定时器时钟使能位 (写保护)
CLK_CLKSEL0	[8] USBDSEL	USB 设备时钟源选择(写保护)
CLK_CLKSEL0	[5:3] STCLKSEL	Cortex®-M0 SysTick时钟源选择(写保护)
CLK_CLKSEL0	[2:0] HCLKSEL	HCLK时钟源选择(写保护)
CLK_CLKSEL1	[3:2] WWDTSEL	窗口看门狗定时器时钟源选择 (写保护)
CLK_CLKSEL1	[1:0] WDTSEL	看门狗定时器时钟源选择(写保护)
CLK_PLLCTL	[23] STBSEL	PLL稳定计数选择(写保护)
CLK_PLLCTL	[19] PLLSRC	PLL时钟源选择 (写保护)
CLK_PLLCTL	[18] OE	PLL OE(FOUT 使能)引脚控制(写保护)
CLK_PLLCTL	[17] BP	PLL旁路控制(写保护)
CLK_PLLCTL	[16] PD	掉电模式 (写保护)
CLK_PLLCTL	[15:14] OUTDIV	PLL输出除频控制器(写保护)
CLK_PLLCTL	[13:9] INDIV	PLL输入除频控制器(写保护)
CLK_PLLCTL	[8:0] FBDIV	PLL反馈分频器控制 (写保护)
CLK_CLKDSTS	[8] HXTFQIF	HXT时钟频率范围检测器中断标志(写保护)
CLK_CLKDSTS	[1] LXTFIF	LXT时钟失败中断位(写保护)



CLK.CLROSTS		_	
SYS_IPRSTO [4] HDIV_RST HDIV技制器复位(写体护) SYS_IPRSTO [3] EBIRST EBI控制器复位(写体护) SYS_IPRSTO [2] PDMARST PDMA控制器复位(写体护) SYS_IPRSTO [1] CPURST 处理器内核复位一次(写保护) SYS_IPRSTO [1] CPURST 处理器内核复位一次(写保护) SYS_BODCTL [20] LVRVL 低压复位检测门限电压选择(写保护) SYS_BODCTL [16] BODVL 欠压复位检测门限电压选择(写保护) SYS_BODCTL [14:12] LVRDGSEL 低压复位输出干扰滤波时间选择(写保护) SYS_BODCTL [10:3] BODDGSEL 欠压检测器输出干扰滤波时间选择(写保护) SYS_BODCTL [10:3] BODDGSEL 欠压检测器输出干扰滤波时间选择(写保护) SYS_BODCTL [7] LVREN 低电复位使能位(写保护) SYS_BODCTL [5] BODLPM 欠压复位控制位电模式(写保护) SYS_BODCTL [5] BODLPM 欠压复位控制位(写保护) SYS_BODCTL [5] BODLPM 欠压复位控制位(写保护) SYS_BODCTL [5] BODLPM 欠压复位控制位(写保护) SYS_BODCTL [15:0] POROFF 上电复位性能位(写保护) SYS_PORCTL [15:0] POROFF 上电复位性能位(写保护) SYS_SRAM_BISTCTL [16] SRS2 SRAM Banko [2] BIST选择(写保护) SYS_SRAM_BISTCTL [16] SRS0 SRAM Banko [2] BIST选择(写保护) SYS_SRAM_BISTCTL [4] USBBIST PDMA BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST PDMA BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST PMC总存BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST SRAM Banko [2] GIST选择(写保护) SYS_SRAM_BISTCTL [2] FMCBIST SRAM Banko [2] GIST选择(写保护) SYS_SRAM_BISTCTL [2] FMCBIST SRAM Banko [2] GIST选择(写保护) L电复位使能位(写保护) L电复位(写保护) L电复位使能位(写保护) L电复位使能位(写保护) L电复位使能位(写保护) L电复位使能位(写保护) L电复位使能位(写保护) L电复位使能位(写保护) L电复位使能位(写保护) L电量位(写保护) L电量位(SPCP) L电值位(SPCP) L电值位位(SPCP) L电值位位位位(SPCP) L电位位位位位(SPCP) L电位位位位位位(SPCP) L电位位位位位位位(SPCP) L电位位位位位	CLK_CLKDSTS	[0] HXTFIF	HXT时钟失败中断位(写保护)
SYS_IPRSTO [2] PDMARST PDMA控制器 反位(写保护) SYS_IPRSTO [2] PDMARST PDMA控制器 反位(写保护) SYS_IPRSTO [1] CPURST DPMA控制器 反位(写保护) SYS_IPRSTO [0] CHIPRST 芯片 反位 位割门限 电压速耗(写保护) SYS_BODCTL [16] BODVL 欠压 反位 位割门限 电压速耗(写保护) SYS_BODCTL [16] BODVL 欠压 反位 位割门限 电压速耗(写保护) SYS_BODCTL [16] BODVL 欠压 反位 位割门限 电压速耗(写保护) SYS_BODCTL [10.8] BODDGSEL 欠压 极 器 每 由 十 批 被 故 时间选择(写保护) SYS_BODCTL [10.8] BODDGSEL 欠压 极 程 位 位 检验 (写保护) SYS_BODCTL [7] LVREN 位 生 位 位 位 经 位 经 位 可保护 SYS_BODCTL [5] BODLPM 欠压 复 位 位 的	SYS_IPRST0	[7] CRCRST	CRC 计算控制器复位(写保护)
SYS_IPRSTO	SYS_IPRST0	[4] HDIV_RST	HDIV控制器复位(写保护)
SYS_IPRSTO	SYS_IPRST0	[3] EBIRST	EBI控制器复位(写保护)
SYS_IPRSTO	SYS_IPRST0	[2] PDMARST	PDMA控制器复位(写保护)
SYS_BODCTL [20] LVRVL	SYS_IPRST0	[1] CPURST	处理器内核复位一次 (写保护)
SYS_BODCTL	SYS_IPRST0	[0] CHIPRST	芯片复位一次(写保护)
SYS_BODCTL	SYS_BODCTL	[20] LVRVL	低压复位检测门限电压选择 (写保护)
SYS_BODCTL [10:8] BODDGSEL 欠压检测器输出干扰滤波时间选择(写保护) SYS_BODCTL [7] LVREN 低电复位使能位(写保护) SYS_BODCTL [5] BODLPM 欠压复位检测低电模式(写保护) SYS_BODCTL [0] BODEN 欠压复位检测使能位(写保护) SYS_BODCTL [0] BODEN 欠压复位检测使能位(写保护) SYS_BORCTL [15:0] POROFF 上电复位使能位(写保护) SYS_PORCTL [18] SRS2 SRAM Banko Q2 BIST选择(写保护) SYS_SRAM_BISTCTL [17] SRS1 SRAM Banko Q1 BIST选择(写保护) SYS_SRAM_BISTCTL [7] PDMABIST PDMA BIST使能位(写保护) SYS_SRAM_BISTCTL [7] PDMABIST PDMA BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST USB BIST使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1 # F M	SYS_BODCTL	[16] BODVL	欠压复位检测门限电压选择 (写保护)
SYS_BODCTL [7] LVREN 低电复位使能位(写保护) SYS_BODCTL [5] BODLPM 欠压复位检测纸电模式(写保护) SYS_BODCTL [3] BODRSTEN 欠压复位检测使能位(写保护) SYS_BODCTL [0] BODEN 欠压复位检测使能位(写保护) SYS_PORCTL [15:0] POROFF 上电复位使能位(写保护) SYS_SRAM_BISTCTL [18] SRS2 SRAM BankO 段2 BIST选择(写保护) SYS_SRAM_BISTCTL [17] SRS1 SRAM BankO 段3 BIST选择(写保护) SYS_SRAM_BISTCTL [7] PDMABIST PDMA BIST使能位(写保护) SYS_SRAM_BISTCTL [7] PDMABIST USB BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST FMC缓存BIST使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1 # F m m m m m m m m m m m m m m m m m m	SYS_BODCTL	[14:12] LVRDGSEL	低压复位输出干扰滤波时间选择 (写保护)
SYS_BODCTL [5] BODLPM 欠压复位检测低电模式(写保护) SYS_BODCTL [3] BODRSTEN 欠压复位性能位(写保护) SYS_BODCTL [0] BODEN 欠压复位检测使能位(写保护) SYS_PORCTL [15:0] POROFF 上电复位使能位(写保护) SYS_PORCTL [18] SRS2 SRAM BankO 82 BIST选择(写保护) SYS_SRAM_BISTCTL [17] SRS1 SRAM BankO 82 BIST选择(写保护) SYS_SRAM_BISTCTL [16] SRSO SRAM BankO 80 BIST 选择(写保护) SYS_SRAM_BISTCTL [7] PDMABIST PDMA BIST 使能位(写保护) SYS_SRAM_BISTCTL [4] USBBIST USB BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST SRAM BIST 使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST 使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1 非屏蔽瓣使能(写保护) NMIEN [14] UART0_INT UART0 非屏蔽瓣使能(写保护) NMIEN [12] EINT4 PA.8, PB.6 或PF.15 脚外部中断非屏蔽瓣使能(写保护) NMIEN [10] EINT2 PB.3 或PC.6 脚外部中断非屏蔽测使能(写保护) NMIEN [19] EINT1 PA.7, PB.4 或PD.15 引脚中那申用基源核硬能(写保护) NMIEN [19] EINT1 PA.6 或PB.5 引脚外部中断非屏	SYS_BODCTL	[10:8] BODDGSEL	欠压检测器输出干扰滤波时间选择 (写保护)
SYS_BODCTL [3] BODRSTEN 欠压复位使能位(写保护) SYS_BODCTL [0] BODEN 欠压复位检测使能位(写保护) SYS_PORCTL [15:0] POROFF 上电复位使能位(写保护) SYS_SRAM_BISTCTL [18] SRS2 SRAM BankO 段2 BIST选择(写保护) SYS_SRAM_BISTCTL [17] SRS1 SRAM BankO 段1 BIST 选择(写保护) SYS_SRAM_BISTCTL [16] SRS0 SRAM BankO 段0 BIST 选择(写保护) SYS_SRAM_BISTCTL [7] PDMABIST PDMA BIST 使能位(写保护) SYS_SRAM_BISTCTL [4] USBBIST USB BIST 使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST 使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST 使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1 # F # E # E # E # E # E # E # E # E # E	SYS_BODCTL	[7] LVREN	低电复位使能位 (写保护)
SYS_BODCTL	SYS_BODCTL	[5] BODLPM	欠压复位检测低电模式 (写保护)
SYS_PORCTL	SYS_BODCTL	[3] BODRSTEN	欠压复位使能位 (写保护)
SYS_SRAM_BISTCTL [18] SRS2 SRAM BankO 段2 BIST选择(写保护) SYS_SRAM_BISTCTL [17] SRS1 SRAM BankO 段1 BIST 选择(写保护) SYS_SRAM_BISTCTL [16] SRS0 SRAM BankO 段0 BIST 选择(写保护) SYS_SRAM_BISTCTL [7] PDMABIST PDMA BIST使能位(写保护) SYS_SRAM_BISTCTL [4] USBBIST USB BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST FMC缓存BIST使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1 #F m m m 使能(写保护) NMIEN [14] UART0_INT UART0 #F m m m m m m m m m m m m m m m m m m	SYS_BODCTL	[0] BODEN	欠压复位检测使能位 (写保护)
SYS_SRAM_BISTCTL [17] SRS1 SRAM Bank0 段1 BIST 选择(写保护) SYS_SRAM_BISTCTL [16] SRS0 SRAM Bank0 段0 BIST 选择(写保护) SYS_SRAM_BISTCTL [7] PDMABIST PDMA BIST使能位(写保护) SYS_SRAM_BISTCTL [4] USBBIST USB BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST FMC缓存BIST使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1 #F m	SYS_PORCTL	[15:0] POROFF	上电复位使能位 (写保护)
SYS_SRAM_BISTCTL [16] SRS0 SRAM BankO 段O BIST 选择(写保护) SYS_SRAM_BISTCTL [7] PDMABIST PDMA BIST使能位(写保护) SYS_SRAM_BISTCTL [4] USBBIST USB BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST FMC缓存BIST使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1 #F 被源使能(写保护) NMIEN [14] UART0_INT UART0 #F 使化(写保护) NMIEN [13] EINT5 PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能(写保护) NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护) NMIEN [11] EINT3 PB.2或PC.7 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINTO PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	SYS_SRAM_BISTCTL	[18] SRS2	SRAM Bank0 段2 BIST选择(写保护)
SYS_SRAM_BISTCTL [7] PDMABIST PDMA BIST使能位(写保护) SYS_SRAM_BISTCTL [4] USBBIST USB BIST使能位(写保护) SYS_SRAM_BISTCTL [2] FMCBIST FMC缓存BIST使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1非屏蔽源使能(写保护) NMIEN [14] UART0_INT UART0非屏蔽源使能(写保护) NMIEN [13] EINT5 PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能(写保护) NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINT0 PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	SYS_SRAM_BISTCTL	[17] SRS1	SRAM Bank0 段1 BIST 选择(写保护)
SYS_SRAM_BISTCTL [4] USBBIST USB BIST使能位 (写保护) SYS_SRAM_BISTCTL [2] FMCBIST FMC缓存BIST使能位 (写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST使能位 (写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位 (写保护) NMIEN [15] UART1_INT UART1非屏蔽源使能 (写保护) NMIEN [14] UART0_INT UART0非屏蔽源使能 (写保护) NMIEN [13] EINT5 PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能 (写保护) NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能 (写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能 (写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能 (写保护) NMIEN [8] EINT0 PA.6 或PB.5 引脚外部中断非屏蔽源使能 (写保护)	SYS_SRAM_BISTCTL	[16] SRS0	SRAM Bank0 段0 BIST 选择(写保护)
SYS_SRAM_BISTCTL [2] FMCBIST FMC缓存BIST使能位(写保护) SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1非屏蔽源使能(写保护) NMIEN [14] UART0_INT UART0非屏蔽源使能(写保护) NMIEN [13] EINT5 PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能(写保护) NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.2或PC.7 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINTO PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	SYS_SRAM_BISTCTL	[7] PDMABIST	PDMA BIST使能位(写保护)
SYS_SRAM_BISTCTL [0] SRBIST SRAM BIST使能位(写保护) SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1非屏蔽源使能(写保护) NMIEN [14] UART0_INT UART0非屏蔽源使能(写保护) NMIEN [13] EINT5 PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能(写保护) NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护) NMIEN [11] EINT3 PB.2或PC.7 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINT0 PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	SYS_SRAM_BISTCTL	[4] USBBIST	USB BIST使能位(写保护)
SYS_PORDISAN [15:0] POROFFAN 上电复位使能位(写保护) NMIEN [15] UART1_INT UART1非屏蔽源使能(写保护) NMIEN [14] UART0_INT UART0非屏蔽源使能(写保护) NMIEN [13] EINT5 PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能(写保护) NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护) NMIEN [11] EINT3 PB.2或PC.7 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINTO PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	SYS_SRAM_BISTCTL	[2] FMCBIST	FMC缓存BIST使能位(写保护)
NMIEN [15] UART1_INT UART1非屏蔽源使能(写保护) NMIEN [14] UART0_INT UART0非屏蔽源使能(写保护) NMIEN [13] EINT5 PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能(写保护) NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护) NMIEN [11] EINT3 PB.2或PC.7 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINT0 PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	SYS_SRAM_BISTCTL	[0] SRBIST	SRAM BIST使能位(写保护)
NMIEN [14] UARTO_INT UARTO非屏蔽源使能(写保护) NMIEN [13] EINT5 PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能(写保护) NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护) NMIEN [11] EINT3 PB.2或PC.7 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINT0 PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	SYS_PORDISAN	[15:0] POROFFAN	上电复位使能位 (写保护)
NMIEN [13] EINT5 PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能(写保护) NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护) NMIEN [11] EINT3 PB.2或PC.7 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINT0 PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	NMIEN	[15] UART1_INT	UART1非屏蔽源使能(写保护)
NMIEN [12] EINT4 PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护) NMIEN [11] EINT3 PB.2或PC.7 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINT0 PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	NMIEN	[14] UARTO_INT	UART0非屏蔽源使能(写保护)
NMIEN [11] EINT3 PB.2或PC.7 脚外部中断非屏蔽源使能(写保护) NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINT0 PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	NMIEN	[13] EINT5	PB.7, PD.12 或PF.14 脚外部中断非屏蔽源使能(写保护)
NMIEN [10] EINT2 PB.3或PC.6 脚外部中断非屏蔽源使能(写保护) NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINT0 PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	NMIEN	[12] EINT4	PA.8, PB.6或PF.15 脚外部中断非屏蔽源使能(写保护)
NMIEN [9] EINT1 PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护) NMIEN [8] EINTO PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	NMIEN	[11] EINT3	PB.2或PC.7 脚外部中断非屏蔽源使能(写保护)
NMIEN [8] EINTO PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)	NMIEN	[10] EINT2	PB.3或PC.6 脚外部中断非屏蔽源使能(写保护)
	NMIEN	[9] EINT1	PA.7, PB.4或PD.15引脚非屏蔽源使能(写保护)
	NMIEN	[8] EINTO	PA.6 或PB.5 引脚外部中断非屏蔽源使能(写保护)
NMIEN [6] RTC_INT RTC非屏蔽源使能(写保护)	NMIEN	[6] RTC_INT	RTC非屏蔽源使能(写保护)

nuvoTon

NMIEN	[4] CLKFAIL	时钟失败检测和IRC自动校准中断非屏蔽源使能(写保护)
NMIEN	[3] SRAM_PERR	SRAM奇偶校验错误非屏蔽源使能(写保护)
NMIEN	[2] PWRWU_INT	掉电模式唤醒非屏蔽源使能 (写保护)
NMIEN	[1] IRC_INT	IRC TRIM非屏蔽源使能(写保护)
NMIEN	[0] BODOUT	BOD非屏蔽源使能(写保护)
FMC_ISPCTL	[24] INTEN	ISP中断使能位(写保护)
FMC_ISPCTL	[6] ISPFF	ISP失败标志(写保护)
FMC_ISPCTL	[5] LDUEN	LDROM更新使能位 (写保护)
FMC_ISPCTL	[4] CFGUEN	CONFIG更新使能位(写保护)
FMC_ISPCTL	[3] APUEN	APROM更新使能位(写保护)
FMC_ISPCTL	[2] SPUEN	SPROM更新使能位 (写保护)
FMC_ISPCTL	[1] BS	启动选择 (写保护)
FMC_ISPCTL	[0] ISPEN	ISP使能位(写保护)
FMC_ISPTRG	[0] ISPGO	ISP开始触发(写保护)
FMC_FTCTL	[9] CACHEINV	闪存缓存失效 (写保护)
FMC_FTCTL	[7] BBOFF	闪存分支缓冲区禁用控制 (写保护)
FMC_FTCTL	[6:4] FOM	频率优化模式 (写保护)
FMC_ISPSTS	[6] ISPFF	ISP失败标志(写保护)
TIMER0_CTL	[31] ICEDEBUG	ICE调试模式确认禁用位(写保护)
TIMER1_CTL	[31] ICEDEBUG	ICE调试模式确认禁用位(写保护)
TIMER2_CTL	[31] ICEDEBUG	ICE调试模式确认禁用位(写保护)
TIMER3_CTL	[31] ICEDEBUG	ICE调试模式确认禁用位(写保护)
WDT_CTL	[31] ICEDEBUG	ICE调试模式确认禁用位(写保护)
WDT_CTL	[11:8] TOUTSEL	WDT超时间隔选择(写保护)
WDT_CTL	[7] WDTEN	WDT使能位 (写保护)
WDT_CTL	[6] INTEN	WDT超时中断使能位(写保护)
WDT_CTL	[5] WKF	WDT超时唤醒位(写保护)
WDT_CTL	[4] WKEN	WDT超时唤醒功能控制(写保护)
WDT_CTL	[1] RSTEN	WDT超时复位使能位(写保护)
WDT_ALTCTL	[1:0] RSTDSEL	WDT复位延时选择(写保护)
BPWM_CTL0	[31] DBGTRIOFF	ICE调试模式确认禁用(写保护)
BPWM_CTL0	[30] DBGHALT	ICE调试模式计数器停止(写保护)
PWM_CTL0	[31] DBGTRIOFF	ICE 调试模式确认禁用位(写保护)



PWM_CTL0	[30] DBGHALT	ICE调试模式计数器停止(写保护)		
PWM_DTCTL0_1	[24] DTCKSEL	死区时钟选择(写保护)		
PWM_DTCTL0_1	[16] DTEN	使能PWM配对的死区插入(PWM_CH0, PWM_CH1)(PWM_CH2 PWM_CH3)(PWM_CH4, PWM_CH5)(写保护)		
PWM_DTCTL0_1	[11:0] DTCNT	死区时间计数器 (写保护)		
PWM_DTCTL2_3	[24] DTCKSEL	死区时钟选择 (写保护)		
PWM_DTCTL2_3	[16] DTEN	使能PWM配对的死区插入(PWM_CH0, PWM_CH1)(PWM_CH2, PWM_CH3)(PWM_CH4, PWM_CH5)(写保护)		
PWM_DTCTL2_3	[11:0] DTCNT	死区时间计数器 (写保护)		
PWM_DTCTL4_5	[24] DTCKSEL	死区时钟选择 (写保护)		
PWM_DTCTL4_5	[16] DTEN	使能PWM配对的死区插入(PWM_CH0, PWM_CH1)(PWM_CH2, PWM_CH3)(PWM_CH4, PWM_CH5)(写保护)		
PWM_DTCTL4_5	[11:0] DTCNT	死区计数器 (写保护)		
PWM_BRKCTL0_1	[19:18] BRKAODD	PWM奇数通道刹车行为选择 (写保护)		
PWM_BRKCTL0_1	[17:16] BRKAEVEN	PWM偶数通道刹车行为选择(写保护)		
PWM_BRKCTL0_1	[15] SYSLBEN	使能系统故障作为电平检测刹车源 (写保护)		
PWM_BRKCTL0_1	[13] BRKP1LEN	使能引脚BKP1作为电平检测刹车源(写保护)		
PWM_BRKCTL0_1	[12] BRKP0LEN	使能引脚BKP0作为电平检测刹车源(写保护)		
PWM_BRKCTL0_1	[9] CPO1LBEN	使能ACMP1_O数字输出作为电平检测刹车源(写保护)		
PWM_BRKCTL0_1	[8] CPO0LBEN	使能ACMP0_O数字输出作为电平检测刹车源(写保护)		
PWM_BRKCTL0_1	[7] SYSEBEN	使能系统故障作为边沿检测刹车源 (写保护)		
PWM_BRKCTL0_1	[5] BRKP1EEN	使能PWMx_BRAKE1引脚作为边沿检测刹车源(写保护)		
PWM_BRKCTL0_1	[4] BRKP0EEN	使能PWMx_BRAKE0引脚作为边沿检测刹车源(写保护)		
PWM_BRKCTL0_1	[1] CPO1EBEN	使能ACMP1_O数字输出作为边沿检测刹车源(写保护)		
PWM_BRKCTL0_1	[0] CPO0EBEN	使能ACMP0_O数字输出作为边沿检测刹车源(写保护)		
PWM_BRKCTL2_3	[19:18] BRKAODD	PWM奇数通道刹车行为选择(写保护)		
PWM_BRKCTL2_3	[17:16] BRKAEVEN	PWM偶数通道刹车行为选择(写保护)		
PWM_BRKCTL2_3	[15] SYSLBEN	使能系统故障作为电平检测刹车源 (写保护)		
PWM_BRKCTL2_3	[13] BRKP1LEN	使能引脚BKP1作为电平检测刹车源(写保护)		
PWM_BRKCTL2_3	[12] BRKP0LEN	使能引脚BKP0作为电平检测刹车源(写保护)		
PWM_BRKCTL2_3	[9] CPO1LBEN	使能ACMP1_O数字输出作为电平检测刹车源(写保护)		
PWM_BRKCTL2_3	[8] CPO0LBEN	使能ACMP0_O数字输出作为电平检测刹车源(写保护)		
PWM_BRKCTL2_3	[7] SYSEBEN	使能系统故障作为边沿检测刹车源 (写保护)		
PWM_BRKCTL2_3	[5] BRKP1EEN	使能PWMx_BRAKE1引脚作为边沿检测刹车源(写保护)		

nuvoton

PWM_BRKCTL2_3	[4] BRKP0EEN	使能PWMx_BRAKE0引脚作为边沿检测刹车源(写保护)
PWM_BRKCTL2_3	[1] CPO1EBEN	使能ACMP1_O 数字输出作为边沿检测刹车源(写保护)
PWM_BRKCTL2_3	[0] CPO0EBEN	使能ACMP0_O数字输出作为边沿检测刹车源(写保护)
PWM_BRKCTL4_5	[19:18] BRKAODD	PWM奇数通道刹车行为选择(写保护)
PWM_BRKCTL4_5	[17:16] BRKAEVEN	PWM偶数通道刹车行为选择(写保护)
PWM_BRKCTL4_5	[15] SYSLBEN	使能系统故障作为电平检测刹车源 (写保护)
PWM_BRKCTL4_5	[13] BRKP1LEN	使能引脚BKP1作为电平检测刹车源(写保护)
PWM_BRKCTL4_5	[12] BRKP0LEN	使能引脚BKP0作为电平检测刹车源(写保护)
PWM_BRKCTL4_5	[9] CPO1LBEN	使能ACMP1_O数字输出作为电平检测刹车源(写保护)
PWM_BRKCTL4_5	[8] CPO0LBEN	使能ACMP0_O数字输出作为电平检测刹车源(写保护)
PWM_BRKCTL4_5	[7] SYSEBEN	使能系统故障作为边沿检测刹车源 (写保护)
PWM_BRKCTL4_5	[5] BRKP1EEN	使能PWMx_BRAKE1引脚作为边沿检测刹车源(写保护)
PWM_BRKCTL4_5	[4] BRKP0EEN	使能PWMx_BRAKE0引脚作为边沿检测刹车源(写保护)
PWM_BRKCTL4_5	[1] CPO1EBEN	使能ACMP1_O 数字输出作为边沿检测刹车源(写保护)
PWM_BRKCTL4_5	[0] CPO0EBEN	使能ACMP0_O数字输出作为边沿检测刹车源(写保护)
PWM_SWBRK	[8+n/2] n=0,2,4 BRKLTRGn	PWM电平刹车软件触发(写保护)
PWM_SWBRK	[n/2] n=0,2,4 BRKETRGn	PWM边沿刹车软件触发(写保护)
PWM_INTEN1	[10] BRKLIEN4_5	通道4/5的PWM电平检测刹车中断启用(写保护)
PWM_INTEN1	[9] BRKLIEN2_3	通道2/3的PWM电平检测刹车中断启用(写保护)
PWM_INTEN1	[8] BRKLIEN0_1	通道0/1的PWM电平检测刹车中断启用(写保护)
PWM_INTEN1	[2] BRKEIEN4_5	通道4/5的PWM边沿检测刹车中断启用(写保护)
PWM_INTEN1	[1] BRKEIEN2_3	通道2/3的PWM边沿检测刹车中断启用(写保护)
PWM_INTEN1	[0] BRKEIENO_1	通道0/1的PWM边沿检测刹车中断启用(写保护)
PWM_INTSTS1	[8+n] n=0,15 BRKLIFn	PWM通道n电平检测刹车中断标志(写保护)
PWM_INTSTS1	[n] n=0,15 BRKEIFn	PWM通道n边沿检测刹车中断标志(写保护)
ADC_ADCR	[12] RESET	ADC复位(写保护)

6.3.11 UARTO_TXD/USCIO_DAT1调制PWM

此芯片支持用 UARTO_TXD/USCI_DATO调制 PWM 通道。用户可设置 MODPWMSEL (SYS_MODCTL[7:4]) 来选择要调制的PWM0通道,通过设置MODEN(SYS_MODCTL[0])来使能 调制功能。用户可以在调制PWM之前设置 TXDINV(UART_LINE[8])来反向UART0_TXD或者设置



DATOINV (UUART_LINECTL[5]) 来反向USCI0_DAT1。

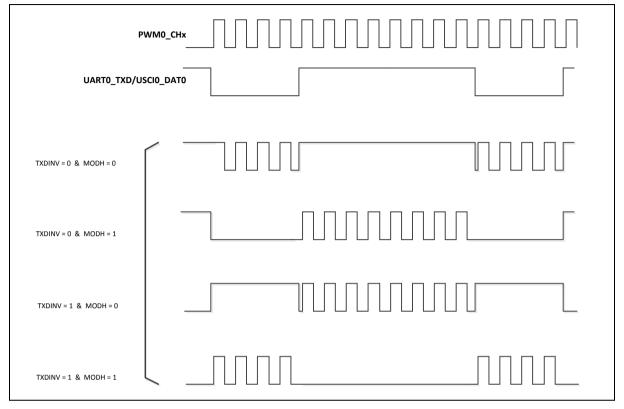


图 6.3-11 UARTO_TXD/USCIO_DAT1 通过 PWM 通道调制

6.3.12

6.3.13 系统定时器 (SysTick)

Cortex®-M0包含一个完整的系统定时器,系统定时器提供一个简单的、24位写入清零、递减、带灵活控制机制的自动装载计数器。该计数器可以用作实时操作系统(RTOS)的滴答定时器或作为一个简单的计数。

当系统定时器使能后,将从SysTick当前值寄存器(SYST_VAL)的值向下递减到0,并在下一个时钟周期,重新加载SysTick重加载值寄存器(SYST_LOAD)的值,然后再随时钟递减。当计数器递减到0,COUNTFLAG状态位将被设置,COUNTFLAG位读时清0。

复位时,SYST_ VAL的值是未知的。使能前,软件应向该寄存器写入值来清0。这样保证定时器会从SYST_LOAD值开始计数而不是一个随机值。

如果SYST_LOAD为0,定时器在重新加载后,将保持值为0。这种机制可以用来在定时器使能后,独立地禁用计数功能。

更多的介绍,请参考"Arm® Cortex®-MO 技术参考手册"和 "Arm® v6-M 架构参考手册"。



6.3.14 可嵌套向量中断控制器(NVIC)

Cortex[®]-M0 提供一个中断控制器用于异常模式, 称之为"嵌套向量中断控制器(NVIC)", NVIC与处理器内核紧密相连,且提供以下特性:

- 支持嵌套向量中断
- 自动保存和恢复处理器状态
- 简化和确定的中断延时

NVIC 按照优先级处理所有支持的异常。所有异常在"Handler模式"处理。NVIC架构支持32(IRQ[31:0])个离散的中断,每个中断有4级优先级。所有的中断和大部分异常可以被设置为不同的优先级。当中断发生时,NVIC会比较新的中断的优先级和当前中断的优先级,如果新中断的优先级比当前中断的优先级高,将立即处理新的中断。

当一个中断接受后,中断服务例程(ISR)的起始地址可从内存中的向量表取得。软件不需要决定哪个中断被响应,也不用分配相关ISR的起始地址。当开始地址取得后,NVIC将自动保存包含寄存器"PC, PSR, LR, R0~R3, R12"值的处理器状态到栈中。在ISR结束后,NVIC将从栈中恢复相关寄存器的值,并运行正常状态。因此花费少量且确定的时间处理中断请求。

NVIC支持"Tail Chaining"模式,可以有效的处理背对背中断,即无需保存和恢复当前状态,从而减少结束当前ISR切换到挂起ISR的延迟时间。NVIC还支持"Late Arrival"模式,因此可以提高并发ISRs的效率。当较高优先级中断请求发生在当前ISR开始执行之前(保存处理器状态和获取起始地址阶段),NVIC将立即处理更高优先级的中断,从而提高实时性。

更多的介绍,请参考"Arm® Cortex®-MO 技术参考手册" 和 "Arm® v6-M 架构参考手册"。

6.3.14.1 异常模式和系统中断映射

表 6.3-8列出了M031/M032系列支持的异常模式.与所有中断一样,软件可以为其中一些异常设置4级优先级.最高用户可配置优先级为0,最低优先级为3,所有用户可配置中断的默认优先级为0. 注:优先级0在系统为第4级优先级,排在"Reset","NMI"和"Hard Fault"这三个系统异常之后。

异常名称	向量号	优先级
Reset	1	-3
NMI	2	-2
Hard Fault	3	-1
Reserved	4 ~ 10	保留
SVCall	11	可配置
Reserved	12 ~ 13	保留
PendSV	14	可配置
SysTick	15	可配置
Interrupt (IRQ0 ~ IRQ31)	16 ~ 47	可配置

表 6.3-8 异常模式

nuvoTon

台 县口	中断号	中版名	.+- Mc.4#->4
向量号	(中断寄存器对应位)	中断名	中断描述
0 ~ 15	-	-	系统异常
16	0	BODOUT	欠压检测中断
17	1	WDT_INT	看门狗定时器中断
18	2	EINT024	来自EINT0,2,4外部中断
19	3	EINT135	来自EINT1.3.5外部中断
20	4	GPABGH_INT	来自 PA, PB, PG, PH引脚外部中断
21	5	GPCDEF_INT	来自PC, PD, PE, PF引脚外部中断
22	6	PWM0_INT	PWM0中断
23	7	PWM1_INT	PWM1中断
24	8	TMR0_INT	Timer 0中断
25	9	TMR1_INT	Timer 1中断
26	10	TMR2_INT	Timer 2中断
27	11	TMR3_INT	Timer 3中断
28	12	UART02_INT	UART0,2中断
29	13	UART13_INT	UART1,3中断
30	14	SPI0_INT	SPI0中断
31	15	QSPI0_INT	QSPI0中断
32	16	Reserved	保留
33	17	UART57_INT	UART5,7中断
34	18	I2C0_INT	12C0中断
35	19	I2C1_INT	12C1中断
36	20	BPWM0_INT	BPWM0中断
37	21	BPWM1_INT	BPWM1中断
38	22	USCI01	USCI0,1中断
39	23	USBD_INT	USB设备中断
40	24	Reserved	保留
41	25	ACMP01_INT	ACMP0和ACMP1中断
42	26	PDMA_INT	PDMA中断
43	27	UART46_INT	UART4,6中断
44	28	PWRWU_INT	芯片从掉电状态唤醒时钟控制中断
45	29	ADC_INT	ADC中断



46	30	CLKFAIL	时钟失败侦测和IRC自动校准中断和SRAM奇偶校验错误中断
47	31	RTC_INT	RTC中断

表 6.3-9 中断号码表

6.3.14.2 向量表

当中断响应时,处理器将自动从内存中的向量表中提取中断服务例程(ISR)的起始地址。对于ARMV6M,向量表基地址固定在0x00000000。向量表包含复位时堆栈指针的初始化值和所有异常处理程序的入口点地址。上一节上的向量号定义与异常处理程序条目关联的向量表中的条目的顺序,如上一节所示。

向量表偏移号	描述
0	SP_main – 主栈指针
向量号	使用向量号标示的异常入口指针

表 7.2-10 向量表格式

6.3.14.3 操作描述

NVIC中断可以通过写使能中断或清使能中断寄存器相关位来使能或禁用。这些寄存器使用写1使能和写1清零机制,通过读取这些寄存器可以读取当前相应中断的使能状态。当中断禁用后,中断声明将使中断挂起,因此中断不被激活。如果在禁用中断时中断被激活,它将保持激活状态直到被复位或异常返回清除。清使能位可以阻止相应中断的新中断被激活。

NVIC中断可以使用互补寄存器对来挂起/取消挂起来使能/禁用中断,这些寄存器分别为设置挂起寄存器和清挂起寄存器。这些寄存器使用写1使能和写1清零机制,通过读取这些寄存器可以读取当前相应中断的挂起状态。清挂起寄存器寄存器不影响激活中断的执行状态。

NVIC中断的优先级可以通过更新32位寄存器的8个位段来设置(每个寄存器支持4个中断)。

与NVIC相关的通用寄存器在系统控制空间的一块内存中设置,下一节将做出描述。

6.4 Flash 存储控制器(FMC)

6.4.1 概述

此芯片內置16/32/64/128/256/512K字节Flash(512K字节的芯片包含2个256K字节BANK0和BANK1)。一个用户配置区,用于系统初始化。引导存储器区(LDROM),用于在系统编程(ISP)功能,安全保护ROM(SPROM)可以用来隐藏客户程序。M031xG/I和M032xG/I,有4K字节零等待周期高速缓存来提升代码/数据的执行效率。此芯片同样支持在应用编程(IAP)功能,FLASH更新后无需复位芯片就可以切换执行代码。参考表 6.4-1详细介绍M031/M032系列各芯片的区别。

6.4.2 特性

- 支持安全固件升级的双BANK Flash架构
- 支持**OTA**功能
- 支持APROM bank擦除
- 支持16/32/64/128/256/512K字节应用程序存储空间(APROM)
- 16/32/64/128K字节型号的芯片,Flash每页512字节
- 256/512K字节型号的芯片,Flash每页2048字节
- 支持2/4/8K字节引导存储器 (LDROM)
- 支持与APROM共用空间,大小可配置的数据Flash
- 支持512/2048字节安全保护存储空间(SPROM)可隐藏客户程序
- 支持12字节用户配置块控制系统初始化
- 片上Flash支持512/2048字节页擦除
- 支持CRC-32校验和计算功能
- 支持在系统编程(ISP)/在应用编程(IAP)来更新片上Flash代码
- 支持高速缓存来提升Flash存储性能和减少电源功耗

章节	子章节	M031xB/C/D/E M032xB/C/D/E	M031xG/I M032xG/I
	6.4.4.3物理和虚拟地址概念	-	-/●
	6.4.4.4 APROM 重启地址操作模式选项	-	•
	6.4.4.14 高速缓存控制器	-	•
6.4.4 功能描述	6.4.4.15 片内片上Flash存储器编程 64位编程和多字编程	-	•
	6.4.4.17 Flash 全为1校验	-	•
	ISP控制寄存器(FMC_ISPCTL) INTEN (FMC_ISPCTL[24])	-	•
寄存器描述	Flash (FMC_FTCTL)	-	•



章节	子章节	M031xB/C/D/E M032xB/C/D/E	M031xG/I M032xG/I
	CACHEINV (FMC_FTCTL[9])		
	Flash (FMC_FTCTL) BBOFF (FMC_FTCTL[7])	•	-
	Flash (FMC_FTCTL) FOM (FMC_FTCTL[6:4])	000 = 頻率小于或等于 48 MHz. 001 =频率小于或等于24 MHz. 其它 = 保留.	000 =频率小于或等于72 MHz. 001 =频率小于或等于12 MHz. 010 =频率小于或等于36 MHz. 011 =频率小于或等于60 MHz. 其它=频率小于或等于72MHz.
	ISP状态寄存器 FBS (FMC_ISPSTS[30])	-	•
	ISP状态寄存器 (FMC_ISPSTS) INTFLAG (FMC_ISPSTS[8])	-	•
	ISP状态寄存器 (FMC_ISPSTS) PGFF (FMC_ISPSTS[5])	-	•
	ISP 数据 0 寄存器 (FMC_MPDAT0)	-	•
	ISP 数据1寄存器 (FMC_MPDAT1)	-	•
	ISP数据2寄存器(FMC_MPDAT2)	-	•
	ISP数据3寄存器(FMC_MPDAT3)	-	•
	ISP多字编程地址寄存器(FMC_MPADDR)	-	•
	ISP 多字编程状态寄存器 (FMC_MPSTS)	-	•

表 6.4-1 不同芯片 FMC 特性比较表

6.5 通用I/O (GPIO)

6.5.1 概述

此芯片最多有111个GPIO,通过芯片配置,这些I/O可以作为其他功能接口,这111个I/O分别位于8个端口,分别是PA,PB,PC,PD,PE,PF,PG和PH。PA和PB端口有16个I/O,PC端口有15个I/O,PD和PE端口有16个I/O,PF端口有14个I/O,PG端口有10个I/O,PH端口有8个I/O。每个I/O口都可以独立配置管脚模式功能及数据。

每个I/O类型可以通过软件单独配置为输入,推挽输出,开漏输出或准双向模式,芯片复位后,I/O模式由CIOINI (CONFIG0[10]) 决定。

6.5.2 特性

- ●4种I/O口模式:
 - ◆ 准双向模式
 - ◆ 推挽输出模式
 - ◆ 开漏输出模式
 - ◆ 输入模式
- 可选TTL/Schmitt 触发输入
- I/O 可配置成边沿/电平触发的中断源
- 通过(CONFIG0[10]) 设置,可以配置所有IO口在复位后的默认模式
 - ◆ CIOIN = 0, 复位后所有GPIO管脚为准双向模式。
 - ◆ CIOIN = 1, 复位后所有GPIO管脚为高阻输入模式
- 仅在准双向模式, I/O 管脚的内部上拉电阻使能
- 使能管脚中断功能同时也使能了唤醒功能



6.6 PDMA控制器(PDMA)

6.6.1 概述

直接存储器访问(PDMA)控制器用于高速数据传输。PDMA控制器可以从一个地址到另一个地址传输数据,无需CPU介入。这样做的好处是减少CPU的工作量,把节省下的CPU资源做其他应用。PDMA控制器包含9个通道,每个通道支持内存和外设之间的数据传输和内存与内存之间的数据传输。

6.6.2 特性

- 支持9个可独立配置的通道
- 支持两种优先级选择(固定优先级和轮循优先级)
- 支持8位,16位,32位数据传输
- 支持源和目标地址自动增加或者固定,数据宽度支持字节,半字,字
- 支持软件, I²C, SPI/I²S, UART, USCI, ADC, PWM和TIMER请求
- 支持Scatter-Gather模式,通过描述表链表执行灵活的数据传输
- 支持单笔和批量传输方式
- 仅通道0和通道1支持Time-out功能

6.7 定时器控制器(TMR)

6.7.1 概述

定时器控制器包含4组32位定时器,定时器0--定时器3。可以让用户很容易的在应用中开发一个定时器应用。定时器能执行的功能有:频率测量,延时,时钟产生,通过外部管脚进行事件计数,通过外部捕获管脚进行脉宽测量。

6.7.2 特性

6.7.2.1 定时器功能特性

- 4组 32-位定时器,带24位向上计数器和一个8位的预分频计数器
- 每个定时器都可以设置独立的时钟源
- 提供 one-shot, periodic, toggle 和 continuous 四种计数操作模式
- 通过CNT(TIMERx_CNT[23:0])可读取内部24位向上计数器的值
- 支持事件计数功能
- 支持计数USB SOF 信号
- 通过CAPDAT (TIMERx_CAP[23:0])可读取24位捕捉值
- 支持外部管脚捕捉功能,可用于脉宽测量
- 支持外部管脚事件计数,可用于复位24位向上定时器
- 支持ACMP输出信号及LIRC变化触发内部捕获功能
- 如果定时器中断信号产生,支持芯片从空闲/掉电模式唤醒
- 支持定时器0~定时器3超时溢出中断或捕捉中断来触发PWM,PDMA,ADC,BPWM功能
- 支持定时器间触发模式

6.8 看门狗定时器(WDT)

6.8.1 概述

看门狗定时器用于,当系统运行到一个未知状态时,通过它来使系统复位。这种做法可以预防系统进入 到无限期的死循环。此外,看门狗定时器支持系统从空闲/掉电模式唤醒。

6.8.2 特性

- 20位的向上计数器用于WDT超时间隔设置
- 溢出时间间隔(2⁴ ~ 2²⁰) 个WDT_CLK 时钟周期可选,如WDT_CLK = 38.4 kHz (LIRC),那 么溢出时间间隔是416us ~ 27.3秒
- 系统复位保持时间(1/WDT_CLK) * 63
- 支持看门狗定时器复位延时周期,包括1026、130、18或3个WDT_CLK复位延时周期
- 通过设置CONFIG0中CWDTEN[2:0]位,支持芯片上电或复位条件下看门狗强制打开
- 如果时钟源选择内部低速时钟(LIRC)或LXT时钟,支持看门狗定时器溢出唤醒



6.9 窗口看门狗定时器 (WWDT)

6.9.1 概述

窗口看门狗定时器(WWDT)用于在一个窗口时间内执行系统复位,以防止程序在不可预知条件下跑到一个不可控的状态。

6.9.2 特性

- 6位向下计数值(CNTDAT, WWDT_CNT[5:0])和6位比较值(CMPDAT,WWDT_CTL[21:16]) ,使得窗口周期更加灵活
- 支持4-位值(PSCSEL, WWDT_CTL[11:8])选择看门狗预分频值,预分频计数器最大可达 11位
- WWDT计数器在空闲或掉电模式下暂停

6.10 实时时钟(RTC)

6.10.1 概述

实时时钟 (RTC) 控制器用于记录实时时间及日历等信息。RTC控制器支持可配置的时间节拍和闹钟定时中断。时间及日历等信息的表示格式为BCD 码。RTC控制器支持RTC时钟源频率补偿功能,可对外接晶振的频率精度进行数字频率补偿。

6.10.2 特性

- 支持时间计数(秒、分、时)和日历计数(日、月、年),用户可以通过访问寄存器 RTC_TIME和RTC_CAL查看时间及日历。
- 可设定闹钟时间(秒、分、时)和日历(日、月、年),参看寄存器RTC_TALM 和RTC CALM。
- 可设定闹钟时间(秒、分、时)和日历(日、月、年)的掩码使能功能,参看 RTC_TAMSK和 RTC_CAMSK寄存器。
- 可选择12小时或 24小时制式,参看RTC CLKFMT寄存器。
- 支持闰年自动识别,参看RTC LEAPYEAR寄存器
- 支持周内日期计数,参看RTC_WEEKDAY寄存器
- 支持RTC时钟源频率补偿功能,参看寄存器RTC_FREQADJ
- 所有时间、日期的数据格式为 BCD 码
- 支持周期RTC时间节拍中断,提供 8个周期选项供选择,分别为: 1/128、1/64、1/32、1/16、1/8、1/4、1/2 及1秒
- 支持 RTC 定时节拍和闹钟定时中断
- 支持1Hz时钟输出
- 支持RTC中断从空闲模式或掉电模式下唤醒芯片



6.11 基本PWM 发生器和捕获定时器(BPWM)

6.11.1 概述

如图 6.11 1所示,芯片有 2 组 BPWM 发生器,分别为BPWM0 和 BPWM1。每组 BPWM 都支持 6路 BPWM 输出和捕捉输入通道、12 位的预分频器、16 位比较器,6 路通道共享一个16 位的 BPWM 计数器。BPWM 计数器支持向上、向下和上下三种计数方式。BPWM 通过比较比较器和计数器的值来产生事件。这些事件可以用来产生 BPWM 脉冲、BPWM中断和触发ADC开始转换的信号。BPWM 的输出控制单元支持极性输出、独立的管脚屏蔽和三态输出使能。

BPWM 发生器还支持输入捕捉功能,当输入通道有上升沿、下降沿或双边沿信号发生时,锁存 BPWM 计数器的值到对应的寄存器。

6.11.2 特性

6.11.2.1 BPWM 功能特性

- 时钟频率最高可达到最大的 144MHz 频率
- 2组 BPWM 模块,每组都提供 6路输出通道
- BPWM 输出/捕捉通道支持独立模式
- 从 1 到 4096 的 12 位预分频器
- 16 位精度的 BPWM 计数器,每个模块都有 1 个 BPWM 计数器
 - 向上、向下及上下的计数器操作模式
- 每个 BPWM 管脚都支持屏蔽功能和三态使能
- 以下事件可以触发中断:
 - BPWM 计数器计数到 0、周期值或比较器值
- 以下事件可以触发ADC:
 - BPWM 计数器到 0、周期值或比较器值

6.11.2.2 捕捉功能特性

- 多达 12 路 16 位精度的输入捕捉通道
- 支持向上或向下的捕捉条件
- 支持向上或向下的捕捉中断
- 支持向上或向下的捕捉触发计数器重载

6.12 PWM发生器和捕获定时器 (PWM)

6.12.1 概述

该芯片提供了两路PWM发生器,PWM0和PWM1。每路PWM支持6通道的PWM输出或输入捕获。一个12位的预分频器可将时钟源分频,为配有16位比较器的16位计数器提供灵活的时钟。PWM计数器支持向上,向下,上下计数方式。PWM将比较器与计数器比较来产生事件,这些事件可以用来产生PWM脉冲、中断、ADC开始转换触发信号。

PWM发生器支持两种标准PWM输出模式:独立模式和互补模式,这两种模式的架构互为不同。互补模式中,两个比较器可插入各种12位死区时间的PWM脉宽。PWM输出控制单元,它支持极性输出,独立引脚屏蔽和刹车功能。

PWM发生器还支持输入捕获功能,当输入通道有向上跳变、向下跳变、或者向上向下都有的跳变时, PWM计数器的值将会被锁存到相应的寄存器中。捕获功能还支持通过PDMA把捕获到的数据搬移到指 定内存区域。

6.12.2 特性

6.12.2.1 PWM 功能特性

- 支持最大144 MHz时钟频率
- 支持两个PWM模块,每个模块提供6个输出通道
- 支持独立模式的PWM输出/输入捕获
- 支持3组互补通道的互补模式
 - 12位分辨率的死区插入
 - 每个周期两个比较值
- 支持12位从1到4096的预分频
- 支持16位分辨率的PWM计数器
 - 向上,向下和上下计数操作类型
- 每个PWM引脚支持屏蔽功能和三态使能
- 支持刹车功能
 - 刹车源来自引脚和系统安全事件(时钟故障、欠压检测、SRAM奇偶校验错误和CPU锁死)
 - 刹车源引脚噪声滤波器
 - 通过边沿检测刹车源来控制刹车状态直到刹车中断清除
 - 刹车条件解除后通过电平检测刹车源来控制自动恢复功能
- 支持下列事件中断:
 - PWM计数器值为 0、周期值或比较值
 - 满足刹车条件
- 支持下列事件触发ADC:
 - PWM计数器值为0、周期值或比较值



6.12.2.2 捕获功能特性

- 支持12路16位分辨率的输入捕获通道
- 支持上升/下降沿捕获条件
- 支持输入上升/下降沿捕获中断
- 支持带计数器重载选择的上升/下降沿捕获
- 支持PWM 所有通道的PDMA数据搬移功能



6.13 UART接口控制器 (UART)

6.13.1 概述

该芯片提供8路通用异步收发器(UART)。UART控制器作为标准速度的UART还支持流控功能。UART控制器的接收过程是把外设的串行数据转为并行数据,发送过程是把CPU的并行数据转成串行数据发送出去。每个UART通道支持10种类型的中断。UART控制器还支持IrDA,SIR,RS-485,单线功能模式和波特率自动测量功能。

6.13.2 特征

- 全双工,异步通讯
- 独立的接收/发送FIFO(16/16字节或1/1字节),用于数据装载
- 支持硬件自动流控制
- 接收缓存触发等级的数据长度可设
- 每个通道波特率可单独设置
- 支持nCTS、输入数据、接收数据FIFO达到阈值以及RS-485地址匹配(AAD模式)这几种情况下的唤醒功能,(仅UART0/UART1/UART4/UART5支持接收数据FIFO达到阈值和RS-485地址匹配(AAD模式)的唤醒功能)
- 支持8位接收缓存超时溢出检测功能
- 通过设置寄存器DLY(UART_TOUT[15:8]),可配置两个数据之间(从上一个stop位到下一个start位)的传送时间间隔
- 支持自动波特率测量和波特率补偿功能
 - 支持9600 bps下,UART_CLK可选择LXT(仅UART0/UART1/UART4/UART5支持)
- 支持break error、frame error、parity error和收/发缓冲区溢出检测等功能
- 可编程串行接口特性
 - 数据位长度可设为5~8位
 - 可编程校验,包括奇、偶、无校验位或固定校验位生成和检测
 - 可设置停止位长度为1位、1.5位或2位
- 支持IrDA SIR功能模式
 - 标准模式下支持3/16位宽功能
- 支持RS-485模式
 - 支持RS-485 9位模式
 - 支持软硬件控制nRTS管脚,用于控制RS-485传送方向
- 支持PDMA传输功能
- 支持单线功能模式

UART 特性	UART0/UART1/UART4/UART5	UART2/UART3/UART6/UART7	USCI-UART
FIFO	16 字节	1 字节	TX: 1字节
	10 1 h		RX: 2字节



自动流控制(CTS/RTS)	V	√	\checkmark
IrDA	V	√	-
LIN	-	-	-
RS-485 功能模式	\checkmark	\checkmark	\checkmark
nCTS 唤醒	√	\checkmark	\checkmark
接收数据唤醒	V	√	√
接收数据达到设定阈值唤醒	V	-	-
RS-485地址匹配(AAD模式)唤醒	√	-	-
波特率自动测量	√	\checkmark	\checkmark
停止位长度	1, 1.5, 2 位	1, 1.5, 2 位	1,2位
字长	5, 6, 7, 8 位	5, 6, 7, 8 位	6~13 位
偶/奇校验	V	√	√
固定位	V	√	-
注: √=支持			

表 6.13-1 NuMicro® M031/M032 系列 UART 特征

6.14 SPI接口(SPI)

6.14.1 概述

SPI接口是全双工同步串行数据通讯接口,可做为主机或从机,用 4 线双向通讯。M031 包含 1 组 SPI 控制器,用于对从外围设备接收到的数据执行串并转换,并对发送到外围设备的数据进行并串转换。 每个SPI控制器可以配置为主设备或从设备,并支持PDMA功能存取数据缓冲区。 每个SPI控制器还支持 I2S模式来连接外部音频编解码器。

6.14.2 特征

- SPI 模式
 - 1组 SPI 控制器
 - 支持主机模式和从机模式
 - 传输位长可为8~32位
 - 提供独立的4级32位(或8级16位)收发FIFO缓存,实际数据位长由SPI的设置决定
 - 支持高位优先 (MSB) 或低位优先(LSB)时序
 - 支持字节重排功能
 - 支持字节或字暂停模式
 - 总线时钟主机模式最高可到24 MHz ,从机模式最高可到16 MHz (当芯片工作在 V_{DD} = 1.8~3.6V)
 - 支持一数据通道半双工传输
 - 支持只接收模式
 - 支持 PDMA 传输

● I²S 模式

- 通过SPI 控制器支持一路 I²S
- 外接音频 CODEC
- 支持主机/从模式
- 可处理 8, 16, 24 和 32 位数据宽度
- 支持单声道和双声道格式
- 支持 PCM A, PCM B, I2S 和 MSB 对齐的数据格式
- 每组控制器提供 2 个 4 级 FIFO 缓存,一个用于发送,另一个用于接收
- 支持两路PDMA 请求,一个用于发送,另一个用于接收
- 当缓存数量超过边界值(边界值可编程设定),将产生中断。



6.15 QSPI接口 (QSPI)

6.15.1 概述

QSPI接口是全双工同步串行数据通讯接口,可做为主机或从机,用4线进行双向通讯。M031包含1组 QSPI控制器用于执行从外设接收到的数据串行到并行转换和发送给外设数据的并行到串行转换。

QSPI支持全双工的2位传输模式,也支持双I/O和四I/O传输模式。QSPI支持PDMA传输功能。

6.15.2 特征

- 支持一组QSPI控制器
- 支持主机模式和从机模式
- 总线时钟主机模式最高可到24MHz,从机模式最高可到16MHz(当芯片工作在 Vdd=1.8~3.6V)
- 支持2位传输模式
- 支持双I/O和四I/O传输模式
- 传输位长可为8~32位
- 提供独立的8级深度的发送和接收FIFO缓存
- 支持高位 (MSB) 或者低位(LSB)在前传输顺序
- 支持字节重排功能
- 支持字节或字暂停模式
- 支持PDMA传输
- 支持三线模式,无从机片选的双向接口
- 支持单数据通道半双工传输
- 支持只接收模式

6.16 I²C 串行接口控制器(I²C)

6.16.1 概述

I²C为双线,双向串行总线,通过简单有效的连线方式实现器件间的数据交换。I²C标准是多主机总线,包括冲突检测和仲裁,以防止在两个或多个主机同时尝试控制总线时发生数据损坏。

有2组I²C控制器,都支持掉电唤醒功能。

6.16.2 特性

 I^2 C通过SDA 及SCL两条线与连接在总线上的器件传输信息,总线的主要特征有:

- 支持最多2组I²C接口
- 支持主机/从机模式
- 主从机之间双向数据传输
- 总线支持多主机 (无中心主机)
- 支持标准模式 (100 kbps), 快速模式 (400 kbps) 和快速加模式(1 Mbps)
- 多主机间同时传输数据仲裁,避免总线上串行数据损坏
- 总线采用串行同步时钟,可实现设备之间以不同的速率传输
- 内建14位超时溢出定时器,当I²C总线中止且定时器超时溢出时,产生I²C中断
- 可配置不同时钟以适用于可变速率控制
- 支持7位地址模式
- 支持多地址识别(4组从机地址带mask选项)
- 支持掉电唤醒功能
- 支持带有一个缓冲的PDMA
- 支持建立/保持时间可编程
- 支持总线管理 (兼容SM/PM) 功能

章节	子章节	M031xB/C/D/E M032xB/C/D/E	M031xG/I M032xG/I
6.16.5功能描述	6.16.5.2操作模式 - 总线管理 (SMBus/PMBus 兼容) - 设备识别 – 从机地址 - 总线协议 - 地址解析协议(ARP) - 接收命令和数据应答控制 -主机通知协议 - 总线管理警报 - 包错误检查 -超时		•



章节	子章节	M031xG/I M032xG/I
	-总线管理超时 - 总线时钟低电平超时 - 总线空闲侦测	
	I2C总线管理控制寄存器(I2C_BUSCTL)	•
	I2C 总线管理定时器控制寄存器 (I2C_BUSTCTL)	•
	I2C总线管理状态寄存器(I2C_BUSSTS)	•
寄存器描述	I2C包错误检查字节数寄存器(I2C_PKTSIZE)	•
	I2C包错误检查字节值寄存器(I2C_PKTCRC)	•
	I2C总线管理定时器寄存器(I2C_BUSTOUT)	•
	I2C 总线管理时钟低定时器寄存器 (I2C_CLKTOUT)	•

表 6.16-1 不同芯片 I²C 特性比较表



6.17 USCI -通用串行控制接口控制器(USCI)

6.17.1 概述

通用串行控制接口(USCI)是一种灵活的接口模块,它集中了几种串行通信协议。用户可以配置该控制器作为UART、SPI或是 I^2 C功能协议。

6.17.2 特性

控制器可以依据应用需求进行单独的配置。主要支持以下几种协议:

- UART
- SPI
- I²C



6.18 USCI - UART模式

6.18.1 概述

异步串行通道UART能处理异步数据帧的接收和发送。接收过程是把外设的串行数据转为并行数据,发送过程是把CPU的并行数据转成串行数据发送出去。接收和发送帧是独立的,他们可以在不同时刻启动。

UART控制器也提供流控功能,有两个条件可以唤醒系统。

6.18.2 特性

- 有一个发送缓冲和两个接收缓冲来存放数据
- 支持硬件流控功能
- 支持可编程的波特率发生器
- 支持9位数据传输 (支持 9位 RS-485)
- 波特率发生器内建捕获事件为波特率检测提供了可行性
- 支持PDMA功能
- 支持唤醒功能 (仅数据和nCTS 唤醒)



6.19 USCI - SPI模式

6.19.1 概述

USCI控制器的SPI协议适用于同步串行数据通信并且支持全双工传输。支持主机和从机操作4线接口模式。USCI控制器的SPI模式在接收外设数据时执行的是串行到并行的转换,在发送数据到外设时执行的是并行到串行的转换。设置FUNMODE (USPI_CTL[2:0]) = 0x1,选择SPI模式。

通过设置SLAVE (USPI_PROTCTL[0])来选择SPI协议运行在主机或是从机模式。下图展示了主机和从机模式的应用。

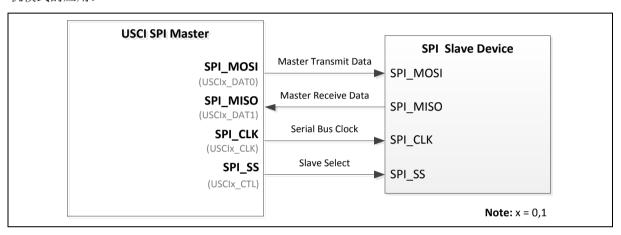


图 6.19-1SPI 主机模式应用框图

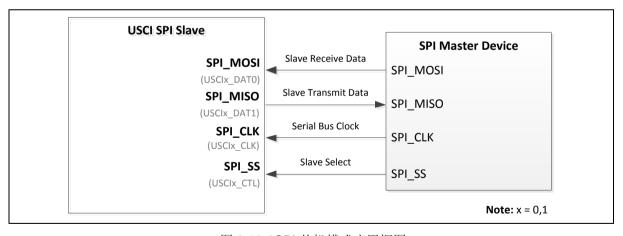


图 6.19-2SPI 从机模式应用框图

6.19.2 特性

- 支持主机或从机模式操作(最大频率—主机== f_{PCLK}/2,从机<f_{PCLK}/5)
- 传输字的长度在4到16位可编程
- 支持一组发送缓冲和两组接收缓冲
- 支持MSB优先或是LSB优先传输
- 支持字传输暂停功能



- 支持PDMA传输
- 支持3-线,没有从机选择信号
- 从机模式下支持片选信号唤醒功能
- 支持单数据通道的半双工传输

6.20 USCI - I²C模式

6.20.1 概述

在I²C总线上,数据通过时钟线SCL和数据线SDA在主从机间逐一字节同步传送。每个字节数据长度是8位.一个SCL 时钟脉冲传输一个数据位,数据由最高位MSB 开始传输,每个字节传输后跟随一个应答位,每个位在SCL为高时采样;因此,SDA线只能在SCL为低时改变,在SCL为高时必须保持稳定。当SCL为高时,SDA 线上的跳变视为一个命令(START 或STOP)。更多关于I²C总线时序的细节请参考图6,20-1。

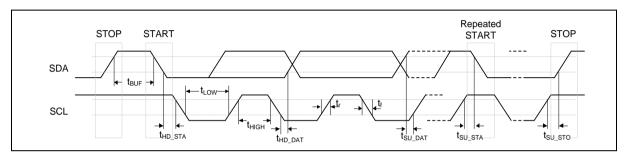


图 6.20-1 I²C 总线时序

片上 I^2 C外设提供了一个符合 I^2 C总线规范的串行接口。 I^2 C端口自动处理字节传输。通过设置寄存FUNMODE (UI2C _CTL [2:0]) = 100B选择 I^2 C模式。USCI硬件接口通过数据线SDA 和时钟线 SCL两个引脚连到 I^2 C总线。当I/O 引脚作为 I^2 C 端口使用时,用户必须事先设定I/O引脚为 I^2 C功能。

注: SDA 和 SCL两个引脚需要上拉电阻,因为这个两个引脚在USCI被选作I²C模式下为开漏脚.

6.20.2 特性

- 支持主机/从机模式
- 支持7位地址模式和10位地址模式
- 支持标准模式 (100 kbps)或快速模式 (400 kbps)
- 支持多主机总线
- 支持一个发送缓冲和两个接收缓冲
- 支持10位总线超时
- 支持总线监控模式
- 支持通过接收'START'信号或地址匹配掉电唤醒
- 支持建立/保持时间可编程
- 支持多地址识别(2组从机地址带mask 选项)



6.21 外部总线接口(EBI)

6.21.1 概述

该芯片配备了一个外部总线接口(EBI),以供外部设备使用。为节省外部设备与芯片的连接线,EBI支持地址与数据总线多路复用。EBI支持两组片选,可连接两个各自有不同时序设定的外部设备。

6.21.2 特性

- 支持两路存储bank
- 为每个bank 提供了有极性控制的片选引脚
- 每个bank访问空间达1MB,实际外部可寻址空间取决于芯片封装引脚
- 支持 8位/16位 数据宽度
- 16位数据宽度下支持字节写
- 支持地址/数据复用模式
- 每个存储bank支持时序参数独立调整
- 支持LCD i80接口模式
- 支持PDMA模式
- 支持基于HCLK所产生的不同频率的总线基本时钟
- 支持可配置空闲周期以用于不同的访问情况:写指令完成的空闲时间(W2X)和连读的空闲时间(R2R)
- 支持地址总线和数据总线分开模式

		M031xB/C/D/ E	M031xG/I
	M032xC/D	M032xE	M032xG/I
6.21.5.3 EBI数据宽度连接-地址总线和数据总线分开模式			•
6.21.5.4 EBI 操作控制连续数据访问模式			•

表 6.21-1 EBI 特性比较表

6.22 USB 2.0 全速设备控制器(USBD)

6.22.1 概述

本器件带一组USB 2.0全速设备端收发器。支持控制/批量/中断/同步四种传输类型。

在此设备控制器中,有两个主要接口,APB总线和USB总线。USB总线来自于USB 硬件收发器。CPU可以通过APB总线来设置相应控制寄存器。控制器中有512字节的内部SRAM作为数据缓冲区。对于IN或OUT 传输, CPU通过APB或SIE对SRAM读写。用户要先通过寄存器(USBD_BUFSEGx)对每一个端点在SRAM中设置有效起始地址。

该控制器共有8个端点。每个端点可独立配置成输入或输出端点。所有传输模式包括控制/批量/中断/同步四种模式都通过这一模块传输。端点控制模块也用于管理数据流同步,端点状态,当前起始地址,处理状态和每个端点数据缓冲状态。

控制器中有四个不同的中断事件:唤醒事件,插拔事件,USB事件如:IN ACK,OUT ACK和BUS事件如: 挂起,恢复等。以上任何事件都会产生中断,用户只需在中断状态寄存器(USBD_INTSTS)中查找相关事件标志,就可以知道发生了哪种中断,然后查找相关的USB端点状态寄存器USBD_EPSTS0就可知道在这个端点中发生了何种中断事件。

在这个USB控制器中也支持软件断开连接功能。这个功能用于仿真设备从主机断开的过程。如果SE0 位 (USBD_SE0)被置位,USB控制器将强迫把USB_D+ 和 USB_D-拉到低电平,从而禁止USB功能。SE0 位被清零后,主设备将再次枚举所插入的USB设备。

详细内容请参考通用串行总线规范修订2.0

6.22.2 特性

- 兼容USB2.0 全速规范
- 提供1个中断向量包含5种中断事件(起始帧,唤醒,插拔,USB和总线)
- 支持 控制/批量/中断/同步 传输类型
- 支持总线空闲3ms以上总线切换到挂起功能
- 支持8个通讯端点提供控制/批量/中断/同步传输类型,和最大512字节数据缓冲区
- 提供远程唤醒功能

章节	-	M031xB/C/D/E	M031xG/I
·후· h	M032xC/D	M032xE	M032xG/I
6.22.7 寄存器描述 USB 配置寄存器 (USB_CFGx)	•	-	-
DSQSYNC 输出令牌传输			



6.23 CRC控制器 (CRC)

6.23.1 概述

CRC循环冗余发生器使用4种常见的多项式CRC-CCITT, CRC-8, CRC-16, 和 CRC-32 执行 CRC 计算

6.23.2 特性

- 支持4种常见的多项式 CRC-CCITT, CRC-8, CRC-16, 和CRC-32
 - CRC-CCITT: $X^{16} + X^{12} + X^5 + 1$
 - CRC-8: $X^8 + X^2 + X + 1$
 - CRC-16: $X^{16} + X^{15} + X^2 + 1$
 - CRC-32: $X^{32} + X^{26} + X^{23} + X^{22} + X^{16} + X^{12} + X^{11} + X^{10} + X^8 + X^7 + X^5 + X^4 + X^2 + X + 1$
- 可编程种子值
- 对于输入数据和CRC 校验和,支持可编程的位顺序反转设定
- 对于输入数据和CRC 校验和,支持可编程的补码设定
- 支持 8/16/32-位 数据宽度
 - 8-位写模式: 1-AHB 时钟周期操作
 - 16-位写模式: 2-AHB 时钟周期操作
 - 32-位写模式: 4-AHB 时钟周期操作
- 支持使用 PDMA 写数据去执行CRC操作

6.24 硬件除法器(HDIV)

6.24.1 概述

硬件除法器 (HDIV) 在高性能的应用中很有用,该硬件除法器是有符号的整数除法器,可以输出商和余数

6.24.2 特性

- 有符号 (2的补码)整数计算
- 32-位被除数,16-位除数的计算能力
- 32-位商和32-位余数的输出(16位余数加上符号扩展到32位)
- 除0警告标志
- 写除数触发计算



6.25 模数转换器(ADC)

6.25.1 概述

包含一个12位逐次逼近型模数转换器(SAR A/D转换器),包含16个输入通道。A/D转换器支持四种操作模式:单次模式、Burst 模式、单周期扫描模式和连续扫描模式。A/D转换器可以通过软件、外部STADC引脚(STADC), 定时器0~3溢出脉冲触发, PWM或BPWM触发转换

6.25.2 特性

- 操作电压: 1.8V~3.6V.
- 模拟输入电压: 0 ~ AV_{DD}.
- 支持VREF管脚输入的外部参考电压.
- 12-位解析度和10-位精度保证.
- 16路单端输入或8对差分输入
- 最大ADC外设时钟频率48MHz.
- 高达2 MSPS 采样率.
- 扫描使能通道
- 门限电压检测
- 4种操作模式:
 - 单一模式:在指定通道执行一次 A/D 转换
 - Burst 模式: A/D 转换器连续的采样转换指定通道并将结果存储到FIFO中
 - 单周期扫描模式: A/D转换器执行一次指定的几个通道的AD采集转换,其采集转换顺序是从编号最小的通道到编号最大的通道。.
 - 连续扫描模式: A/D 转换器连续的执行单周期扫描模式直到软件停止A/D转换。
- A/D 转换可有一下几种方式触发:
 - 软件写 1 到 ADST 位.
 - 外部管脚 (STADC).
 - 定时器 0~3 溢出脉冲.
 - PWM触发
 - BPWM触发.
- 每个通道的转换结果都存到对应的数据寄存器中,并且带有有效和覆盖指示。
- 转换结果可以和一个特殊的值比较,用户可以选择在与比较寄存器值相等时是否产生中断
- 支持延长采样时间功能 (0~255 ADC 时钟).
- 一个内部band-gap 电压 (VBG)通道.
- 一个内部上拉/下拉电路通道
- 支持 PDMA 传输模式.
- 支持校准模式.

● 支持浮空检测功能

注1: ADC 采样率 = (ADC 外设时钟频率) / (总共 ADC 转换周期)

注2: 如果内部band-gap 电压通道起效, 最大采样率为300 k SPS.

注3: ADC 时钟频率必须小于等于PCLK .

	M032xC/D	M031xB/C/D/E M032x/E	M031xG/I M032xG/I
6.25.5.11 PWM 触发	-	•	•
6.25.5.12 BPWM触发	•	-	•
6.25.5.17 Floating检测功能	•	-	•

表 6.25-1 ADC 特性比较表



6.26 模拟比较器控制器(ACMP)

6.26.1 概述

该芯片提供两个比较器。当正端输入大于负端输入时,比较器输出逻辑1,否则输出0。当比较器输出值 改变时,可以配置每个比较器发生中断

6.26.2 特性

- 模拟输出电压范围: 0 ~ AV_{DD} (AV_{DD} 管脚电压)
- 支持迟滞功能
- 支持唤醒功能
- 正端和负端输入源可选
- ACMP0 支持:
 - 正端输入源有4个多路复用I/0管脚:
 - ◆ ACMP0_P0, ACMP0_P1, ACMP0_P2, 或 ACMP0_P3
 - 3个负端输出源:
 - ◆ ACMP0 N
 - ◆ 比较参考电压 (CRV)
 - ◆ 内部band-gap 电压 (VBG)
- ACMP1 支持
 - 正端输入源有4个多路复用I/0管脚:
 - ◆ ACMP1_P0, ACMP1_P1, ACMP1_P2, 或ACMP1_P3
 - 3个负端输出源:
 - ◆ ACMP1 N
 - ◆ 比较参考电压(CRV)
 - ◆ 内部band-gap 电压 (VBG)
- 所有比较器共享一个ACMP中断向量
- 当比较结果改变时产生中断(中断条件可编程)
- 支持刹车事件触发和PWM循环控制
- 支持窗口比较模式和窗口锁存模式
- 支持校准功能

章节	子章节	M031xB/C/D/E M032xB/C/D/E	M031xG/I M032xG/I
功能描述	6.26.5.7 校准功能	-/-/-/●	•

表 6.26-1 不同芯片校准功能特性比较表



6.27 外设互联

6.27.1 概述

有些外设之间有内部互连,允许自主通讯或同步动作而不需要CPU的介入。不需要CPU与外设之间交互可以节约CPU资源,减小电源的消耗,而且操作不但没有软件延迟而是更快的响应。

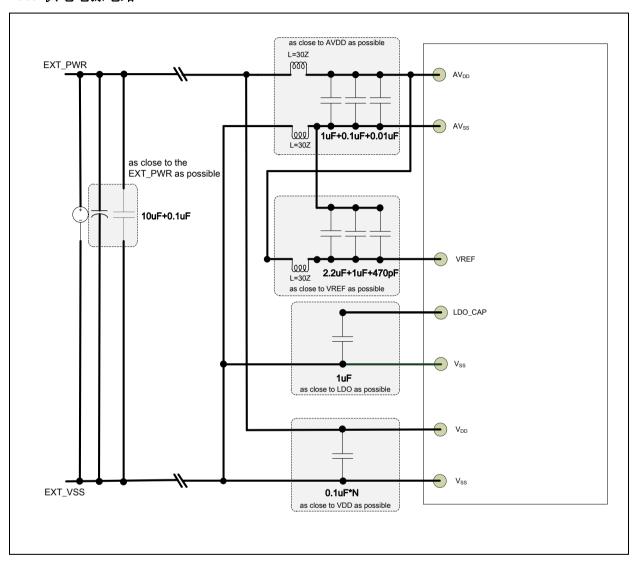
6.27.2 外设互连矩阵表

Next.			目	标		
源	ADC	HIRC TRIM	BPWM	PWM	Timer	UART/USCI
ACMP	-	-	-	<u>3</u>	<u>6</u>	-
BOD	-	-	-	<u>3</u>	-	-
Clock Fail	-	-	-	<u>3</u>	-	-
CPU Lockup	-	-	-	<u>3</u>	-	-
LIRC	-	-	-	-	<u>6</u>	-
HXT	-	-	-	-	-	
LXT	-	<u>2</u>		-	-	
BPWM	<u>1</u>		<u>4</u>	-	-	-
PWM	<u>1</u>	-	<u>4</u>	<u>4</u>	-	<u>8</u>
Timer	<u>1</u>	-	<u>5</u>	<u>5</u>	<u>7</u>	-
USBD	-	<u>2</u>	-	-	-	-

表 6.27-1 外设互联矩阵表

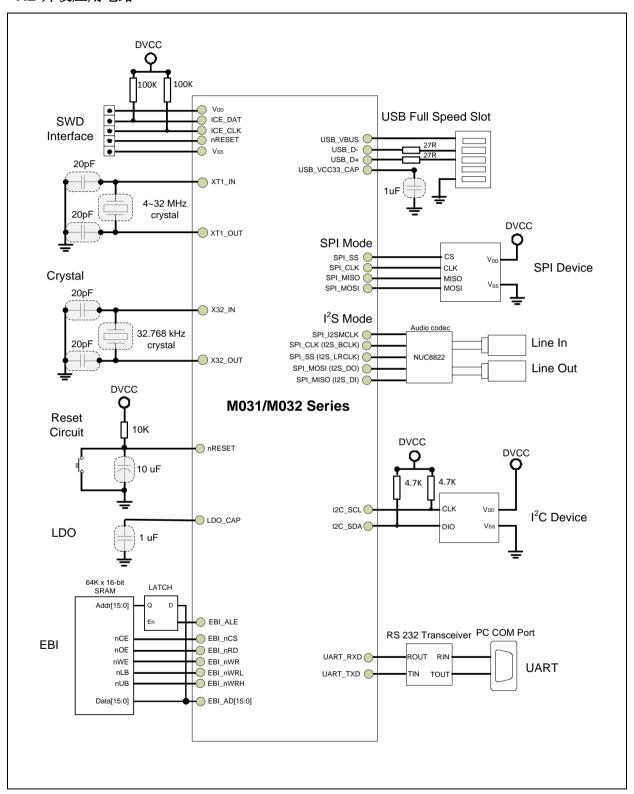
7 应用电路

7.1 供电电源电路





7.2 外设应用电路



注1: 建议在ICE_DAT和ICE_CLK引脚上都使用100kΩ上拉电阻。

注2: 建议在nRESET引脚上使用10kΩ上拉电阻和10 uF电容器。



8 电气特性

8.1 绝对最大额定值

超过绝对最大额定值可能对设备造成永久性损伤。极限值仅为额定值,不能用于设备的功能操作。接触绝对最大额定值可能会影响设备的可靠性,并不能保证正常运行。

8.1.1 电压特性

符号	描述	最小值	最大值	单位
V _{DD} -V _{SS} ^[*1]	直流电源电压	-0.3	4.0	V
ΔV_{DD}	不同电源引脚的变化	-	50	mV
V _{DD} –AV _{DD}	V _{DD} 和 AV _{DD} 允许电压差		50	mV
ΔV_{SS}	不同地引脚的变化	-	50	mV
V _{SS} - AV _{SS}	Vss 和 AVss允许电压差	-	50	mV
V _{IN}	I/O輸入电压为5v公差	V _{SS} -0.3	5.5	V
VIN	任何其他引脚上的输入电压[*2]	V _{SS} -0.3	4.0	V

注:

- 1. 所有电源 (V_{DD}, AV_{DD}) 和地 (V_{SS}, AV_{SS}) 引脚必须连接外部电源.
- 2. 非5v公差I/O包括pa10 ~ 11;PB.0 ~ 15;PF.2 3 4 5;所有USB引脚和nRESET引脚。VIN最大值必须遵守,以避免永久损坏。最大允许注入电流值见表 8.1-2

表 8.1-1 电压特性

8.1.2 电流特性

符号	描述	最小值	最大值	单位
ΣI _{DD} ^[*1]	V _{DD} 最大输入电流	-	150	
ΣI _{SS}	Vss最大输出电流	-	100	
	单一管脚最大灌电流	-	20	
I _{IO}	单一管脚最大流出电流	-	20	mA
	所有管脚最大灌电流总和[*2]	-	100	
	所有管脚最大输出电流总和[*2]	-	100	
I _{INJ(PIN)} [*3]	I/O引脚注入的最大电流	-	±5	
ΣΙ _{ΙΝJ(ΡΙΝ)} [*3]	总 I/O 引脚的最大注入电流	-	±25	

注:

- 1. 最大允许电流是器件最大功耗的功能。
- 2. 这个电流消耗必须正确地分布在所有I/Os和控制引脚上。总输出电流不能灌在两个连续的电源插脚之间。
- 3. 阳性注入由VIN>AV_{DD}引起,阴性注入由VIN<Vss引起。绝对不能超过I_{INJ(PIN)}。建议在模拟输入引脚和电压供应引脚之间连接一个过电压保护二极管。

表 8.1-2 电流特性



8.1.3 温度特性

平均结温计算公式如下:

 $T_{J} = T_{A} + (P_{D} \times \theta_{JA})$

- TA = 环境温度 (°C)
- θ_{JA} = 环境热阻(°C/Watt)
- PD =内部和I/O功耗的总和

符号	描述	最小值	典型值	最大值	单位
T_A	环境温度	-40	-	105	
TJ	结温度	-40	-	125	°C
T _{ST}	存储温度	-65	-	150	
	热阻 20-pin TSSOP(4.4x6.5 mm)	-	38	-	°C/Watt
	热阻 28-pin TSSOP(4.4x9.7 mm)	-	30	-	°C/Watt
0 [*1]	热阻 33-pin QFN(4x4 mm)	-	28	-	°C/Watt
θ _{JA} ^[*1]	热阻 48-pin LQFP(7x7 mm)	-	60	-	°C/Watt
	热阻 64-pin LQFP(7x7 mm)	-	58	-	°C/Watt
	热阻 128-pin LQFP(14x14 mm)	-	38.5	-	°C/Watt

注:

1. 根据JESD51-2集成电路热测试方法确定环境条件

表 8.1-3 温度特性



8.1.4 EMC 特性

8.1.4.1 静电放电 (ESD)

对于Nuvoton单片机产品,内置ESD保护电路,避免了典型的ESD可能造成的任何损坏。

8.1.4.2 *静态* latchup

需要两个互补的静态测试来评估latchup

演示:

- 每个电源引脚上都加有过电压保护
- 对每个输入、输出和可配置的I/O引脚进行电流注入

8.1.4.3 电气快速瞬变 (EFT)

在某些应用电路中,组成部分会在配电系统上产生快速、窄高频瞬变脉冲。

- 电感负载:
 - 继电器、开关器
 - 断电时的重型电机等.

国际电子委员会(IEC)在IEC 61000-4-4中定义了电子产品的快速瞬态脉冲要求。

符号	描述	最小值	典型值	最大值	单位
V _{HBM} ^[*1]	静电放电,人体模式	-6000	-	+6000	V
V _{CDM} ^[*2]	静电放电、充电设备模式	-1000	-	+1000	V
LU ^[*3]	锁存引脚电流[13]	-400	-	+400	mA
V _{EFT} ^{[*4] [*5]}	快速瞬变电压脉冲	-4.4	-	+4.4	kV

- 1. 根据ANSI/ESDA/JEDEC JS-001标准确定,静电放电灵敏度测试-人体模型(HBM)-器件级
- 2. 根据ANSI/ESDA/JEDEC JS-002静电放电灵敏度(ESD)测试标准确定。
- 3. 按JEDEC EIA/JESD78标准测定。
- 4. 根据IEC61000 -4-4电快速瞬变/突发抗扰性试验确定。
- 5. 演示科是4A级。

表 8.1-4 M03xB/M03xC/M03xD/M03xE 的 EMC 特性



符号	描述	最小值	典型值	最大值	单位
V _{HBM} ^[*1]	静电放电,人体模式	-5000	-	+5000	V
V _{CDM} ^[*2]	静电放电、充电设备模式	-750	-	+750	V
LU ^[*3]	锁存引脚电流[13]	-400	-	+400	mA
V _{EFT} ^{[*4] [*5]}	快速瞬变电压脉冲	-4.4	-	+4.4	kV

注:

- 1. 根据ANSI/ESDA/JEDEC JS-001标准确定,静电放电灵敏度测试-人体模型(HBM) -器件级
 - 2. 根据ANSI/ESDA/JEDEC JS-002静电放电灵敏度(ESD)测试标准确定。
 - 3. 按JEDEC EIA/JESD78标准测定。
 - 4. 根据IEC61000 -4-4电快速瞬变/突发抗扰性试验确定。
 - 5. 演示科是4A级。

表 8.1-5 M03xG/M03xI 的 EMC 特性

8.1.5 包装湿度敏感性(MSL)

所有的Nuvoton表面贴装芯片都有一个湿度等级分类。信息也显示在包装袋上。

封装	MSL
20-pin TSSOP(4.4x6.5 mm) [*1]	MSL 3
28-pin TSSOP(4.4x9.7 mm) [*1]	MSL 3
33-pin QFN(4x4 mm) ^[*1]	MSL 3
48-pin LQFP(7x7 mm) [*1]	MSL 3
64-pin LQFP(7x7 mm) [¹¹]	MSL 3
128-pin LQFP(14x14 mm) [¹¹]	MSL 3
<u> </u>	

洪.

1. 根据IPC/JEDEC J-STD-020确定

表 8.1-6 包装湿度敏感性(MSL)

8.1.6 焊接概要

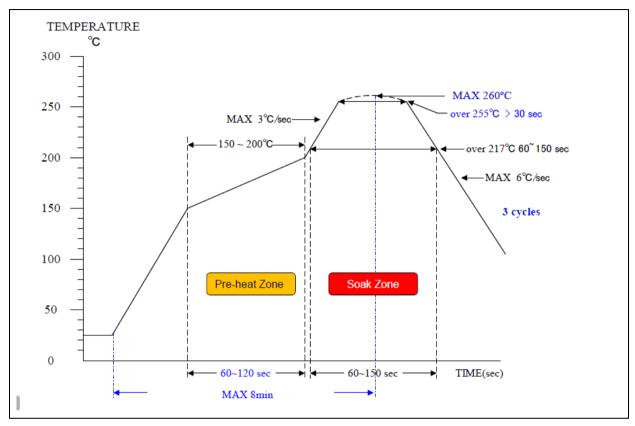


图 8.1-1 焊接概要文件来自于 J-STD-020C

特性	Pb Free 包装
平均加速率 (217°C to peak)	3°C/sec. max
预热温度 150℃ ~200℃	60 sec. to 120 sec.
温度保持在 217°C	60 sec. to 150 sec.
5°C温度峰值的时间	> 30 sec.
峰值温度范围	260°C
缓降率	6°C/sec ax.
25°C温度峰值的时间	8 min. max
注:	
1. 根据J-STD-020C确定	

表 8.1-7 焊接概要



8.2 常规操作条件

(V_{DD}-V_{SS} = 1.8 ~ 3.6V, T_A = 25°C, HCLK = 48 MHz 除非另有说明.)

符号	参数	最小值	典型值	最大值	单位	测试条件
T _A	温度	-40	-	105	°C	
f	内部 AHB 时钟频率	-	=	48	MHz	V _{DD} = 1.8 V~3.6V
f _{HCLK}	内部 AND 时钟频率	-	-	72	MHz	V _{DD} = 2.0 V~3.6V
$V_{ extsf{DD}}$	操作电压	1.8	-	3.6		f _{HCLK} up to 48 MHz
V DD	1米11-6777	2.0	-	3.6		f _{HCLK} up to 72 MHz
AV _{DD} [*1]	模拟操作电压		V_{DD}		V	
V_{REF}	模拟参考电压	1.8	ı	AV_{DD}	v	$AV_{DD} - V_{REF} < 1.2 V$
V_{LDO}	LDO 输出电压	-	1.8	-		
$V_{BG}^{[*4]}$	Band-gap 电压	1.16	1.23	1.31		
C _{LDO} [*2]	LDO 引脚输出电容		1			
R _{ESR} ^[*3]	C _{LDO} 的ESR 输出电容	0.1	-	10	Ω	
I _{RUSH} [*3]	调压器通电涌流(POR或从待机状态唤醒)	-	150	-	mA	
E _{RUSH} ^[*3]	调压器通电涌流(POR或从待机状态 唤醒)	-	2.25	-	μC	$V_{DD} = 1.8 \text{ V}, T_A = 105 ^{\circ}\text{C},$ $I_{RUSH} = 150 \text{ mA} \text{ for } 15 \text{ us}$

- 1. 建议从同一个源为 V_{DD} 和 AV_{DD} 供电。 V_{DD} 和 AV_{DD} 在通电和关机操作时,可以容忍0.3~V的最大差异。
- 2. 为了确保稳定,外部接1μF电容, CLDO必须连接在LDO_CAP引脚和最近设备的GND引脚之间。钽电容和陶瓷电容适合作为 LDO_CAP电容。在LDO_CAP引脚和最近设备的GND引脚之间增加100 nF旁路电容,有助于降低输出噪声,提高负载瞬态响应。
- 3. 该表是设计保证,产品中没有测量。
- 4. 基于特性,除非另有说明,否则未在生产中进行测试。

表 8.2-1 常规操作条件



8.3 DC 电气特性

8.3.1 M03xB/M03xC/M03xD/M03xE的电源电流特性

当前的功耗是由操作频率、设备软件配置、I/O引脚配置、I/O引脚切换速率、程序在内存中的位置等内外参数和因素共同作用的结果。电流消耗按下列条件和表中所述进行测量,测试结果如下所示。

- 所有GPIO引脚均处于推挽模式,输出高。
- V_{DD}的最大值= 3.6 V,环境温度TA的典型值= 25°C和V_{DD}=1.8V~3.6 V。
- $V_{DD} = AV_{DD}$
- 当外设使能HCLK为系统时钟时, f_{PCLK0.1} = f_{HCLK}。
- 程序运行CoreMark[®]代码在Flash中。

			典型值 [*1]		最大值[*1][*2]		
符号	条件	F _{HCLK}	T _A = 25 °C	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	单位
		48 MHz	8.5	9.78	10.18	10.80	
		32 MHz	5.6	6.44	6.90	7.41	
	正常运行模式,运行在 Flash,	24 MHz	5	5.75	6.13	6.63	
	所有外设禁用	12 MHz	3.6	4.14	4.49	4.93	
		4 MHz	2.4	2.76	3.08	3.47	
		38.4 kHz	0.099	0.114	0.385	0.711	
1		32.768 kHz	0.098	0.113	0.383	0.710	
I _{DD_RUN}		48 MHz	19.5	22.43	23.19	24.21	mA
		32 MHz	12.6	14.49	15.21	15.98	
	正常运行模式,运行在 Flash,	24 MHz	9.5	10.93	11.52	12.26	
	所有外设使能	12 MHz	5.6	6.44	6.90	7.48	
		4 MHz	2.9	3.34	3.71	4.17	
		38.4 kHz	0.107	0.123	0.396	0.724	
		32.768 kHz	0.105	0.121	0.392	0.720	

- 1. 当ADC、ACMP、PLL、HIRC、LIRC、HXT、LXT等模拟外设模块打开时,需要考虑额外的功耗。
- 2. 产品中没有测量,除非另有说明。

表 8.3-1 正常模式下的电流消耗



			典型值		最大值[*1][*2]		
符号	条件 F _{HCLK}	F _{HCLK}	T _A = 25 °C	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	单位
		48 MHz	3.85	4.43	4.79	5.26	
		32 MHz	2.42	2.78	3.15	3.57	
		24 MHz	2.35	2.70	3.05	3.47	
	空闲模式,所有外设禁用	12 MHz	1.83	2.10	2.43	2.81	
		4 MHz	1.51	1.74	2.05	2.43	
		38.4 kHz	0.095	0.109	0.380	0.706	
١.		32.768 kHz	0.095	0.109	0.380	0.707	
I _{DD_IDLE}		48 MHz	14.94	17.18	17.87	18.79	mA
		32 MHz	9.47	10.89	11.52	12.21	
		24 MHz	7.2	8.28	8.81	9.47	
	空闲模式,所有外设使能	12 MHz	4.3	4.95	5.38	5.90	
		4 MHz	2.43	2.79	3.16	3.59	
		38.4 kHz	0.103	0.118	0.392	0.720	
		32.768 kHz	0.102	0.117	0.389	0.718	

- 1. 当ADC、ACMP、PLL、HIRC、LIRC、HXT、LXT等模拟外设模块打开时,需要考虑额外的功耗。
- 2. 产品中没有测量,除非另有说明。

表 8.3-2 空闲模式下的电流消耗

		LXT ^[*1] LIRC		典型值	最大值[*3][*4]			
符号	測试条件		38.4 kHz	T _A = 25 °C	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	单位
	掉电模式,所有外设禁用	-	-	12	25 ^[*5]	350	700	
	掉电模式, WDT/Timer/UART 使能	٧	-	13.5	27.5	360	710	
I _{DD_PD}	掉电模式, WDT/Timer/UART 使能	-	٧	12.5	26.5	365	715	μA
	掉电模式, WDT 使用 LIRC, UART/Timer 使用 LXT	٧	V	14	28	375	725	

nuvoTon

- 1. 所用晶体:Abracon ABS07-120-32.768 kHz-T,典型值CL为6 pF
- 2. V_{DD} = AV_{DD} = 3.3V, LVR17 使能, POR 不使能和BOD 不使能.
- 3. 产品中没有测量,除非另有说明。
- 4. 当ADC和ACMP等模拟外设模块打开时,应考虑额外的功耗。
- 5. 基本特性,在生产中已测试。.

表 8.3-3 芯片在掉电模式下的电流消耗



8.3.2 M03xG/M03xI的电源电流特性

当前的功耗是由操作频率、设备软件配置、I/O引脚配置、I/O引脚切换速率、程序在内存中的位置等内外参数和因素共同作用的结果。电流消耗按下列条件和表中所述进行测量,测试结果如下所示。

- 所有GPIO引脚均处于推挽模式,输出高。
- V_{DD}的最大值= 3.6 V,环境温度TA的典型值= 25°C和V_{DD}=1.8V~3.6 V。
- \bullet $V_{DD} = AV_{DD}$
- 当外设使能HCLK为系统时钟时,f_{PCLK0,1} = f_{HCLK}。
- 程序运行CoreMark®代码在Flash中。

			典型值 [*1]		最大值[*1][*2]		
符号	条件	F _{HCLK}	T _A = 25 °C	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	单位
		72 MHz ^[*3]	23.7	27.26	28.74	30.73	
		48 MHz	14.4	16.56	17.16	18.87	
		32 MHz	9.0	10.35	10.72	12.31	
	正常运行模式,运行在 Flash,	24 MHz	15.7	18.06	18.06	18.79	
	所有外设禁用	12 MHz	9.1	10.47	10.47	10.89	
		4 MHz	4.6	5.29	5.29	5.52	
		38.4 kHz	0.141	0.162	1.430	2.885	
		32.768 kHz	0.140	0.161	1.429	2.885	
I _{DD_RUN}		72 MHz ^[*3]	46.4	53.36	55.45	58.05	mA
		48 MHz	28.6	32.89	35.09	36.95	
		32 MHz	18.9	21.74	23.76	25.53	
	正常运行模式,运行在 Flash,	24 MHz	15.4	17.71	19.43	21.22	
	所有外设使能	12 MHz	8.9	10.24	11.76	13.44	
		4 MHz	4.6	5.29	6.68	8.24	
		38.4 kHz	0.153	0.176	1.449	2.908	
		32.768 kHz	0.150	0.173	1.445	2.903	

- 1. 当ADC、ACMP、PLL、HIRC、LIRC、HXT、LXT等模拟外设模块打开时,需要考虑额外的功耗。
- 2. 产品中没有测量,除非另有说明。
- 3. 當芯片工作在 V_{DD} = 2.0~3.6V.

表 8.3-4 正常模式下的电流消耗

			典型值		最大值[*1][*2]			
符号	条件	条件	F _{HCLK}	T _A = 25 °C	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	単位
		72 MHz ^[*3]	9.9	11.39	12.59	14.13		
		48 MHz	3.9	4.49	5.85	7.39		
		32 MHz	2.6	2.99	4.34	5.84		
	空闲模式,所有外设禁用	24 MHz	2.7	3.11	4.44	5.95		
	THIRE, MINISTER	12 MHz	2.1	2.42	3.73	5.23		
		4 MHz	1.7	1.96	3.26	4.74		
		38.4 kHz	0.133	0.153	1.421	2.877		
l .		32.768 kHz	0.133	0.153	1.422	2.878		
I _{DD_IDLE}		72 MHz ^[*3]	32.6	37.49	39.69	41.60	mA	
		48 MHz	19.1	21.97	23.87	25.72		
		32 MHz	12.5	14.38	16.14	17.86		
	克门拱子 年去瓦瓦住外	24 MHz	10.5	12.08	13.65	15.38		
	空闲模式,所有外设使能	12 MHz	6.2	7.13	8.58	10.19		
		4 MHz	3.3	3.80	5.15	6.68		
		38.4 kHz	0.145	0.167	1.438	2.898		
		32.768 kHz	0.143	0.164	1.434	2.893		

nuvoTon

- 1. 当ADC、ACMP、PLL、HIRC、LIRC、HXT、LXT等模拟外设模块打开时,需要考虑额外的功耗。
- 2. 产品中没有测量,除非另有说明。
- 3. 當芯片工作在 VDD = 2.0~3.6V.

表 8.3-5 空闲模式下的电流消耗



		LXT ^[*1]	LIRC 典型值		最大值[*3][*4]			
符号	測试条件		38.4 kHz	T _A = 25 °C	T _A = 25 °C	T _A = 85 °C	T _A = 105 °C	单位
	掉电模式,所有外设禁用	-	1	51.5	59.2 ^[*5]	1298	2732 ^[*5]	
	掉电模式, WDT/Timer/UART 使能	V	1	53.3	61.3	1294	2747	
I _{DD_PD}	掉电模式, WDT/Timer/UART 使能	-	٧	53.4	61.4	1300	2751	μA
	掉电模式, WDT 使用 LIRC, UART/Timer 使用 LXT	V	V	55.2	63.5	1306	2758	

- 1. 所用晶体:Abracon ABS07-120-32.768 kHz-T,典型值CL为6 pF
- 2. $V_{DD} = AV_{DD} = 3.3V$, LVR17 使能, POR 不使能和BOD 不使能.
- 3. 产品中没有测量,除非另有说明。
- 4. 当ADC和ACMP等模拟外设模块打开时,应考虑额外的功耗。
- 5. 基本特性,在生产中已测试。.

表 8.3-6 芯片在掉电模式下的电流消耗

8.3.3 片上外设电流消耗

- GPIO引脚均设置为推挽模式输出高,无多功能
- HCLK 是系统时钟, f_{HCLK} = 48 MHz, f_{PCLK0, 1} = f_{HCLK}.
- 结果值是通过测量所有外设时钟关闭和只有一个外设时钟打开之间的电流消耗差来计算的

外设	IDD[*1]	单位
PDMA	0.721	
ISP	0.0002	
EBI	0.236	
HDIV	0.135	
CRC	0.119	
SRAM0IDLE	0.122	
WDT/WWDT	0.125	
RTC	0.102	
TMR0	0.332	
TMR1	0.303	
TMR2	0.299	
TMR3	0.292	
CLKO	0.095	
ACMP01[*3]	0.243	A
I2C0	0.159	mA
I2C1	0.122	
QSPI	0.914	
SPI/I2S	1.878	
UART0	0.629	
UART1	0.575	
UART2	0.631	
UART3	0.614	
UART4	0.584	
UART5	0.647	
UART6	0.549	
UART7	0.654	
USB FS Device	1.099	
ADC[*2]	0.962	



0.638	
0.445	
1.257	
1.26	
0.649	
0.652	
	0.445 1.257 1.26 0.649

沣:

- 1. 产品中没有测量,除非另有说明.
- 2. 当ADC打开时,为模拟部分每个ADC增加额外的功耗
- 3. 当ACMP被打开时,为模拟部分为每个ACMP增加额外的功耗。

表 8.3-7 外设电流消耗

8.3.4 低功耗模式下的唤醒时间

表 8.2-1中给出的唤醒时间是在48MHz HIRC振荡器的唤醒阶段测量的。

符号	参数	典型值	最大值	单位
t _{WU_IDLE}	空闲模式唤醒	5	6	cycles
t _{WU_NPD} [*1][*2]	掉电模式下唤醒	12	25	μs

nuvoTon

- 1. 基于表征过程中的测试,而不是在生产中测试。
- 2. 唤醒时间是从唤醒事件到应用程序代码读取第一个点的时间

表 8.3-8 低功率模式唤醒时间

I/O 电流注入特性 8.3.5

一般情况下,除 $5V\ I/O$ 外, V_{SS} 以下或 V_{DD} 以上电压引起的I/O电流注入应在产品正常运行时避免。然而, 单片机的模拟模块最容易受到注入电流的影响,但当不正常的注入意外发生时,很难确认。建议将肖特 基二极管(引脚到地或引脚到VDD)加到可能注入电流的模拟引脚上。

符号	参数	Negative injection	Positive injection		測试条件
I _{INJ(PIN)}	注入电流通过 I/O 引脚	-0	0	mA	复位脚上注入电流
		-0	0		注入电流在 PF2~PF5, PA10, PA11 和 PB0~PB15 的模拟输入脚上
		-5	NA		注入电流在 5V I/O上

表 8.3-9 I/O 电流注入特性



8.3.6 I/O DC 特性

8.3.6.1 引脚输入特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{IL}	输入电压	0	-	0.3*V _{DD}	٧	
V _{IH}	输入高电压	0.7*V _{DD}	-	V_{DD}	V	
V _{HY} ^[*1]	施密特输入的迟滞电压	-	0.2*V _{DD}		٧	
I _{LK} ^[*2]	输入漏电流	-1		1		V _{SS} < V _{IN} < V _{DD} , 开漏模式或输入模式
ilk	- 1919 / \//999 で立/バレ	-1		1	·	V _{DD} < V _{IN} < 5 V, 5v引脚上的开漏 模式或输入模式
R _{PU} ^{[*1] [*3]}	上拉寄存器	ı	45	ı	kΩ	V _{DD} = 3.3 V, 准双向模式
KPU ***	<u> </u>		120			V _{DD} = 1.8 V, 准双向模式

注:

- 1. 基于表征过程中的测试,而不是在生产中测试
- 2. 如果发生异常注入,泄漏可能会超过最大值
- 3. 为了维持高于 V_{DD} +0.3 V 的电压,必须禁用内部上拉电阻。如果在相邻的引脚上注入正电流,泄漏可能会大于最大值

表 8.3-10 I/O 输入特性



符号	参数	最小值	典型值	最大值	单位	测试条件
		-25.5	-28	-31	μΑ	$V_{DD} = 3.3 \text{ V}$ $V_{IN} = (V_{DD} - 0.4) \text{ V}$
	拉电流(准双向模式)	-19	-22	-24	μΑ	$V_{DD} = 2.5 \text{ V}$ $V_{IN} = (V_{DD} - 0.4) \text{ V}$
I _{SR} ^{[*1] [*2]}		-10.5	-13	-16	μΑ	$V_{DD} = 1.8 \text{ V}$ $V_{IN} = (V_{DD} - 0.4) \text{ V}$
*SR	拉电流(推挽模式)	-8	-10	-15	mA	$V_{DD} = 3.3 \text{ V}$ $V_{IN} = (V_{DD} - 0.4) \text{ V}$
		-6	-8	-13	mA	$V_{DD} = 2.5 \text{ V}$ $V_{IN} = (V_{DD} - 0.4) \text{ V}$
		-3.5	-5.5	-10.5	mA	$V_{DD} = 1.8 \text{ V}$ $V_{IN} = (V_{DD} - 0.4) \text{ V}$
		7.5	9	14.5	mA	$V_{DD} = 3.3 \text{ V}$ $V_{IN} = 0.4 \text{ V}$
I _{SK} ^{[*1] [*2]}	灌电流(推挽模式)	6	7.5	13	mA	$V_{DD} = 2.5 \text{ V}$ $V_{IN} = 0.4 \text{ V}$
		3.5	5	10.5	mA	$V_{DD} = 1.8 \text{ V}$ $V_{IN} = 0.4 \text{ V}$
C _{IO} ^[*1]	I/O 引脚电容	-	5	-	pF	

注:

- 1. 由表征结果保证,没有在生产中测试
- 2. I_{SR} 和 I_{SK} 必须始终符合最大电流和I / O的总和,CPU和外设不得超过 ΣI_{DD} 和 ΣI_{SS} 。

表 8.3-11 I/O 输出特性

8.3.6.3 nRESET 输入特性

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{ILR}	负向阈值电压, nRESET	-	-	0.3*V _{DD}	V	
V _{IHR}	正向阈值电压, nRESET	0.7*V _{DD}	-	-	V	
R _{RST} ^[*1]	SDECET BUILD W. L. FOTH TO	-	45	-	ΚΩ	$V_{DD} = 3.3 \text{ V}$
K _{RST} .	nRESET 脚内部上拉电阻	-	120	-		V _{DD} = 1.8 V
. [*1]	PDECET BRIDE 1 25만 145가 나타나 1기	-	32	-		正常运行模式和空闲模式
t _{FR} ^[*1]	nRESET 脚输入滤波脉冲时间	75	ı	155	μs	掉电模式

注:

- 1. 由表征结果保证,没有在生产中测试
- 2. 建议加一个10 k Ω 电阻和 10uF电容在nRESET引脚上来保持复位信号稳定

表 8.3-12 nRESET 输入特性



8.4 AC 电气特性

8.4.1 48 MHz 内部高速 RC 振荡器 (HIRC)

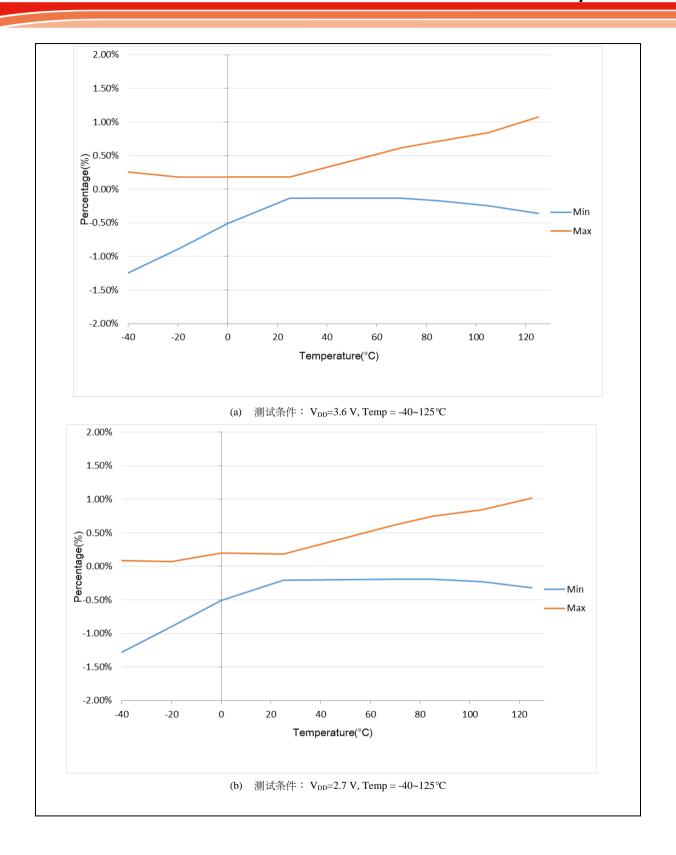
48 MHz RC 振荡器在生产中经过校准

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{DD}	操作电压	1.8	-	3.6	٧	
	振荡器频率	47.52	48	48.48	MHz	$T_A = 25 ^{\circ}\text{C},$ $V_{DD} = 3.3 \text{V}$
f _{HRC}	おけったり 水本 中中	-1	-	1	%	$T_A = 25$ °C, $V_{DD} = 3.3V$
	频率精度 	-2 ^[*1]	-	2 ^[*1]	%	$T_A = -40$ °C ~ +105 °C, $V_{DD} = 1.8 \sim 3.6$ V
I _{HRC} [*1]	操作电流	-	1655	-	μA	
T _S ^[*2]	稳定时间	-	11	15	μs	$T_A = -40^{\circ}\text{C} \sim +105^{\circ}\text{C},$ $V_{DD} = 1.8 \sim 3.6\text{V}$

注:

- 1. 由表征结果保证,没有在生产中测试.
- 2. 保证设计

表 8.4-1 48 MHz 内部高速 RC 振荡器(HIRC) 特性





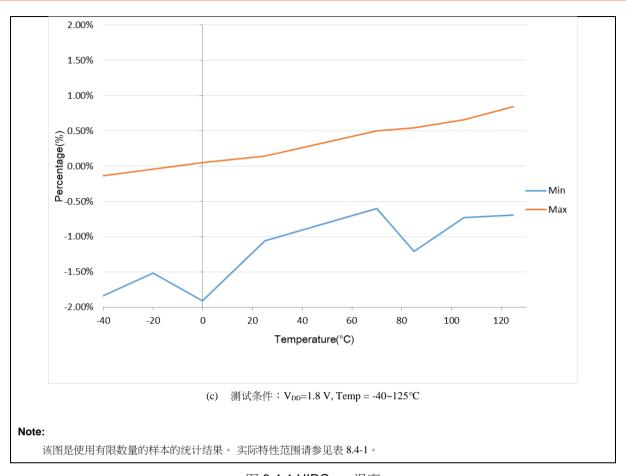


图 8.4-1 HIRC vs. 温度



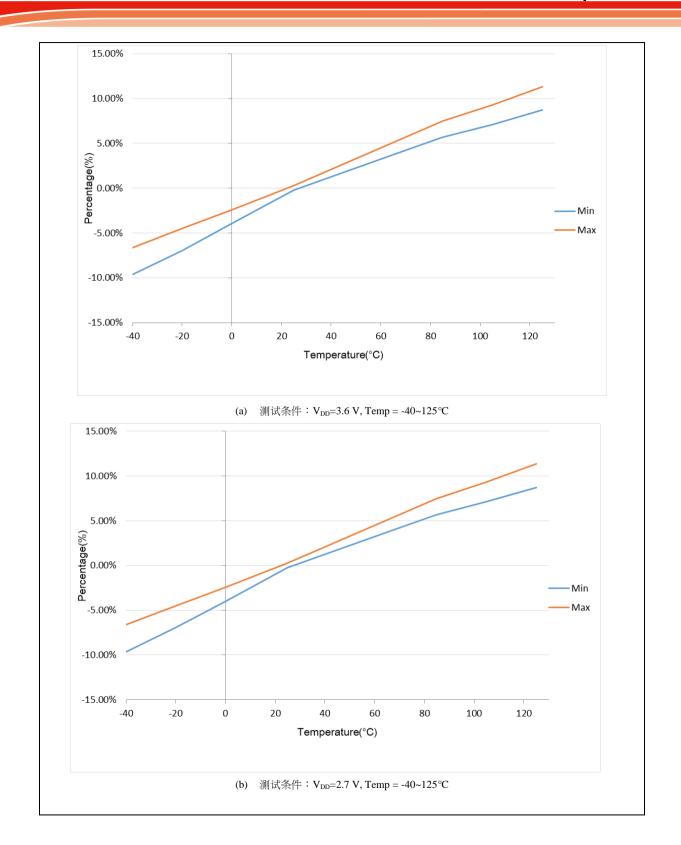
8.4.2 38.4 kHz内部低速 RC 振荡器 (LIRC)

符号	参数	最小值[*1]	典型值	最大值[*1]	单位	测试条件
V_{DD}	操作电压	1.8	-	3.6	V	
	振荡器频率	38.016	38.4	38.784	kHz	
F _{LRC} [*2]		-1	-	1	%	T _A = 25 °C, V _{DD} = 3.3V
· ERO	频率精度	-15	-	15	%	T _A =-40~105°C V _{DD} =1.8V~3.6V 没有软件校准
I _{LRC}	操作电流	-	1	-	μΑ	$V_{DD} = 3.3V$
Ts	准备时间	-	500	-	μs	T _A =-40~105°C V _{DD} =1.8V~3.6V

注:

- 1. 保证产品特性,不经生产检验
- 2. 用户可对38.4 kHz的RC低速振荡器进行校准。
- 3. 保证设计

表 8.4-2 38.4 kHz 内部低速 RC 振荡器(LIRC) 特性



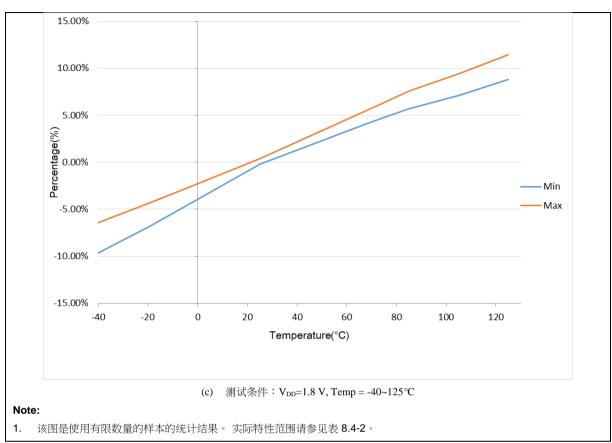


图 8.4-2 LIRC vs. 温度

8.4.3 外部 4~32 MHz 高速晶振 (HXT) 特性

nuvoton

高速外部时钟(HXT)可以提供一个4到32 MHz的晶体/陶瓷振荡器。本文给出的所有信息都是基于典型外 部元件的特性得出结果。在应用程序中,外部器件必须放置在尽可能靠近XT1_IN和XT1_Out引脚的位 置,并且不能连接到任何其他设备,以便将输出失真最小化和启动稳定时间。有关振荡器特性(频率、 封装、精度)的更多细节,请参阅晶体振荡器制造商。

符号	参数	最小值[*1]	典型值	最大值[*1]	单位	测试条件
V_{DD}	操作电压	1.8	-	3.6	V	
R _f	内部反馈电阻	-	200	-	kΩ	
f _{HXT}	振荡器频率	4	-	32	MHz	
		-	120	200		4 MHz, 增益 = L0
			170	300		8 MHz, 增益 = L1
	消耗电流	-	250	450	μА	12 MHz, 增益 = L2
I _{HXT}	/月和电池	-	350	600		16 Mhz, 增益 = L3
			500	850		24 MHz, 增益 = L4
		-	650	1100		32 MHz, 增益 = L7
		-	1700	2200		4 MHz, 增益 = L0
			900	1100		8 MHz, 增益 = L1
Ts	稳定时间	-	600	740		12 MHz, 增益 = L2
IS	(紀年刊 円	-	450	650	μЅ	16 Mhz, 增益 = L3
		-	400	600		24 MHz, 增益 = L4
		-	350	550		32 MHz, 增益 = L7
Du _{HXT}	占空比	40	-	60	%	
Vpp	峰峰值幅度	-	1	-	V	

1. 保证产品特性,不经生产检验.

表 8.4-3 外部 4~32 MHz 高速晶振 (HXT)

符号	参数	最小值[*1]	典型值	最大值[*1]	单位	测试条件
		=	-	150		晶体 @4 MHz
		=	-	50		晶体 @12 MHz
Rs	等效串联电阻 (ESR)	=	-	40	Ω	晶体 @16 MHz
		-	-	40		晶体 @24 MHz
		=	-	40		晶体 @32 MHz

注:

nuvoton

- 1. 保证产品特性,不经生产检验
- 2. 对于HXT,安全系数(Sf)必须大于5,才能确定振荡器在使用寿命内的安全运行。如果安全系数不够,则应增加HXT 增益。

$$S_f = \frac{-R}{Crystal \, ESR} = \frac{R_{ADD} + R_S}{R_S}$$

R_{ADD}: 最小串联电阻的值会阻止振荡器成功启动。 该电阻仅用于测量安全系数(Sf), 不适用于批量生产。

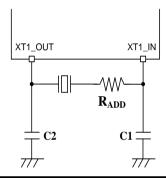


表 8.4-4 外部 4~32 MHz 高速晶振特性

8.4.3.1 典型晶振应用电路

对于C1和C2,建议使用10 pF ~ 25 pF范围内的高品质外置陶瓷电容,设计用于高频应用,选择符合晶 体或振荡器要求的外置陶瓷电容。晶体制造商通常指定一个负载电容,它是C1和C2的串联组合。

晶振	C1	C2	R1
4 MHz ~ 32 MHz	10 ~ 25 pF	10 ~ 25 pF	没有

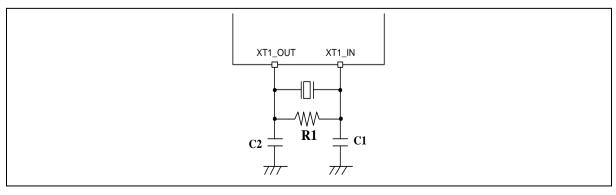


图 8.4-3 典型晶振应用电路

注:

1. 保证产品特性,不经生产检验

8.4.4 外部 4~32 MHz 高速时钟信号输入特性

nuvoTon

对于时钟输入模式,关闭HXT振荡器,XT1_IN是接收外部时钟的标准输入引脚。外部时钟信号必须遵守下表。这些特性是使用波形发生器产生的波形进行测试的结果。

符号	参数	最小值 [*1]	典型值	最大值[*1]	单位	测试条件
f _{HXT_ext}	外部时钟频率	1	-	32	MHz	
t _{CHCX}	时钟高电平时间	8	-	-	ns	
t _{CLCX}	时钟低电平时间	8	-	-	ns	
t _{CLCH}	时钟上升沿时间	-	-	10	ns	低 (10%) 到高电平 (90%) 上 时间
t _{CHCL}	时钟下降沿时间	-	-	10	ns	高 (90%) 到低电平 (10%) 下时间
Du _{E_HXT}	占空比	40	-	60	%	
V _{IH}	输入高电压	0.7*V _{DD}	-	V_{DD}	V	
V _{IL}	输入低电压	V _{SS}	-	0.3*V _{DD}	V	
		External clock source	→n XT	1_IN		
\ \	/ _{IH}		CLCH -	t _{CLCL} -		90%

表 8.4-5 外部 4~32 MHz 高速时钟信号输入

← t_{CHCX} →

t_{CHCL} →



8.4.5 外部 32.768 kHz 低速晶振 (LXT) 特性

低速外部(LXT)时钟可以提供一个32.768kHz的晶体/陶瓷振荡器。本文给出的所有信息都是基于典型外部器件的特性得到的结果。在应用程序中,外部器件必须放置在尽可能靠近X32_OUT和X32_IN引脚的位置,并且不能连接到任何其他设备上,以达到输出失真最小化和启动稳定时间。有关振荡器特性(频率、封装、精度)的更多细节,请参阅晶体振荡器制造商。

符号	参数	最小值 [*1]	典型值	最大值 [*1]	单位	测试条件
V_{DD}	操作电压	1.8	-	3.6	V	
T _{LXT}	温度范围	-40	-	105	°C	
R _f	内部反馈电阻	-	6.5	-	ΜΩ	
F _{LXT}	振荡器频率		32.768			
	ンルキエ・ナ・ > ケ	-	1.5	6		ESR=35 kΩ, 增益 = L1
I _{LXT}	消耗电流	-	2	6	μА	ESR=70 kΩ, 增益 = L2
Ts _{LXT}	稳定时间	-	500	900	ms	
Du _{LXT}	占空比	30	-	70	%	
V_{pp}	峰对峰值幅度	TBD	500	-	mV	
注:	•					•
1. 保证	产品特性,不经生产检验					

表 8.4-6 外部 32.768 kHz 低速晶振 (LXT)

符号	参数	最小值	典型值	最大值	单位	测试条件
Rs	等效串联电阻(ESR)	-	35	70	kΩ	晶振 @32.768 kHz

表 8.4-7 外部 32.768 kHz 低速晶振特性

8.4.5.1 典型晶振应用电路

晶振	C1	C2	R1
32.768 kHz, ESR < 70 KΩ	20 pF	20 pF	没有

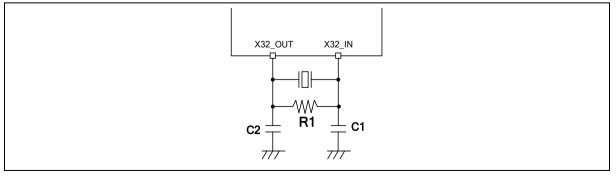


图 8.4-4 典型 32.768 kHz 晶振应用电路



8.4.6 外部 32.768 kHz 低速时钟信号输入特性

1. 保证产品设计,不经生产检验

对于时钟输入模式,LXT振荡器被关闭,X32_IN是接收外部时钟的标准输入引脚。外部时钟信号必须遵守下表。这些特性是使用波形发生器产生的波形进行测试的结果。

符号	参数	最小值[*1]	典型值	最大值[*1]	单位	测试条件			
f _{LSE_ext}	外部时钟频率	-	32.768	-	kHz				
t _{CHCX}	时钟高电平时间	450	-	-	ns				
t_{CLCX}	时钟低电平时间	450	-	-	ns				
t _{CLCH}	时钟上升沿时间	-	-	50	ns	低 (10%) 到高电平 (90%) 上升 时间			
t _{CHCL}	时钟下降沿时间	-	-	50	ns	高 (90%) 到低电平(10%) 下降 时间			
Du _{E_LXT}	占空比	40	-	60	%				
Xin_VIH	LXT 输入引脚输入高电压	0.7*V _{DD}	-	V_{DD}	V				
Xin_VIL	LXT 输入引脚输入低电压	V _{SS}	-	0.3*V _{DD}	V				
External clock source VIH VIL VIL TCLCL TCLCL									

表 8.4-8 外部 32.768 kHz 低速时钟信号输入



8.4.7 PLL 特性

符号	参数	最小值[*1]	典型值	最大值[*1]	单位	测试条件
f PLL_in	PLL 输入时钟	3.2	ı	32	MHz	
f _{PLL_OUT}	PLL 倍频输出时钟	50	-	144	MHz	
f PLL_REF	PLL 参考时钟	0.8	ı	8	MHz	
f _{PLL_VCO}	PLL 电压控制振荡器	200	ı	500	MHz	
T _L	PLL 锁定时间	-	-	500	μs	
Jitter ^[*2]	周期抖动	-	200	350	ps	
I _{DD}	功耗	-	5	9		V_{DD} =3.3V @ f_{PLL_VCO} = 144 MHz

注:

- 1. 保证产品特性,不经生产检验
- 2. 保证产品设计,不经生产检验

表 8.4-9 PLL 特性

8.4.8 I/O AC 特性

符号	参数	典型值.	最大值	単位	测试条件 ^[*2]
		-	5.5		$C_L = 30 \text{ pF}, V_{DD} >= 2.7 \text{ V}$
	於山市 (000/)如瓜中亚 (400/) 下陝中間	-	3		$C_L = 10 \text{ pF}, V_{DD} >= 2.7 \text{ V}$
t _{f(IO)out}	输出高 (90%)到低电平 (10%) 下降时间	-	8.5	ns	C _L = 30 pF, V _{DD} >= 1.8 V
		$ \begin{array}{cccccccccccccccccccccccccccccccccccc$	C _L = 10 pF, V _{DD} >= 1.8 V		
		-	5.5		$C_L = 30 \text{ pF}, V_{DD} >= 2.7 \text{ V}$
	输出低 (10%) 到高电平 (90%) 上升时间	-	3	20	$C_L = 10 \text{ pF}, V_{DD} >= 2.7 \text{ V}$
t _{r(IO)out}	和田民(1070) 四百名(0070) 工厂1717	-	8.5	ns	$C_L = 30 \text{ pF}, V_{DD} >= 1.8 \text{ V}$
		-	4.5		$C_L = 10 \text{ pF}, V_{DD} >= 1.8 \text{ V}$
		-	60		$C_L = 30 \text{ pF}, V_{DD} >= 2.7 \text{ V}$
f [*3]	I/O 最大频率	-	110	MUz	$C_L = 10 \text{ pF}, V_{DD} >= 2.7 \text{ V}$
f _{max(IO)out} [*3]	I/O	-	40	IVII IZ	$C_L = 30 \text{ pF}, V_{DD} >= 1.8 \text{ V}$
		-	75		$C_L = 10 \text{ pF}, V_{DD} >= 1.8 \text{ V}$
		2.77	-		- ' ' '
I _{DIO} [*4]	I/O 动态电流消耗	1.19	-	mA	· ·
IDIO		0.69	-		
		0.3	-		C_L = 10 pF, V_{DD} = 3.3 V, $f_{(IO)out}$ = 6 MHz

汗.

- 1. 保证产品特性,不经生产检验
- 2. C_L 是一种模拟PCB和器件负载的外部电容负载。
- 3. 最大频率是通过该公式计算得出 $f_{max} = \frac{2}{3 \times (t_f + t_r)}$.
- 4. I/O动态电流消耗定义为 $I_{DIO} = V_{DD} \times f_{IO} \times (C_{IO} + C_L)$

表 8.4-10 I/O AC 特性



8.5 模拟特性

8.5.1 LDO

符号	参数	最小值	典型值	最大值	单位	测试条件
V_{DD}	输入电压	1.8	-	3.6	V	
V_{LDO}	输出电压	-	1.8	-	V	
T _A	温度	-40	=	105	°C	

注:

- 1. 建议0.1μf 旁路电容连接V_{DD}和V_{SS}之间。
- 2. 保证电源稳定, $1\mu f$ 电容必须连接LDO_CAP和 V_{SS} 之间。

8.5.2 复位和电源控制特性

下表参数来源于环境温度下的试验。

符号	参数	最小值	典型值	最大值	单位	测试条件
I _{POR} ^[*1]	POR 操作电流	-	20	30	μΑ	AV _{DD} = 3.6V
I _{LVR} ^[*1]	LVR 操作电流	-	2	3.6		AV _{DD} = 3.6V
I _{BOD} ^[*1]	BOD 操作电流	-	3	5.5		AV _{DD} = 3.6V
V _{POR}	POR 复位电压	1.35	1.5	1.65	V	-
V_{LVR}	LVR 复位电压	1.6	1.7	1.8		
V_{BOD}	BOD 欠压检测电压	1.8	2.0	2.2		BODVL = 0
		2.3	2.5	2.7		BODVL = 1
T _{LVR_SU} [*1]	LVR 启动时间	-	200	-	μs	-
T _{LVR_RE} [*1]	LVR 反应时间	-	16	-		-
T _{BOD_SU} [*1]	BOD 启动时间	-	1000	-		-
T _{BOD_RE} [*1]	BOD 反应时间	-	120	-		-
R _{VDDR} ^[*1]	V _{DD} 上升时间速率	10	-	-	μs/V	POR 使能
R _{VDDF} ^[*1]	V _{DD} 下降时间速率	10	-	-		POR 使能
		80	-	-		LVR 使能
		250	-	-		BOD 2.0V 使能
		150	-	-		BOD 2.5V 使能

注:

- 1. 保证产品特性,不经生产检验
- 2. 适用于特定的应用场合.

表 8.5-1 复位和电源控制单元

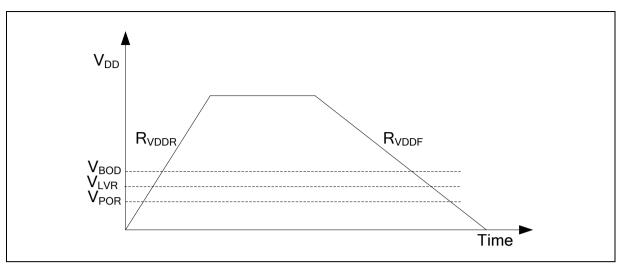


图 8.5-1 电源爬升/下降状态



8.5.3 12-位 SAR ADC

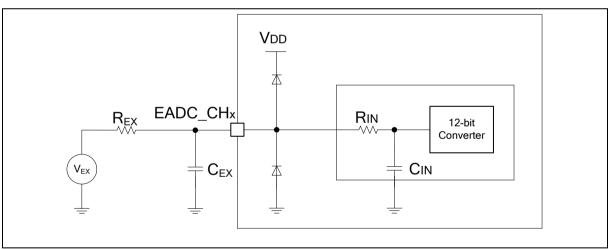
符号	参数	最小值	典型值	最大值	单位	测试条件
T _A	温度	-40	-	105	°C	
AV_{DD}	模拟操作电压	1.8	-	3.6	V	$V_{DD} = AV_{DD}$
V _{REF}	参考电压	1.8	-	AV_{DD}	V	AV _{DD} - V _{REF} < 1.2 V
V _{IN}	ADC 通道输入电压	0	-	V_{REF}	V	
V _{CM}	共模输入范围		V _{REF} /2			
I _{ADC} [*1]	操作电流 (AV _{DD} + V _{REF} 电流)	-	-	355	μA	$AV_{DD} = V_{DD} = V_{REF} = 3.3 \text{ V}$ $F_{ADC} = 34 \text{ MHz}$ $T_{CONV} = 17 * T_{ADC}$
N _R	分辨率		12			
F _{ADC} ^[*1] 1/T _{ADC}	ADC 时钟频率	4	-	34	MHz	
T _{SMP}	采样时间	1	-	256	1/F _{ADC}	T _{SMP} = (EXTSMPT(ADC_ESMPCTL[7:0]) + 1) * T _{ADC}
T _{CONV}	转换时间	17	-	272	1/F _{ADC}	$T_{CONV} = T_{SMP} + 16 * T_{ADC}$
F _{SPS} ^[*1]	采样率	0.236	-	2	MSPS	$F_{SPS} = F_{ADC} / T_{CONV}$ EXTSMPT(ADC_ESMPCTL[7:0]) = 0
T _{EN}	使能准备时间	20	-	-	μs	
INL ^[*1]		-2	-	+2	LSB	V _{REF} = AV _{DD} , 除了 TSSOP20 和 TSSOP28
INL '	积分非线性误差	-4		+4	LSB	V _{REF} = AV _{DD} TSSOP20 和 TSSOP28
DNL ^[*1]	MIL / \ -I- / D I.d. \ D -Y-	-1	-	+2	LSB	V _{REF} = AV _{DD} , 除了 TSSOP20 和 TSSOP28
DINL	微分非线性误差	-1		+4	LSB	V _{REF} = AV _{DD} TSSOP20 和 TSSOP28
E _G ^[*1]	操光加去	-4	-	+4	LSB	V _{REF} = AV _{DD} , 除了 TSSOP20 和 TSSOP28
EG	增益误差	-10		+4	LSB	V _{REF} = AV _{DD} TSSOP20 和 TSSOP28
E₀ ^[*1] ⊤	后致汨关	-4	-	+4	LSB	V _{REF} = AV _{DD} , 除了 TSSOP20 和 TSSOP28
□ 0° 1	偏移误差	-4		+10	LSB	V _{REF} = AV _{DD} TSSOP20 和 TSSOP28
E _A ^[*1]	绝对误差	-4	-	+4	LSB	V _{REF} = AV _{DD} , 除了 TSSOP20 和 TSSOP28

符号	参数	最小值	典型值	最大值	单位	测试条件
		-8		+8	LSB	V _{REF} = AV _{DD} TSSOP20 和 TSSOP28
ENOB ^[*1]	有效位数	-	-	TBD		F _{ADC} = 34 MHz
SINAD ^[*1]	信噪比和失真比	-	-	TBD		AV _{DD} = V _{DD} = V _{REF} = 3.3 V 输入频率 = 20 kHz
SNR ^[*1]	信噪比	-	-	TBD		T _A = 25 °C
THD ^[*1]	总谐波失真	-	-	TBD		
C _{IN} [*1]	内部电容	-	2.9	-	pF	
R _{IN} [*1]	内部开关电阻	-	-	2	kΩ	
R _{EX} ^[*1]	外部输入阻抗	-	-	50	kΩ	

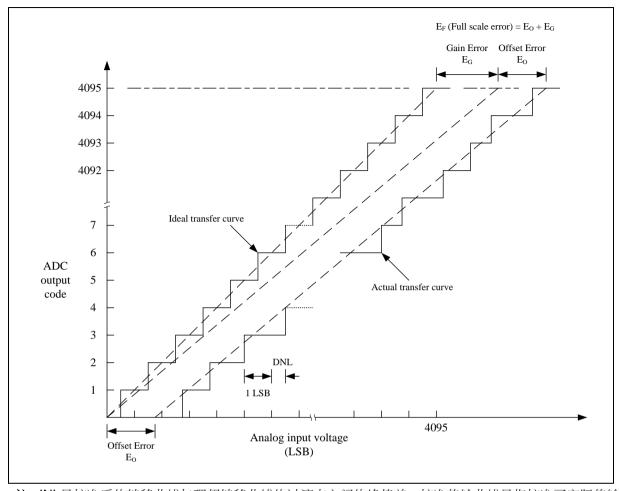
注:

- 1. 该表是设计保证,产品中没有测量
- 2. R_{EX} max公式用于确定允许1/4 LSB误差的最大外部阻抗。N=12(基于12位分辨率),k为采样时钟个数(T_{SMP})。 C_{EX} 表示 PCB和pad的电容,并与 R_{EX} 组合成低通滤波器。一旦 R_{EX} 和 C_{EX} 值过大,就有可能对真实信号进行滤波,降低ADC精度。

$$R_{EX} = \frac{k}{f_{ADC} \times C_{IN} \times \ln(2^{N+2})} - R_{IN}$$



注: 注入电流是ADC精度的一个重要类型。应避免在任何模拟输入引脚上注入电流,以保护在另一个模拟输入上执行转换。建议在可能注入电流的模拟引脚中加入肖特基二极管(引脚到地和引脚到电源)。



注: INL是校准后的转移曲线与理想转移曲线的过渡点之间的峰值差。校准传输曲线是指校准了实际传输 曲线的偏移量和增益误差。

8.5.4 模拟比较控制器 (ACMP)

 V_{DD} 的最大值= 3.6 V,典型值是环境温度 T_A = 25°C和 V_{DD} = 3.3 V,除非另有说明。

符号	参数	最小值	典型值	最大值	单位	测试条件
AV _{DD}	模拟电源电压	1.8	-	3.6	٧	$V_{DD} = AV_{DD}$
T _A	温度	-40	-	105	°C	
I _{DD}	操作电流	-	30	45	μΑ	
V _{CM} ^[*2]	输入共模电压范围	0.35	1/2 AV _{DD}	AV _{DD} - 0.3		
V _{DI} ^[*2]	差动输入电压灵敏度	10	20	ı	mV	迟滞禁用
V _{offset} [*2]	输入补偿电压	-	10	20	mV	迟滞禁用
V _{hys} ^[*2]	迟滞窗口	40	90	140	mV	
A _v ^[*1]	DC 电压增益	45	65	75	dB	
T _d ^[*2]	传输延迟	-	-	400	nS	
T _{Setup} ^[*2]	建立时间	-	-	4	uS	
A _{CRV} ^[*2]	CRV 输出电压	-5	-	5	%	AV _{DD} x (1/6+CRVCTL/24)
R _{CRV} ^[*2]	单位电阻值	-	4.2	-	kΩ	
T _{SETUP_CRV} [*2]	建立时间	-	-	350	μS	CRV 输出电压稳定为 ±5%
I _{DD_CRV} [*2]	操作电流	-	30	45	μА	

:

- 1. 保证产品设计,不经生产检验
- 2. 保证产品特性,不经生产检验

表 8.5-2 ACMP 特性



8.6 通信特性

8.6.1 QSPI/SPI 动态特性

7 **□	⇔ ₩+		规格参	数[*1]		测试条件		
符号	参数	最小值	典型值	最大值	单位			
F _{SPICLK}	CDI中海南京	-	-	24	NAL I-	$2.7 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, \text{ C}_{L} = 25 \text{ pF}$		
1/ T _{SPICLK}	SPI 时钟频率	-	-	24	MHz	$1.8 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, \text{ C}_{L} = 25 \text{ pF}$		
t _{CLKH}	时钟输出高电平时间	T _{SPICLK} / 2			ns			
t _{CLKL}	时钟输出低电平时间		T _{SPICLK} / 2		ns			
t _{DS}	数据输入建立时间	2	-	-	ns			
t _{DH}	数据输入保持时间	4	-	-	ns			
	¥6.40±6.11.4-360.1.07	-	-	5	ns	$2.7 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, \text{ C}_{L} = 25 \text{ pF}$		
t _V	数据输出有效时间	-	-	8.5	ns	$1.8 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, \text{ C}_{L} = 25 \text{ pF}$		
注:								
1 . 保社	正设计.							

表 8.6-1 QSPI/SPI 主机模式特性

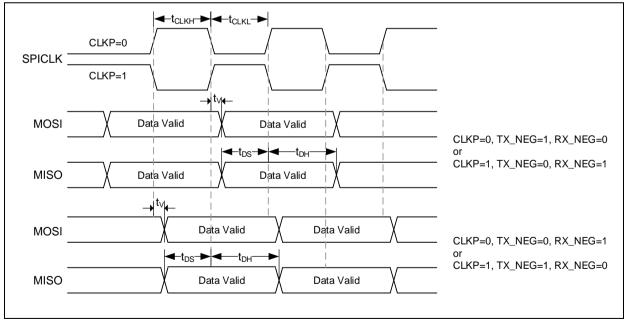


图 8.6-1 QSPI/SPI 主机模式时序图

1. 保证设计.

然日	⇔ ₩r		规格参	数[*1]		测试条件
符号	参数	最小值	典型值	最大值	单位	
F _{SPICLK}	SPI 时钟频率	-	-	16	MHz	2.7 V ≤ V _{DD} ≤ 3.6 V, CL = 30 pF
1/ T _{SPICLK}	SFI 的 钾频学	-	-	16	IVI⊓∠	$1.8 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, \text{ CL} = 30 \text{ pF}$
t _{CLKH}	时钟输出高电平时间		T _{SPICLK} /2			
t _{CLKL}	时钟输出低电平时间		T _{SPICLK} /2			
		1 T _{SPICLK} + 2ns	-	-		2.7 V ≤ V _{DD} ≤ 3.6 V, CL = 30 pF
t _{SS}	从机选择建立时间	1 T _{SPICLK} + 3ns	-	-	ns	1.8 V ≤ V _{DD} ≤ 3.6 V, CL = 30 pF
t _{SH}	从机选择保持时间	1 T _{SPICLK}	-	-	ns	
t _{DS}	数据输入建立时间	1.5	-	-	ns	
t _{DH}	数据输入保持时间	3.5	-	-	ns	
	**************************************	-	-	17.5		2.7 V ≤ V _{DD} ≤ 3.6 V, CL = 30 pF
t _V	数据输出有效时间	-	-	25	ns	$1.8 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, \text{ CL} = 30 \text{ pF}$
 注:			1			

表 8.6-2 QSPI/SPI 从机模式特性

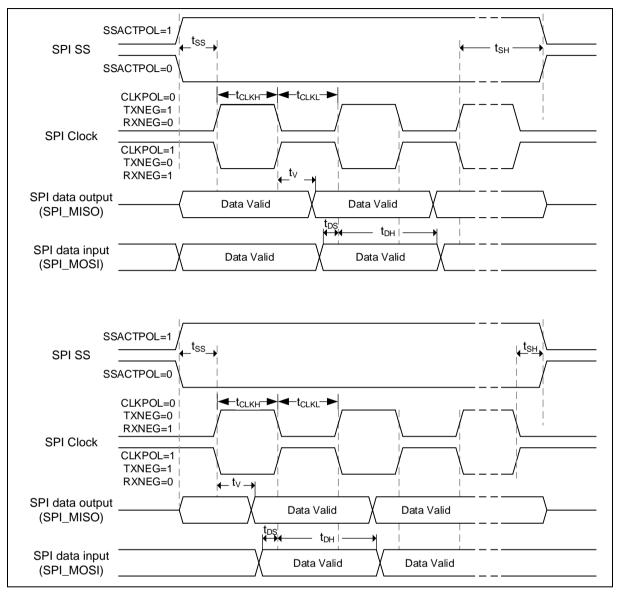


图 8.6-2 QSPI/SPI 从机模式时序图

8.6.2 SPI - I²S 动态特性

符号	参数	最小值 [*1]	最大值 [*1]	单位	测试条件
t _{w(CKH)}	I ² S 时钟高电平时间	80	-		主机 f _{PCLK} = 48 MHz, 数据: 24 bits, audio 频
t _{w(CKL)}	I ² S 时钟低电平时间	80	-		率 = 128 kHz
t _{v(WS)}	WS 有效时间	2	6		主机模式
t _{h(WS)}	WS 保持时间	2	-	ns	主机模式
t _{su(WS)}	WS 建立时间	24	-		从机模式
t _{h(WS)}	WS 保持时间	0	-	•	从机模式
DuCy _(SCK)	I ² S 从机输入时钟占空比	30	70	%	从机模式
t _{su(SD_MR)}	*/	10	-		主机接收
$t_{su(SD_SR)}$	数据输入建立时间	7	-		从机接收
t _{h(SD_MR)}	*/-+	7	-		主机接收
$t_{h(SD_SR)}$	- 数据输入保持时间	4	-		从机接收
$t_{v(SD_ST)}$	数据输出有效时间	-	25	ns	从机发送(使能边沿后)
$t_{h(SD_ST)}$	数据输出保持时间	4	-		从机发送 (使能边沿后)
$t_{v(SD_MT)}$	数据输出有效时间	-	4		主机发送 (使能边沿后)
t _{h(SD_MT)}	数据输出保持时间	0	-		主机发送 (使能边沿后)
注: 1. {	录证设计.				

表 8.6-3 I²S 特性

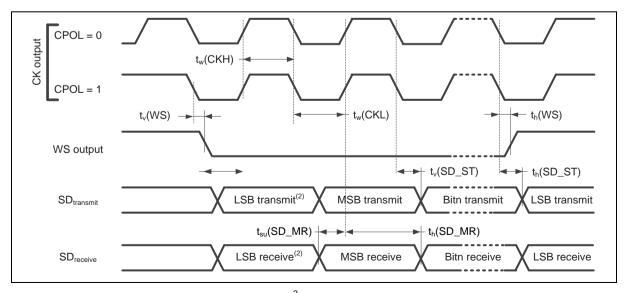


图 8.6-3 I²S 主机模式时序图

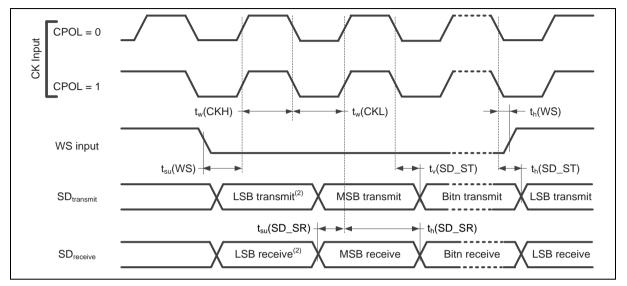


图 8.6-4 I²S 从机模式时序图

8.6.3 I²C 动态特性

符号	参数	标准模式[1][2]		快速模式	单位	
		最小值	最大值	最小值	最大值	
t _{LOW}	SCL 低周期	4.7	-	1.3	-	μs
t _{HIGH}	SCL 高周期	4	-	0.6	-	μs
t _{SU; STA}	重复 START 条件设置时间	4.7	-	0.6	-	μs
t _{HD; STA}	START 保持时间	4	-	0.6	-	μs
t _{SU; STO}	STOP 设置时间	4	-	0.6	-	μs
t _{BUF}	总线空闲时间	4.7 ^[3]	-	1.2 ^[3]	-	μs
t _{SU;DAT}	数据设置时间	250	-	100	-	ns
t _{HD;DAT}	数据保持时间	O ^[4]	3.45 ^[5]	O ^[4]	0.8 ^[5]	μs
t _r	SCL/SDA 上升时间	-	1000	20+0.1C _b	300	ns
t _f	SCL/SDA 下降时间	-	300	-	300	ns
Сь	每个总线的电容负载	-	400	-	400	pF

注:

- 1. 保证产品特性,不经生产检验
- 2. HCLK必须大于2MHz才能达到最大标准模式I2C频率。它必须大于8~MHz才能达到最大的快速模式 I^2C 频率。
- 3. I2C控制器必须在从机接收到停止位后立即被触发。
- 4. 该装置必须在内部为SDA信号提供至少300ns的保持时间,以便桥接SCL下降边缘的未定义区域。
- 5. 只有当接口不拉伸SCL信号的低周期时,才能满足启动条件的最大保持时间。

表 8.6-4 I²C 特性

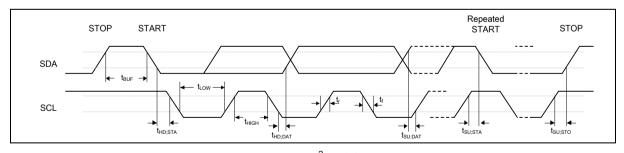


图 8.6-5 I²C 时序图



8.6.4 USCI - SPI 动态特性

符号	参数	最小值 [*1]	典型值	最大值[*1]	单位	测试条件
F _{SPICLK}	SPI 时钟频率	-	-	24	MHz	$2.7 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, C_L = 30 \text{ pF}$
1/ T _{SPICLK}	SFI的钾频率	-	-	24	IVITZ	$1.8 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, \text{ C}_{L} = 30 \text{ pF}$
t _{CLKH}	时钟输出高电平时间	Т	T _{SPICLK} / 2			
t _{CLKL}	时钟输出低电平时间	7	T _{SPICLK} /2			
t _{DS}	数据输入设置时间	2	-	-	ns	
t _{DH}	数据输入保持时间	4	-	-	ns	
	No. 17 AA 1 and and an I A		-	5	ns	$2.7 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, C_L = 30 \text{ pF}$
t _v 数据输出有效时间		-	-	8.5	ns	$1.8 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, C_L = 30 \text{ pF}$
注:						
1. 保证设计.						

表 8.6-5 USCI-SPI 主机模式特性

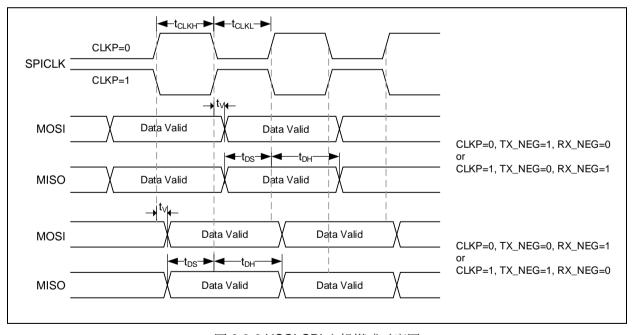


图 8.6-6 USCI-SPI 主机模式时序图

1. 保证设计.

符号	参数	最小值 [*1]	典型值	最大值 [*1]	单位	测试条件
F _{SPICLK}	CDI叶纳姆安	-	-	7	MHz	$2.7 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, C_L = 30 \text{ pF}$
1/ T _{SPICLK}	SPI 时钟频率	-	-	7	IVITZ	$1.8 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, C_L = 30 \text{ pF}$
t _{CLКН}	时钟输出高电平时间	Т	T _{SPICLK} /2		ns	
t _{CLKL}	时钟输出低电平时间	Т	SPICLK / 2		ns	
t _{ss}	从机选择设置时间	1 T _{SPICLK} + 2ns	-	-	ns	$2.7 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, C_L = 30 \text{ pF}$
		1 T _{SPICLK} + 3ns	-	-		$1.8 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, C_L = 30 \text{ pF}$
t _{SH}	从机选择保持时间	1 T _{SPICLK}	-	-	ns	
t _{DS}	数据输入设置时间	2	-	-	ns	
t _{DH}	数据输入保持时间	4	-	-	ns	
t _v	***************************************	-	-	65		$2.7 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, C_L = 30 \text{ pF}$
	数据输出有效时间	-	-	70	ns	$1.8 \text{ V} \le \text{V}_{DD} \le 3.6 \text{ V}, C_{L} = 30 \text{ pF}$
注:	•	•		•		

表 8.6-6 USCI-SPI 从机模式特性

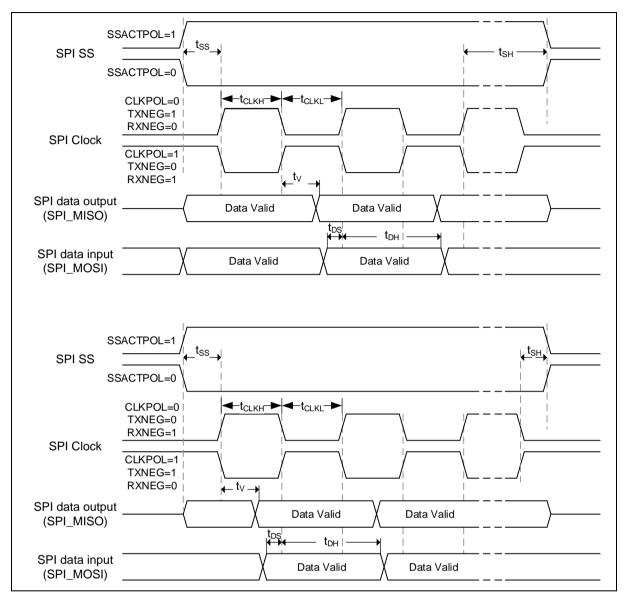


图 8.6-7 USCI-SPI 从机模式时序图

8.6.5 USCI-I²C 动态特性

符号	参数	标准模式[1][2]		快熟模式 ^{[1][2]}		单位
		最小值	最大值	最小值	最大值	
t _{LOW}	SCL 低周期	4.7	-	1.3	-	μs
t _{HIGH}	SCL 高周期	4	-	0.6	-	μs
t _{SU; STA}	重复 START 条件设置时间	4.7	-	0.6	-	μs
t _{HD; STA}	START 保持时间	4	-	0.6	-	μs
t _{su; sto}	STOP 设置时间	4	-	0.6	-	μs
t _{BUF}	总线空闲时间	4.7 ^[3]	-	1.2 ^[3]	-	μs
t _{SU;DAT}	数据设置时间	250	-	100	-	ns
t _{HD;DAT}	数据保持时间	O ^[4]	3.45 ^[5]	O ^[4]	0.8 ^[5]	μs
t _r	SCL/SDA 上升时间	-	1000	20+0.1C _b	300	ns
t _f	SCL/SDA 下降时间	-	300	-	300	ns
Сь	每个总线的电容负载	-	400	-	400	pF

注:

- 1. 保证产品特性,不经生产检验
- 2. HCLK必须大于2MHz才能达到最大标准模式I2C频率。它必须大于8 MHz才能达到最大的快速模式I2C频率。
- 3. I2C控制器必须在从机接收到停止位后立即被触发。
- 4. 该装置必须在内部为SDA信号提供至少300ns的保持时间,以便桥接SCL下降边缘的未定义区域。
- 5. 只有当接口不拉伸SCL信号的低周期时,才能满足启动条件的最大保持时间。

表 8.6-7 USCI-I2C 特性

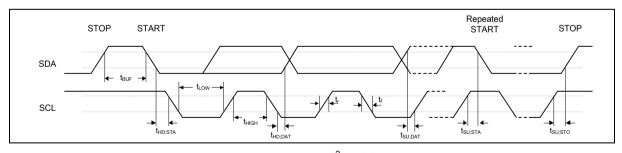


图 8.6-8 USCI-I²C 时序图



8.6.6 USB 特性

8.6.6.1 USB 全速特性

符号	参数	最小值 [*1]	典型值	最大值 [*1]	单位	测试条件
V _{BUS}	USB 全速传输操作电压	4.4		5.25	V	
V _{DD33} [*2]	USB内部电源调节器输出	3.0	3.3	3.6	V	
V _{IH}	输入高 (driven)	2.0	-	-	V	-
V _{IL}	输入低	-	-	0.8	V	-
V _{DI}	差分输入灵敏度	0.2	-	-	V	(USB_D+) - (USB_D-)
V _{CM}	微分共模范围	0.8	-	2.5	V	包括 Voi 范围
V	单端接收阈值	0.8	-	2.0	V	-
V_{SE}	接收器迟滞	-	200	-	mV	-
V _{OL}	输出低 (driven)	0	-	0.3	V	-
V _{OH}	输出高 (driven)	2.8	-	3.6	V	-
V _{CRS}	输出信号串扰电压	1.3	-	2.0	V	-
R _{PU}	上拉电阻	1.19	-	1.9	kΩ	-
V_{TRM}	上行端口上的上拉电阻的极限电压 (RPU)	3.0	-	3.6	V	
Z _{DRV} [*3]	驱动输出阻抗	-	10	-	Ω	稳定驱动
C _{IN}	发射器电容	-	-	26	pF	Pin to GND

注:

- 1. 保证产品特性,不经生产检验.
- 2. 为确保稳定,外部1µF输出电容,外部电容必须连接在USB_VDD33_CAP引脚和最近设备的地之间。
- 3. USB_D +和USB_D-必须连接电阻去符合USB全速规范要求(28 ~ 44Ω)。

表 8.6-8 USB 全速特性

8.6.6.2 USB 全速 PHY 特性

	参数	最小值 [*1]	典型值	最大值 [*1]	单位	测试条件
T _{FR} 上升I	十时间	4	-	20	ns	C _L =50 pF
T _{FF} 下降I	針时间	4	-	20	ns	C _L =50 pF
T _{FRFF} 上升	十和下降时间比值	90	-	111.11	%	$T_{FRFF} = T_{FR}/T_{FF}$

注:

1. 保证产品特性,不经生产检验

表 8.6-9 USB 全速 PHY 特性

这些设备被送到客户手中时,闪存已被擦除。

符号	参数	最小值	典型值	最大值	单位	测试条件	
$V_{FLA}^{[1]}$	电源	1.62	1.8	1.98	٧		
T _{ERASE}	页擦除时间	=	20	=	ms		
T_{PROG}	编辑时间	-	60	-	μs	T 0500	
I _{DD1}	读电流	=	7	=	mA	T _A = 25°C	
I _{DD2}	编辑电流	=	8	=	mA		
I _{DD3}	擦除电流	=	12	=	mA		
N _{ENDUR}	擦写次数	20,000	-		cycles ^[2]	T _J = -40°C~125°C	
		65	=	=	year	20 kcycle ^[3] T _J = 55°C	
T _{RET}	数据保存	10	-	-	year	20 kcycle ^[3] T _J = 85°C	
		4	-	-	year	20 kcycle ^[3] T _J = 125°C	

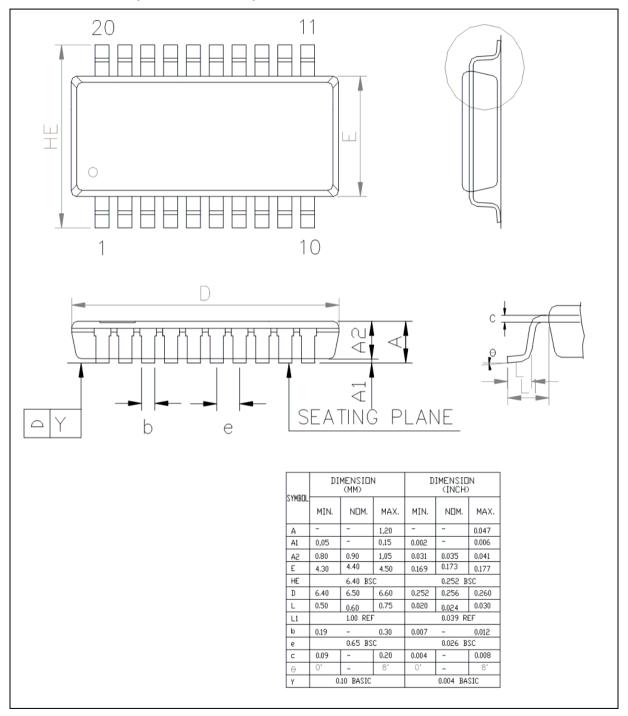
注:

- 1. V_{FLA}来自芯片LDO输出电压.
- 2. 编程/擦除周期数
- 3. 设计保证



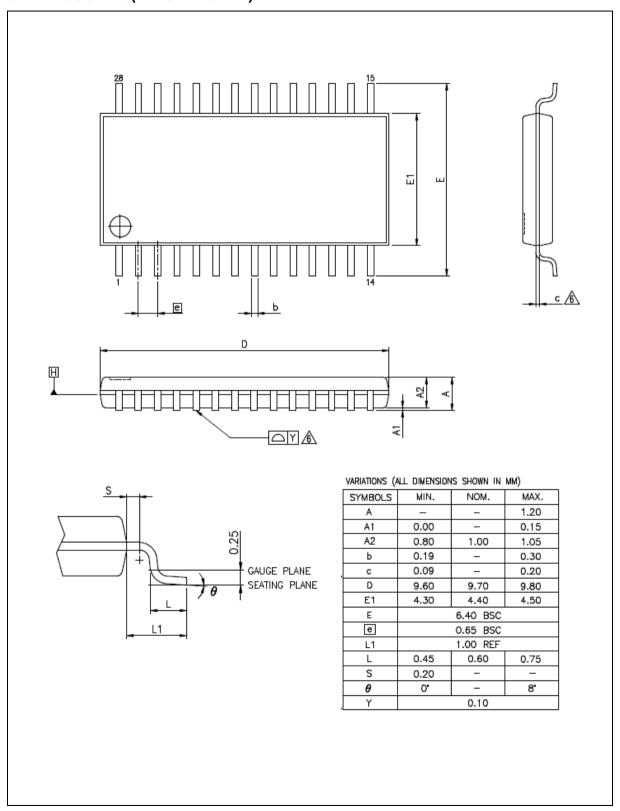
9 封装定义

9.1 TSSOP 20 (4.4x6.5x0.9 mm)



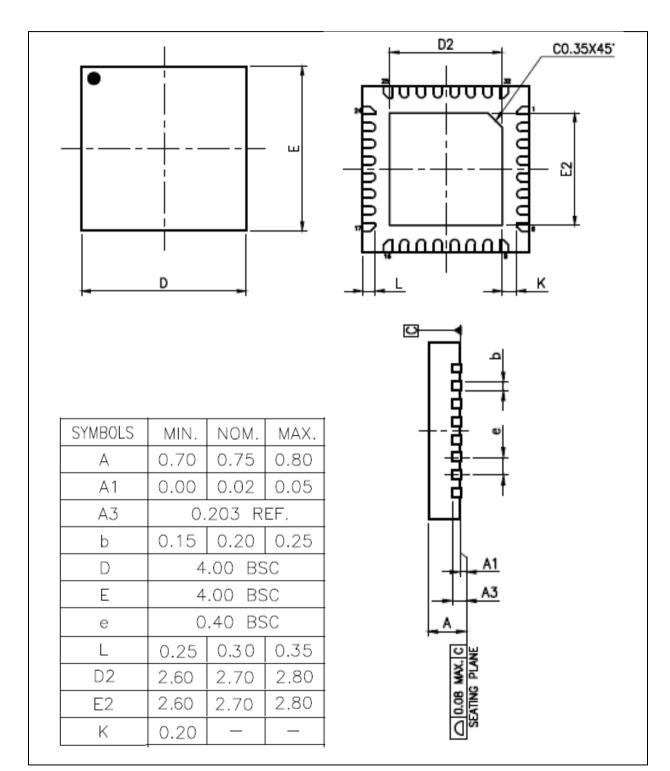
9.2 TSSOP 28 (4.4x9.7x1.0 mm)

nuvoton

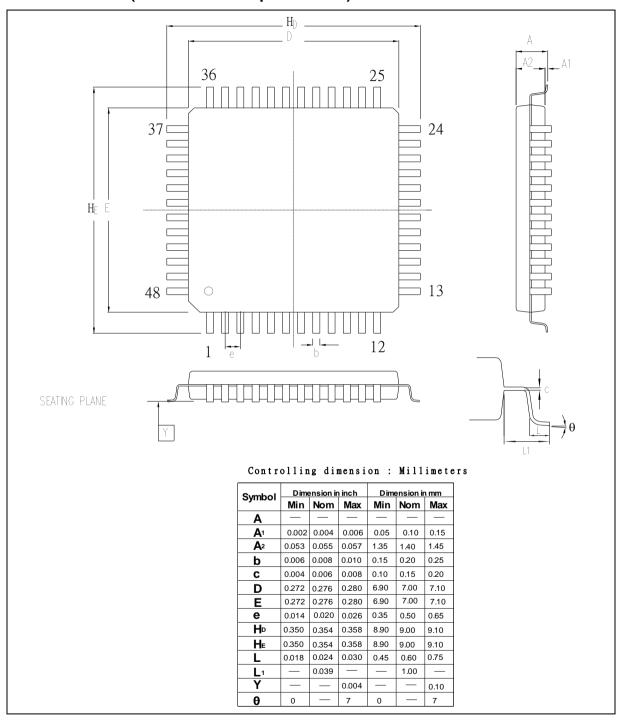




9.3 QFN 33L (4X4x0.8 mm Pitch:0.40 mm)

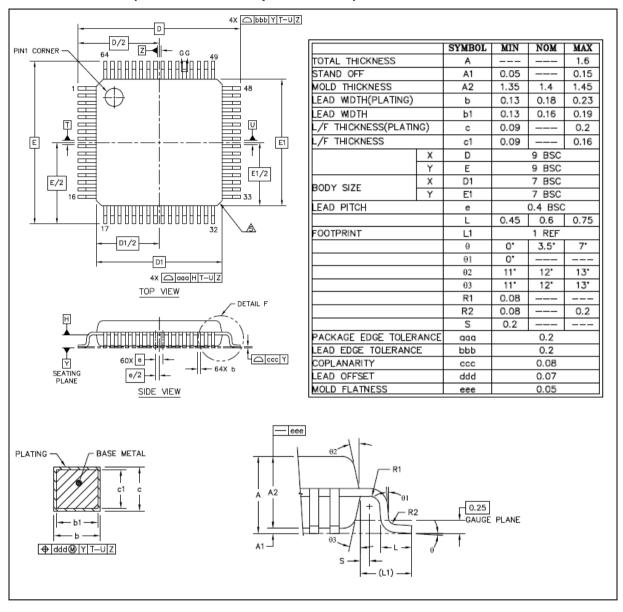


9.4 LQFP 48L (7x7x1.4 mm Footprint 2.0mm)

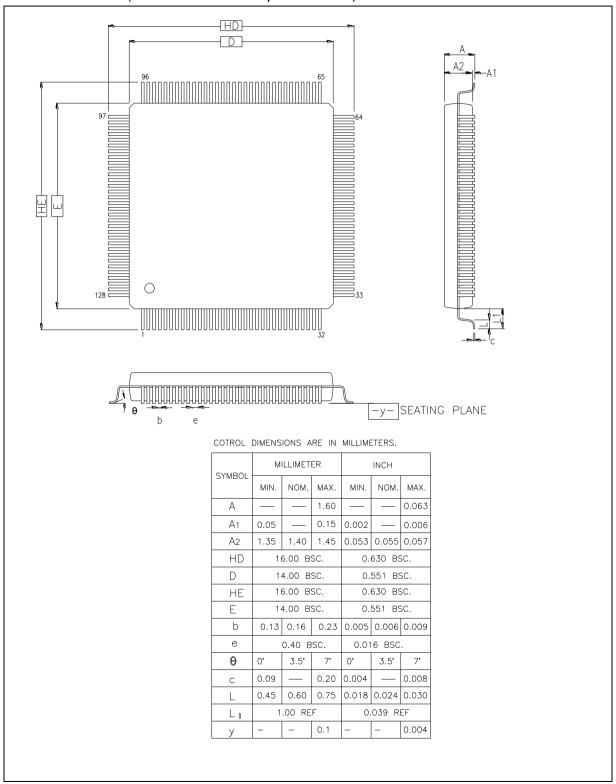




9.5 LQFP 64L (7x7x1.4 mm Footprint 2.0 mm)



9.6 LQFP 128L (14x14x1.4 mm Footprint 2.0 mm)





10 缩写

10.1 缩写

首字母缩写词	描述	
ACMP	Analog Comparator Controller	
ADC	Analog-to-Digital Converter	
AES	Advanced Encryption Standard	
APB	Advanced Peripheral Bus	
АНВ	Advanced High-Performance Bus	
BOD	Brown-out Detection	
CAN	Controller Area Network	
DAP	Debug Access Port	
DES	Data Encryption Standard	
EADC	Enhanced Analog-to-Digital Converter	
EBI	External Bus Interface	
EMAC	Ethernet MAC Controller	
EPWM	Enhanced Pulse Width Modulation	
FIFO	First In, First Out	
FMC	Flash Memory Controller	
FPU	Floating-point Unit	
GPIO	General-Purpose Input/Output	
HCLK	The Clock of Advanced High-Performance Bus	
HIRC	12 MHz Internal High Speed RC Oscillator	
нхт	4~32 MHz External High Speed Crystal Oscillator	
IAP	In Application Programming	
ICP	In Circuit Programming	
ISP	In System Programming	
LDO	Low Dropout Regulator	
LIN	Local Interconnect Network	
LIRC	10 kHz internal low speed RC oscillator (LIRC)	
MPU	Memory Protection Unit	
NVIC	Nested Vectored Interrupt Controller	
PCLK	The Clock of Advanced Peripheral Bus	
PDMA	Peripheral Direct Memory Access	
PLL	Phase-Locked Loop	
PWM	Pulse Width Modulation	

QEI	Quadrature Encoder Interface	
SD	Secure Digital	
SPI	Serial Peripheral Interface	
SPS	Samples per Second	
TDES	Triple Data Encryption Standard	
TK	Touch Key	
TMR	Timer Controller	
UART	Universal Asynchronous Receiver/Transmitter	
UCID	Unique Customer ID	
USB	Universal Serial Bus	
WDT	Watchdog Timer	
WWDT	Window Watchdog Timer	

表 10.1-1 缩写列表



11 修订历史

日期	版本	描述
2018.12.24	1.00	初始版本。
2019.02.25	1.01	1. 在第3.2节中修改了ISP ROM的大小。 2. 在第 6.27.2 节中修改了 HIRC 调整参考时钟。
2019.07.15	1.02	 在第8章中更新了TBD值。 在第8.7节中,将数据保留的测试条件从TA更改为TJ。 更新了图 6.3-6,添加了一个USB模块并卸下了温度传感器模块。 在 4.1 节中增加了多功能引脚表。
2019.08.26	1.03	1. 更新第8.4.1节中的图 8.4-1 HIRC与温度的关系。 2. 删除在 8.4.2 节中的图 8.4-2 LIRC 与温度的关系。
2019.11.04	2.00	添加 M031xI / M032xI / M031xG / M032xG / M032xC / M032xD 的新料号,并更新新料号的描述。
2020.04.29	2.01	 在 4.1.4.1 和 4.1.4.2 节中修改了多功能引脚图的名称和多功能引脚表。 在 第 4.2 和 4.3 节中,将"引脚描述"表更改为"引脚映射表"和"引脚功能描述"表。 在 第 8.3.1 节中更新了 M03xB / M03xC / M03xD / M03xE 的电源电流特性。 更新了表 8.2-1 中的带隙电压值。 修改了表 6.3-1 中的上电复位(POR)后的 SYS_RSTSTS值 表 8.3-11 中更新了 I / O 输出特性 在表 8.4-4 中添加了有关高速晶体(HXT)安全系数的注释。 在 第 4.3 节和第 7 章中添加了有关 ICE_DAT,ICE_CLK 和 nRESET 引脚的硬件参考设计的说明。 更新第 9.3 节中的 QFN 33L(4X4x0.8 mm 间距: 0.40 mm)封装尺寸
2020.09.29	2.02	 添加新的料号 M031TE3AE 并更新第 3 章和第 4 章中对新料号的描述。 更新第 8.4.1 节中的图 8.4-1 HIRC 与温度的关系。 在 8.4.2 节中添加图 8.4-2 LIRC 与温度的关系。

Important Notice

Nuvoton Products are neither intended nor warranted for usage in systems or equipment, any malfunction or failure of which may cause loss of human life, bodily injury or severe property damage. Such applications are deemed, "Insecure Usage".

Insecure usage includes, but is not limited to: equipment for surgical implementation, atomic energy control instruments, airplane or spaceship instruments, the control or operation of dynamic, brake or safety systems designed for vehicular use, traffic signal instruments, all types of safety devices, and other applications intended to support or sustain life.

All Insecure Usage shall be made at customer's risk, and in the event that third parties lay claims to Nuvoton as a result of customer's Insecure Usage, customer shall indemnify the damages and liabilities thus incurred by Nuvoton.

Please note that all data and specifications are subject to change without notice.

All the trademarks of products and companies mentioned in this datasheet belong to their respective owners